# 线路负载及故障检测装置

摘 要:本设计实现的线路负载及故障检测装置,能对电阻、电容、电感元件参数进行测量,判断并显示负载网络结构,同时具有开路短路报警功能,并能准确显示短路故障点的位置,误差绝对值不大于 1.0cm。系统以 FPGA 为核心处理器,通过DAC 采用 DDS 输出 1k~200kHz 的正弦扫频信号,经自平衡电桥后,通过 ADC 分别采集负载两端的信号,在 FPGA 中进行数字正交解调,经过计算得到被测元件的阻抗模和幅角,进一步对线路状态和负载结构进行判断。短路故障点的判断采用测量电感值来计算其距离,误差绝对值不大于 1.0cm,且不受模拟环境噪声的影响,很好地实现了题目的要求。

关键词:线路故障检测;自平衡电桥;正交解调

# 一、 系统方案

## 1. 比较与选择

## 1.1 自平衡电桥方案

方案一: 使用运放负反馈形成自平衡电桥。

方案二:通过软件逐次过零比较逼近零点形成平衡。

方案选择:方案一,使用运放形成负反馈平衡结构简单,形成平衡时间较快,但是运放的偏移电压,使得电桥平衡时偏移零点,将造成误差,故需选用低偏移电压、低噪声、稳定运放;方案二,由于采用了逐次逼近型数字平衡方式,所以理论平衡点与零点的偏差由模数转换器与数模转换器的位数决定,但是该数字环路稳定时间较长。综合考虑,选择方案一。

## 1.2 短路故障点距离测量方案

方案一:通过测量短路导线的电阻判断短路故障点的距离。

方案二:通过测量短路导线的电感判断短路故障点的距离。

方案选择: 方案一设计简单, 但是 40~100cm 的导线电阻较小(仪测 0.12Ω), 平衡时需要使用精度极高的电阻,测量难度较大; 方案二,由仪测导线电感相对较大(10cm×50cm 单匝线圈约 1.3uH),利用高频激励信号易对其进行精确测量。综合考虑,选择方案二。

#### 1.3 正交解调方案

方案一: 使用数字正交解调方案。

方案二: 使用模拟正交解调方案。

方案选择:方案一由于扫频激励源为数字直接合成频率,故做正交解调时,易得到和激励源同源的本振信号,故可和理论解调出的结果相符;方案二由于模拟方案不易做到时钟同源且考虑线路传输延时等问题,该方案正交解调结果和理论结果偏差较大(相位解调较难),且需要两路乘法器和滤波器。综合考虑,选择方案一。

#### 2. 方案描述

#### 2.1 总体思路

如下图 1 所示,该设计以平衡电桥为核心,外部负载的变化通过读取电桥平衡条件的变化得到,即提取运放输出端电压即可。系统在负载端口处提取相应信号作为 0 相位点从而减小相对幅度和相位误差。两路提取信号经 ADC 采样后送入 FPGA 在数字域进行正交解调,正交解调的结果包含激励信号经过待测负载网络后其幅相

变化的信息,对该信息进行提取、计算即可求得负载阻抗;改变激励信号频率对负载网络进行扫频,分析可得到的一组频率-阻抗数据,与已知负载网络频率-阻抗关系进行比对即可判断负载网络结构;短路距离利用测量得到的导线电感值进行计算。

## 2.2 系统框图

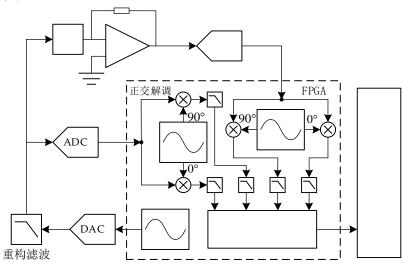


图 1 系统框图

## 二、 理论分析与计算

## 1. 系统原理

该系统采用扫频结果作为分析依据。使用数字频率直接合成技术(DDS),扫频源可由 FPGA 和 DAC 产生。取10kHz~200kHz为扫频范围,由 DDS 产生的信号为不连续齿状信号,故需使用滤波器进行波形重构,同时进行相应幅度的放大输出。此时,经 ADC 取放大输出的信号作为参考扫频源,即设为:

$$S_{scan} = A \cdot \sin(2\pi \cdot f \cdot t) \tag{1}$$

该信号输入负载后经电桥平衡,使负载另一端为零点,同时,运放输出有:

$$S_{Bridge} = -\frac{S_{scan} \cdot R_x}{Z_{load}} = A \cdot B \cdot \sin(2\pi \cdot f \cdot t + \hat{\sigma})$$
 (2)

式中 $R_r$ 为电桥反馈电阻,(1)与(2)信号进入FPGA后,与同频本振:

$$S_{local-A} = H \cdot \sin(2\pi \cdot f \cdot t + \theta) \tag{3}$$

$$S_{local-B} = H \cdot cos(2\pi \cdot f \cdot t + \theta)$$
 (4)

相乘后,即得: 
$$S_{scan} \cdot S_{local-A} = \frac{H \cdot A}{2} \cdot [\cos(\theta) - \cos(4\pi \cdot f \cdot t + \theta)]$$
 (5)

$$S_{scan} \cdot S_{local-B} = \frac{H \cdot A}{2} \cdot \left[ \sin \left( \theta \right) + \cos \left( 4\pi \cdot f \cdot t + \theta \right) \right] \tag{6}$$

利用 IIR 数字低通滤波器,提取(5)(6)式中直流成分,即可得扫频源幅度变化与扫频源相位变化(计算时已设为 $0^{\circ}$ )。同理可求得电桥输出信号的幅度与相移。即此时已可得上述(2)式中的阻抗模B和相移角 $\partial$ 。分析即可得元件参数,负载结构和短路点等,具体分析计算见下。最终分析结构由 LCD 动态显示。

## 2. 元件测量

由给出的待测元件大小,在10kHz~200kHz范围有:

$$Z_R = R, \ \mathbb{I} \mathbb{I} Z_R \in [0.2k\Omega, 2k\Omega]$$

$$Z_L = j\omega L, \quad \mathbb{I}[Z_L \in [6.283 \, \text{j}, 1256.637 \, \text{j}]$$
 (7)

$$Z_C = \frac{1}{j\omega C}$$
,  $\mathbb{Z}_C \in [-0.398 \, \text{j}, -79.577 \, \text{j}]$ 

电桥平衡时有(2)式关系 ,由 ADC 测量范围为 $0\sim4.5V$  且扫频源峰峰值约为 1.35V,可得负反馈电阻范围约为 $90\Omega\sim900\Omega$ 。此时,由阻抗关系可分析得:

当相移角∂为-90°时,即在测负载为电容,有:

$$C = \frac{B \angle \partial + \frac{\pi}{2}}{2\pi \cdot f \cdot R_x} \tag{8}$$

当相移角∂为+90°时,即在测负载为电感,有:

$$L = \frac{R_r}{2\pi \cdot f \cdot B \angle \partial - \frac{\pi}{2}} \tag{9}$$

当相移角∂为0时,即在测负载为电阻,有:

$$R = \frac{R_x}{B} \tag{10}$$

## 3. 负载网络结构判断

由给定的电阻、电容和电感 3 个元件中取 2~3 个元件进行串、并联连接共有 14 种情况,对应每种情况的幅频响应和相频响应都有所不同。由 DAC 产生 10k~ 200kHz 的扫频信号,得到被测负载的幅频响应和相频响应,与已知不同网络结构幅相响应进行对比即可判断网络结构。

## 4. 短路故障点定位

由于短路时距离较长( $20cm \sim 50cm$ ),故可等效为电桥接入电感(实测如题要求 50cm 远处感量约为 $1.3\mu$ H。故电桥可使用最低档进行测量,同时为了提高测量

精度,定位短路点时扫频范围提高为 $50kHz \sim 200kHz$ 此时感抗范围可达  $0.17\Omega \sim 1.6\Omega$ ,此时采用同(9)式法测得电感,且由物理知识可推得该模型下电 感量与距离为线性关系,即:

$$L = k \cdot x + d \tag{11}$$

综上所述,只需测量适量数据,采用线性回归拟合即可完成短路距离预测。

### 5. 抗干扰方法

由干扰源输入位置不定,故为保证电桥稳定平衡,需保证干扰源不接入电桥端。 本设计采用了继电器自动切换的方案来将干扰源自动切换到扫频源端。由于扫频源 为运放输出至负载,而干扰源仅通过 1pF 电容输入,故干扰信号将被扫频源直接吸 收,从而达到去干扰的目的。

## 6. 误差分析

信号从扫频源产生,经过负载、电桥、ADC和FPGA。由于采用数字正交解调后数字滤波提取信息的方式,故高低频的干扰信号接近理想滤除。主要误差来源为 PCB 上扫频源出口至负载接线处的走线带来的分布电容、感(掉电测试约0.01pf/0.01nH);此外运放的负反馈相移也会带来测量误差,理想情况下相移为0,但实际情况下精密低噪的运放存在着相移,带来定量的误差。最后为 ADC 的采集时延与分辨率,在时延上采用了等长布线的优化,同时使用了分辨率 16 位的精密ADC,故该部分误差对测量影响相差多个数量级,可忽略。

# 三、 电路与程序设计

#### 1. 扫频激励电路

如图 2 所示,扫频源运用 DDS 技术实现。由于数字合成波形为阶跃式,故含有大量高频谐波,需加重构滤波器对其进行重构滤波。又因采用同频正交解调,故滤波器衰减无需很高,采用 4 阶 Sallen Key 滤波器即可。

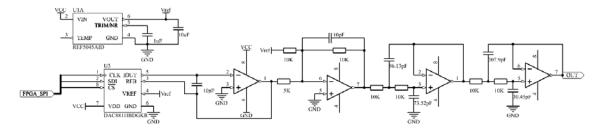


图 2 扫频激励电路

#### 2. 电桥平衡电路

如图 3 所示,为电桥平衡电路,由(7)式可推知电桥负反馈电阻范围为  $90\Omega \sim 900\Omega$  及短路时负反馈取  $20\Omega$ ,为了尽量减少 ADC 精度(有效位数)损失,故取每档量程为 4 倍程差。考虑到干扰源的转移,故在待测线路的开始处添加两路继电器,进行方向转换。

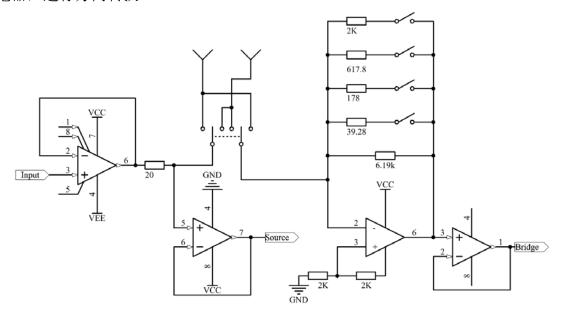


图 3 电桥平衡电路

# 3. 软件程序设计

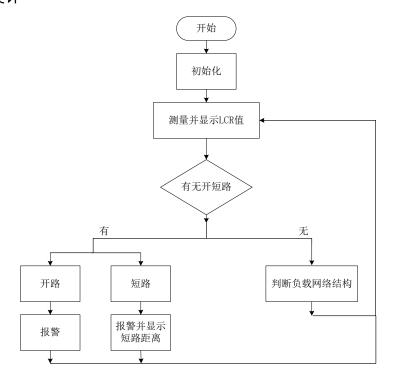


图 4 程序设计流程图

系统程序流程图如上图所示。开机进入初始化模式,在该模式中含有可选的自动校准功能;随后分析正交解调结果,计算得相应的 LCR 参数值;并基于计算得的值,判断开短路情况;若结果为正常,则显示相应参数和网络结构,否则显示相应的错误信息;若为短路状态,将基于求得的短路线电感值,计算短路点的位置。

## 四、测试方案与测试结果

## 1. 测试环境

示 波 器: Tektronix MSO 2002B 数字示波器;

信号发生器: RIGOL DG1062 函数/任意波形发生器;

电源: RIGOL DP832 可编程线性直流电源;

LCR 电 桥: Tong hui TH2816 型宽频 LCR 数字电桥。

## 2. 测试方案

## 2.1 单个元件测试方案

分别取若干  $200\Omega$ ~ $2k\Omega$  的电阻、200nF~2μF 的电容和 100μH~1mH 的电感,利用 TH2816 型宽频 LCR 数字电桥测得其标准值,再将负载分别换成电阻、电容和电感,记录 LCD 屏显示的值以及相应的测量时间。

	LCD 屏显示/Ω	标准值/Ω	误差	测量时间/s	
电	198. 1	201. 3	1.6%	0. 5	
阻	2011.7	1999.8	0.6%	0. 1	
电	200. 3	198. 5	0.9%	0.8	
容	1989. 7	1999. 1	0. 5%	1.2	
电	101. 2	103. 8	2. 5%	1.0	
感	998. 3	1008. 1	1.0%	0.9	

表 1 单个元件测试表

- 2.2 短路及开路故障测试方案
- 2.2.1. 分别将负载开路、短路和接入 1k 电阻负载,观察是否报警;
- 2.2.2. 在远端 30cm 范围内将负载短路,测量多组不同短路故障点,记录 LCD 屏显示的短路距离及实际短路点与 A 点的距离;
- 2.2.3. 在远端 30cm 范围内将负载短路,并在 A、B 两点分别接入扫频信号 1 和扫频信号 2,测量多组不同短路故障点,记录 LCD 屏显示的短路距离及实际短路点与 A 点的距离。

## 表 2 短路及开路报警测试表

状态    开路		短路	负载	
是否报警	是	是	否	

### 表 3 短路距离测试表

实际短路距离/cm	20.0	50.0	20.0	50.0	20.0	50.0
测量短路距离/cm	19.8	50. 4	19.6	50. 2	20. 1	49. 7
误差/cm	0.2	0.4	0.4	0. 2	0. 1	0.3
是否接入扫频信号1	否	否	是	是	是	是
是否接入扫频信号 2	否	否	否	否	是	是

## 2.3 负载网络结构判断测试方案

在电阻、电容和电感 3 个元件中,任意取 2~3 个元件串联或并联组成负载网络观察 LCD 屏显示的结果是否正确。

测试结果: 14种组合都判断正确。

## 3. 测试结果分析

## 3.1 单个元件测试分析:

由数据结果知,对每个单一元件的测量误差都在5%以内,满足题目要求。主要误差来源于硬件系统不可避免的系统误差和导线的电阻误差。

#### 3.2 短路及开路故障测试分析:

由数据结果知:短路和开路故障都能被发现并发出警报;系统在有无干扰信号源的情况下都能测出 1.0cm 误差以内的短路故障距离。主要误差来源于短路故障点与各自的 A、B 两点距离不完全相等。

## 3.3 负载网络结构判断测试分析:

由测试结果知:本系统对可能出现的每一种负载网络结构都能正确判断。

## 五、 参考文献

- [1]. 王贞炎,《FPGA应用开发和仿真》,2018年5月,第一版,机械工业出版社。
- [2]. 罗杰、谢自美,《电子线路-设计·实验·测试》,2008年4月,第四版,电子工业出版社;
- [3]. Arthur B. Williams,《模拟滤波器与电路设计手册》, 2016年,第一版,电子工业出版社;