

UNIVERSITE SULTAN MOULAY SLIMANE
ECOLE SUPERIEURE DE TECHNOLOGIE
DEPARTEMENT MECATRONIQUE



TRAVAUX PRATIQUES

Module : Electronique numérique

Filière : Génie informatique

Année universitaire : 2020/2021

Responsable des TP : Pr A. ARSALANE

TP 3 : Circuits combinatoires : additionneur

Travail à réaliser :

Exercice 1 : demi-additionneur d'un bit

1. Dresser la table de vérité du demi-additionneur d'un bit
 - Entrées : A, B
 - Sorties : S (Somme) et Cout (retenue)
2. Extraire à partir de la table de vérité les deux équations logiques de S et Cout
3. Simplifier en utilisant le tableau de Karnaugh l'équation logique de Cout
4. Donner le schéma complet du circuit
5. Faire la simulation de ce circuit sur le logiciel ISIS Proteus.

Exercice 2 : additionneur complet d'un bit

1. Dresser la table de vérité du demi-additionneur d'un bit
 - Entrées : A, B et Cin (retenue précédente)
 - Sorties : S (Somme) et Cout (retenue)
2. Extraire à partir de la table de vérité les deux équations logiques de S et Cout
3. Simplifier en utilisant le tableau de Karnaugh l'équation logique de Cout
4. Donner le schéma complet du circuit
5. Faire la simulation de ce circuit sur le logiciel ISIS Proteus.

Exercice 3 : demi-soustracteur d'un bit

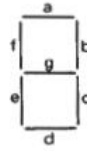
1. Dresser la table de vérité du demi-additionneur d'un bit
2. Entrées : A, B
3. Sorties : D (différence) et Cout (retenue)
4. Extraire à partir de la table de vérité les deux équations logiques de D et Cout
5. Simplifier en utilisant le tableau de Karnaugh l'équation logique de Cout
6. Donner le schéma complet du circuit
7. Faire la simulation de ce circuit sur le logiciel ISIS Proteus.

Exercice 4 : soustracteur complet d'un bit

1. Dresser la table de vérité du demi-additionneur d'un bit
 - Entrées : A, B et Cin (retenue précédente)
 - Sorties : D (différence) et Cout (retenue)
2. Extraire à partir de la table de vérité les deux équations logiques de D et Cout
3. Simplifier en utilisant le tableau de Karnaugh l'équation logique de Cout
4. Donner le schéma complet du circuit
5. Faire la simulation de ce circuit sur le logiciel ISIS Proteus.

Exercice 5 : Décodeur DCB-7segment

L'objectif de ce circuit est de convertir le code d'un seul digit décimal ($0 \rightarrow 9$) vers un code permettant son affichage sur un afficheur sept-segments (figure ci-dessous) :



1. Dresser la table de vérité du demi-additionneur d'un bit
 - Entrées : A, B, C et D
 - Sorties : a, b, c, d, e, f, g,
2. Extraire à partir de la table de vérité les équations logiques de a, b, c, d, e, f et g.
3. Donner le schéma complet du circuit
4. Faire la simulation de ce circuit sur le logiciel ISIS Proteus.