

Exercice #1

Student name: *Ben Mbarek Youssef*

Course: *Architectures numériques et programmation des FPGA (SE204)*
Due date:

Exercice

On veut simuler un système composé :

- un générateur d'horloge,
- un registre,
- un incrémenteur.

Avec;

- 50MHz de fréquence d'horloge,
- 15ns de temps de propagation.

Simulez «à la main» la description suivante:

P1

```
H <= 0;  
#10;  
H <= 1;  
#10;
```

P2

```
@(H);  
if H ==1  
  Q <= D;
```

P3

```
@(Q);  
D <= #15 Q+1;
```

	m-à-j				m-à-j			
	0 ns		\uparrow clk		->		15 ns	
init	Δ_0		Δ_1	->	->	Δ_1	Δ_2	
	P_0		P_1	P_2	P_3		P_3	
H(x,x)	(x,0)	(0,0)	(0,1)	-	-	(1,1)	(1,1)	(1,1)
D(x,x)	(x,0)	(0,0)	-	-	(0,0)	(0,0)	(0,1)	(1,1)
Q(x,x)	(x,x)	(x,x)	-	(0,0)	-	(0,0)	(0,0)	(0,0)