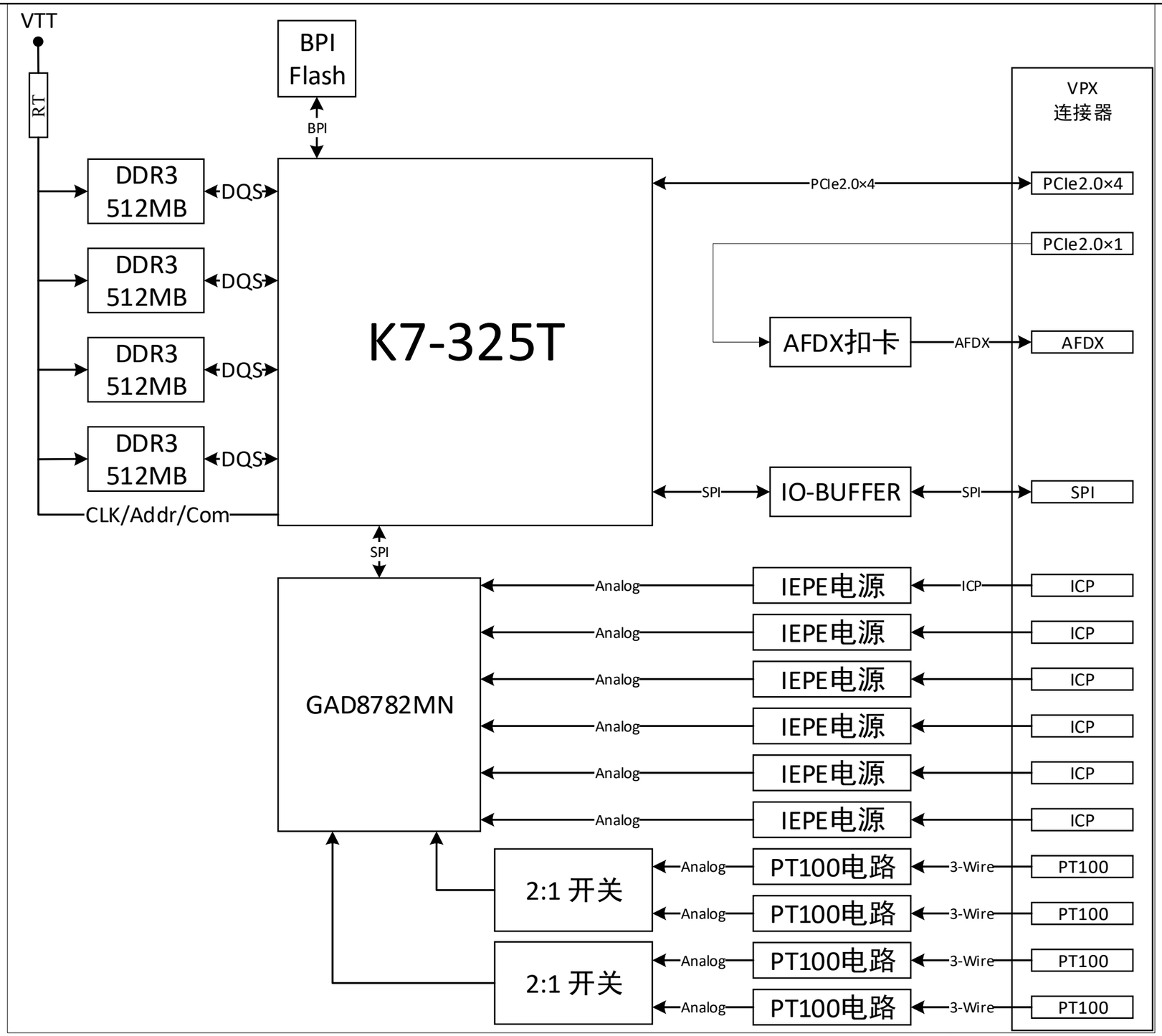


责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签字	日期
设计				
校对				
审核				
工艺审查				
标审				
审定				
批准				

接口扩展卡

电路图

GYS121NII-2310000-04DL

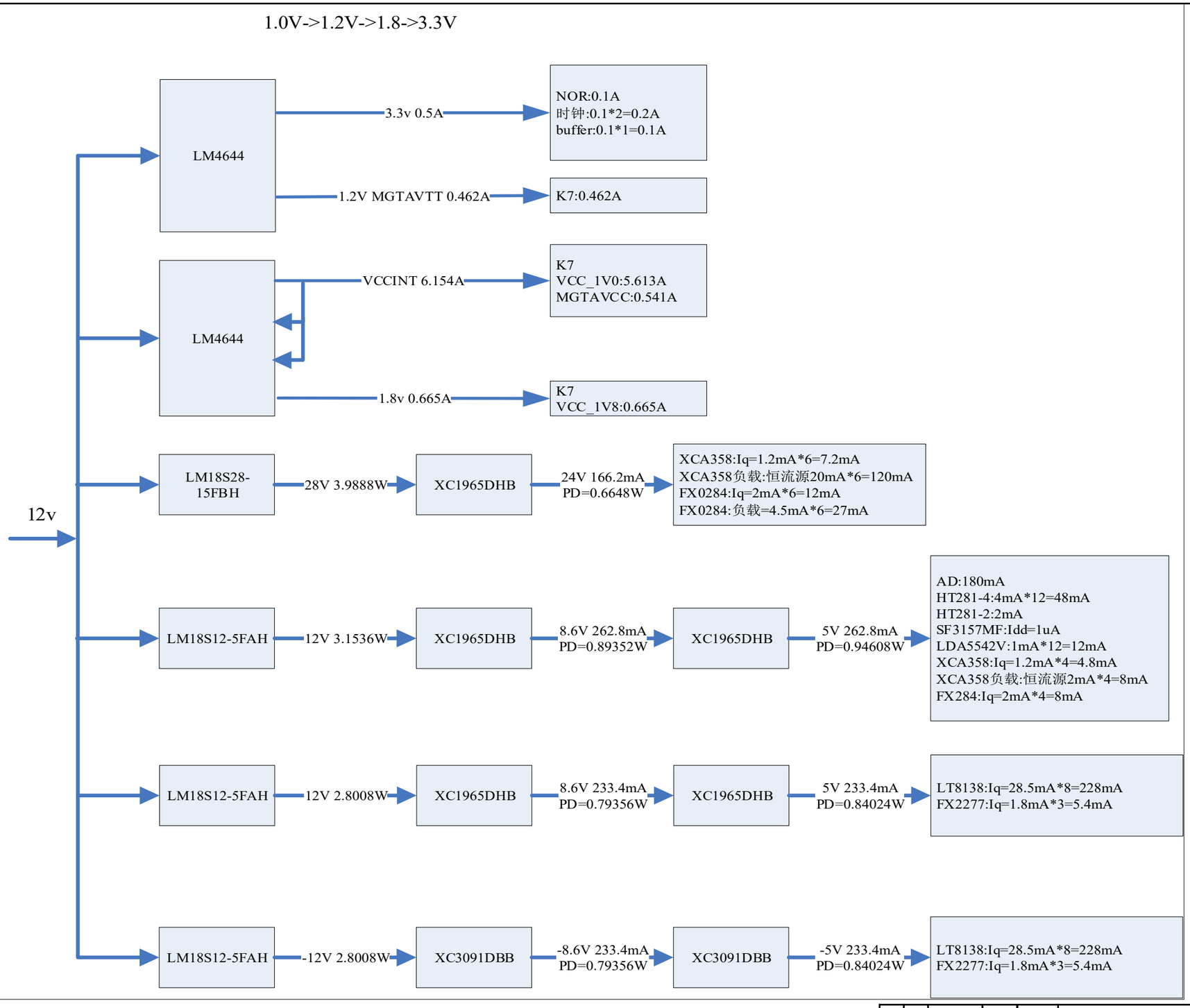
所属装配号 GYS121NII-2310000-04

阶段标记	重量	比例
S		

共 29 张 第 1 张

兵装自动化所公司

GYS121NII-2310000-04DL 会签



责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

接口扩展卡

电路图

GYS121NII-2310000-04DL

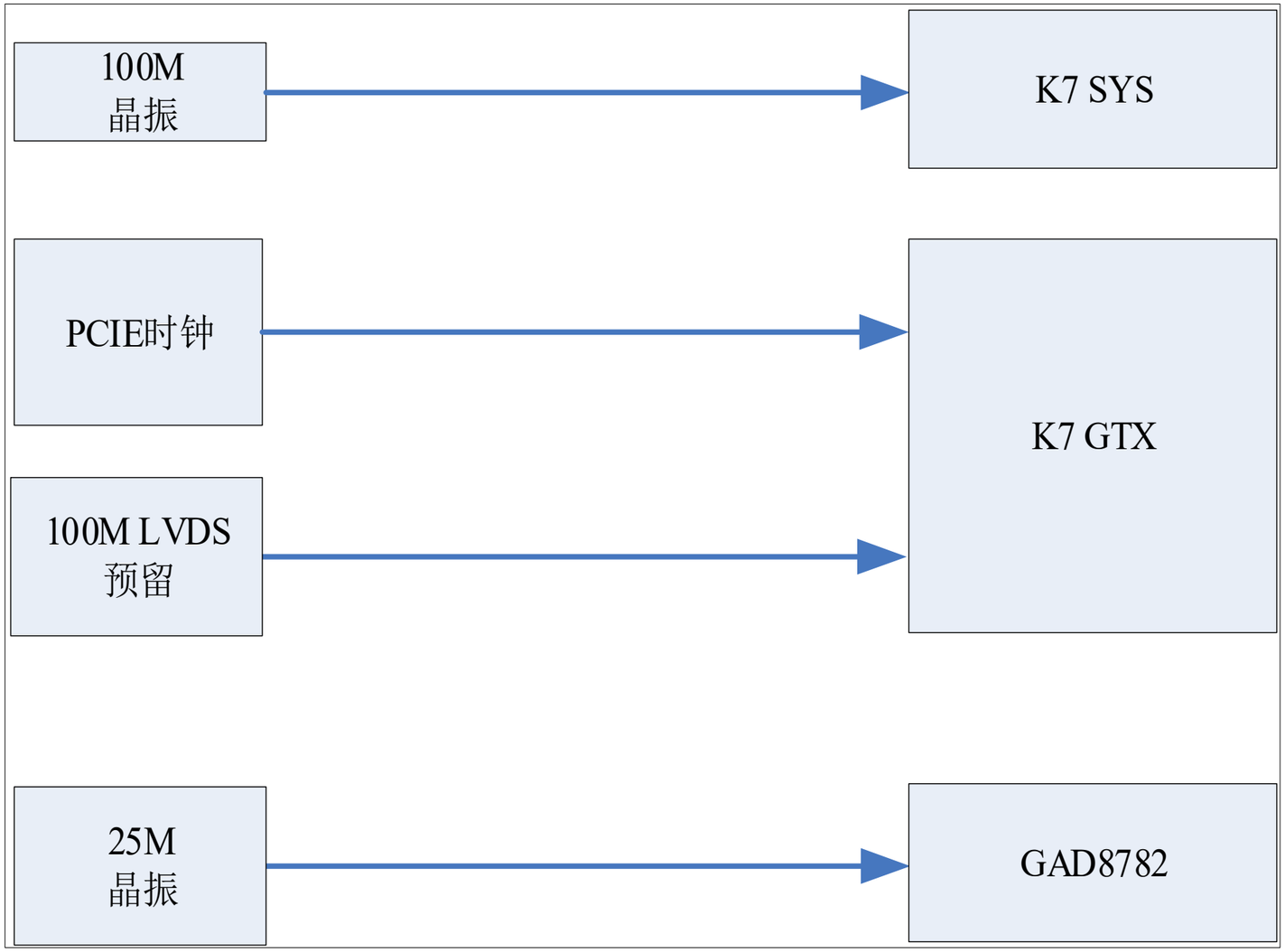
所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

共 29 张 第 2 张

兵装自动化所公司

GYS121NII-2310000-04DL 会 签



责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

接口扩展卡

电路图

GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

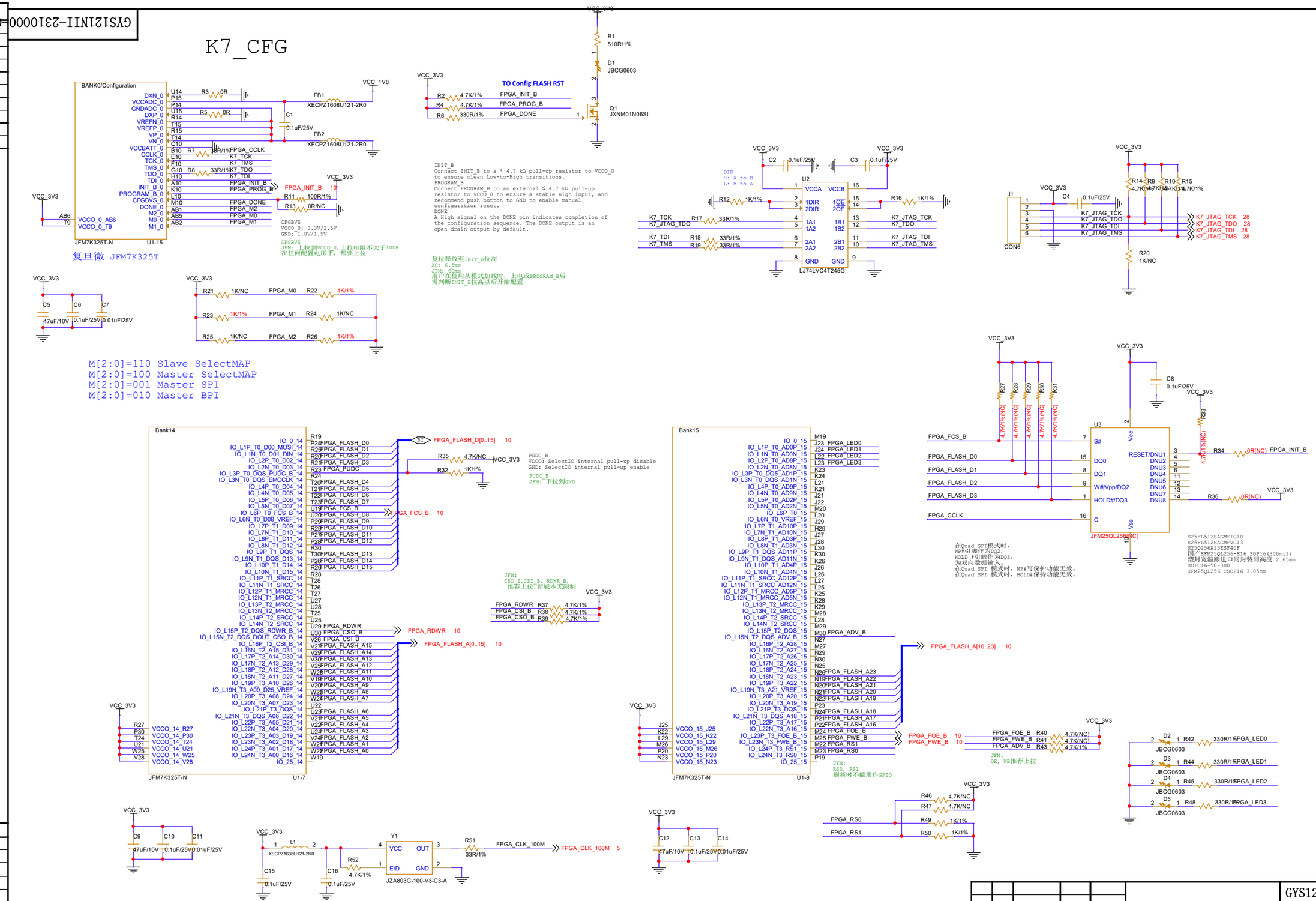
共 29 张 第 3 张

兵装自动化所公司

GYS121NII-2310000-04DL 会

GYS121NII-2310000-04DL

K7_CFG



责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签字	日期
设计				
校对				
审核				
工艺审查				
标审				
审定				
批准				

接口扩展卡

电路图

GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

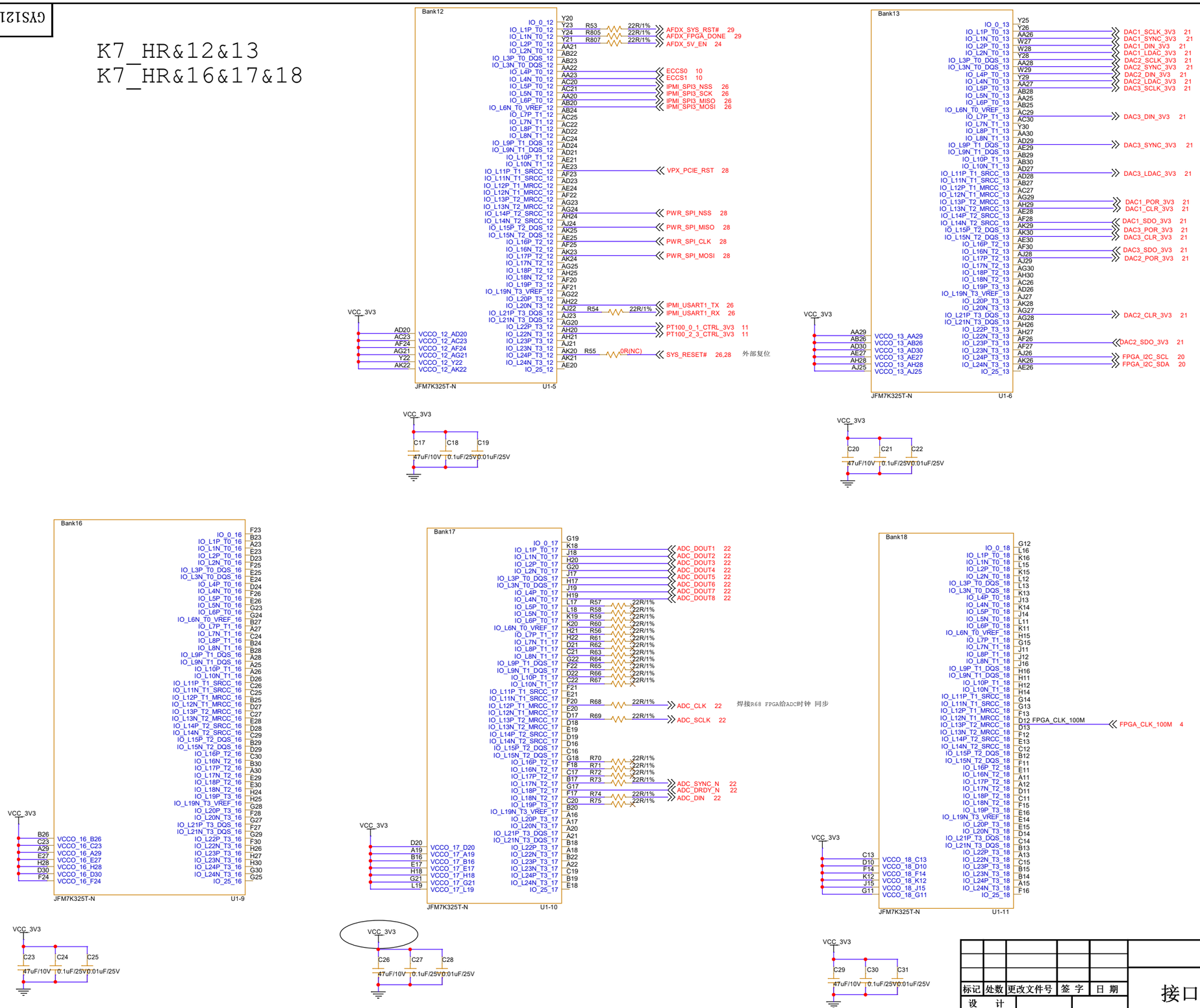
阶段标记	重量	比例
S		

共 29 张 第 4 张

兵装自动化所公司

GYS121NII-2310000-04DL 会 签

K7_HR&12&13
K7_HR&16&17&18



责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

接口扩展卡

电路图

GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

共 29 张 第 5 张

兵装自动化所公司

K7_HP_DDR

责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

接口扩展卡

电路图

GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

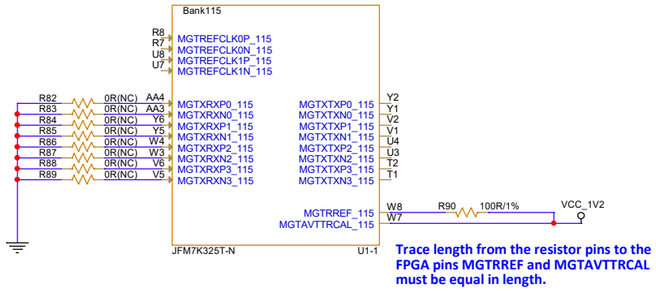
共 29 张 第 6 张

兵装自动化所公司

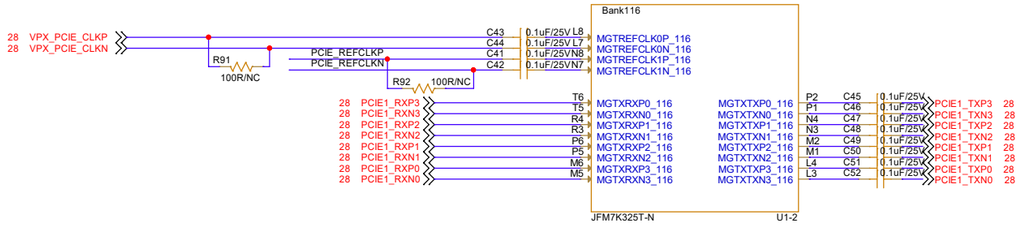
GYS121NII-2310000-04DL 签 字

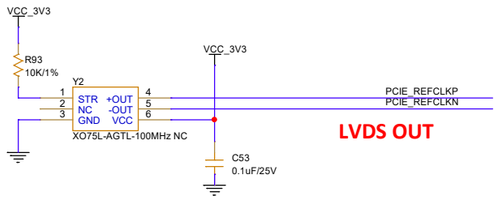
GYS121NII-2310000-04DL 会 签

K7_GTH

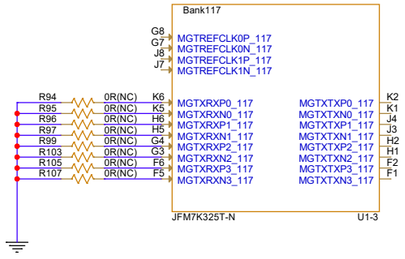


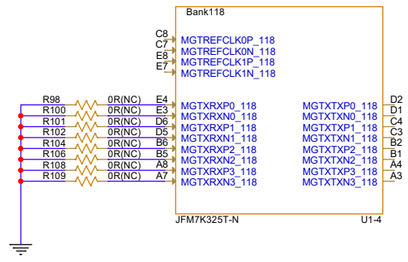
Trace length from the resistor pins to the FPGA pins MGTRREF and MGTAVTTRCAL must be equal in length.





LVDS OUT

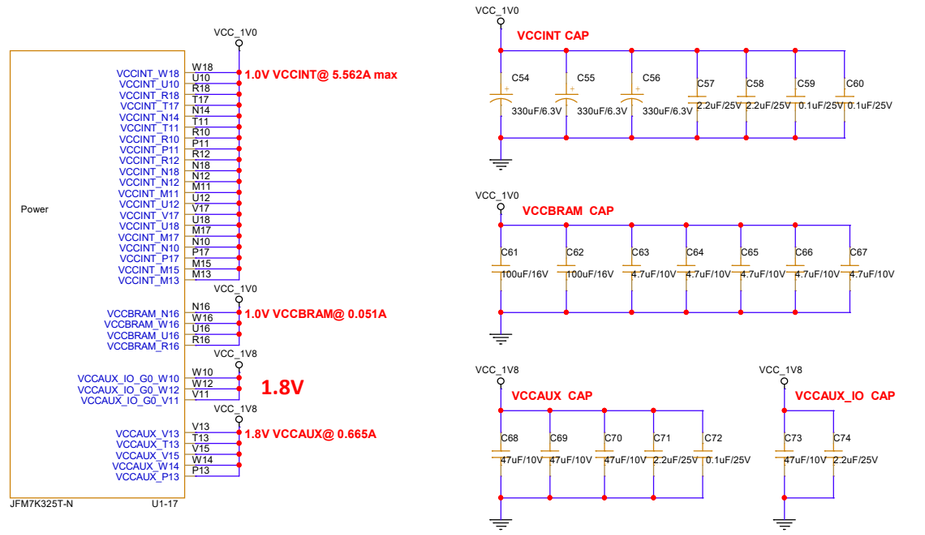


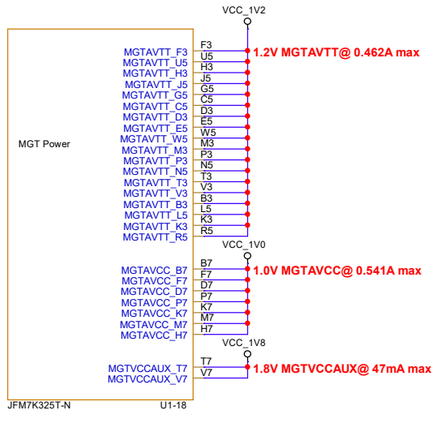


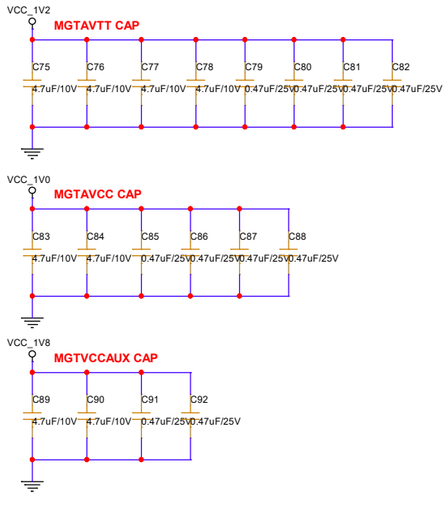
责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期		
设 计					接口扩展卡	GYS121NII-2310000-04DL
校 对						所属装配号 GYS121NII-2310000-04
审 核						阶段标记 S / 重 量 / 比 例
工艺审查					电路图	共 29 张 第 7 张
标 审						兵装自动化所公司
审 定						
批 准						

K7_VCC







责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

高带宽控制卡

电路图

GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

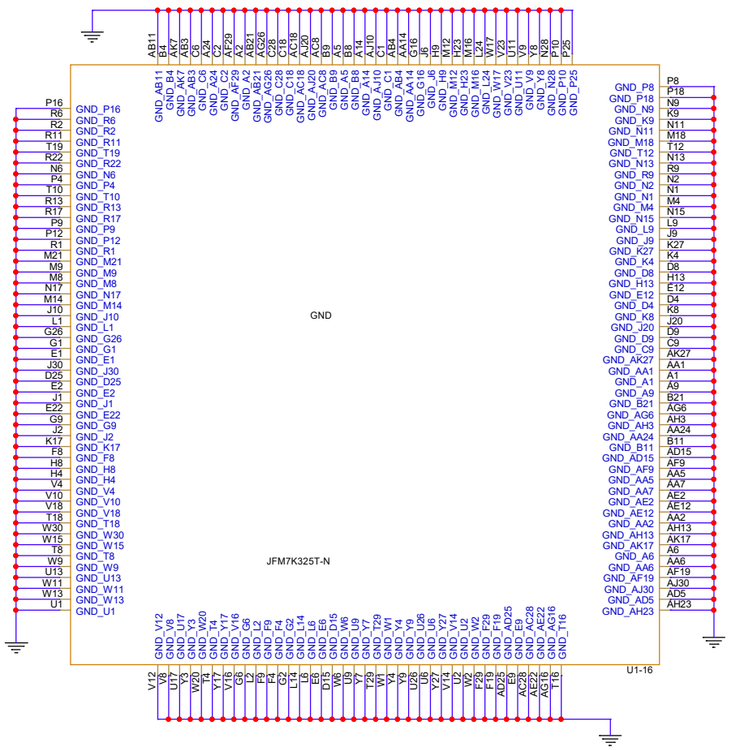
共 29 张 第 8 张

兵装自动化所公司

GYS121NII-2310000-04DL
签 会

GYS121NII-2310000-04DL 会

K7_GND



责任	签字

版本号

存储编号

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

GYS121NII-2310000-04DL

接口扩展卡

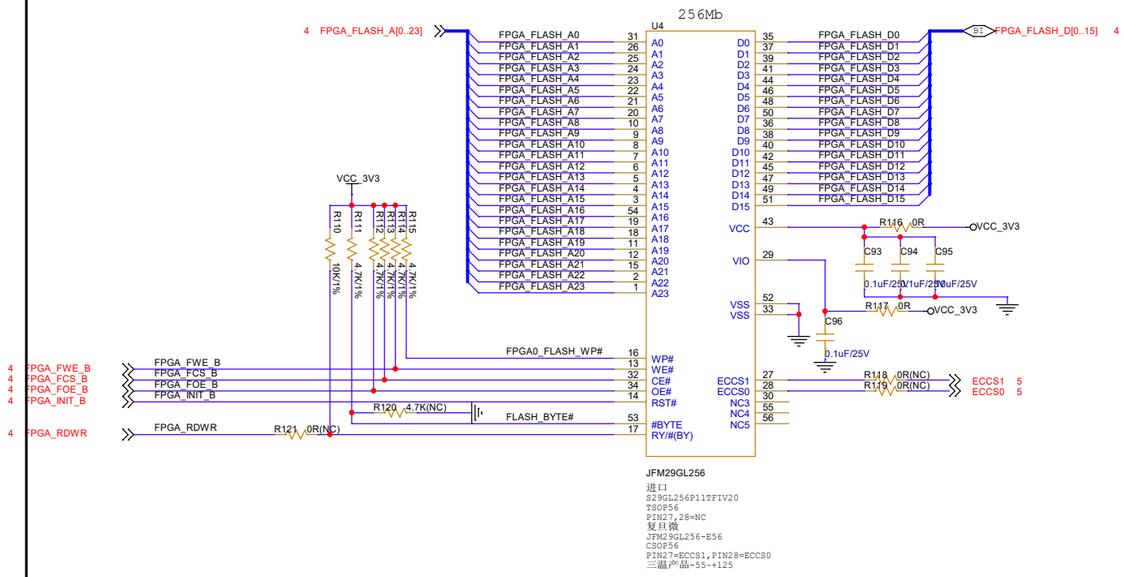
所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

电路图

共 29 张 第 9 张

兵装自动化所公司



NOR 256Mbit

9.5 上电顺序

器件上电需满足 $t_{VIOHVCH}$ 指标（见图 8.13 V_{IO} 和 V_{CC} 时序关系），即 V_{IO} 需要在 V_{CC} 之前开始上电，或者至少是 V_{IO} 和 V_{CC} 同时上电。

JFM29GL256

产品特点

- **单电源操作**
  - 使用 3.3V 电压进行读、编程和擦除操作
- **Versatile IO 控制**
  - 所有输入电平（地址、控制、DQ 输入电平）和输出电平由 V_{IO} 电压决定，V_{IO} 电压从 1.65V~1.95V 或 V_{CC}。

VersatileIO 控制允许系統通过设置 V_{IO} 上的电压来设置所有输入管脚（地址、芯片控制，DQ 输入）上的电平。V_{IO} 有两种配置（1.8V 和 3.3V），以适应不同的系统环境。

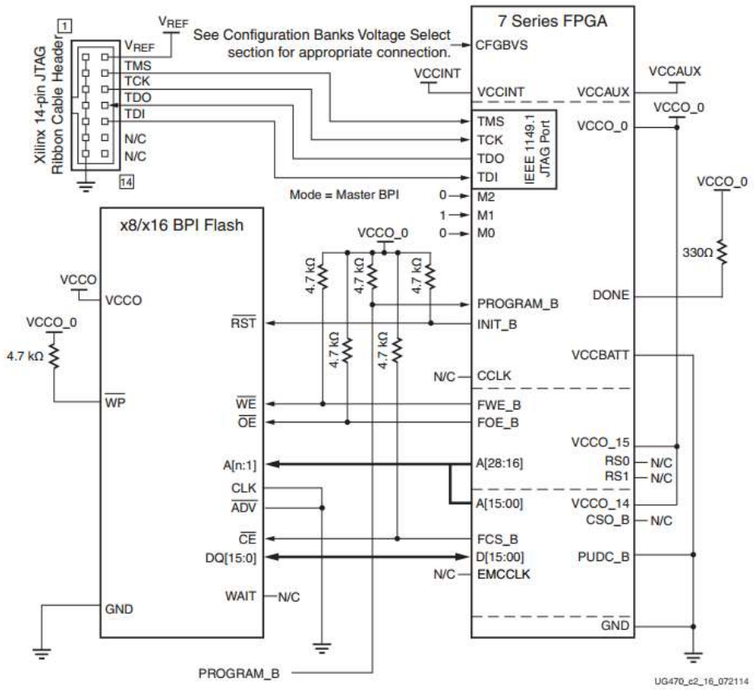


Figure 2-16: **7 Series FPGA Master BPI Configuration Interface - Asynchronous Read Example**

Table 2-14: **Supported Parallel NOR Flash Families**

Vendor	Family	Density	Read Modes Supported for Configuration
Micron	P33 (Axcell™)	64 Mb - 1 Gb	Synchronous/Asynchronous
Micron	P30 (StrataFlash™, Axcell)	64 Mb - 1 Gb	Synchronous/Asynchronous
Micron	M29EW	64 Mb - 1 Gb	Asynchronous
Micron	G18F	128 Mb - 1 Gb	Synchronous/Asynchronous
Spansion	S29GLxxxP	128 Mb - 1 Gb	Asynchronous
Spansion	S29GLxxxS	128 Mb - 1 Gb	Asynchronous

责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签字	日期
设计				
校对				
审核				
工艺审查				
标审				
审定				
批准				

高带宽控制卡

电路图

GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

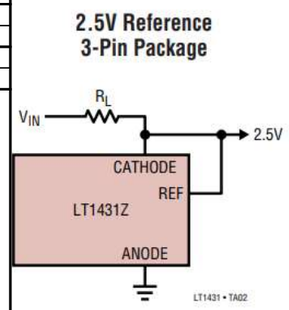
阶段标记 S | 重量 | 比例

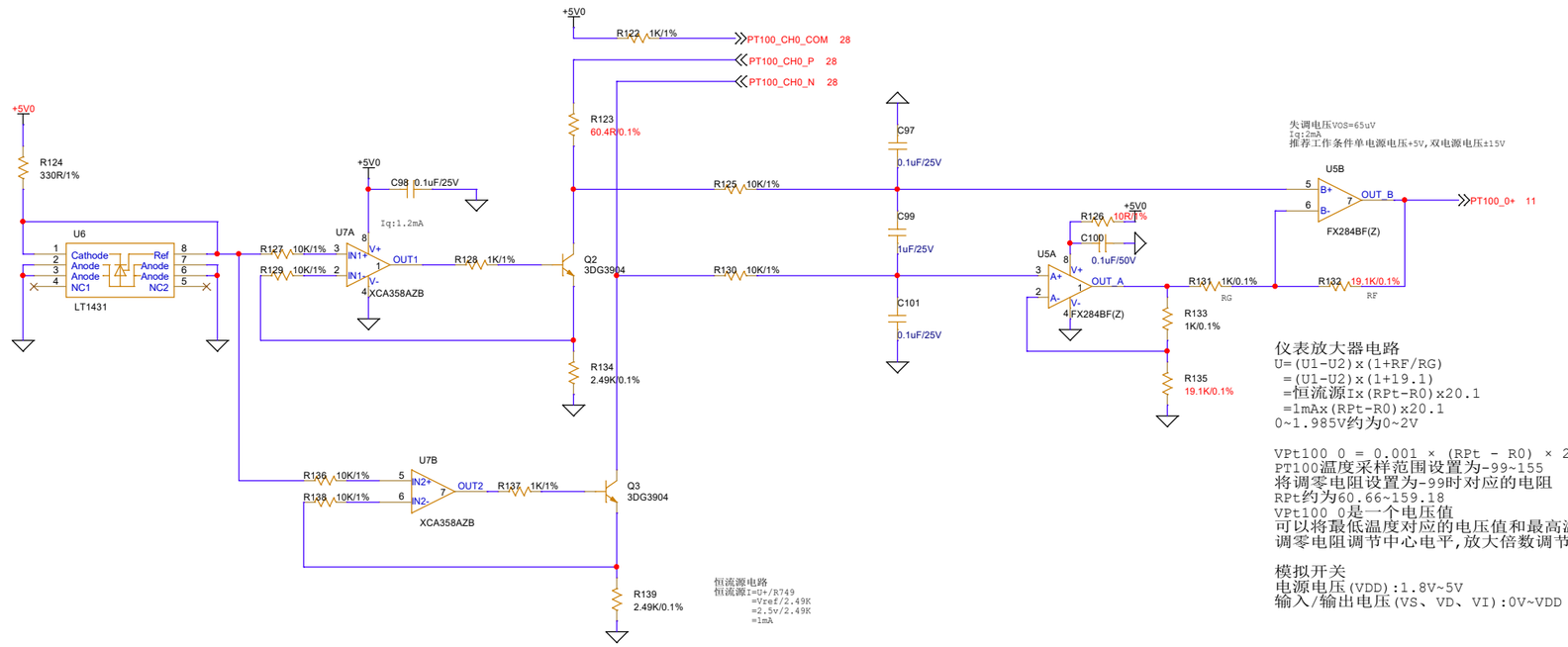
共 29 张 第 10 张

兵装自动化所公司

GYS121NII-2310000-04DL

签 会





仪表放大器电路
U=(U1-U2)x(1+RF/RG)
=(U1-U2)x(1+19.1)
=恒流源Ix(RPt-R0)x20.1
=1mAx(RPt-R0)x20.1
0~1.985V约为0~2V

VPt100_0 = 0.001 × (RPt - R0) × 20.1
PT100温度采样范围设置为-99~155
将调零电阻设置为-99时对应的电阻
RPt约为60.66~159.18
VPt100_0是一个电压值
可以将最低温度对应的电压值和最高温度对应的电压值作为最低点和最高点拟合出曲线
调零电阻调节中心电平,放大倍数调节摆幅

模拟开关
电源电压(VDD):1.8V~5V
输入/输出电压(VS、VD、VI):0V~VDD

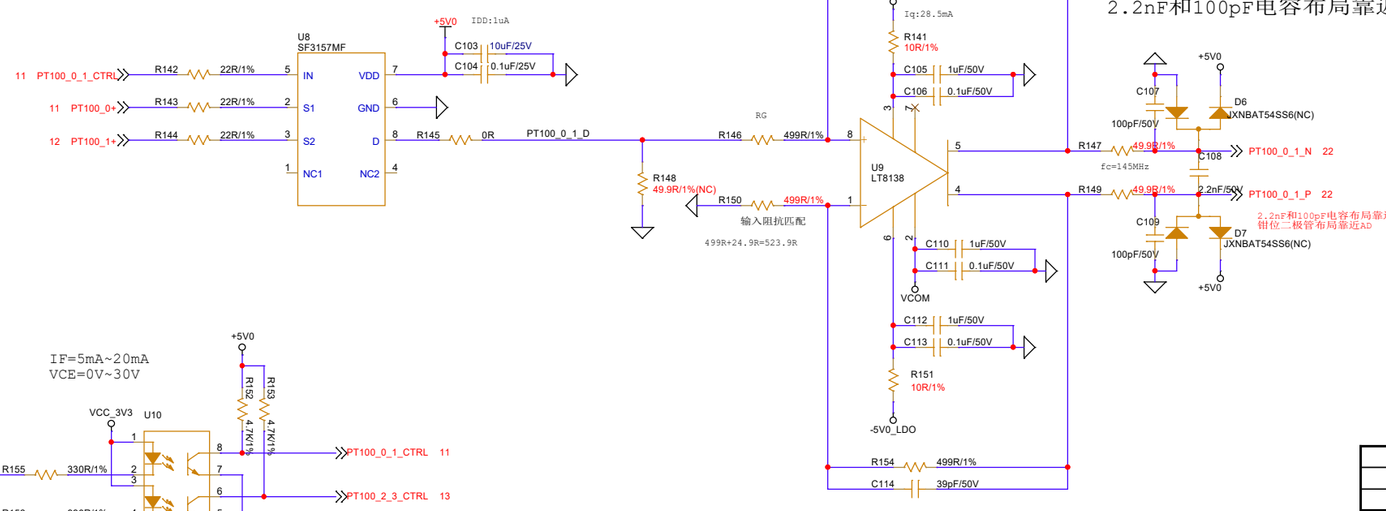
推荐工作条件
电源电压（VDD）:1.8V~5V
输入/输出电压(VS、VD、VI):0V~VDD
绝对最大额定值
电源电压（VDD）:7V
输入/输出电压范围(VS、VD、VI):-0.3V～VDD+0.3V

VDD=5V,Vs=0V~VDD,ID=-10mA
导通电阻RON=5.67R~8R

真值表

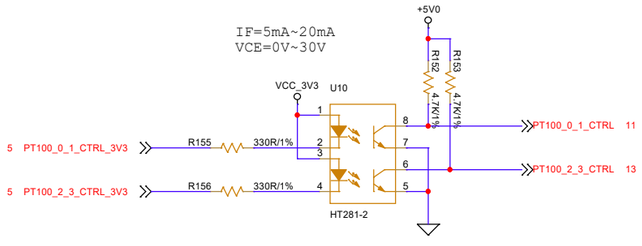
IN	S1 工作状态	S2 工作状态
0	导通	关断
1	关断	导通
注：0 表示低电平（≤0.8V），1 表示高电平（≥2.4V）。		

A 1nF to 10nF capacitor should be used
directly across the analog input pins, AINP and AINN.
Capacitors from each analog input to ground can be used.
They should be no larger than 1/10 the size of
the difference capacitor (typically 100pF)
to preserve the ac common-mode performance.
2.2nF和100pF电容布局靠近GAD8782MN



增益GN=1+RF/RG=1倍
LT8138输出
VP-VN=0~2V,满足GAD8782输入±2.5V
VP=2.5V~3.5V,2.5V中心电平叠加1V摆幅
VN=1.5V~2.5V,2.5V中心电平叠加-1V摆幅
满足GAD8782输入VP/VN=-0.3V~5.3V

GAD8782MN的满幅输入电压
VIN=(AINP-AINN)
-2.5V~2.5V
模拟输入引脚到 AGND 电压
-0.3V~AVDD+0.3V(5.3V)



责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

接口扩展卡

电路图

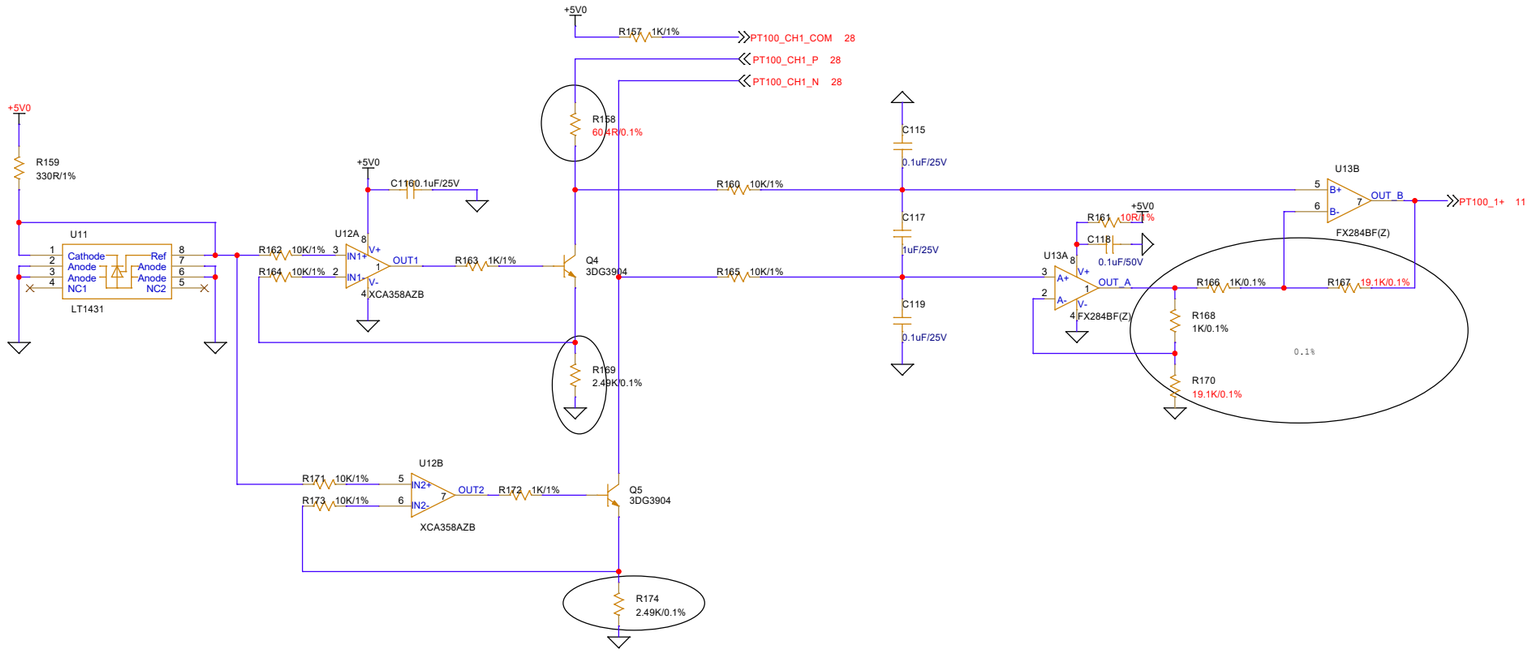
GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

共 29 张 第 11 张

兵装自动化所公司



责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

GYS121NII-2310000-04DL

接口扩展卡

所属装配号 GYS121NII-2310000-04

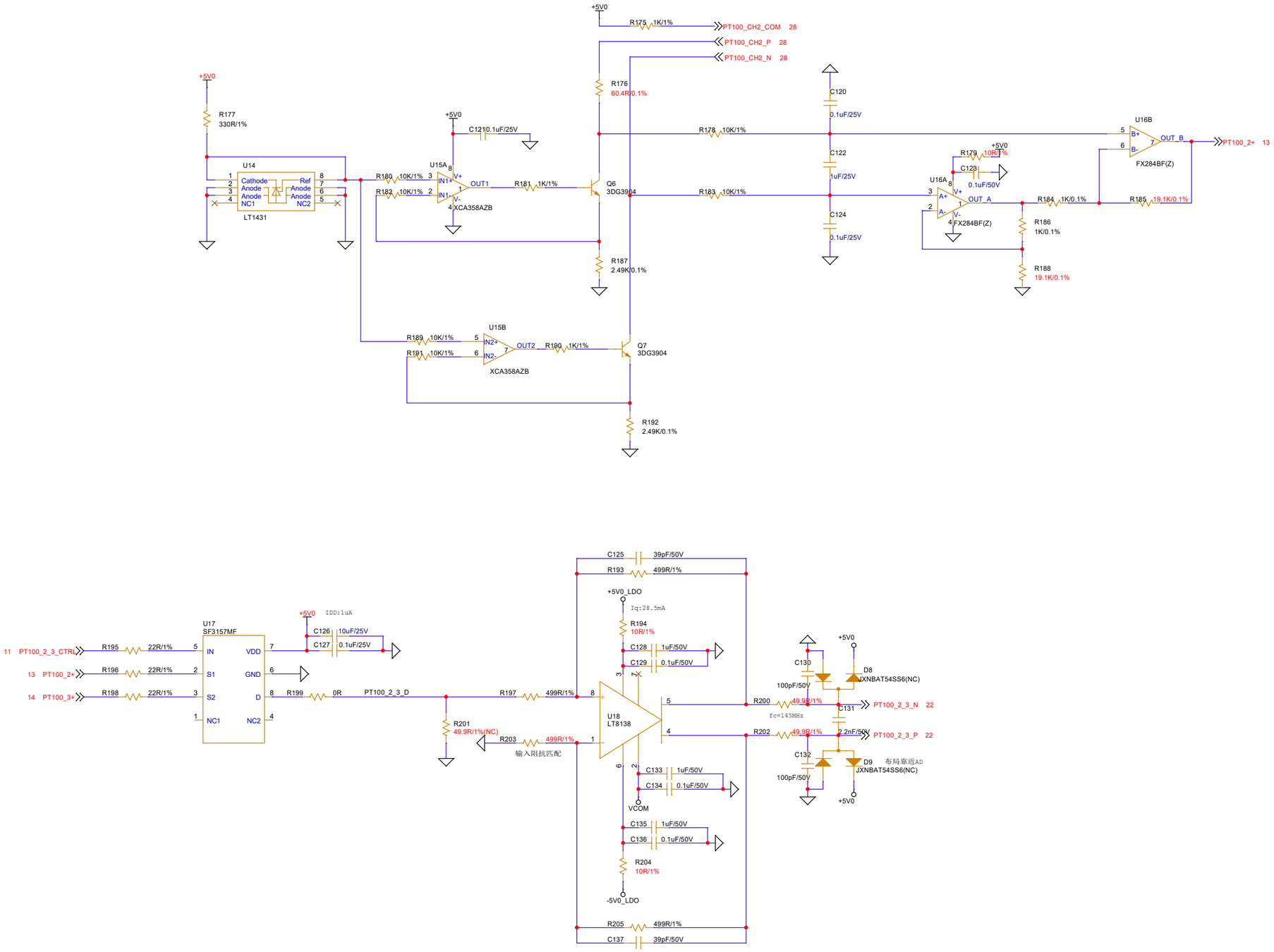
阶段标记	重 量	比 例
S		

电路图

共 29 张 第 12 张

兵装自动化所公司

GYS121NII-2310000-04DL 会



责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

GYS121NII-2310000-04DL

接口扩展卡

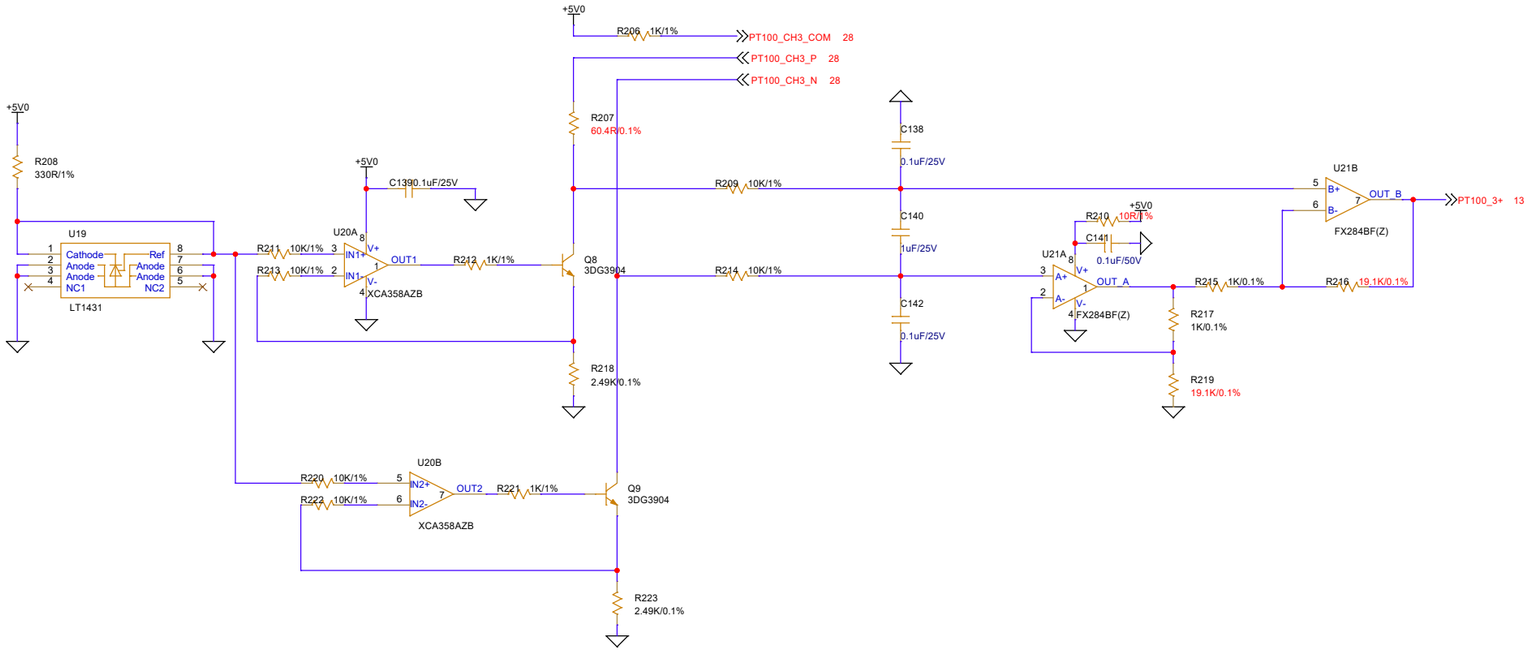
所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

共 29 张 第 13 张

电路图

兵装自动化所公司



责任	签字

版本号

存储编号

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

接口扩展卡

电路图

GYS121NII-2310000-04DL

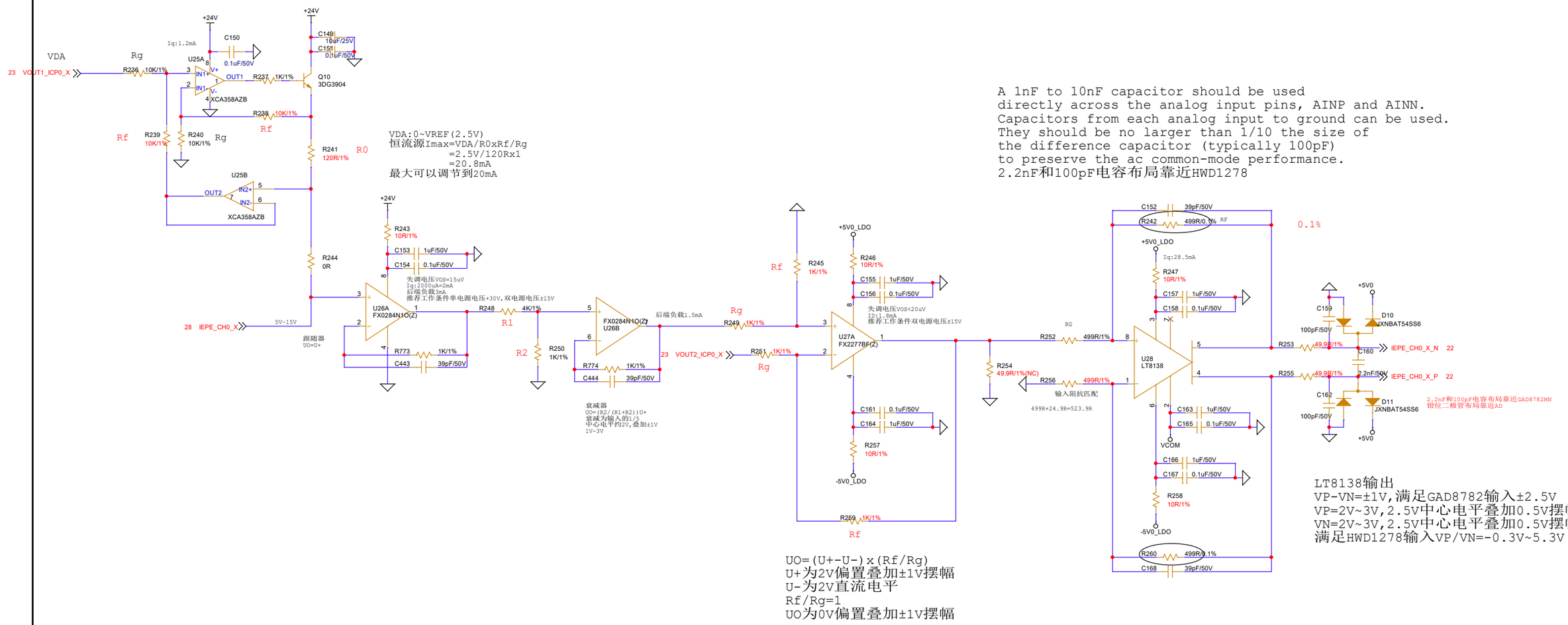
所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

共 29 张 第 14 张

兵装自动化所公司

GYS121NII-2310000-04DL 会 签



责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

接口扩展卡

电路图

GYS121NII-2310000-04DL

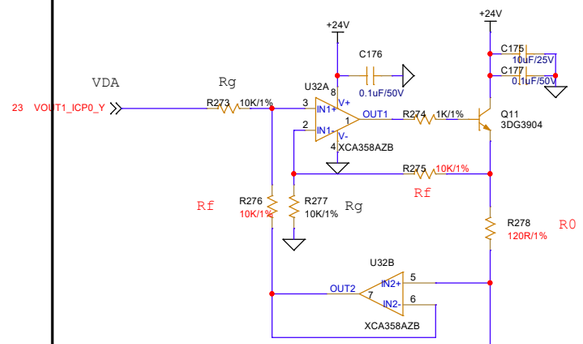
所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

共 29 张 第 15 张

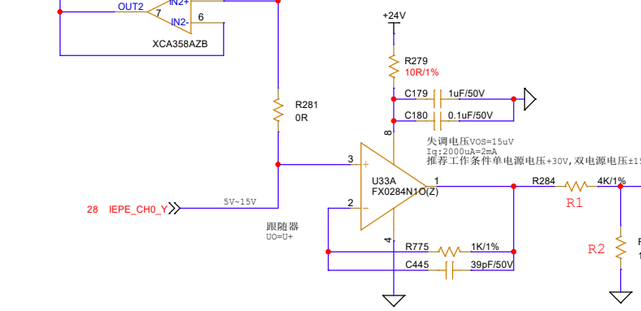
兵装自动化所公司

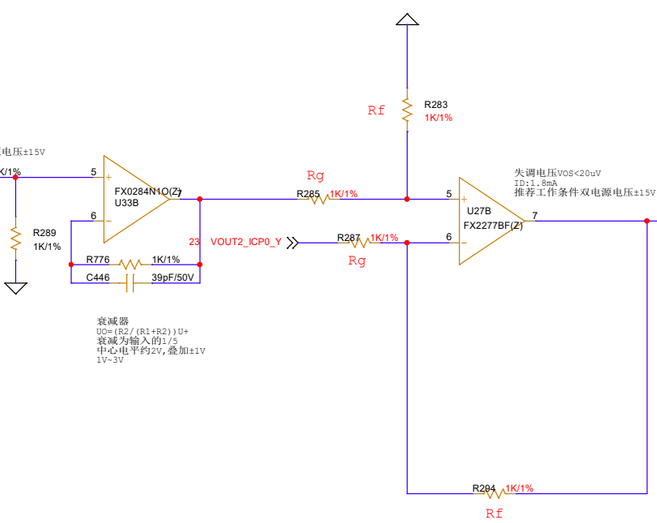
GYS121NII-2310000-04DL



VDA:0~VREF(2.5V)
恒流源Imax=VDA/R0xRf/Rg
=2.5V/255Rx1.5
=14.7mA
最大调节到15mA,不超过20mA

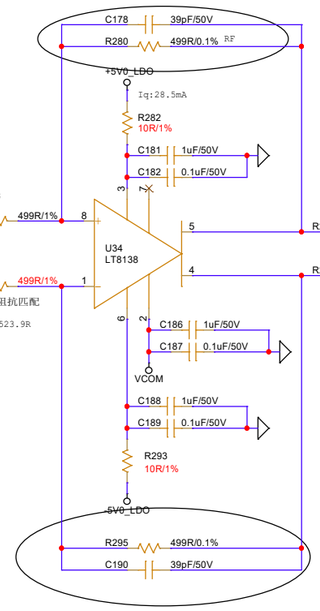
A 1nF to 10nF capacitor should be used
directly across the analog input pins, AINP and AINN.
Capacitors from each analog input to ground can be used.
They should be no larger than 1/10 the size of
the difference capacitor (typically 100pF)
to preserve the ac common-mode performance.
2.2nF和100pF电容布局靠近HWD1278

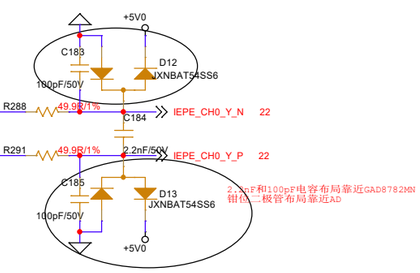




衰减器
UO=(R2/(R1+R2))U+
衰减为输入的1/5
中心电平约2V,叠加±1V
1V~3V

UO=(U+-U-)x(Rf/Rg)
U+为2V偏置叠加±1V摆幅
U-为2V直流电平
Rf/Rg=1
UO为0V偏置叠加±1V摆幅





LT8138输出
VP-VN=±1V,满足HWD1278输入±2.5V
VP=2V~3V,2.5V中心电平叠加0.5V摆幅
VN=2V~3V,2.5V中心电平叠加0.5V摆幅
满足GAD8782输入VP/VN=-0.3V~5.3V

责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

接口扩展卡

电路图

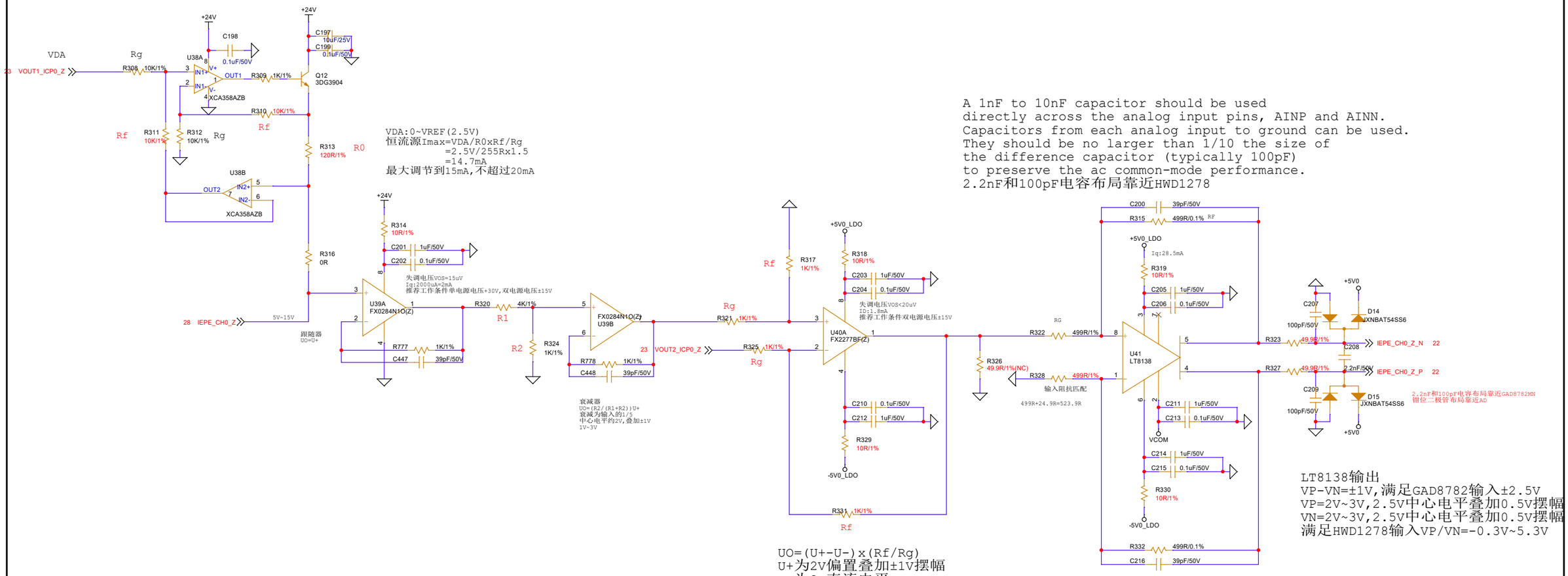
GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

共 29 张 第 16 张

兵装自动化所公司



责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

GYS121NII-2310000-04DL

接口扩展卡

所属装配号 GYS121NII-2310000-04

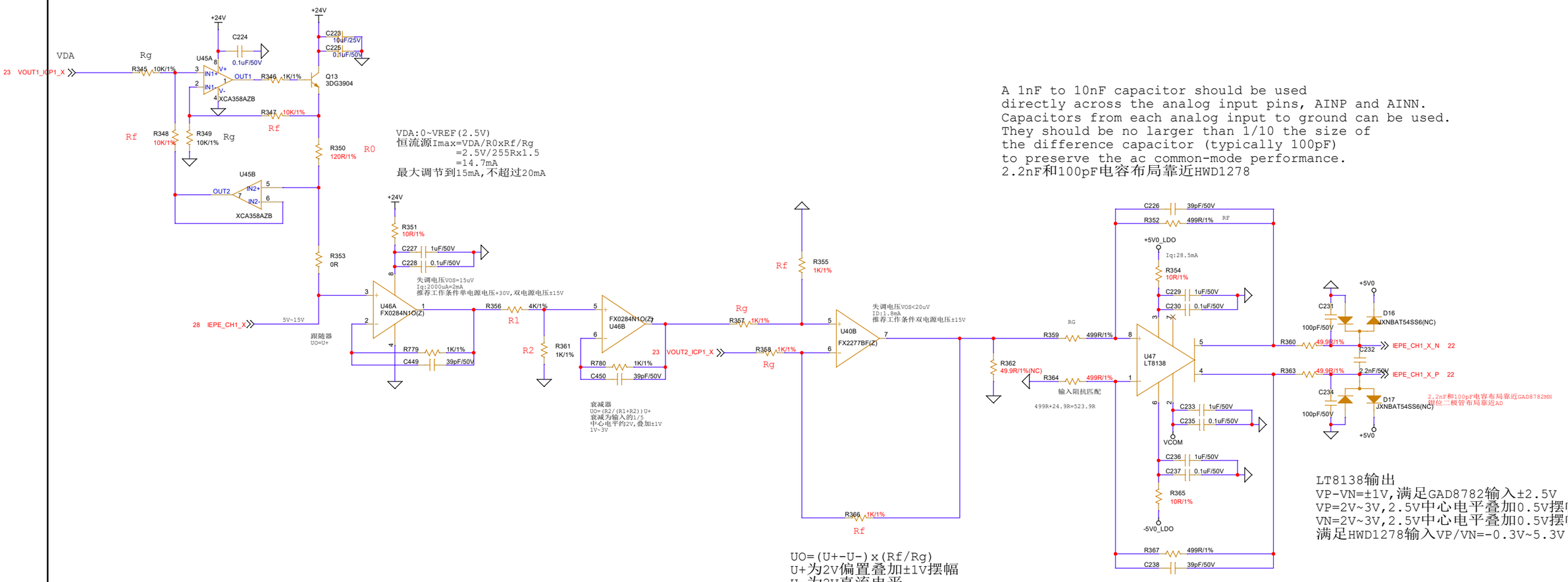
阶段标记	重 量	比 例
S		

共 29 张 第 17 张

电路图

兵装自动化所公司

GYS121NII-2310000-04DL



责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

接口扩展卡

电路图

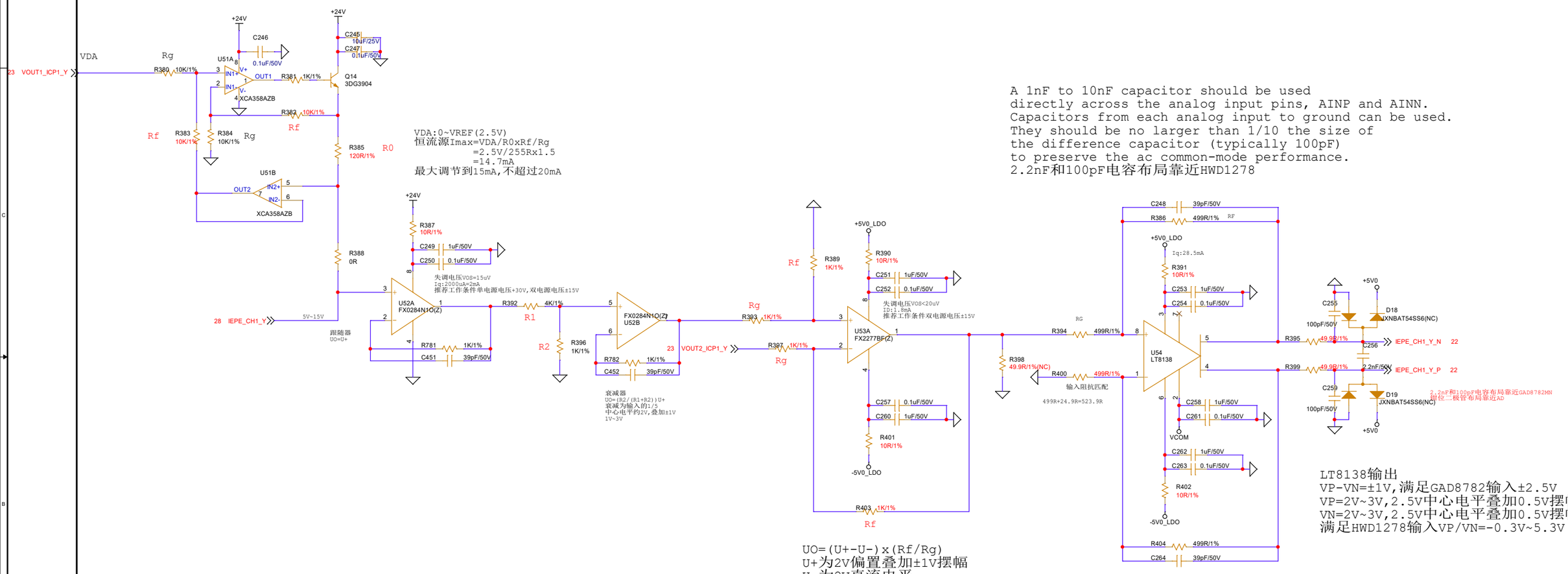
GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

共 29 张 第 18 张

兵装自动化所公司



VDA:0~VREF(2.5V)
恒流源Imax=VDA/R0xRf/Rg
=2.5V/255Rx1.5
=14.7mA
最大调节到15mA,不超过20mA

A 1nF to 10nF capacitor should be used
directly across the analog input pins, AINP and AINN.
Capacitors from each analog input to ground can be used.
They should be no larger than 1/10 the size of
the difference capacitor (typically 100pF)
to preserve the ac common-mode performance.
2.2nF和100pF电容布局靠近HWD1278

失调电压VOS=15uV
Iq:2000uA=2mA
推荐工作条件单电源电压+30V,双电源电压±15V

失调电压VOS<20uV
ID:1.8mA
推荐工作条件双电源电压±15V

UO=(U+-U-)x(Rf/Rg)
U+为2V偏置叠加±1V摆幅
U-为2V直流电平
Rf/Rg=1
UO为0V偏置叠加±1V摆幅

LT8138输出
VP-VN=±1V,满足GAD8782输入±2.5V
VP=2V~3V,2.5V中心电平叠加0.5V摆幅
VN=2V~3V,2.5V中心电平叠加0.5V摆幅
满足HWD1278输入VP/VN=-0.3V~5.3V

责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

接口扩展卡

电路图

GYS121NII-2310000-04DL

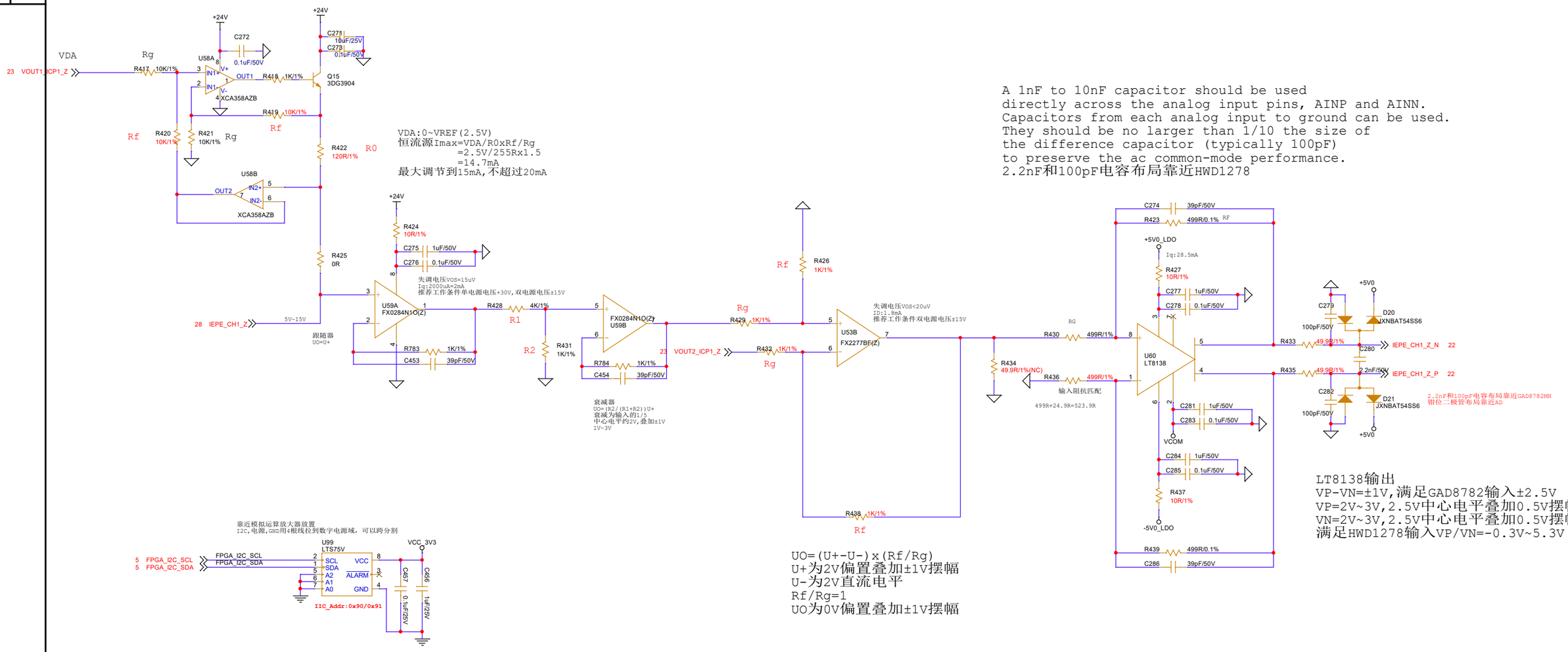
所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

共 29 张 第 19 张

兵装自动化所公司

GYS121NII-2310000-04DL 会 签



A 1nF to 10nF capacitor should be used
directly across the analog input pins, AINP and AINN.
Capacitors from each analog input to ground can be used.
They should be no larger than 1/10 the size of
the difference capacitor (typically 100pF)
to preserve the ac common-mode performance.
2.2nF和100pF电容布局靠近HWD1278

VDA:0~VREF(2.5V)
恒流源Imax=VDA/R0xRf/Rg
=2.5V/255Rx1.5
=14.7mA
最大调节到15mA,不超过20mA

UO=(U+-U-)x(Rf/Rg)
U+为2V偏置叠加±1V摆幅
U-为2V直流电平
Rf/Rg=1
UO为0V偏置叠加±1V摆幅

LT8138输出
VP-VN=±1V,满足GAD8782输入±2.5V
VP=2V~3V,2.5V中心电平叠加0.5V摆幅
VN=2V~3V,2.5V中心电平叠加0.5V摆幅
满足HWD1278输入VP/VN=-0.3V~5.3V

责任	签字

版本号

存储编号

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

接口扩展卡

电路图

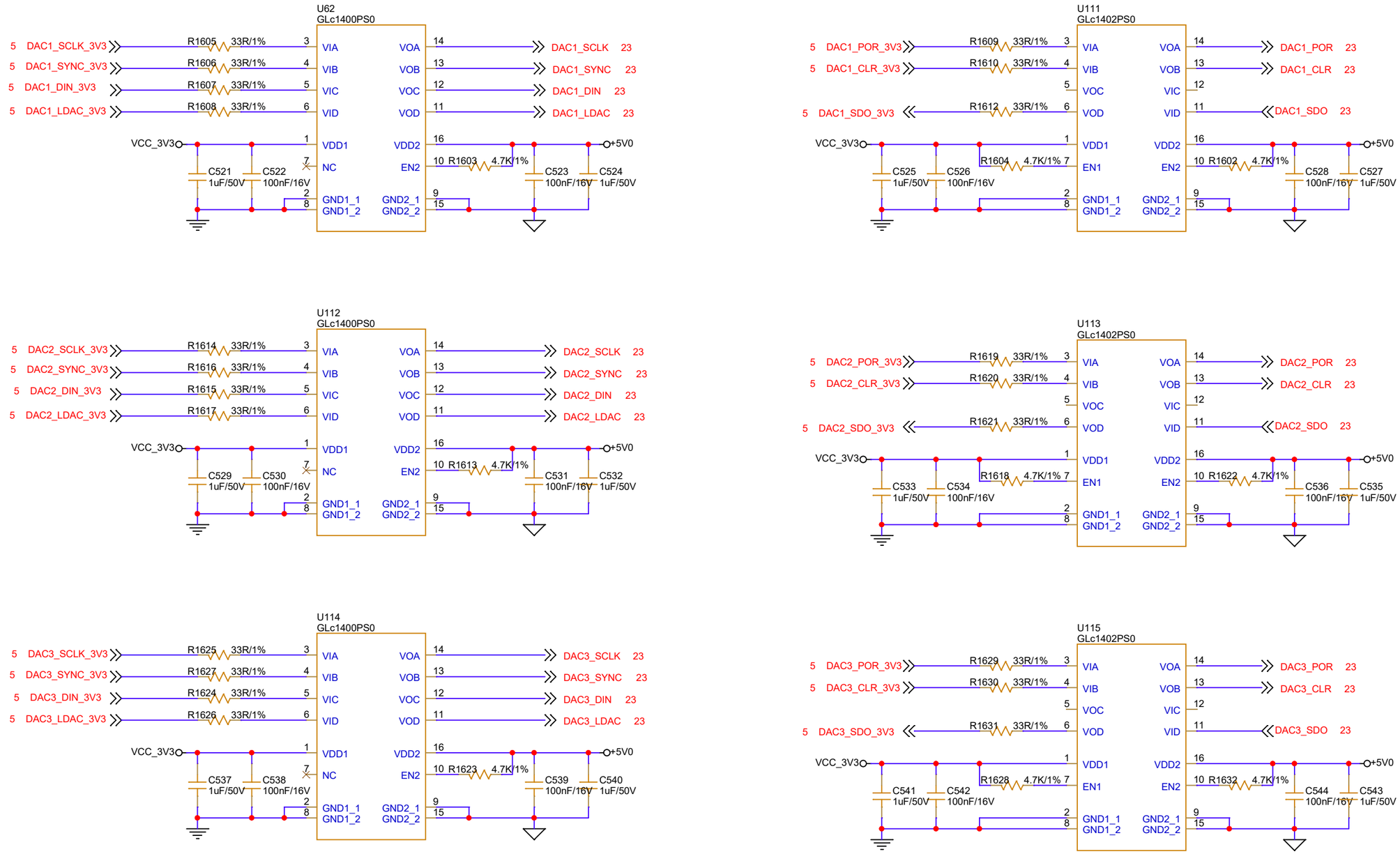
GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

共 29 张 第 20 张

兵装自动化所公司



标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

GYS121NII-2310000-04DL

接口扩展卡

所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

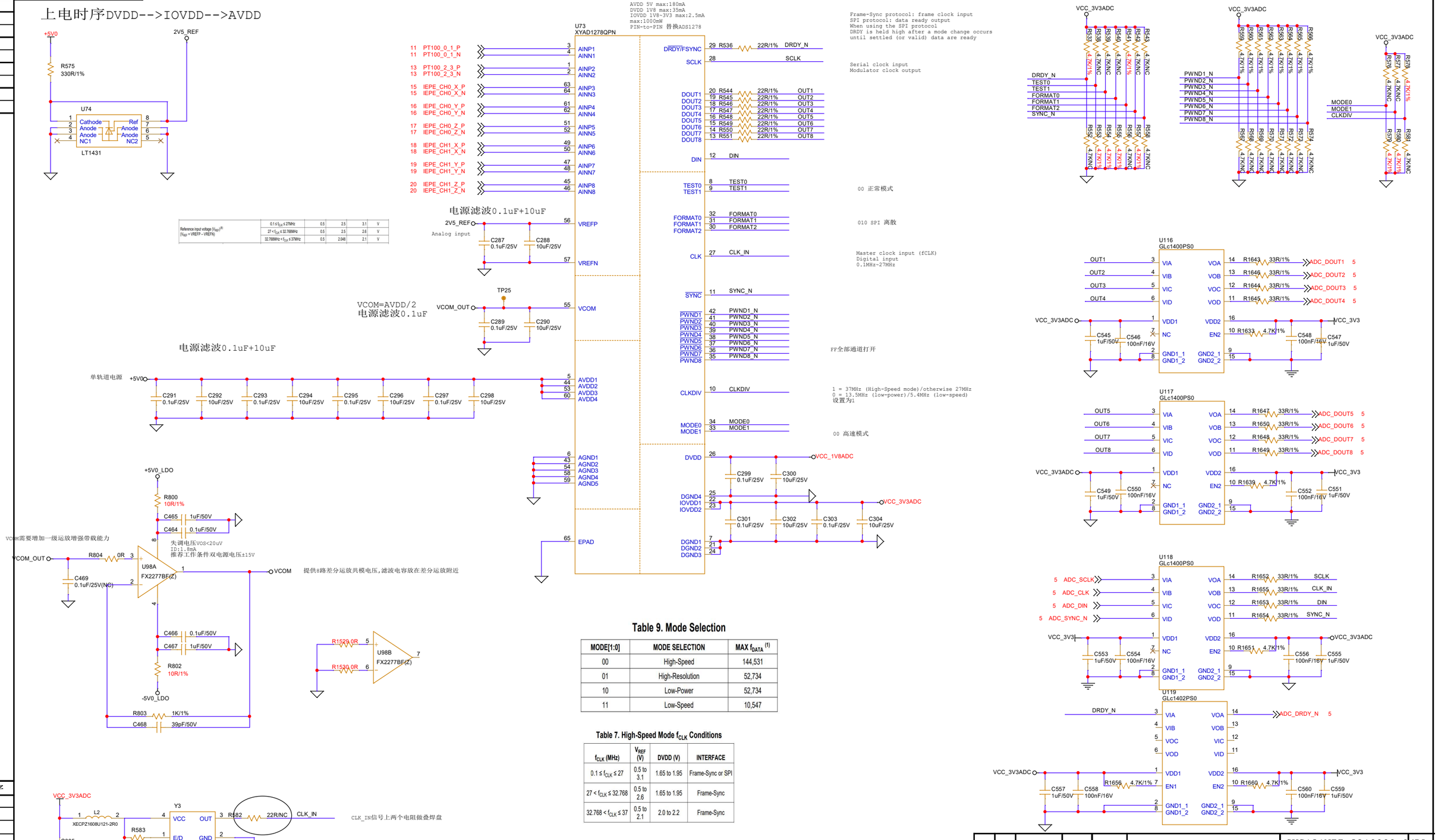
共 29 张 第 21 张

电路图

兵装自动化所公司

GYS121NII-2310000-04DL 会

上电时序DVDD-->IOVDD-->AVDD



Reference input voltage (V_{REF})[1] (V_{REF} = VREFP - VREFN)					
	$0.1 \le f_{CLK} \le 27$MHz	0.5	2.5	3.1	V
	$27 < f_{CLK} \le 32.768$MHz	0.5	2.5	2.6	V
	32.768MHz $< f_{CLK} \le 37$MHz	0.5	2.048	2.1	V

Table 9. Mode Selection

MODE[1:0]	MODE SELECTION	MAX f_{DATA} (1)
00	High-Speed	144,531
01	High-Resolution	52,734
10	Low-Power	52,734
11	Low-Speed	10,547

Table 7. High-Speed Mode f_{CLK} Conditions

f_{CLK} (MHz)	V_{REF} (V)	DVDD (V)	INTERFACE
$0.1 \le f_{CLK} \le 27$	0.5 to 3.1	1.65 to 1.95	Frame-Sync or SPI
$27 < f_{CLK} \le 32.768$	0.5 to 2.6	1.65 to 1.95	Frame-Sync
$32.768 < f_{CLK} \le 37$	0.5 to 2.1	2.0 to 2.2	Frame-Sync

Table 6. Modulator Frequency (f_{MOD}) Mode Selection

MODE SELECTION	CLKDIV	f_{MOD}
High-Speed	1	$f_{CLK}/4$
High-Resolution	1	$f_{CLK}/4$
Low-Power	1	$f_{CLK}/8$
	0	$f_{CLK}/4$
Low-Speed	1	$f_{CLK}/40$
	0	$f_{CLK}/8$

责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签字	日期
设计				
校对				
审核				
工艺审查				
标审				
审定				
批准				

GYS121NII-2310000-04DL

接口扩展卡

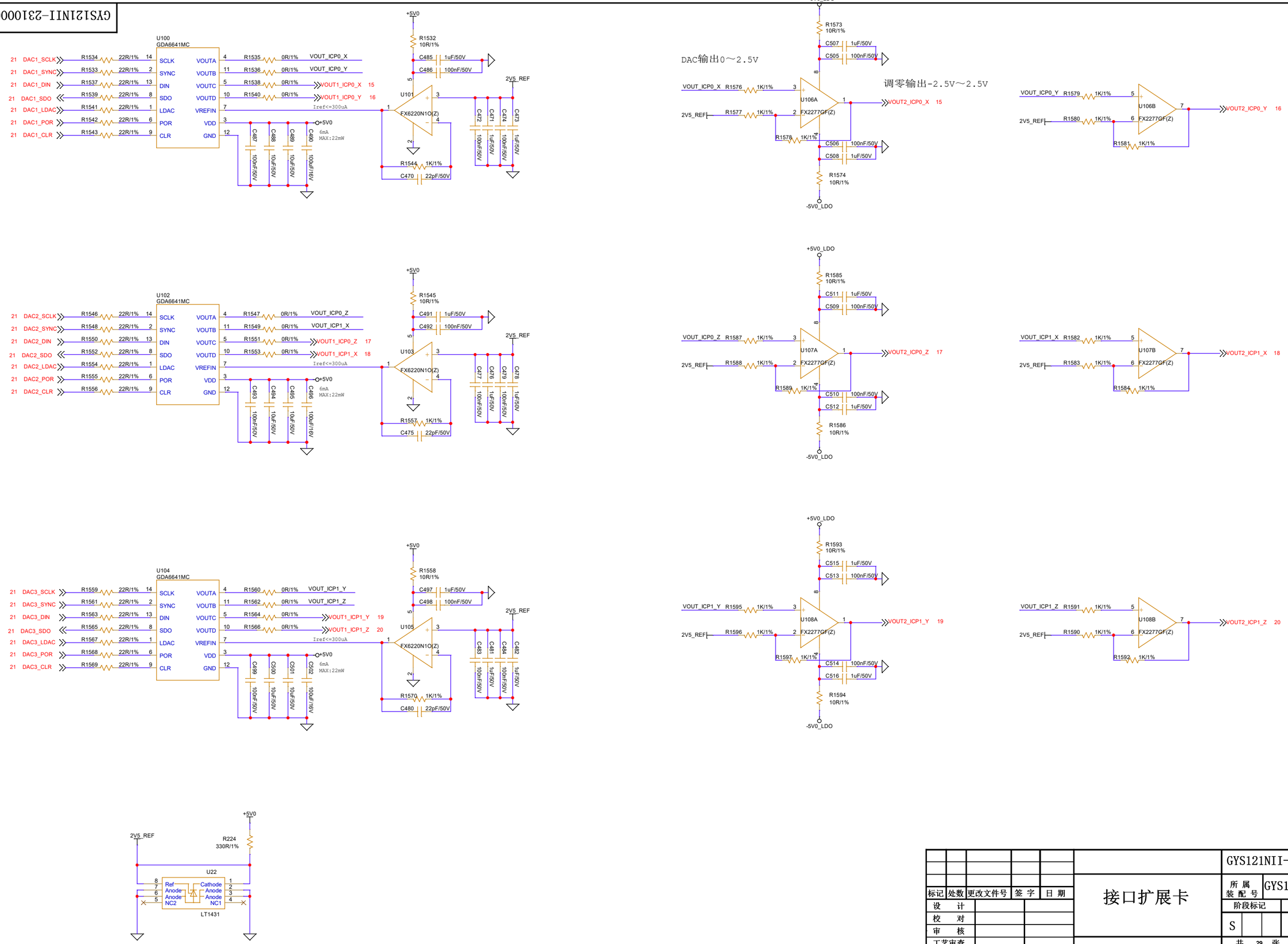
所属装配号 GYS121NII-2310000-04

阶段标记	重量	比例
S		

共 29 张 第 22 张

电路图

兵装自动化所公司



责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签字	日期
设计				
校对				
审核				
工艺审查				
标审				
审定				
批准				

接口扩展卡

电路图

GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

阶段标记	重量	比例
S		

共 29 张 第 23 张

兵装自动化所公司

GYS121NII-2310000-04DL 会

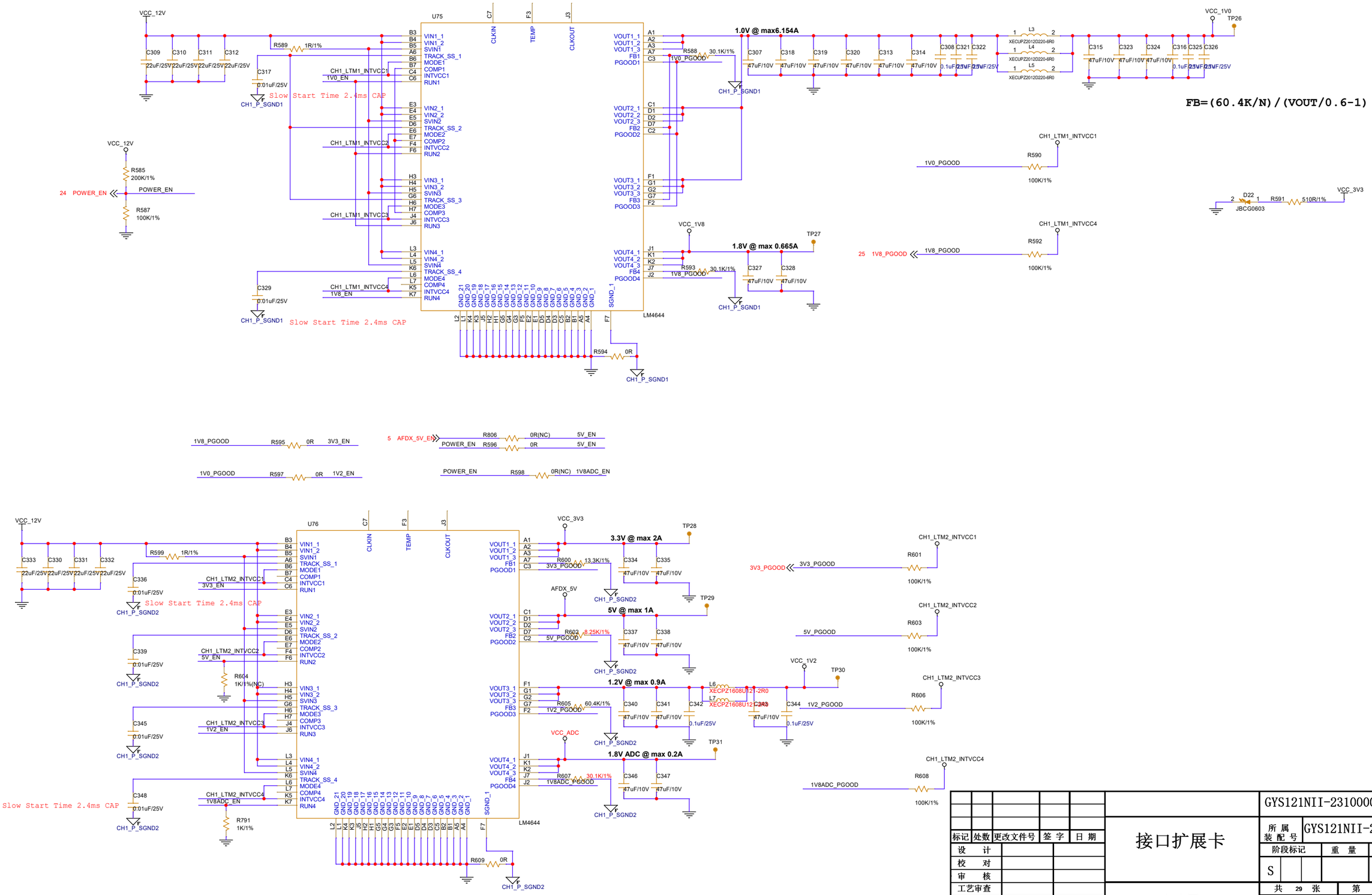
GYS121NII-2310000-04DL 会

(6) 推荐上电顺序要求：VCCINT→VCCBRAM→VCCAUX→VCCO；

VCCINT→VMGTAVCC→ VMGTAVTT→MGTVCCAUX。

Table 1. V_{FB} Resistor Table vs Various Output Voltages

V_{OUT} (V)	0.6	1.0	1.2	1.5	1.8	2.5	3.3	5.0
$R_{FB(BOT)}$ (k)	Open	90.9	60.4	40.2	30.1	19.1	13.3	8.25



责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

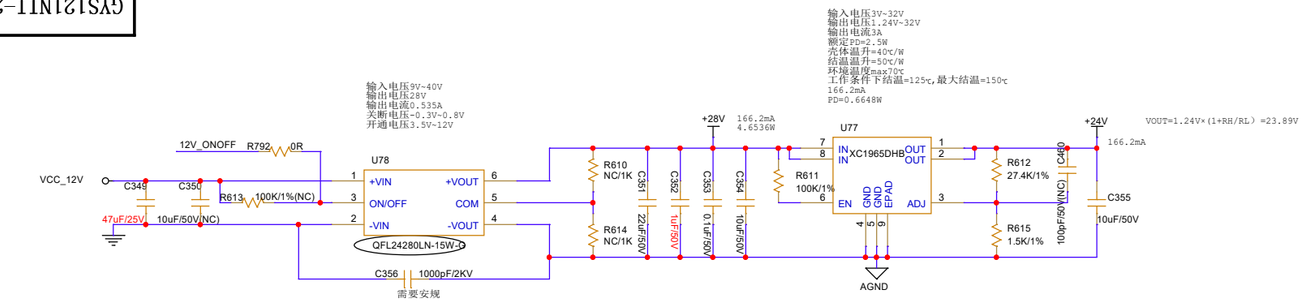
接口扩展卡

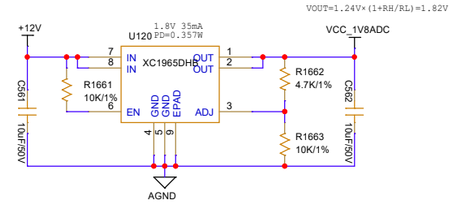
阶段标记 S | 重 量 | 比 例

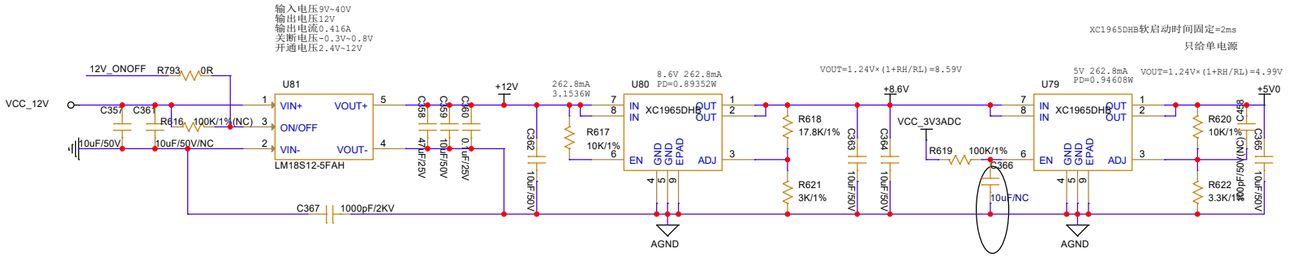
共 29 张 第 24 张

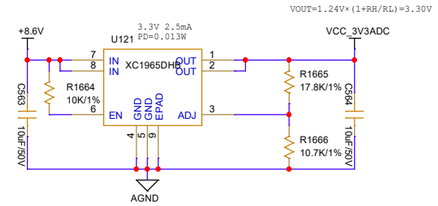
电路图

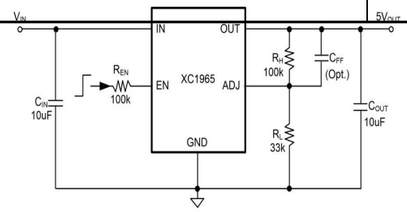
兵装自动化所公司

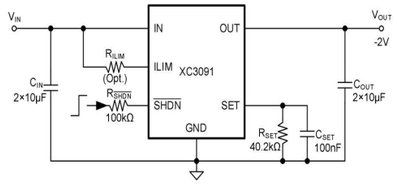


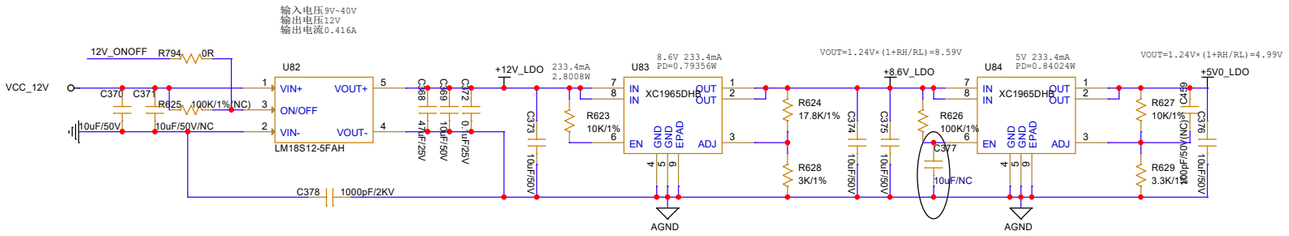












软启动时间

软启动时间由SET脚与GND之间的电容C_{SET}和电阻R_{SET}决定，软启动时间(输出电压从0V建立至设定值的90%)可以根据以下公式计算：

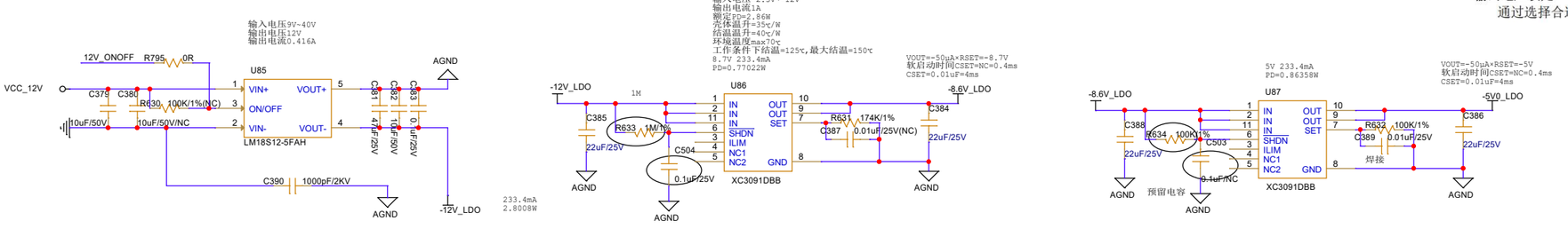
$$t_{SS}(ms)=\begin{cases}0.4，没有C_{SET}\\ 2.3\times R_{SET}(k\Omega)\times C_{SET}(\mu F)，t_{SS}>t_{SS_DLT}\end{cases}$$

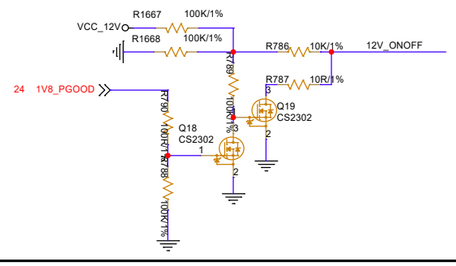
如果不加电容C_{SET}，芯片内置软启动时间t_{SS_DLT}为0.4ms。

输出电压设定

通过选择合适的SET电阻设定输出电压。

$$V_{OUT}=-50\mu A\times R_{SET}$$





责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

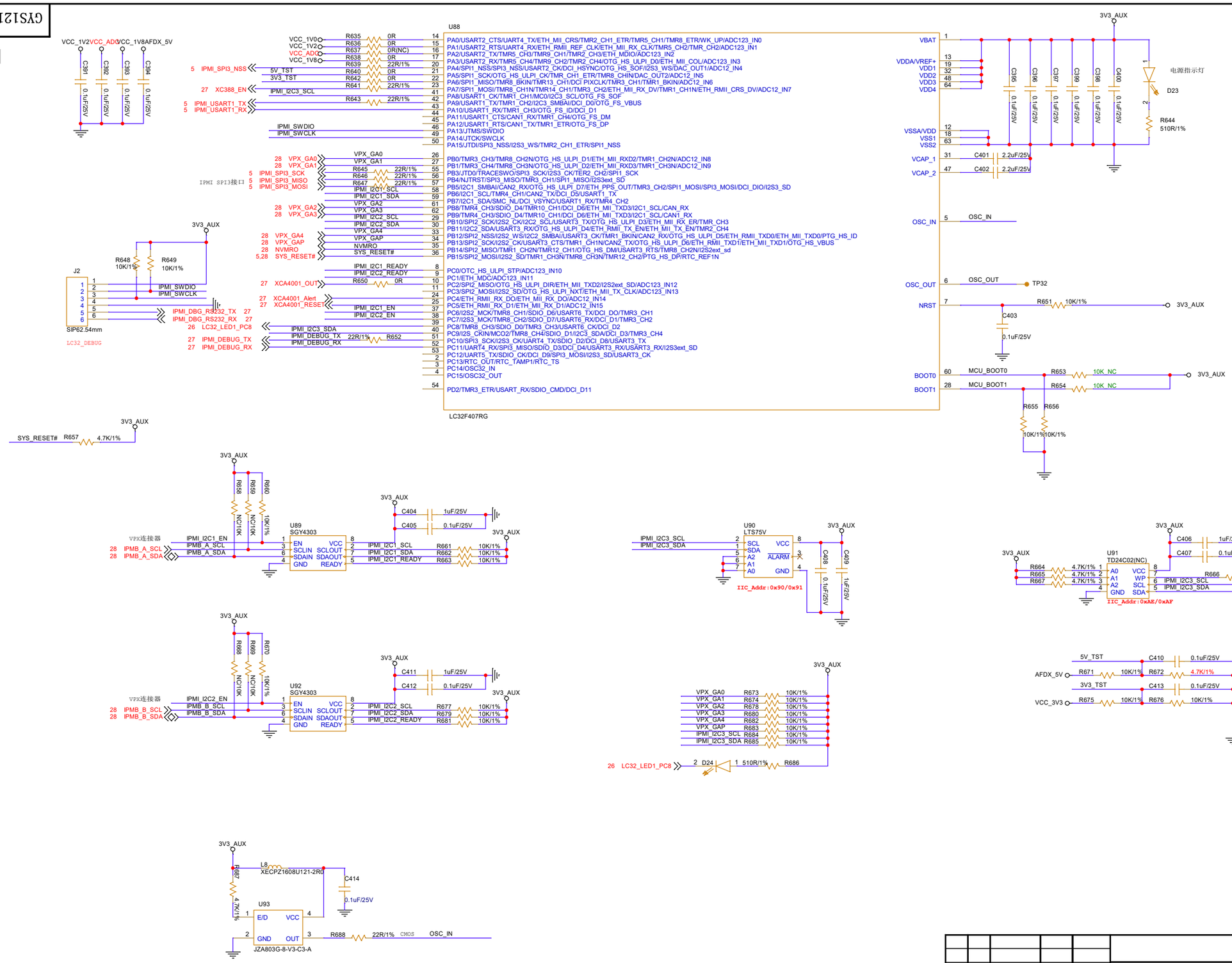
GYS121NII-2310000-04DL	
所属装配号	GYS121NII-2310000-04
阶段标记	重 量 / 比 例
S	
共 29 张	第 25 张

接口扩展卡

电路图

兵装自动化所公司

IPMI



责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

GYS121NII-2310000-04DL

接口扩展卡

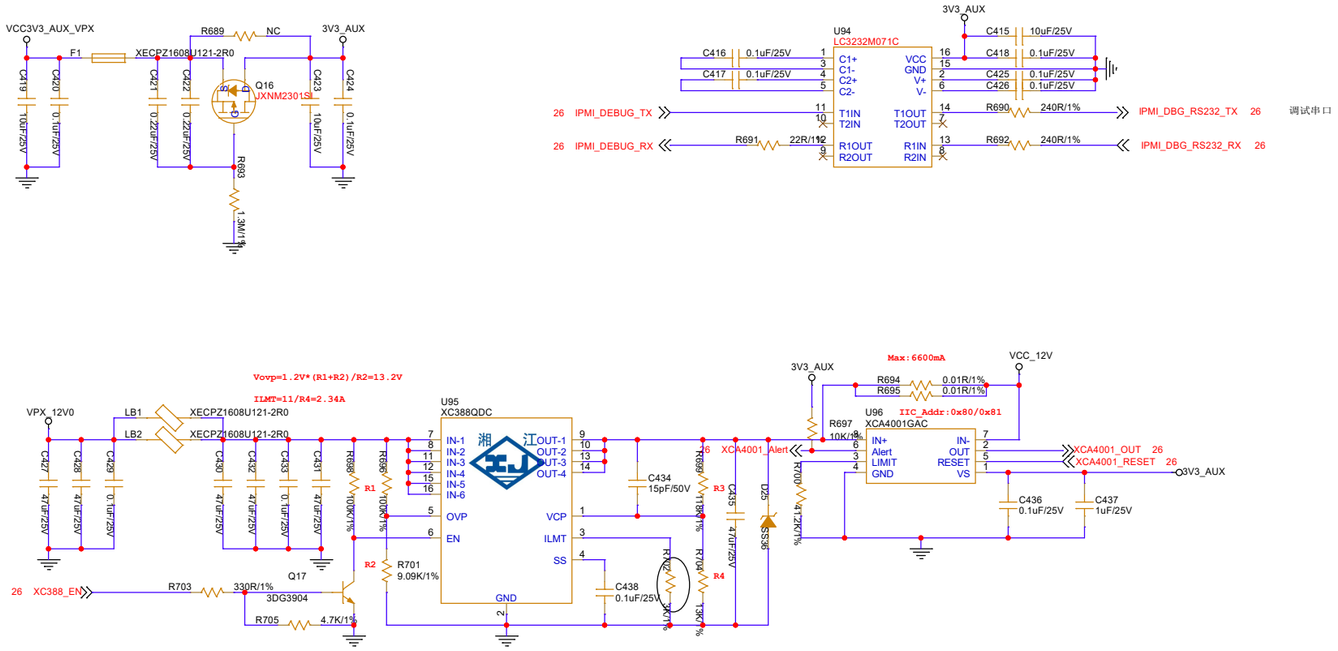
所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

共 29 张 第 26 张

电路图

兵装自动化所公司



责任	签字

版本号

存储编号

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

接口扩展卡

电路图

GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

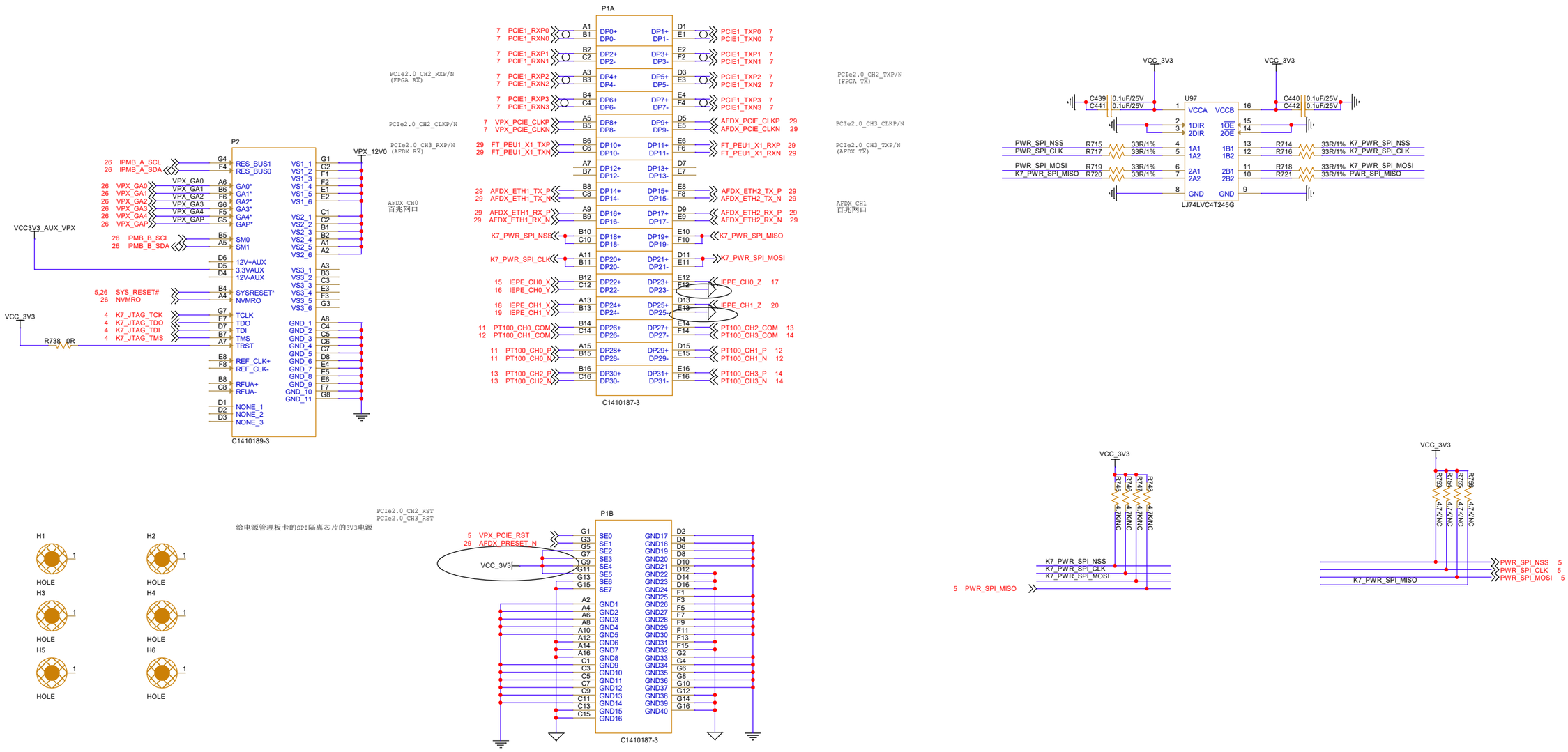
阶段标记	重 量	比 例
S		

共 29 张 第 27 张

兵装自动化所公司

GYS121NII-2310000-04DL

和电源管理板连接4组SPI
电源管理板为SPI主
DIR=0 B->A
DIR=1 A->B
单一电源供电



责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

接口扩展卡

电路图

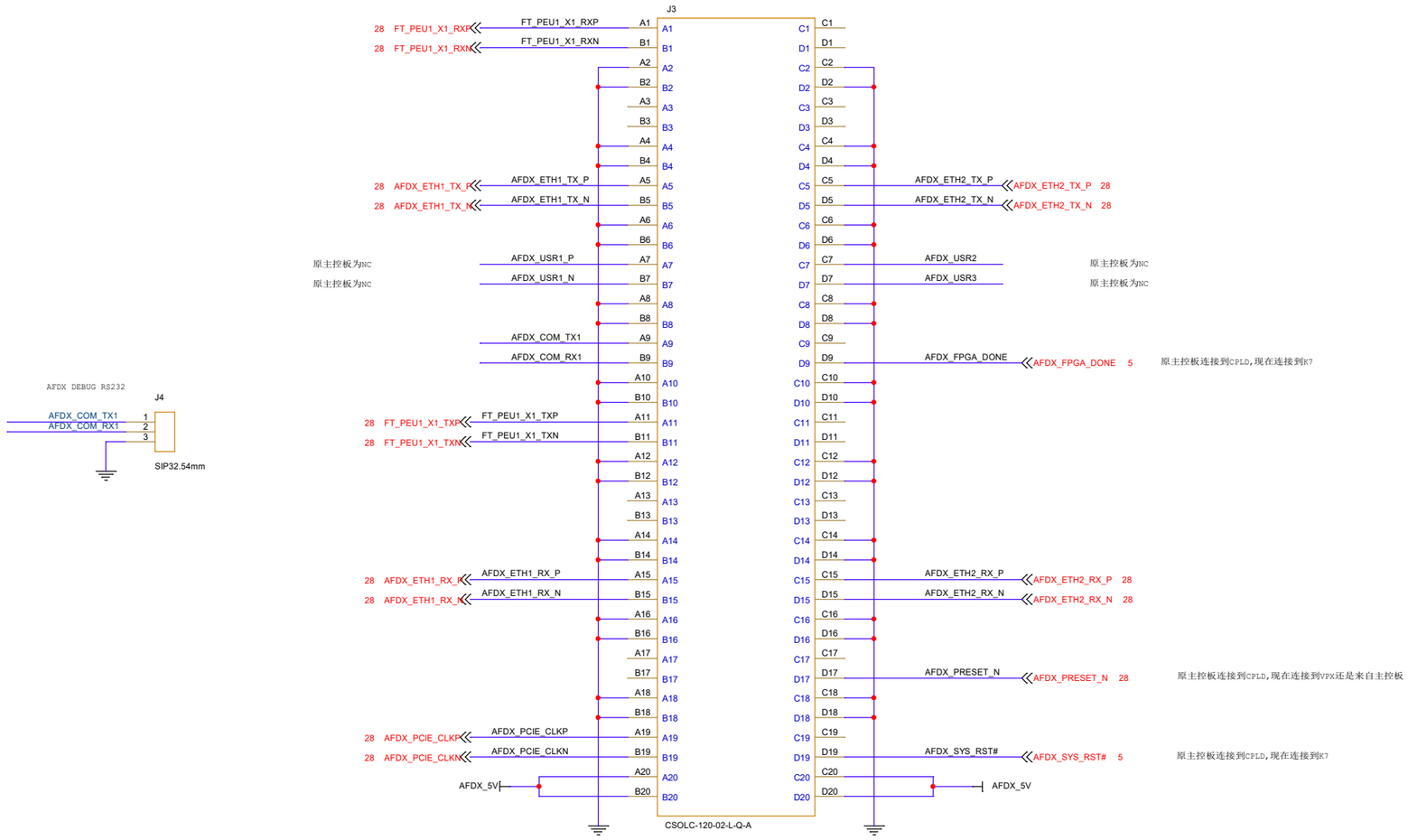
GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

阶段标记	重 量	比 例
S		

共 29 张 第 28 张

兵装自动化所公司



插头配CTOLC-120-22-L-Q-A

责任	签字
版本号	
存储编号	

标记	处数	更改文件号	签 字	日 期
设 计				
校 对				
审 核				
工艺审查				
标 审				
审 定				
批 准				

接口扩展卡

电路图

GYS121NII-2310000-04DL

所属装配号 GYS121NII-2310000-04

阶段标记 S | 重 量 | 比 例

共 29 张 第 29 张

兵装自动化所公司

会 签 GYS121NII-2310000-04DL