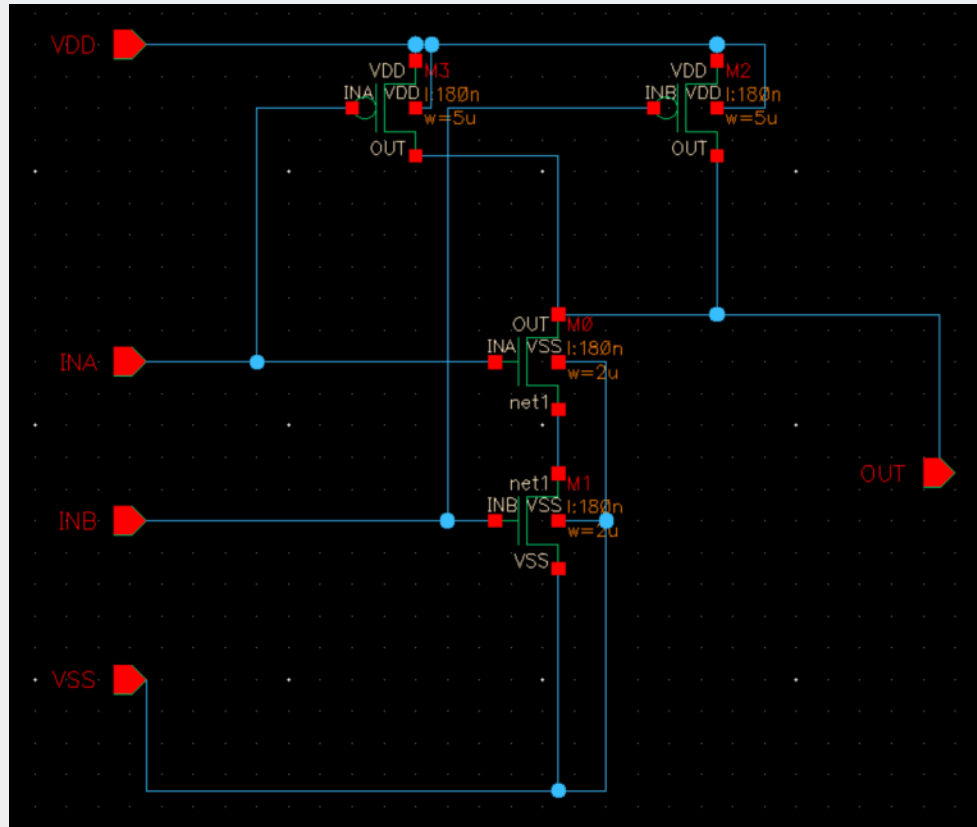


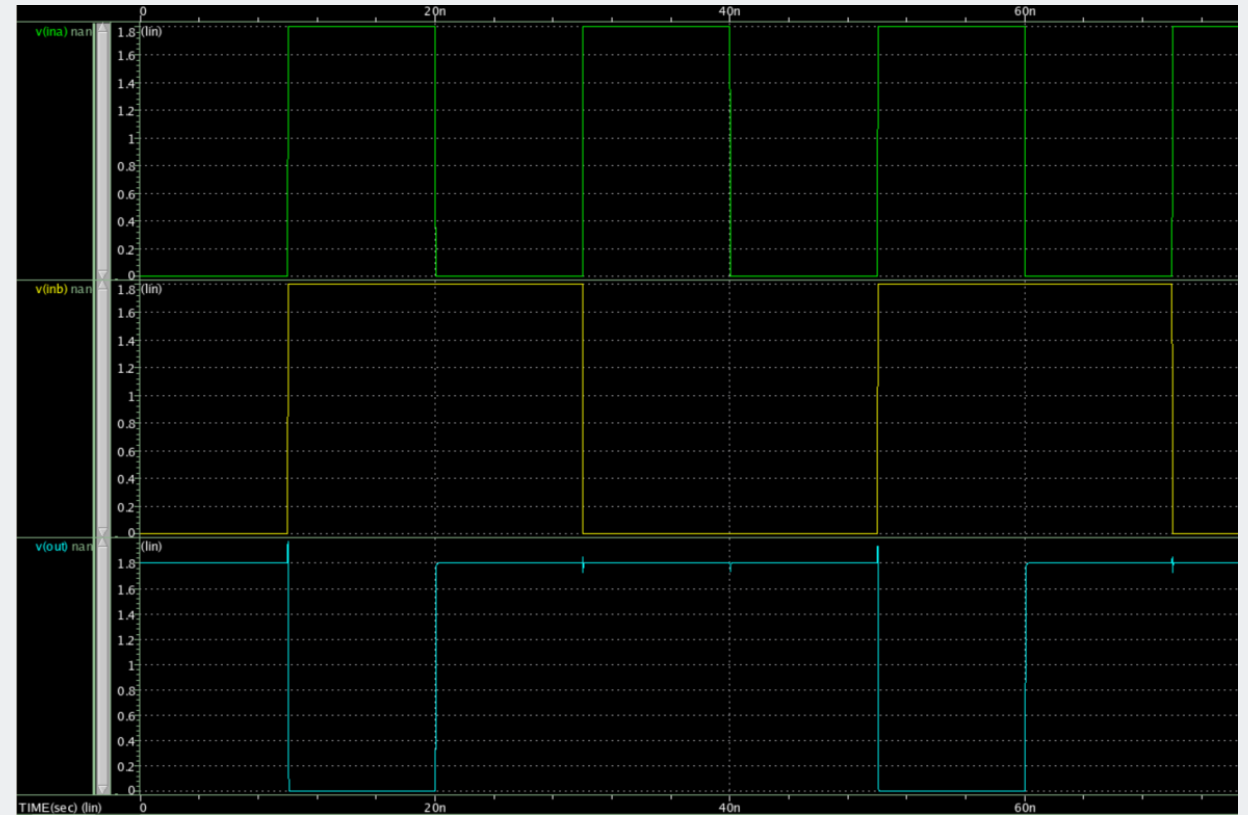
# アナログトレーニング

飯塚研究室 B4 福島幸弥

# 2入力NAND回路

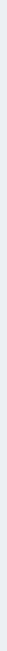


回路図



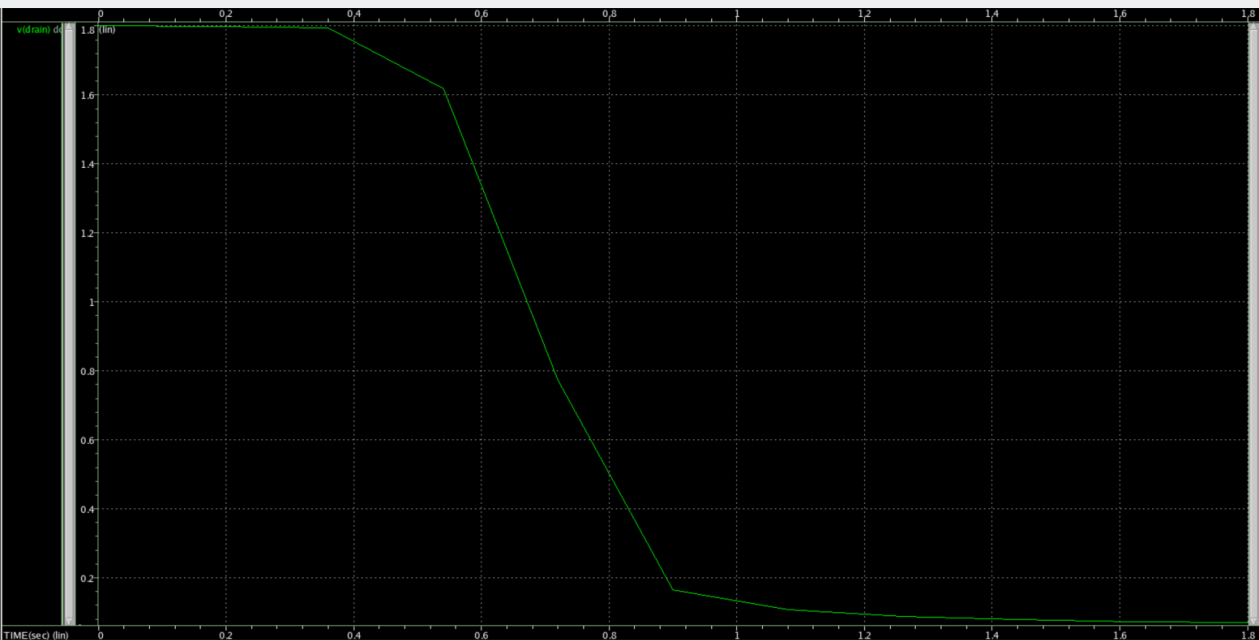
シミュレーション波形

# DC/ACシミュレーション



$V_{DS} - I_D$  特性

飽和領域ではチャネル長変調効果が読み取れる



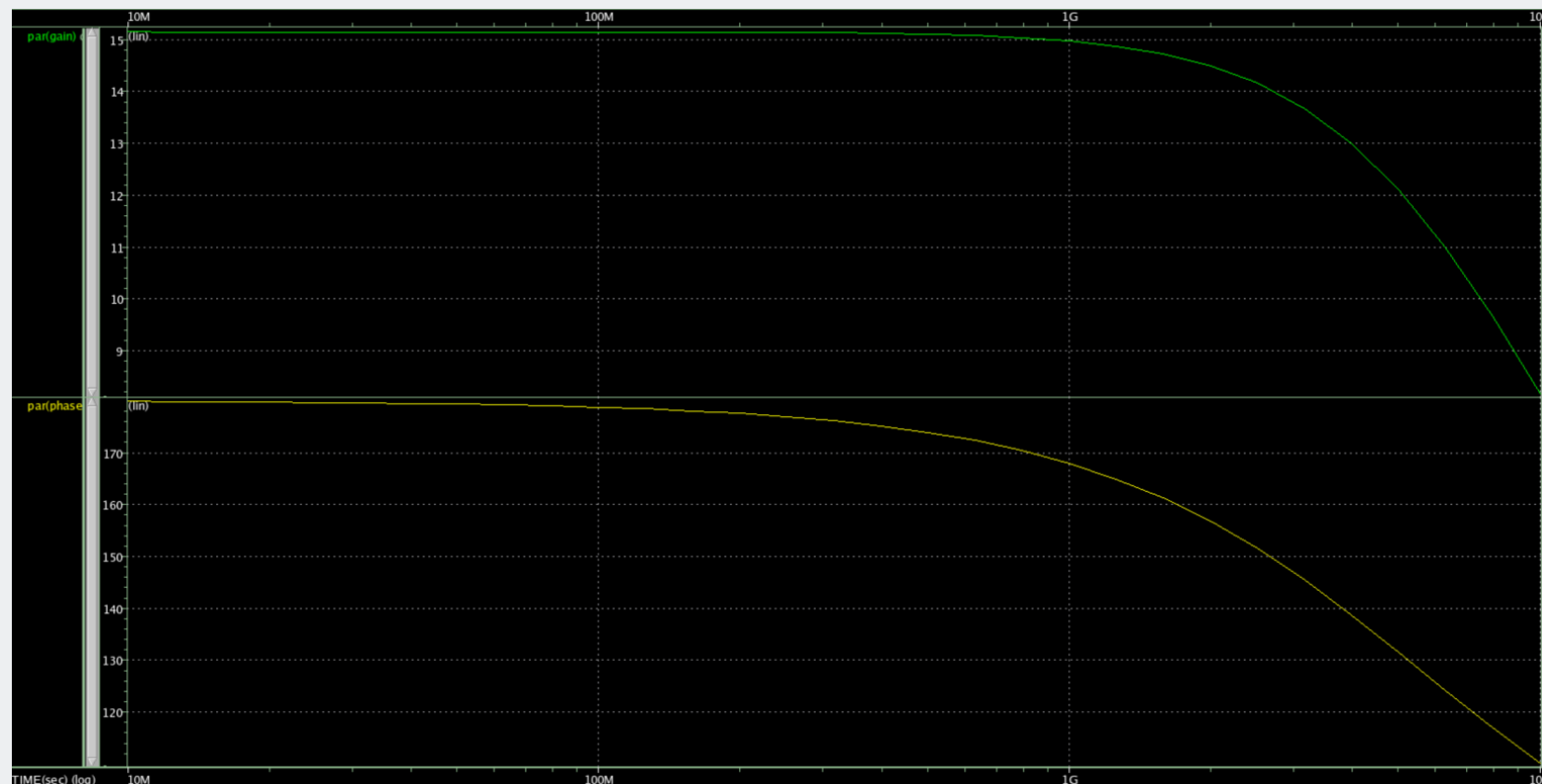
$V_{GS} - V_{DS}$  特性

$V_{GS} = 0.7V$ の点では  
ゲインが約13dBとなった

# DC/ACシミュレーション

ゲイン

位相

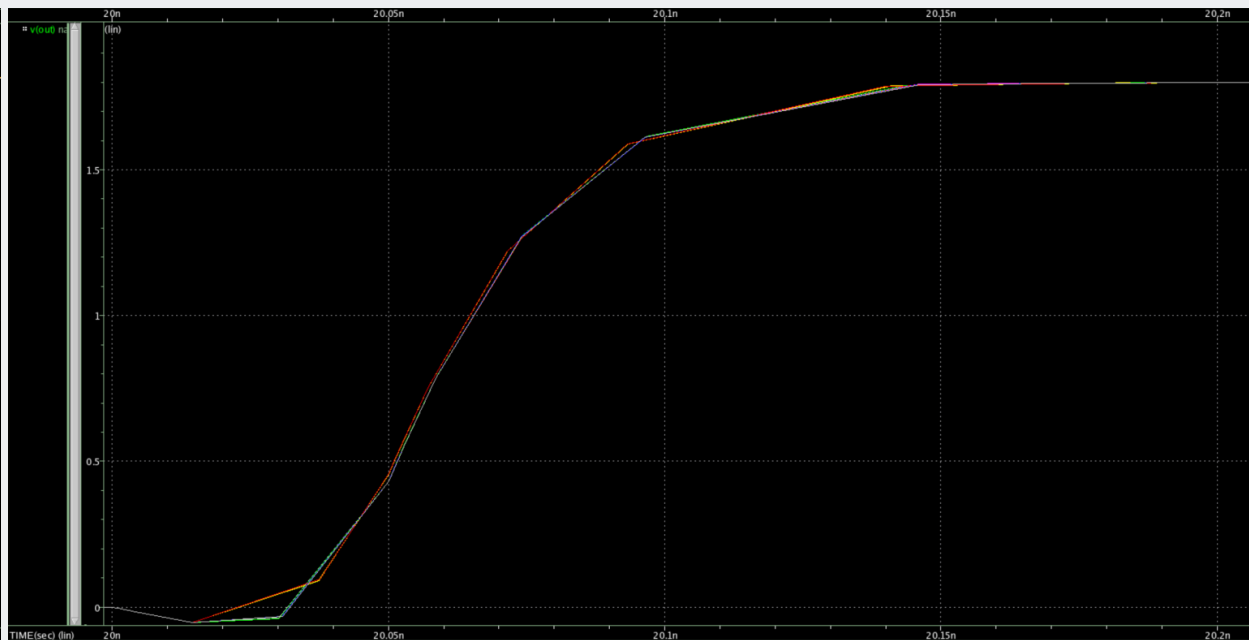


カットオフ周波数は約5.3GHz  
コンデンサを直接挿入したわけではないが  
寄生容量の影響でLPFの性質を示した

# モンテカルロ/熱雑音シミュレーション



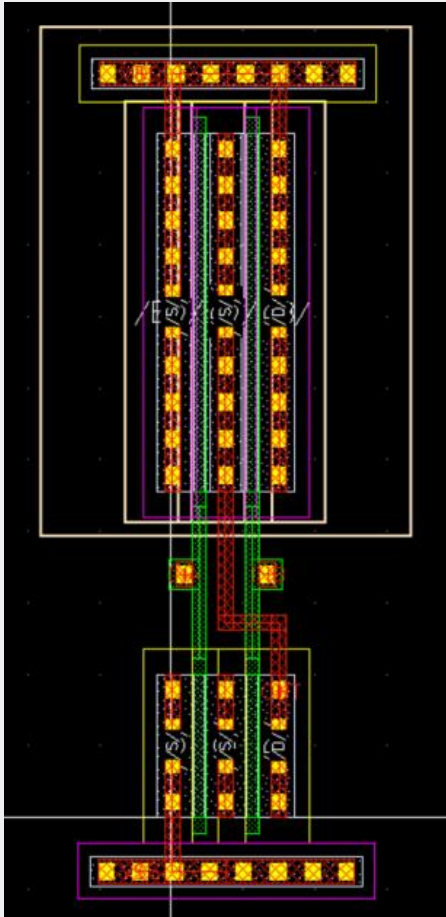
モンテカルロ



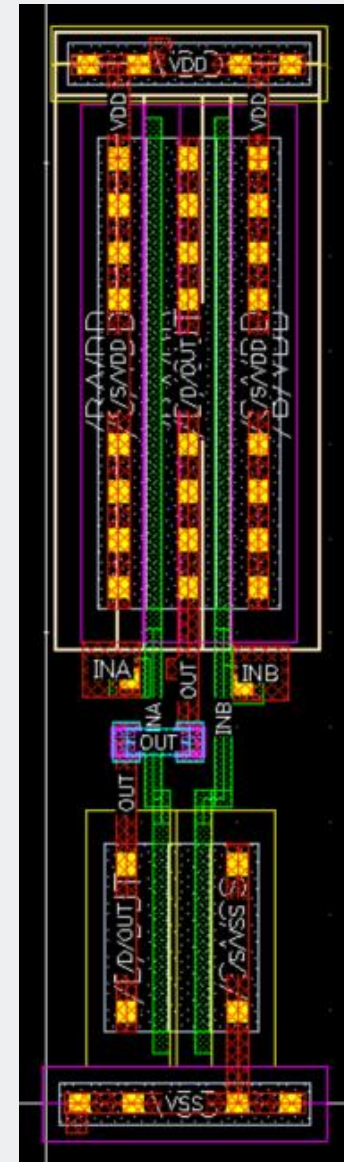
熱雑音

熱雑音のほうがばらつきが大きい  
立ち上がり時間にはほとんど影響していない

# NAND回路のレイアウト



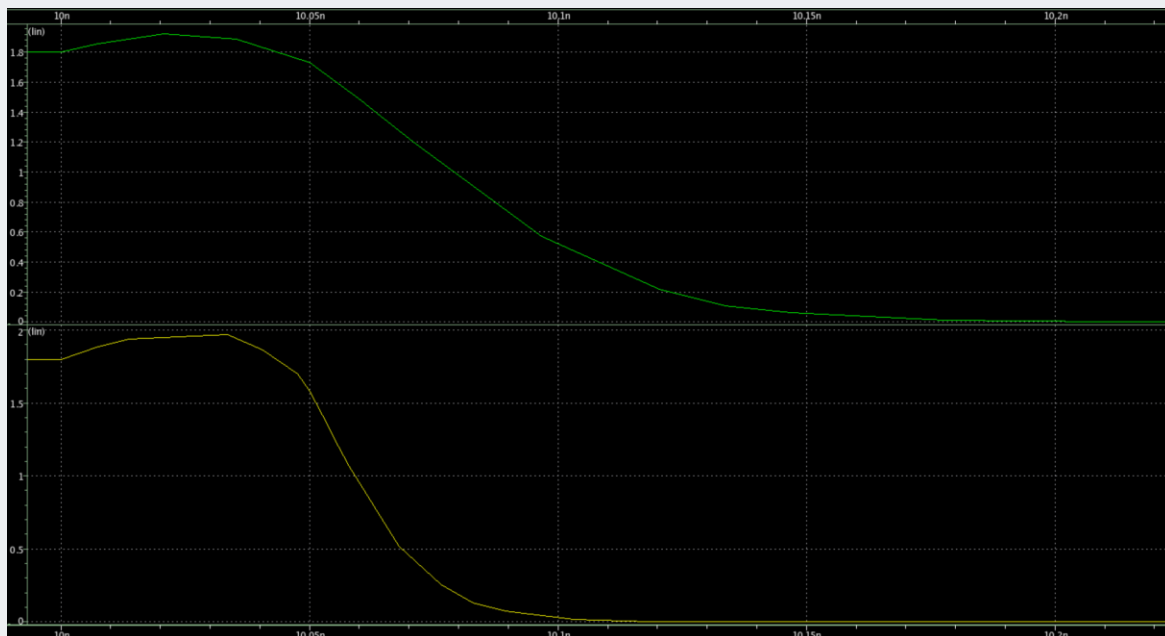
Layout L



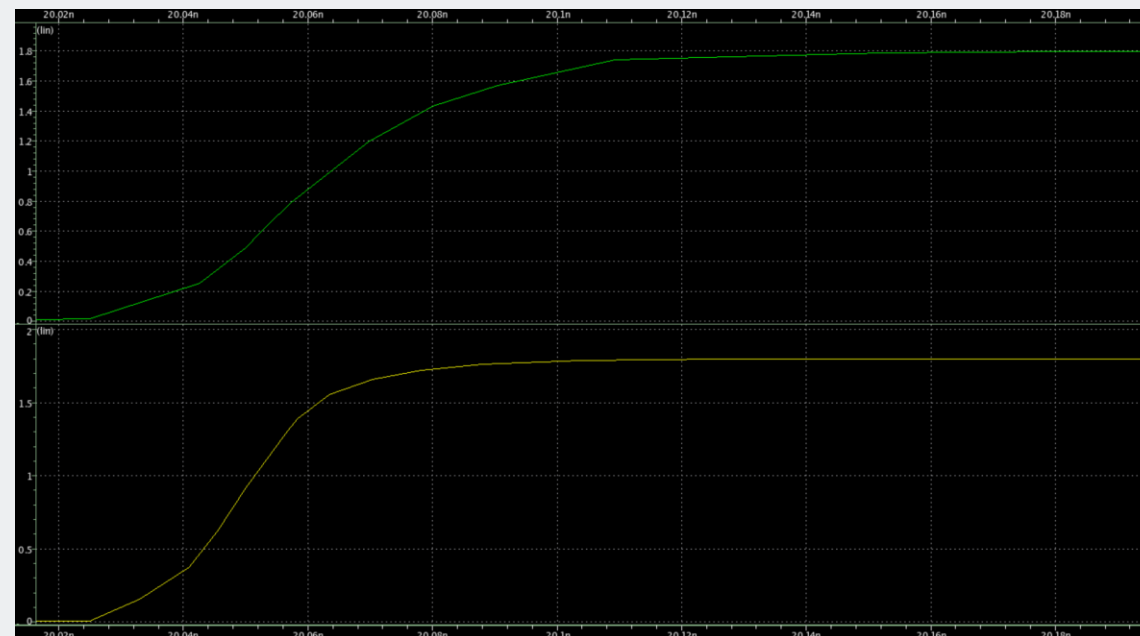
Layout GXL

# 寄生容量の抽出

上のグラフが抽出前  
下のグラフが抽出後



立ち下がり

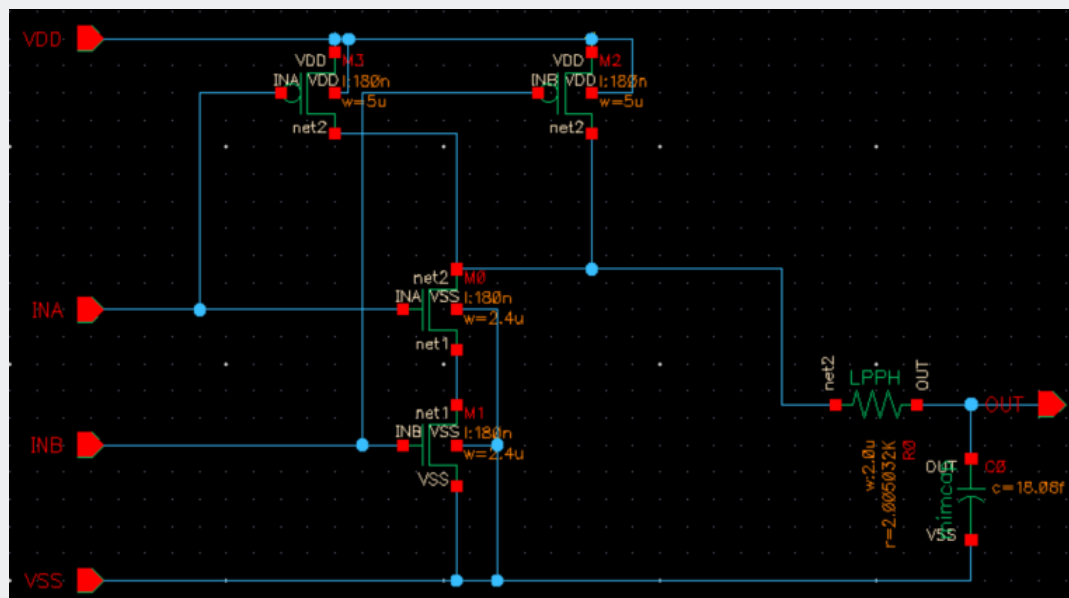


立ち上がり

	抽出前	抽出後
立ち上がり	59.2ps	34.1ps
立ち下がり	70.6ps	53.5ps

抽出後のほうが概して  
応答が早くなったと読み取れる

# NAND回路の変更(MOSの長さ・LPF追加)



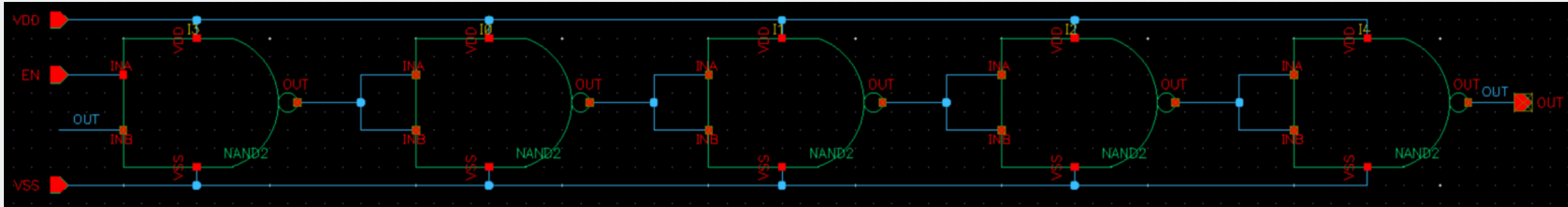
回路図



レイアウト

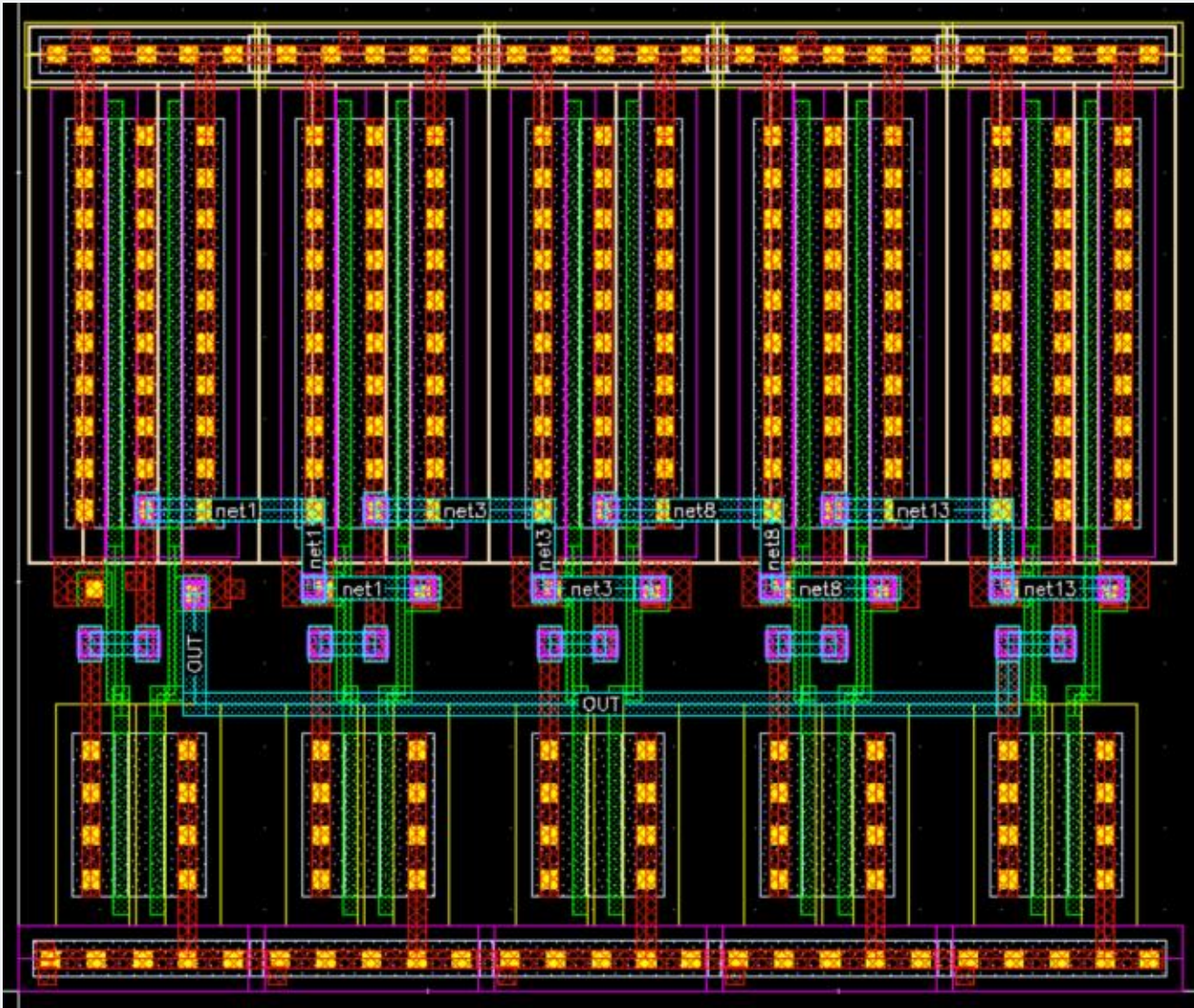


# | リングオシレータ



回路図

# リングオシレータ

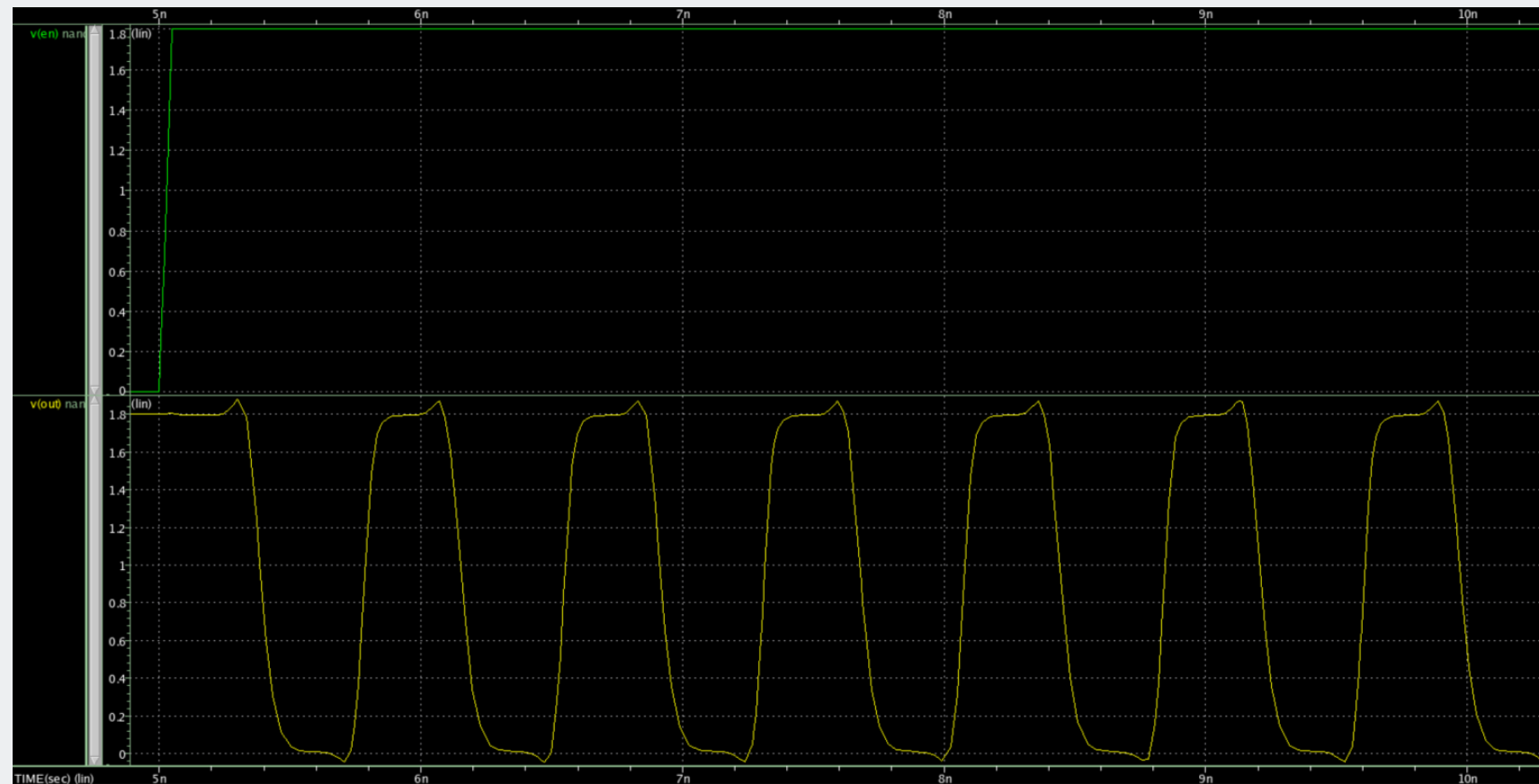


レイアウト

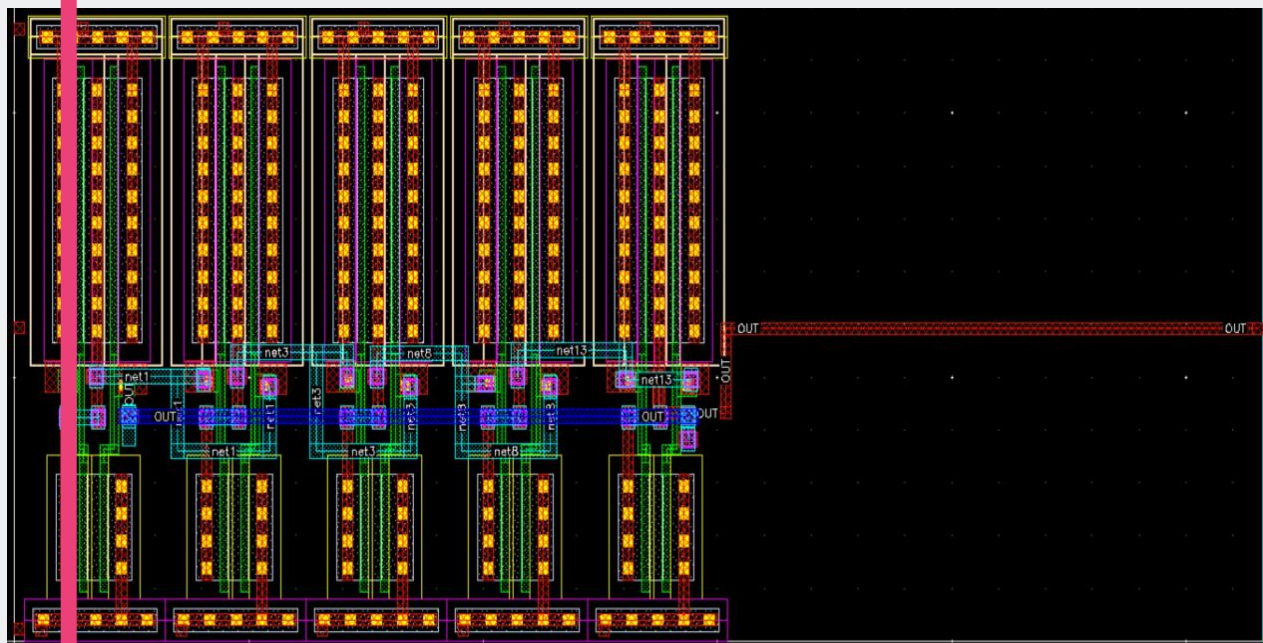
# リングオシレータ

波形

- 周期 763ps
- 周波数 1.31GHz



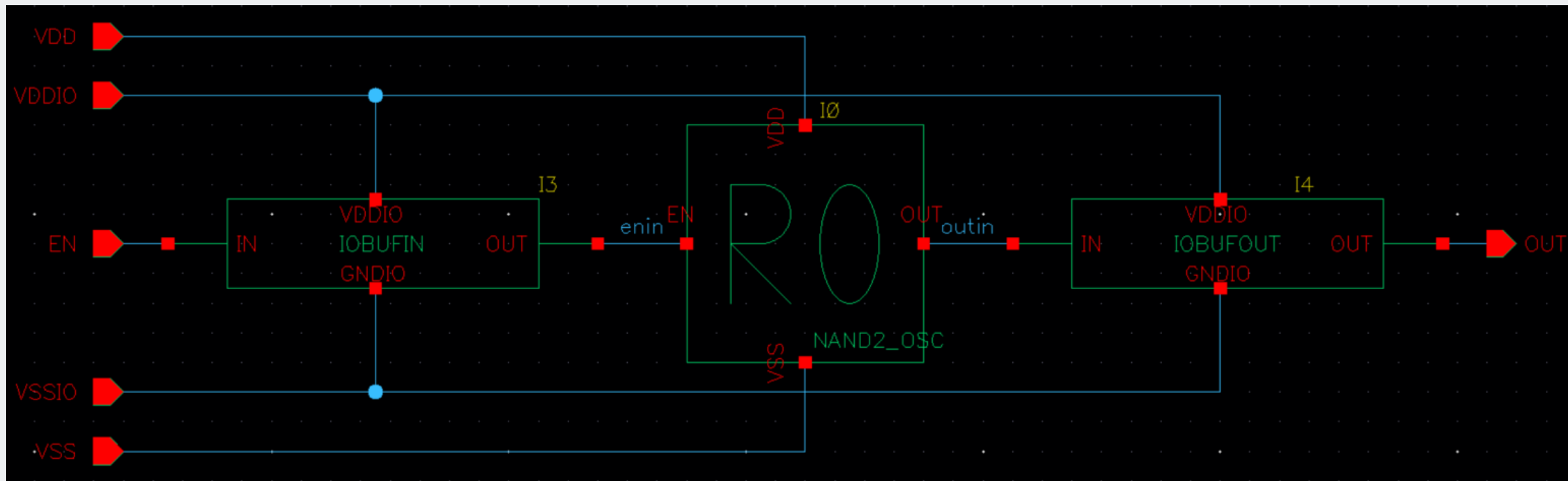
# リングオシレータの自動配置, 配線



VDD, VSS, ENが  
回路から浮いて配置された

- NANDの配置は良好
- 入出力パッドの位置が不適  
→ 回路から離れている  
右端すぎる など
- DRC, LVSはともに通らない  
→ 特に大量のoffgridエラー

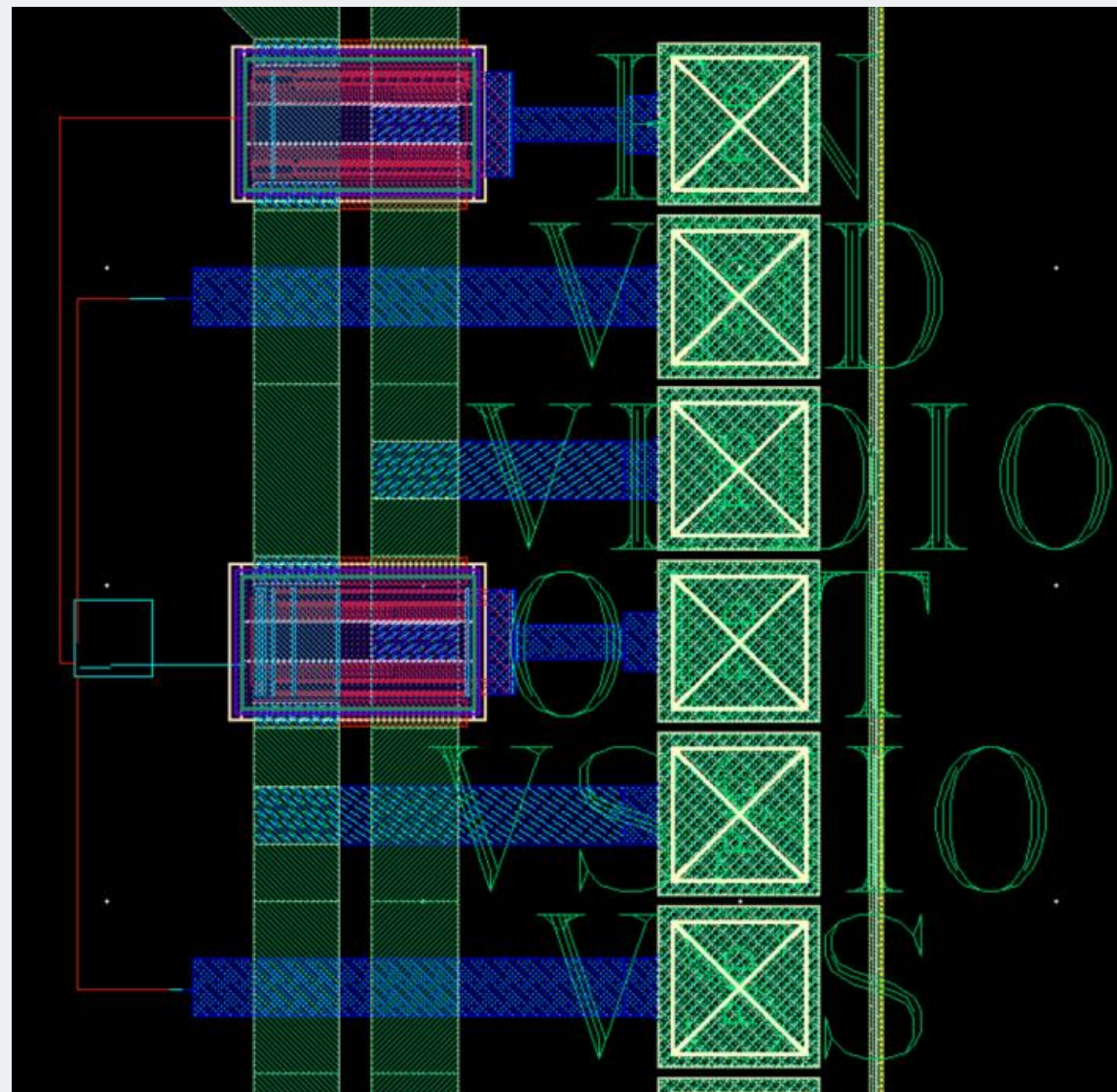
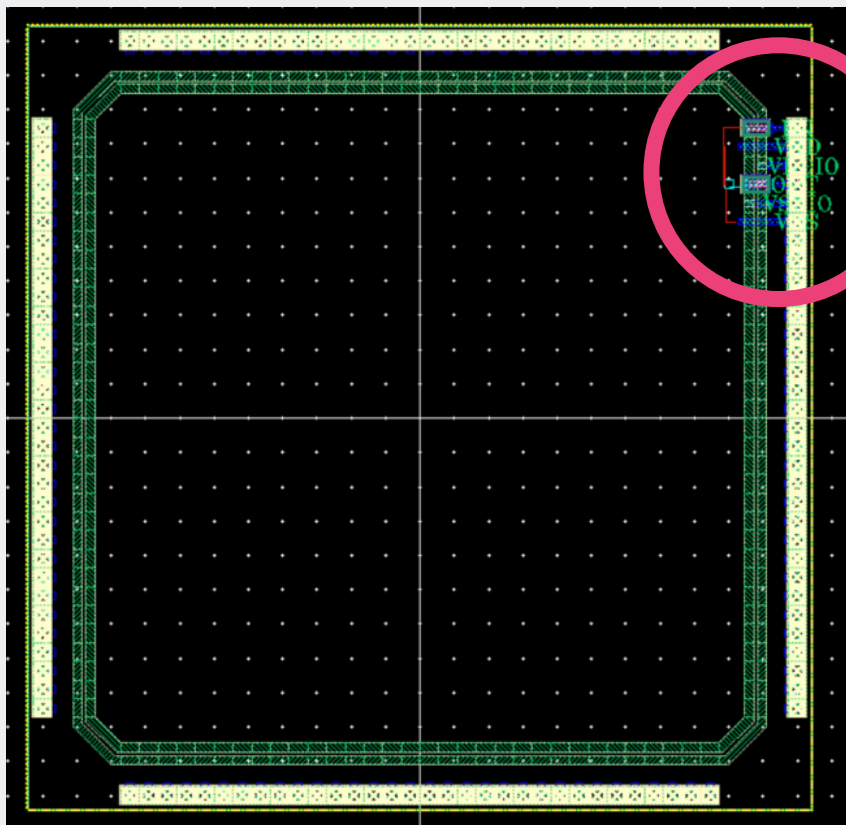
# I/Oバッファを加える



回路図

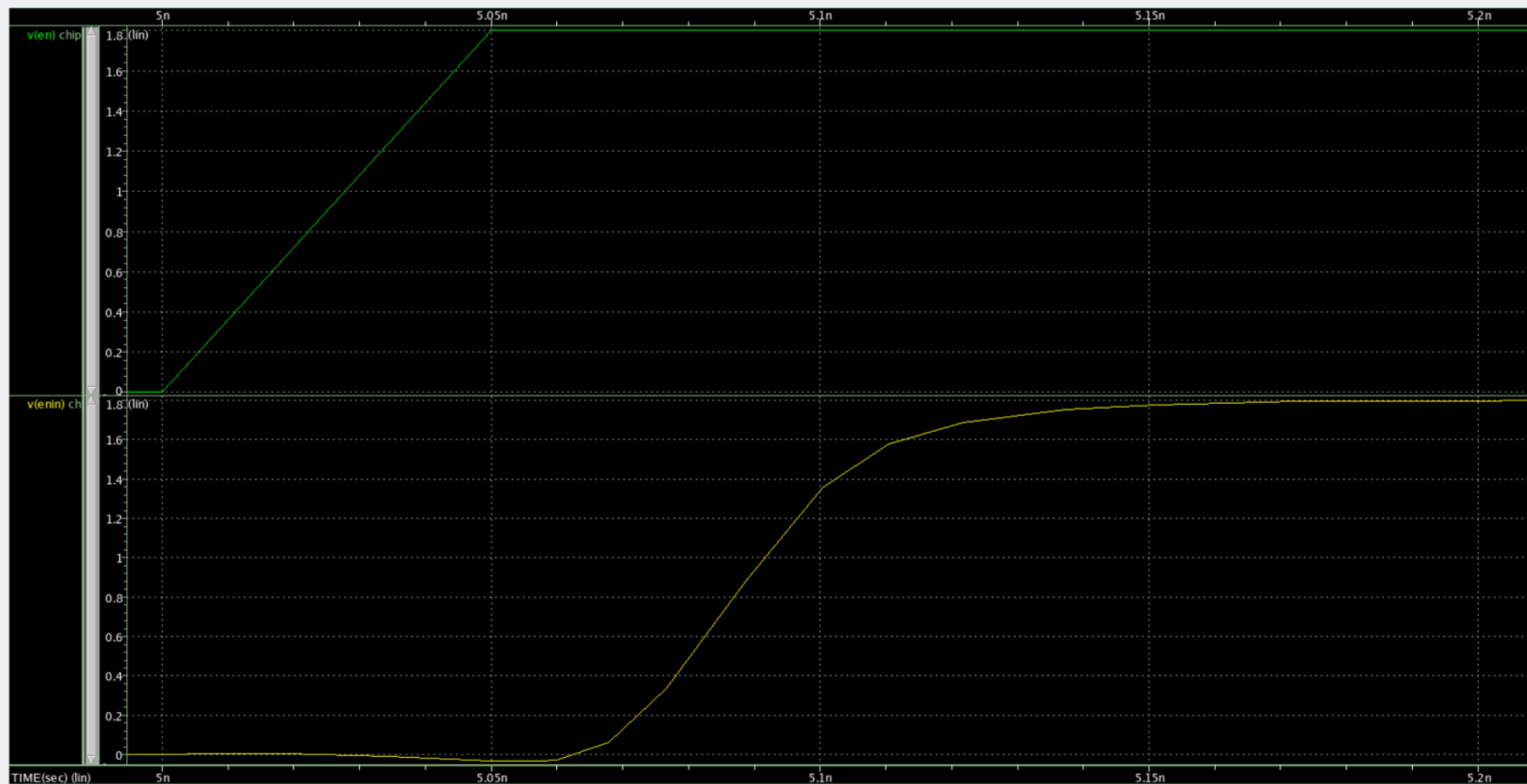


# I/Oバッファを加える



レイアウト

# I/Oバッファを加える シミュレーション

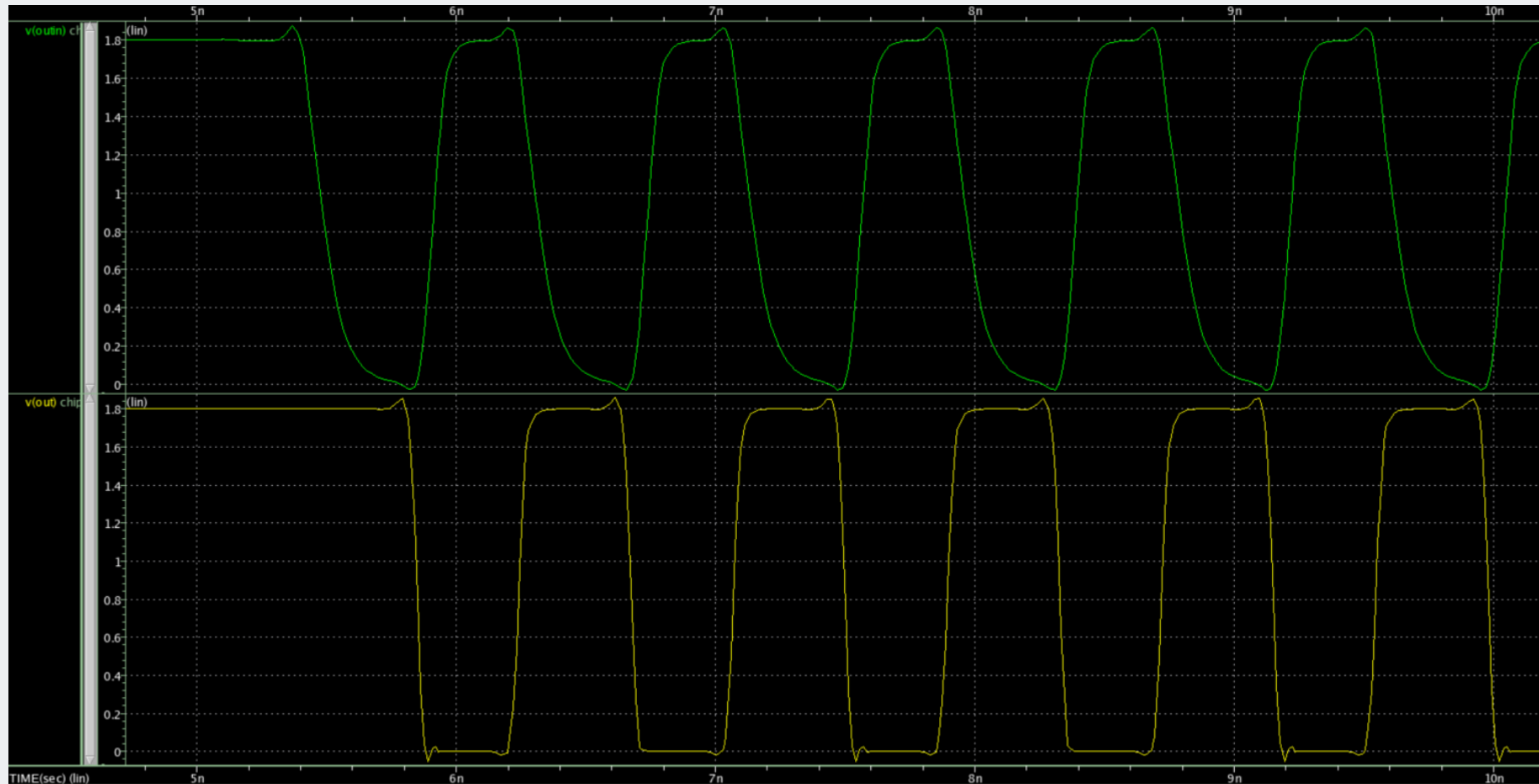


入力

上：バッファ前 下：バッファ後

立ち上がりまでの差 約0.1ns

# I/Oバッファを加える シミュレーション

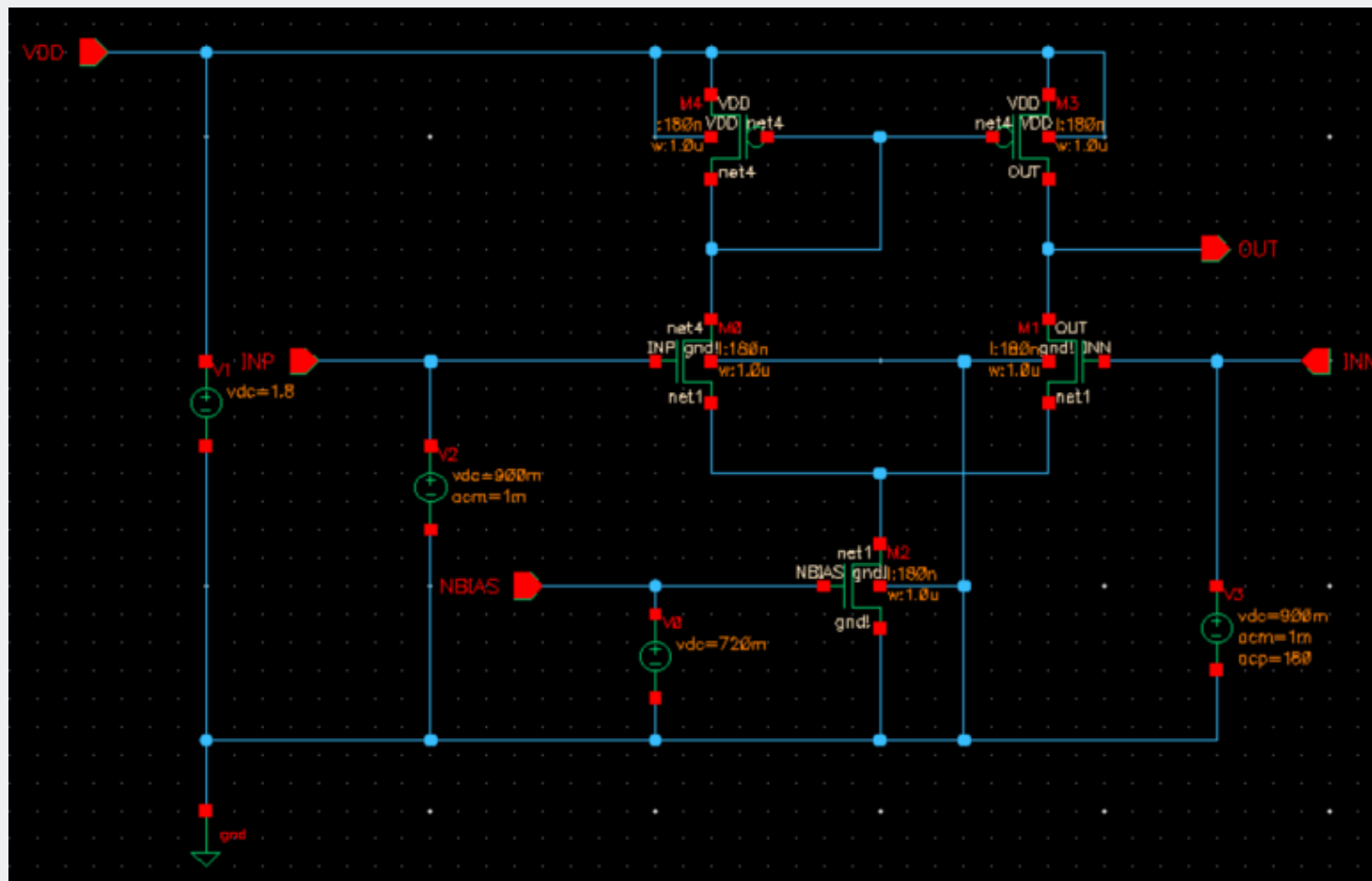


出力  
上：バッファ前 下：バッファ後

立ち上がりまでの差 約0.2ns  
周期：829ps 周波数：1.21GHz 16

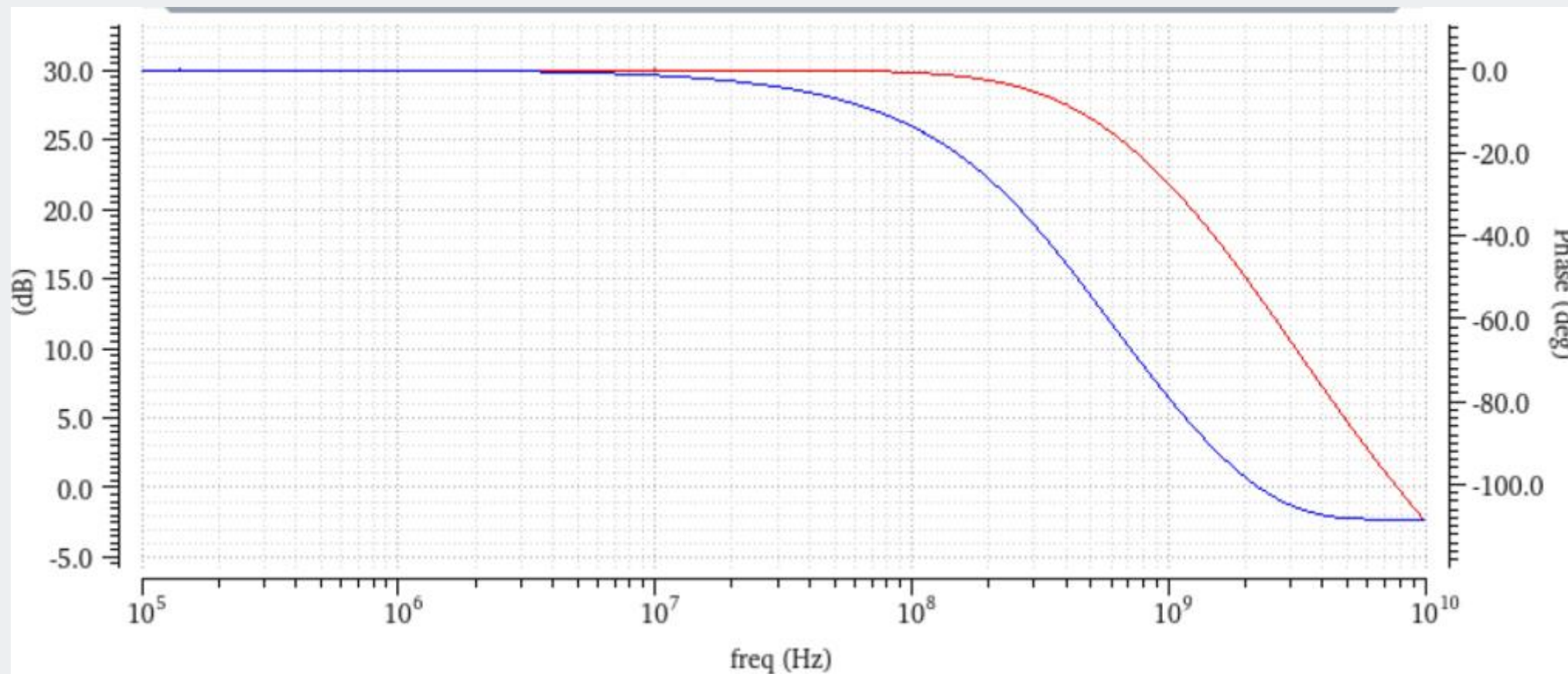


# 差動アンプ回路



回路図

# 最適化前の差動アンプ回路



赤：ゲイン 青：位相

ゲイン 約30dB

BandWidth 約0.45GHz

# 最適化結果

- Global Optimizationでは  
所望の結果は無かった
- Point 9を選択

Point	Test	Output	Nominal	Spec	Weight
Filter	Filter	Filter	Filter	Filter	Filter
Parameters: M2.l=180n, M2.w=20u, M0.l=220n, M0.w=15u, M4.l=180n, M4.w=7u					
7	testPDK_AMP_1	DC Gain	30.3	maximize 20	
7	testPDK_AMP_1	Band Width	833.6M	maximize 1G	
Parameters: M2.l=200n, M2.w=12u, M0.l=280n, M0.w=13u, M4.l=220n, M4.w=3u					
17	testPDK_AMP_1	DC Gain	28.08	maximize 20	
17	testPDK_AMP_1	Band Width	817M	maximize 1G	
Parameters: M2.l=180n, M2.w=17u, M0.l=200n, M0.w=9u, M4.l=220n, M4.w=12u					
3	testPDK_AMP_1	DC Gain	30.64	maximize 20	
3	testPDK_AMP_1	Band Width	626.7M	maximize 1G	
Parameters: M2.l=180n, M2.w=9u, M0.l=220n, M0.w=17u, M4.l=260n, M4.w=3u					
6	testPDK_AMP_1	DC Gain	29.68	maximize 20	
6	testPDK_AMP_1	Band Width	605.9M	maximize 1G	
Parameters: M2.l=180n, M2.w=12u, M0.l=240n, M0.w=18u, M4.l=240n, M4.w=5u					
1	testPDK_AMP_1	DC Gain	32.6	maximize 20	
1	testPDK_AMP_1	Band Width	520.1M	maximize 1G	
Parameters: M2.l=200n, M2.w=13u, M0.l=240n, M0.w=8u, M4.l=200n, M4.w=10u					
19	testPDK_AMP_1	DC Gain	31.69	maximize 20	
19	testPDK_AMP_1	Band Width	516.1M	maximize 1G	
Parameters: M2.l=180n, M2.w=11u, M0.l=180n, M0.w=6u, M4.l=300n, M4.w=14u					
9	testPDK_AMP_1	DC Gain	30.62	maximize 20	
9	testPDK_AMP_1	Band Width	467.8M	maximize 1G	
Parameters: M2.l=200n, M2.w=6u, M0.l=180n, M0.w=11u, M4.l=280n, M4.w=8u					
18	testPDK_AMP_1	DC Gain	32.63	maximize 20	
18	testPDK_AMP_1	Band Width	347.3M	maximize 1G	
Parameters: M2.l=180n, M2.w=10u, M0.l=260n, M0.w=5u, M4.l=180n, M4.w=12u					
14	testPDK_AMP_1	DC Gain	31.02	maximize 20	
14	testPDK_AMP_1	Band Width	329.2M	maximize 1G	
Parameters: M2.l=180n, M2.w=5u, M0.l=200n, M0.w=14u, M4.l=200n, M4.w=5u					
12	testPDK_AMP_1	DC Gain	33.3	maximize 20	
12	testPDK_AMP_1	Band Width	325.8M	maximize 1G	

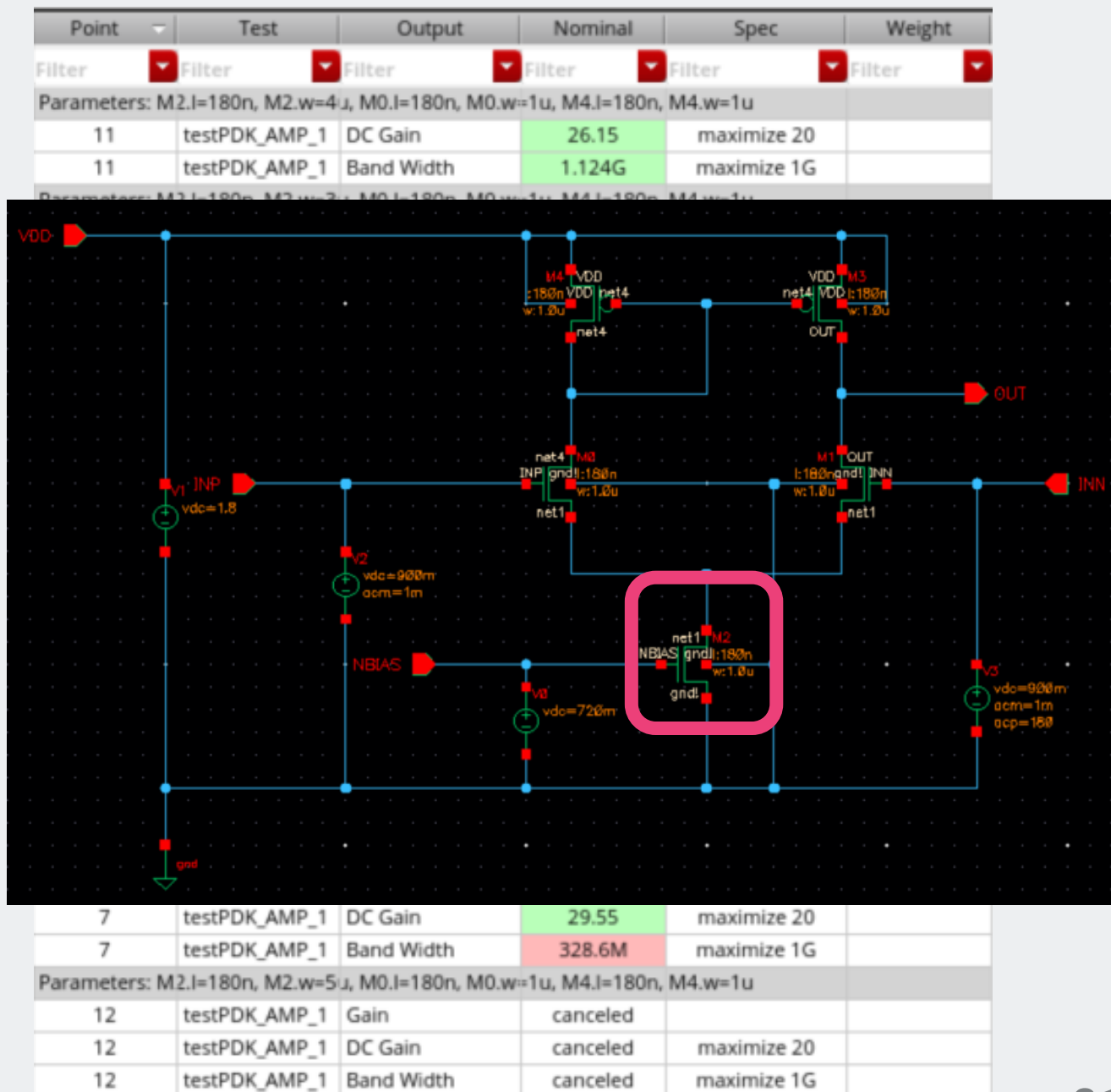
# 最適化結果

- Local Optimizationで  
所望の結果を得た
- M2のトランジスタのみ変更  
→wが  $1\mu$  から  $4\mu$  に

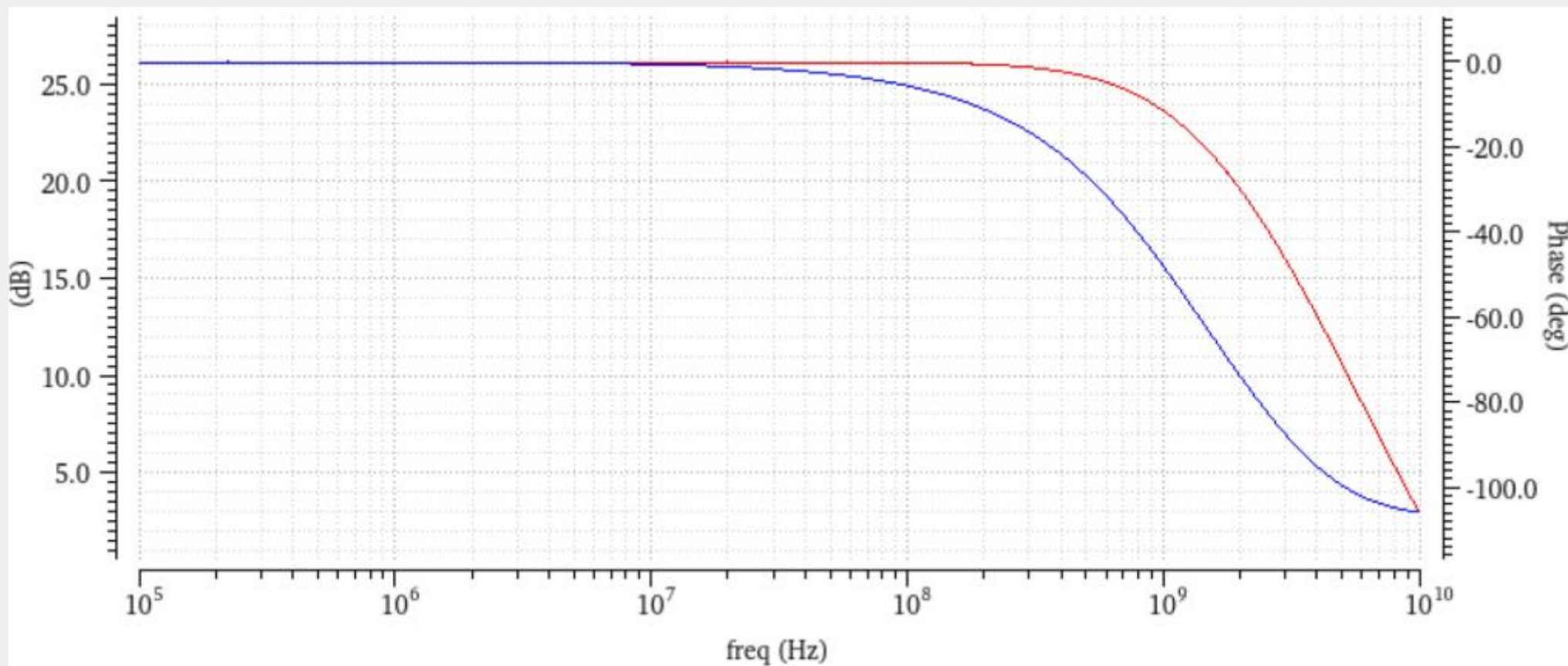
Point	Test	Output	Nominal	Spec	Weight
Filter	Filter	Filter	Filter	Filter	Filter
Parameters: M2.l=180n, M2.w=4u, M0.l=180n, M0.w=1u, M4.l=180n, M4.w=1u					
11	testPDK_AMP_1	DC Gain	26.15	maximize 20	
11	testPDK_AMP_1	Band Width	1.124G	maximize 1G	
Parameters: M2.l=180n, M2.w=3u, M0.l=180n, M0.w=1u, M4.l=180n, M4.w=1u					
10	testPDK_AMP_1	DC Gain	27.17	maximize 20	
10	testPDK_AMP_1	Band Width	973.6M	maximize 1G	
Parameters: M2.l=180n, M2.w=2u, M0.l=180n, M0.w=1u, M4.l=180n, M4.w=1u					
3	testPDK_AMP_1	DC Gain	28.52	maximize 20	
3	testPDK_AMP_1	Band Width	757.6M	maximize 1G	
Starting Point: M2.l=180n, M2.w=1u, M0.l=180n, M0.w=1u, M4.l=180n, M4.w=1u					
1	testPDK_AMP_1	DC Gain	30.03	maximize 20	
1	testPDK_AMP_1	Band Width	449.5M	maximize 1G	
Parameters: M2.l=180n, M2.w=1u, M0.l=180n, M0.w=1u, M4.l=200n, M4.w=1u					
6	testPDK_AMP_1	DC Gain	30.61	maximize 20	
6	testPDK_AMP_1	Band Width	422.6M	maximize 1G	
Parameters: M2.l=200n, M2.w=1u, M0.l=180n, M0.w=1u, M4.l=180n, M4.w=1u					
2	testPDK_AMP_1	DC Gain	30.17	maximize 20	
2	testPDK_AMP_1	Band Width	409.6M	maximize 1G	
Parameters: M2.l=180n, M2.w=1u, M0.l=180n, M0.w=2u, M4.l=180n, M4.w=1u					
5	testPDK_AMP_1	DC Gain	30.8	maximize 20	
5	testPDK_AMP_1	Band Width	389.7M	maximize 1G	
Parameters: M2.l=180n, M2.w=1u, M0.l=200n, M0.w=1u, M4.l=180n, M4.w=1u					
4	testPDK_AMP_1	DC Gain	31.19	maximize 20	
4	testPDK_AMP_1	Band Width	374.4M	maximize 1G	
Parameters: M2.l=180n, M2.w=1u, M0.l=180n, M0.w=1u, M4.l=180n, M4.w=2u					
7	testPDK_AMP_1	DC Gain	29.55	maximize 20	
7	testPDK_AMP_1	Band Width	328.6M	maximize 1G	
Parameters: M2.l=180n, M2.w=5u, M0.l=180n, M0.w=1u, M4.l=180n, M4.w=1u					
12	testPDK_AMP_1	Gain	canceled		
12	testPDK_AMP_1	DC Gain	canceled	maximize 20	
12	testPDK_AMP_1	Band Width	canceled	maximize 1G	

# 最適化結果

- Local Optimizationで  
所望の結果を得た
- M2のトランジスタのみ変更  
→ $w$ が  $1\mu$  から  $4\mu$  に



# 最適化後の差動アンプ回路



赤：ゲイン 青：位相

ゲイン 約26dB

BandWidth 約1.1GHz



# 最適化後のアンプ回路の回路図

