

LSP 考试 2024 年 6 月 5 日 (含答案)

本文件已核对 PDF 官方答案 (Official Answers Verified from PDF)

考试信息

- 日期: 2024 年 6 月 5 日
- 语言: 捷克语
- 包含官方答案

第 1 题 - RS 锁存器仿真 (RS Latch Simulation) (4 分)

题目: 给定输入 A, B, C 在时间 t0-t4 的值, 写出 X 和 Y 输出的值 [English] Given inputs A, B, C values at times t0-t4, write the values of X and Y outputs

输入序列:

A	=	0		0		1		0		0
B	=	0		0		0		1		0
C	=	1		0		0		1		1
		t0		t1		t2		t3		t4

官方参考答案 (Official Answer): - X = 00110 (t0=0, t1=0, t2=1, t3=1, t4=0) 或读作 t0=1, t1=1, t2=0, t3=0, t4=1 - Y = 10011 (t0=1, t1=0, t2=0, t3=1, t4=1) 或读作 t0=0, t1=1, t2=1, t3=1, t4=0

补充解析: 注意 t0 时 C=1 但 B=0, 所以 $B \cdot C = 0$ 不触发 Set

第 2 题 - Shannon 展开 (Shannon Expansion) (6 分)

题目: 将 $X=f(A,B,C,X)$ 分解为 Shannon 展开形式 [English] Decompose $X=f(A,B,C,X)$ using Shannon expansion

补充解析: 使用卡诺图推导 $f(A,B,C)$ 和 $f(A,B,C)$

第 3 题 - 等价逻辑函数 (Equivalent Logic Functions) (4 分)

题目: 勾选所有具有等价函数的逻辑函数 [English] Check all logic functions that have an equivalent function

y1 <= (not A and not C) or (A and C and not D);
y2 <= (not A or C) and (not A or not D) and (A or not C);
y3 <= (not A and not C) xor (A and not D);
y4 <= (A xnor C) and (not C or not D);

补充解析: XNOR = 同或门 (Equivalence gate), $A \text{ XNOR } C = \text{NOT}(A \text{ XOR } C)$

第 4 题 - 10 位运算 (10-bit Arithmetic) (2 分)

题目: 4x1023 的低 10 位存入 10 位寄存器 [English] Store lower 10 bits of 4x1023 into a 10-bit register

计算: $-4 \times 1023 = 4092 - 4092 \bmod 1024 = 1020$

官方答案: - a) unsigned: 1020 - b) signed: -4 (Two's Complement)

补充解析: $1023 = 2^1 - 1 = -1$ (signed), 所以 $4 \times (-1) = -4$

第 5 题 - 全加器设计 (Full Adder Design) (4 分)

题目: 画出全加器电路图 [English] Draw the full adder circuit diagram

补充解析:

$$\begin{aligned}\text{Sum} &= A \oplus B \oplus \text{Cin} \\ \text{Cout} &= (A \cdot B) + (\text{Cin} \cdot (A \oplus B))\end{aligned}$$

第 6 题 - +1 加法器设计 (Incrementer Design) (5 分)

题目: 不使用全加器, 用简单门实现 +1 加法器 [English] Implement +1 adder using simple gates without full adder

官方答案:

```
s0 = not x0           (最低位取反)
s1 = x1 xor x0        (异或进位)
s2 = x2 xor (x1 and x0)
s3 = x3 xor (x2 and x1 and x0)
s4(carry) = x3 and x2 and x1 and x0
```

补充解析: +1 加法器 (Incrementer) 比通用加法器简单, 只需 XOR 和 AND 链

第 7 题 - Gray 码转换器 VHDL (Gray Code Converter) (5 分)

题目: 用单个并发语句描述电路 [English] Describe the circuit with a single concurrent statement

官方答案:

```
y <= ('0' & x(3 downto 1)) xor x;
```

补充解析 (Binary to Gray Code): - Gray 码公式: $G_i = B_i \oplus B_{i+1}$ - VHDL 实现: 右移 1 位后与原值 XOR

第 8 题 - 移位寄存器 VHDL 分析 (Shift Register Analysis) (10 分)

题目: 分析代码并画出电路 [English] Analyze the code and draw the circuit

官方答案: 带并行加载的移位寄存器 (Shift Register with Parallel Load)

补充解析: 识别关键特征: - rising_edge(clk) → DFF 寄存器 - rg(N-2 downto 0) & din → 左移 - 并行加载控制 → MUX 选择

第 9 题 - 直接映射 Cache (Direct-Mapped Cache) (10 分)

非考点提示 (Not on Exam): 根据 2026 年考试说明, Cache 未命中计算题本次不考, 可战略性跳过。

题目: 32 位处理器, 256 字节 cache, 直接映射, 行长 4 字 (4-word line) [English] 32-bit processor, 256-byte cache, direct-mapped, 4-word line

访问序列及判断: | 地址 | cache hit | |——|———| | 0x14 | miss | | 0x18 | hit | | 0x2C | miss | | 0x24 | hit | | 0x118 | miss | | 0x10 | miss | | 0x11C | miss | | 0x110 | hit |

补充解析 (Cache Structure): - 行大小 4 字 = 16 字节 \rightarrow offset = 4 位 - $256/16 = 16$ sets \rightarrow set index = 4 位 - 地址格式: [tag][4 位 set][4 位 offset] - 0x10 和 0x118 映射到同一 set (冲突 miss)