

```
# LSP Zkouška - 21. ledna 2015
```

```
> **CVUT FEL (ČVUT) - České vysoké učení technické v Praze | Czech Technical University in Prague**  
>  
> [ ](2015-01-21_Exam_CN.md) | [English](2015-01-21_Exam_EN.md) | [Čeština](2015-01-21_Exam_CZ.md)  
> **AI-generované řešení** - Referenční analýza níže
```

```
---
```

```
## Úloha 2: Simulace obvodu RS klopného obvodu Často testováno
```

```
**Zadání**: Při hodnotách vstupů A, B, C v časech t0, t1, t2, t3 zobrazených níže napište hodnotu výstupu Q.
```

```
~~~
```

```
A = ...0.../...1.../...1.../...1.../  
B = ...0.../...0.../...0.../...1.../  
C = ...1.../...1.../...0.../...0.../
```

```
t0    t1    t2    t3
```

```
~~~
```

```
### Odpověď
```

```
~~~
```

```
Q = ...1.... /...0.... /...0.... /...1.... /
```

```
~~~
```

```
## Úloha 3: Shannonův rozklad Často testováno
```

```
**Zadání**: Rozložte funkci Q=f(A,B,C) z úlohy 2 do tvaru:
```

```
~~~
```

```
Q = (not Q and f0(A,B,C)) or (Q and f1(A,B,C))
```

```
~~~
```

```
### Postup řešení
```

```
~~~
```

```
f0 := f(A,B,C,'0') := (A   B) + ('0' + (B   C)) := (A   B) + (B   C)  
f1 := f(A,B,C,'1') := (A   B) + ('1' + (B   C)) := (A   B) + '1' := (A   B)
```

```
~~~
```

```
### f0 Karnaughova mapa (A   B) + (B   C)
```

f0	C=0	C=1
AB=00	0	1
AB=01	0	0
AB=11	1	0
AB=10	0	0

```
### f1 Karnaughova mapa (A   B)
```

f1	C=0	C=1	
AB=00	1	1	
AB=01	0	0	
AB=11	1	1	
AB=10	0	0	

Úloha 4: Znaménkové/Neznaménkové bitové hodnoty Často testováno

Zadání: Jaká je desetinná hodnota 10bitového binárního čísla `10 0000 1111`?

a) **Neznaménkové (unsigned)**: _____

b) **Dvojkový doplněk (signed)**: _____

Odpověď

10 0000 1111 (binárně)

a) Neznaménkové: $2^9 + 2^3 + 2^2 + 2^1 + 2^0 = 512 + 8 + 4 + 2 + 1 = 527$

b) Dvojkový doplněk (znaménkové):

$$\begin{aligned} \text{MSB je 1, což označuje záporné číslo} \\ &= -2^9 + (0\ 0000\ 1111) \\ &= -512 + 15 = -497 \end{aligned}$$

Úloha 5: Ekvivalentní logické funkce Často testováno

Zadání: Označte všechny logické funkce, které jsou ekvivalentní s jinými funkcemi:

```
```vhdl
f1 <= (A xor C) or (A and not C);
f2 <= (B or C) and (not A or B or C);
f3 <= ((C and not B) or (B and A));
f4 <= (A or C) and (not A or not C);
f5 <= (A and not B) xor (A and C);
f6 <= (A and not C) or (C and not A);
```

```

Postup řešení

Nakreslete Karnaughovy mapy pro každou funkci a porovnejte je pro nalezení ekvivalentních!

Návod na řešení: f4 a f6 jsou obě ekvivalentní A XOR C

Úloha 6: Kreslení RS klopného obvodu Často testováno

Zadání: Nakreslete RS klopný obvod pouze pomocí hradel NOR a nakreslete RS klopný obvod pouze pomocí hradel NAND.

RS klopný obvod s hradly NOR

S [NOR] Q

R [NOR] Q

RS klopný obvod s hradly NAND

S [NAND] Q

R [NAND] Q

Poznámka: Vstupy RS klopného obvodu typu NAND jsou aktivní v nízké úrovni!

Úloha 7: Návrh asynchronní děličky

Zadání: Přidejte hradla a propojení do neúplného diagramu pro vytvoření asynchronní děličky hodinové frekvence.

Pro implementaci použijte 5 DFF klopných obvodů.

Návrhový přístup

- $18 = 2 \times 9 = 2 \times 3 \times 3$
- Je třeba detekovat hodnotu čítače 17 (10001) a resetovat

Úloha 8: Analýza VHDL kódu

Zadání: Analyzujte následující špatně naformátovaný VHDL kód, nakreslete odpovídající schéma logického obvodu.

```
```vhdl
library IEEE; use IEEE.STD_LOGIC_1164.all;
entity test20140214 is port (a, b, c, d : in std_logic; e : out std_logic); end;
architecture rtl of test20140214 is begin
process(a, b) variable z:std_logic_vector(0 to 3); begin
if b = '0' then z:=(others=>'0');
elsif rising_edge(a) then
 if c='1' then z:=d & z(0 to 2);
 else z:=z(3) & z(0 to 2);
end if;
end if;
end process;
end;
```

```

 end if;
end if;
e<=z(3);
end process;
end rtl;
```

```

Analýza kódu

- **Funkce**: 4bitový posuvný registr
- **Vstupy**: a (hodiny), b (asynchronní nulování), c (výběr režimu), d (datový vstup)
- **Výstup**: e = z(3)
- Když c='1': Sériový vstup d, posun vpravo
- Když c='0': Kruhový posun vpravo

Shrnutí znalostí

| Typ úlohy | Koncept | SEL Reference |
|-------------------------|-----------------------------|---------------|
| Shannonův rozklad | Dekompozice funkce | s.11-14 |
| Znaménkové/Neznaménkové | Výpočet bitové hodnoty | s.2-3 |
| Ekvivalentní funkce | Porovnání Karnaughových map | s.4-7 |
| RS klopný obvod | Implementace NOR/NAND | s.11-14 |
| Dělička | Návrh digitálního čítače | - |
| Analýza VHDL | Porozumění kódu | - |