

Příjmení a jméno:.....

Odpovědní arch písemky SPS dne 21.12.2021 - pište sem jen Vaše odpovědi

Zde  
za  
každou  
nepisťe  
chybu

8

5

4+4  
8

3

1. Zaškrtnutím označte všechny logické funkce, které zde mají jinou funkci s nimi shodnou:

$y_1 \leq (D \text{ and not } C) \text{ or } (\text{not } C \text{ and } A) \text{ or } (D \text{ and } B);$

$y_1$

$y_2 \leq (D \text{ and } C) \text{ xor } (B \text{ and } A);$

$y_2$

$y_3 \leq (D \text{ or } A) \text{ and } (\text{not } C \text{ or } B) \text{ and } (D \text{ or not } C);$

$y_3$

$y_4 \leq (D \text{ and } B) \text{ or } (D \text{ and not } C \text{ and not } B) \text{ or } ((D \text{ xor } A) \text{ and not } C);$

$y_4$

2

2. Vstupy A, B, C, D měly v časech  $t_0, t_1, t_2, t_3, t_4$  hodnoty uvedené v obrázku. Napište hodnoty X a Y výstupů. Intervaly mezi změnami vstupů jsou dost dlouhé, takže lze zanedbat zpoždění hradel.

A = ..0..|1..|..1..|..1..|..1..|

$t_0..|..t_1..|..t_2..|..t_3..|..t_4..$

B = ..0..|..0..|..1..|..0..|..0..|

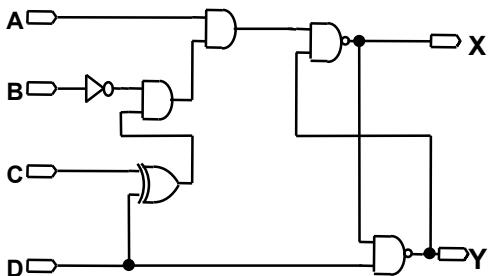
$t_0..|..t_1..|..t_2..|..t_3..|..t_4..$

C = ..0..|..0..|..1..|..1..|..0..|

$t_0..|..t_1..|..t_2..|..t_3..|..t_4..$

D = ..1..|..1..|..0..|..0..|..1..|

$t_0..|..t_1..|..t_2..|..t_3..|..t_4..$

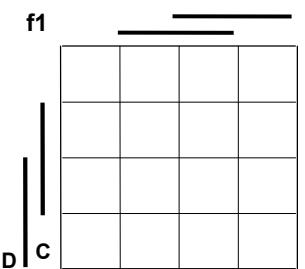
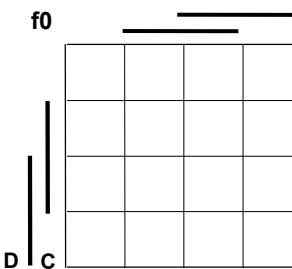


X = ...|...|...|...|...

$t_0..|..t_1..|..t_2..|..t_3..|..t_4..$

Y = ...|...|...|...|...

3. Funkci  $X=f(A,B,C,D,X)$  obvodu z otázky 2, rozložte na  $X=(\text{not } X \text{ and } f_0(A,B,C,D)) \text{ or } (X \text{ and } f_1(A,B,C,D))$  pomocí Shannonovy expanze. Výsledné funkce  $f_0$  a  $f_1$  napište jako Karnaughovy mapy:



4. Máte k dispozici pouze **2-vstupová hradla NAND**, nic jiného!

Vytvořte pomocí nich a drátů XOR hradlo, tedy  $Y \leq A \text{ xor } B$ .

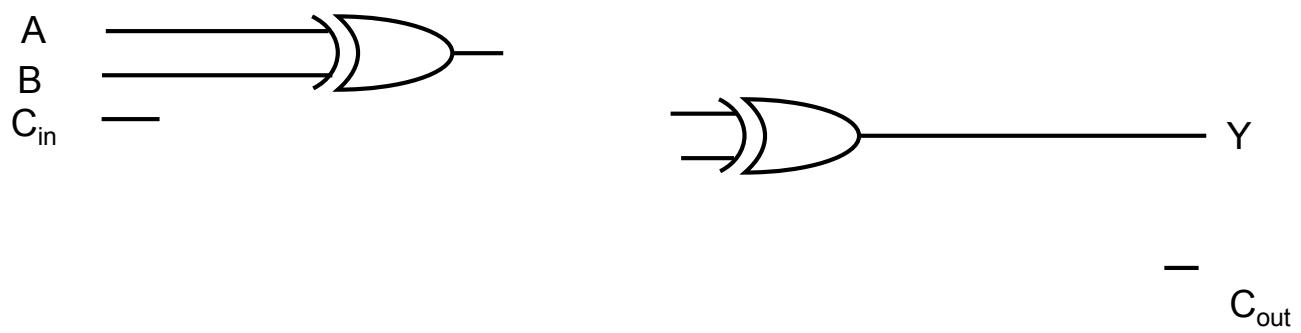


A →

→ Y

B →

5. Student přišel na zkoušku jen tak to zkusit a nedokončil schéma úplné jednobitové sčítáčky. Dokreslete za něj zapojení.

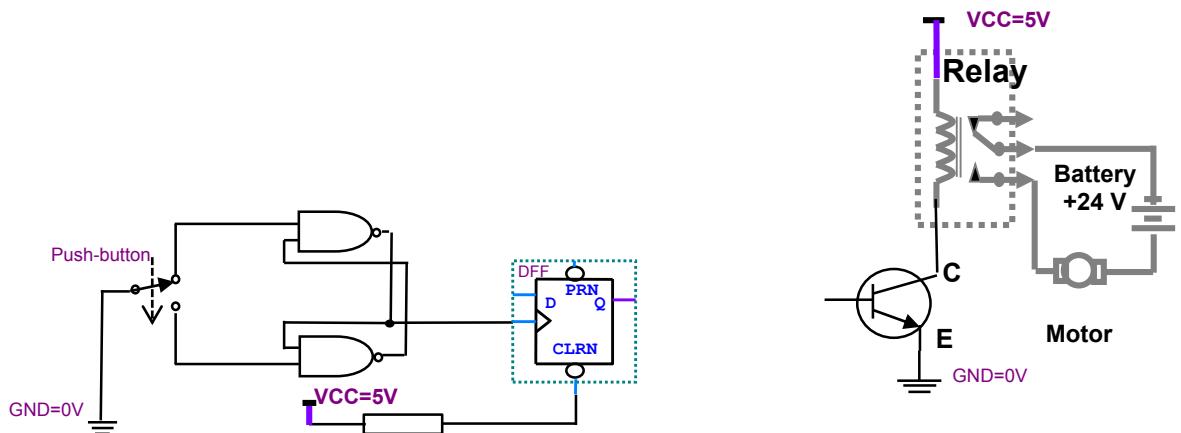


6. Pomocí 6 logických hradel vytvořte 4-bitovou binární sčítáčku +1, tj.  $Y \leq A+1$ .

A0, Y0 jsou nejnižší bity, A3 a Y3 nejvyšší bity.



7. Dokreslete nefunkční schéma s CMOS obvody tak, aby jeden stisk dvoupólového tlačítka zapnul motor a následující stisk téhož tlačítka motor naopak vypnul. Motor musí být vždy po zapnutí napájen ve stavu vypnuto! Ná pověda: Nutno správně doplnit celkem **sedm** prvků.



-2 body za méně důležitý  
chybějící/špatný prvek,  
-10 bodů za zničující chybu

10

Příjmení a jméno:.....

Odpovědní arch písemky SPS dne 21.12.2021 - pište sem jen Vaše odpovědi

8. Tiskař Vás požádal o rozluštění následujícího špatně naformátovaného kódu.

```
library IEEE; use IEEE.STD_LOGIC_1164.all;
entity xxx is port (a, b, c : in std_logic; d : out std_logic); end;
architecture rtl of xxx is begin process(a,b,c) variable z:std_logic_vector(0 to 3);
begin if a = '0' then z:="0001"; elsif rising_edge(b) then z:=z(1 to 3) & z(0) ;
if c='1' then d<=not z(3); else d<=z(3); end if;
end if; end process; end rtl;
```

Nakreslete výstížné schéma logického obvodu odpovídajícího VHDL kódu a přidejte pod obrázek popisek vystihující činnost obvodu. Návod: přepište si program napřed ve správném formátování.

9. Prémiová otázka, u níž se uzná jen plně funkční řešení: Doplňte chybějící části programu VHDL tak, aby vznikl dělič vstupní frekvence **clk** dvanácti se symetrickým výstupem **q12**, tj. **q12** má střídu 1:1. Volte co nejúspornější kód, který se správně provede i v simulaci.

```
library ieee; use ieee.std_logic_1164.all; use ieee.numeric_std.all;
entity div12 is port (clk : in std_logic; q12: out std_logic);
end entity;
architecture rtl of div12 is
begin
```

```
end architecture;
```

10

2. část

30