2023 Digital IC Design Homework 1

NAME	王昱承
Student ID	P76111602

Functional Simulation Result

Stage 1	Pass	Stage 2	Pass	Stage 3	Pass	Stage 4	Pass

Stage 1

```
# ------------Stage 1 : Maximum selection with 4-input MMS------------
#
# ------------Stage 1 :              Pass!              ------------
```

Stage 2

```
#
# ------------Stage 2 : Minimum selection with 4-input MMS------------
#
# ------------Stage 2 :              Pass!              ------------
```

Stage 3

```
# ------------Stage 3 : Maximum selection with 8-input MMS------------
#
# ------------Stage 3 :              Pass!              ------------
```

Stage 4

```
#
# ------------Stage 4 : Minimum selection with 8-input MMS------------
#
# ------------Stage 4 :              Pass!              ------------
```

Description of your design

- MMS_4num.v

  先令兩個 wire temp1 以及 temp2，接著透過 assign 先比較大小，再來才比較 select，以避免產生多餘大小比較器。可由下面截圖發現只使用 3 個 ">"單元，如果是先比較 select 才比較大於則會產生 6 個 ">" 單元。

- MMS_8num.v

  Include 上面寫好的.v 檔，再令兩個 wire temp1 以及 temp2，一樣先透過 assign 先比較大小，再來才比較 select。