2023 Digital IC Design Homework 5

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| NAME | 王昱承 | | | |
| Student ID | P76111602 | | | |
| **Simulation Result** | | | | |
| Functional simulation | | Completed | Gate-level simulation | Completed |
|  | | |  | |
| **Evaluation Results** | | | | |
| test1.png | | 25.32 | test2.png | 24.82 |
| test3.png | | 29.12 | test4.png | 20.95 |
| test5.png | | 21.94 | test6.png | 25.21 |
| **Description of your design** | | | | |
| 主要分為四個階段，分別是INIT、READ、WRITE以及FINISH   * INIT :   主要是將所有的data都先存到RGB的三個MEM裡面，然後再去做運算   * READ   當INIT做完以後，直接從第129位的地方開始做，在此階段主要就是讀取window的值，並且做加總。   * WRITE   當READ加總完window的值以後，就再依據該回的bound去做右移1位或是2位(剛好就等於除2或除4並round down)，同時在下個cycle僵直寫回   * FINISH   當全部做完以後，就將done訊號線拉起 | | | | |

*Scoring = average PSNR of the six test images*

**\* PSNR of all interpolation results should meet at least the baseline.**