

第一章 半导体物理基础

<b>能带的产生</b>		
允带与禁带	价带 $E_v$ 导带 $E_c$ 禁带宽度 $E_g$	被价电子填满的能带 主要由自由电子占据的能带 $E_g = E_c - E_v$ , 区分金属、半导体和绝缘体的关键参数

<b>能带影响因素</b> 能带受多种因素影响，主要包括温度和掺杂。		
温度影响	掺杂影响	本征激发
机制 温度升高 → 晶格膨胀 → 原子间作用减弱 结果 $E_g$ 变窄	机制 掺杂浓度增加 → 能带变窄效应 结果 影响能带结构	定义 价电子吸收热能跃迁至导带 载流子 成对产生电子（导带）和空穴（价带）

<b>载流子统计分布</b>	
费米分布与载流子浓度	费米-狄拉克分布描述了量子态被电子占据的概率，进而决定了半导体中载流子的浓度。
费米-狄拉克分布	$f(E) = \frac{1}{1 + \exp[(E - E_F)/kT]}$ ，描述能量为 $E$ 的量子态被电子占据的概率
费米能级 $E_F$ 导带电子浓度 $n_0$ 价带空穴浓度 $p_0$ 质量作用定律	化学势的具体体现, $f(E_F) = 1/2$ , 是表征半导体统计性质的参考能级 $n_0 = N_c \exp[-(E_c - E_F)/kT]$ , 其中 $N_c$ 为导带有效状态密度 $p_0 = N_v \exp[-(E_F - E_v)/kT]$ , 其中 $N_v$ 为价带有效状态密度 $n_0 p_0 = n_i^2 = N_c N_v \exp(-E_g/kT)$ , $n_i$ 只与温度和 $E_g$ 有关

掺杂对载流子浓度的影响	N 型掺杂 P 型掺杂 补偿掺杂	施主原子提供电子, $n_0 \approx N_d$ (室温全电离), $E_F$ 靠近 $E_c$ 受主原子提供空穴, $p_0 \approx N_a$ (室温全电离), $E_F$ 靠近 $E_v$ 同时掺入施主和受主, 多数载流子浓度由 $ N_d - N_a $ 决定
-------------	------------------------	--

温度对载流子浓度的影响	温度区域划分:	
低温区（冻结区）	中温区（饱和区）	高温区（本征区）
特征 杂质未完全电离 结果 载流子浓度随温度升高而增加	特征 杂质全电离, 本征激发可忽略 结果 载流子浓度基本恒定, $n_0 \approx N_d$	特征 本征激发占主导 结果 $n_i$ 指数增长, $n_0 \approx p_0 \approx n_i$

费米能级位置的物理意义	为后面 PN 结等接触分析做铺垫
本征半导体 N 型半导体 P 型半导体 接触电势	$E_F = E_i \approx (E_c + E_v)/2$ (禁带中央), $n_0 = p_0 = n_i$ $E_F$ 上移靠近 $E_c$ , 掺杂越重 $E_F$ 越接近 $E_c$ $E_F$ 下移靠近 $E_v$ , 掺杂越重 $E_F$ 越接近 $E_v$ 不同材料接触时费米能级必须拉平, 形成内建电场 (PN 结、金半接触的基础)

<b>半导体的载流子输运</b> 主要分为漂移和扩散两种机制。	
漂移运动	扩散运动
定义 载流子在电场作用下的定向运动 漂移速度 $v_d = \mu E$ , 其中 $\mu$ 为迁移率 漂移电流密度 $J_{drift} = nq\mu_n E + pq\mu_p E$	定义 载流子在浓度梯度驱动下从高浓度向低浓度区的运动 扩散电流密 $J_{diff} = qD_n \frac{dn}{dx} - qD_p \frac{dp}{dx}$
● 迁移率 $\mu$ : 单位电场下载流子的平均漂移速度, 反映运动能力. 单位 $\text{cm}^2/(\text{V} \cdot \text{s})$ , 受晶格散射和杂质散射影响 ● 饱和速度 $v_{sat}$ : 强电场下漂移速度趋近上限	● 扩散系数 $D$ : 爱因斯坦关系 $D = \frac{kT}{q} \mu$ , 扩散与漂移受相同散射机制限制

电子电流	$J_n = qn\mu_n E + qD_n \frac{dn}{dx}$
总电流密度	$J_p = qp\mu_p E - qD_p \frac{dp}{dx}$
空穴电流	$J = J_n + J_p$ (漂移 + 扩散)
总电流	

非平衡载流子的产生与复合

过剩载流子	非平衡态 过剩载流子	外界作用 (光照、电压) 使载流子浓度偏离平衡, $np \neq n_i^2$ $\Delta n = n - n_0$ , $\Delta p = p - p_0$ . 小注入条件下 $\Delta n = \Delta p$
复合与产生	复合产生 平衡态	电子从导带跃迁至价带, 与空穴湮灭, 释放能量 (光子或声子) 价带电子吸收能量跃迁至导带, 产生电子-空穴对 $G = R$ (产生率 = 复合率), 载流子浓度恒定

● 复合机制: 直接复合	间接复合	俄歇复合
机制 电子直接跃迁至价带 特点 发光 (GaAs 等直接带隙)	机制 通过复合中心 (杂质、缺陷) 特点 Si、Ge 等间接带隙半导体	机制 能量转移给第三个载流子 特点 重掺杂或高注入下显著

载流子寿命与扩散长度	寿命 $\tau$ 扩散长度 $L$	过剩载流子衰减至 $1/e$ 的时间, $\Delta n(t) = \Delta n(0)e^{-t/\tau}$ 过剩载流子在寿命期内扩散的平均距离, $L = \sqrt{D\tau}$
定义	非平衡态下, 电子和空穴各有独立的费米能级: $E_{Fn}$ (电子)、 $E_{Fp}$ (空穴)	
准费米能级	载流子浓度 平衡态极限	$n = n_i e^{(E_{Fn} - E_i)/kT}$ , $p = n_i e^{(E_i - E_{Fp})/kT}$ $E_{Fn} = E_{Fp} = E_F$ , $np = n_i^2$

第二章 PN 结

<b>PN 结的形成过程</b>		
制备方法	通过不同工艺引入杂质, 形成特定的杂质浓度分布 $N(x)$ , 进而影响 PN 结的电学特性。	
扩散法	合金法	离子注入法
过程 杂质从表面向内部扩散 渐变结、线性渐变结 结类型 浓度随深度 $x$ 逐渐变化	过程 金属杂质熔解后重结晶 突变结 (理想模型) 特点 在 $x_j$ 处浓度阶跃突变	过程 高能离子束轰击半导体 高斯分布 结类型 峰值在投影射程 $R_p$ 处

PN 结平衡过程	● 初始状态: 因浓度梯度, P 区空穴向 N 区扩散, N 区电子向 P 区扩散
----------	---

- 空间电荷区形成: 扩散过界的电子-空穴在界面附近相遇并复合, 两侧各失去多子, 留下带正、负电的施、受主离子:  $N_D^+$  和  $N_A^-$ 。界面附近自由载流子被消耗殆尽, 形成**空间电荷区** (也称耗尽区)
- 内建电场与动态平衡: 空间电荷区分离正负电荷, 形成从 N 区指向 P 区的电场  $E_i$   
平衡条件 扩散密度  $J_{diff}$  与漂移密度  $J_{drift}$  大小相等、方向相反,  $J_{total} = 0$   
热平衡态 费米能级  $E_F$  拉平, 无宏观净电流, 但**微观载流子交换持续**

平衡 PN 结	平衡状态下 PN 结的能带结构:
	内建电势 $V_{bi}$ 定义表达式 $eV_{bi} = E_{c,N} - E_{c,P} = E_{v,P} - E_{v,N} =  \phi_{Fp}  +  \phi_{Fn} $ 表达式 $V_{bi} = \frac{kT}{e} \ln \left( \frac{N_a N_d}{n_i^2} \right) = V_t \ln \left( \frac{N_a N_d}{n_i^2} \right)$ 影响因素 $N_a$ 、 $N_d$ 和温度 $T$
	电子从 N 区向 P 区运动需克服势垒 $eV_{bi}$ (阻挡多子继续扩散的势垒高度), 维持动态平衡。

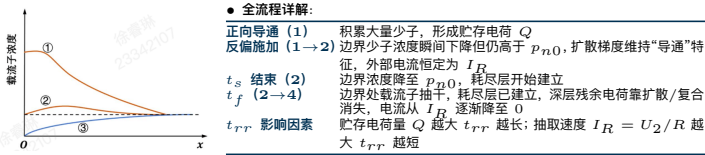
● 电中性条件: $N_A x_p = N_D x_n$ , 耗尽层展宽与掺杂浓度成反比	空间电荷区宽度: 单边突变结总宽度为 <b>低掺杂侧耗尽展宽</b> 。
内建电场 $E(x)$ : 单边突变结自动 <b>消除高掺杂侧量</b> 。	P 区耗尽层 $E(x) = \frac{-eN_A}{2\epsilon_s} (x + x_p)$ N 区耗尽层 $E(x) = \frac{-eN_D}{2\epsilon_s} (x_n - x)$ 积分可得 $V_{bi} = \frac{e\epsilon_s}{2\epsilon_s} (N_D x_n^2 + N_A x_p^2)$ 最大场强 $E_{max} = \frac{eN_D x_n}{\epsilon_s} = \frac{2V_{bi}}{W}$
P 区耗尽层 $E(x) = \frac{-eN_A}{2\epsilon_s} (x + x_p)$ N 区耗尽层 $E(x) = \frac{-eN_D}{2\epsilon_s} (x_n - x)$ 积分可得 $V_{bi} = \frac{e\epsilon_s}{2\epsilon_s} (N_D x_n^2 + N_A x_p^2)$ 最大场强 $E_{max} = \frac{eN_D x_n}{\epsilon_s} = \frac{2V_{bi}}{W}$	P 侧宽度 $x_p = \sqrt{\frac{2\epsilon_s V_{bi}}{eN_A} \frac{N_D}{(N_A + N_D)}}$ N 侧宽度 $x_n = \sqrt{\frac{2\epsilon_s V_{bi}}{eN_D} \frac{N_A}{(N_A + N_D)}}$ 总宽度 $W = \sqrt{\frac{2\epsilon_s V_{bi}}{e} \frac{N_A + N_D}{N_A N_D}}$

PN 结的直流特性	能带图正偏让 N 侧能级上升 ( $V_{bi} - V_a$ ), 反偏让 N 侧能级下降 ( $V_{bi} + V_R$ )
PN 结正偏 $n_p(-x_p) = n_{p0} \exp(\frac{eV_a}{kT})$ $p_n(x_n) = p_{n0} \exp(\frac{eV_a}{kT})$	PN 结反偏 少子分布如图所示:
	载流子浓度 P 型 N 型 空间电荷区 图: 展示了 PN 结在正偏和反偏下的载流子浓度分布。正偏时, 多数载流子浓度在耗尽区边缘显著增加。反偏时, 少数载流子浓度在耗尽区边缘显著增加。图中还标出了空间电荷区的宽度 $x_p$ 和 $x_n$ 。

- 考虑复合产生过程:  
反偏产生  $J_{gen} = \frac{en_i W}{2\tau_0}$   
反偏总电流  $J_R = J_S + J_{gen}$   
正偏复合  $J_{rec} = \frac{eW n_i}{2\tau_0} \exp(\frac{eV_a}{2kT})$   
正偏总电流  $J = J_{rec} + J_D$   
电流较小时以复合为主, 电流较大时以扩散为主。  
● 通用表达式 (修正后):  $I = I_s [\exp(\frac{eV_a}{kT}) - 1]$   
正偏较大  $n \approx 1$  (扩散为主, **大注入也会导致  $n = 2$** )  
正偏较小  $n \approx 2$  (复合为主)  
● 温度特性: 温度升高, 电流密度变大, 虽然正偏还有缩小项, 但是不如反向饱和电流增加得多:  $J_s \propto n_i^2$ ,  $n_i \propto T^{3/2} e^{-E_g/(2kT)}$

PN 结电容	两种电容: 势垒电容和扩散电容。
势垒电容	● 单位面积势垒电容: $C_T' = \frac{\epsilon_s}{W}$
扩散电容	$C_D = \frac{e^2}{kT} (L_p p_{n0} + L_n n_{p0}) \exp(\frac{eV}{kT})$
● 小信号模型下计算扩散电阻、电容:	
扩散电导	$g_d = \frac{(I_{p0} + I_{n0})}{V_t} = \frac{I_D Q}{V_t \tau}$
扩散电容	$C_d = \frac{1}{2V_t} (I_{p0} \tau_{p0} + I_{n0} \tau_{n0})$

动态开关特性	从关态转变到开态所需开启时间很短, 从开态转变到关态 ( $+U \rightarrow -U$ ) 所需关闭时间却很长。● 根本原因: 反向延迟由 PN 结的 <b>电荷贮存</b> 引起 (正向导通时, 互相注入少子, 非平衡少子 ( $p_n$ 、 $n_p$ ) 在耗尽层附近扩散区大量积累, 形成 <b>贮存电荷 <math>Q</math></b> ) ● 关联规律: 正向电流 $I_F \uparrow \Rightarrow$ 注入少子 $\uparrow \Rightarrow$ 贮存电荷 $Q \uparrow \Rightarrow$ 关断时清理时间 $\uparrow$ , 恢复时间 $\uparrow$
	正向导通 ( $t < t_0$ ) 切换瞬间 ( $t = t_0$ ) 贮存时间 $t_s$ 物理 电流为正方向偏置电 跳变 贮存电荷使 PN 结 物理 电流保持 $I_R$ 不过 流, 电压几乎全部 过程 仍呈现低阻, $I_R \approx$ 过程 变, 反向电压持续抽加在电阻 $R$ 上 $U_{2/2}$ 取贮存电荷 ● 衰减时间 $t_f$ : 电流从 $I_R$ 降至 $0.1I_R$ , 耗尽层建立, 恢复高阻 ● 恢复时间: $t_{rr} = t_f + t_s$ , 让输出伴有延迟, 决定了工作频率。
● 全流程详解:	正向导通 (1) 积累大量少子, 形成贮存电荷 $Q$ 反偏施加 (1 $\rightarrow$ 2) 边界少子浓度瞬间下降但仍高于 $p_{n0}$ , 扩散梯度维持“导通”特征, 外部电压恒定为 $I_R$ $t_s$ 结束 (2) 边界浓度降至 $p_{p0}$ , 耗尽层开始建立 $t_f$ (2 $\rightarrow$ 4) 边界处载流子抽干, 耗尽层已建立, 深层残余电荷靠扩散/复合消失, 电流从 $I_R$ 逐渐降至 0 $t_{rr}$ 影响因素 贮存电荷量 $Q$ 越大 $t_{rr}$ 越长; 抽取速度 $I_R = U_2/R$ 越大 $t_{rr}$ 越短



提高开关速度的措施	● 途径一: 减小贮存电荷 $Q$ : 减小正向电流 $I_D$	降低少子寿命 $\tau$ 原理 $\tau \Downarrow \Rightarrow L_n = \sqrt{D_n \tau_n} \downarrow$ 结果 扩散长度变短, 浓度衰减加快, $Q$ 减小
● 途径二: 加快 $Q$ 消失 (最有效): 增大反向抽取电流	使 $I_R = (U_2 - V)/R$ 增大 效果 $I_R \uparrow \Rightarrow t_{rr} \downarrow$	摸金工艺 机制 Au 在禁带中引入深能级复合中心 效果 $\tau$ 大幅降低, $t_{rr}$ 可减少至十分之一
● 定量关系: 在 $I_D = I_F$ 条件下: 突变结 $t_{rr} \approx 0.9\tau$ ; 渐变结 $t_{rr} \approx 0.5\tau$		

第三章 MOSFET 初歩

MOS 电容		随表面势的不同, 半导体表面可以处于积累、平带、耗尽、弱反、强反型, 下面能带图为 <b>P 型衬底</b> 。		
<p>● <b>积累型</b>: 在栅极施加<b>负电压</b>, 吸引空穴到表面, 形成<b>积累层</b>。</p>	<p>● <b>平带型</b>: 在栅极施加<b>适当电压</b>, 使<b>半导体表面电势为零</b>, 能带平坦。</p>	<p>● <b>耗尽型</b>: 在栅极施加<b>更大正电压</b>, 驱赶空穴离开表面, 形成<b>耗尽层</b>, 但<b>费米能级仍高于表面费米能级</b>。</p>	<p>● <b>弱反型</b>: 在栅极施加<b>更大正电压</b>, 使表面能级<b>接近本征费米能级</b>, 形成<b>弱反型层</b>, 但<b>未到达掺杂浓度</b>。</p>	<p>● <b>强反型</b>: 在栅极施加<b>足够大正电压</b>, 使沟道处<b>载流子浓度达到掺杂浓度</b>, 形成<b>强反型层 (沟道)</b>。</p>

NMOS	PMOS
费米势 $\phi_{fp} = V_t \ln(\frac{N_a}{n_i})$ 表面势 $\phi_s$ , 体内到表面的势垒 耗尽层宽度 $x_d = (\frac{2\epsilon_s \phi_s}{eN_a})^{1/2}$	费米势 $\phi_{fn} = V_t \ln(\frac{N_d}{n_i})$ 表面势 $\phi_s$ , 体内到表面的势垒 耗尽层宽度 $x_d = (\frac{2\epsilon_s \phi_s}{eN_d})^{1/2}$
反型临界表面电荷浓度 $n_{st} = n_i \exp(\frac{\phi_{fp}}{V_t})$ 功函数差 $\phi_{ms} = \phi'_m - (X' + \frac{E_g}{2e} + \phi_{fp})$	反型临界表面电荷浓度 $p_{st} = n_i \exp(\frac{\phi_{fn}}{V_t})$ 功函数差 $\phi_{ms} = \phi'_m - (X' + \frac{E_g}{2e} - \phi_{fn})$
$n^+$ 多晶硅 $\phi_{ms} = -(\frac{E_g}{2e} + \phi_{fp})$ $p^+$ 多晶硅 $\phi_{ms} = -(\frac{E_g}{2e} - \phi_{fp})$	$n^+$ 多晶硅 $\phi_{ms} = (\frac{E_g}{2e} - \phi_{fn})$ $p^+$ 多晶硅 $\phi_{ms} = -(\frac{E_g}{2e} + \phi_{fn})$

平带电压、阈值电压	主要是公式与影响因素:
NMOS	PMOS
平带电压 $V_{FB} = \phi_{ms} - \frac{Q'_{ss}}{C_{ox}}$ 最大耗尽电势 $ Q'_{SD}(\max)  = eN_a x_d T$ 阈值电压 $V_{TN} = \frac{ Q'_{SD}(\max) }{C_{ox}} - \frac{Q'_{ss}}{C_{ox}} + \phi_{ms} + 2\phi_{fp}$	平带电压 $V_{FB} = \phi_{ms} - \frac{Q'_{ss}}{C_{ox}}$ 最大耗尽电势 $ Q'_{SD}(\max)  = eN_d x_d T$ 阈值电压 $V_{TP} = -\frac{ Q'_{SD}(\max) }{C_{ox}} - \frac{Q'_{ss}}{C_{ox}} + \phi_{ms} - 2\phi_{fn}$
$V_{TN} = \frac{ Q'_{SD}(\max) }{C_{ox}} + V_{FB} + 2\phi_{fp}$	$V_{TP} = -\frac{ Q'_{SD}(\max) }{C_{ox}} + V_{FB} - 2\phi_{fn}$

MOS 电容的 C-V 特性	根据栅压和频率的不同, MOS 电容呈现不同的特性
	图: 展示了 MOS 电容的 C-V 特性曲线。横轴为栅压 $V_g$ , 纵轴为电容 $C$ 。曲线分为三个区域: 积累区 (高电容), 平带区 (中等电容), 耗尽区 (低电容)。在耗尽区, 电容随频率增加而增加, 因为高频时载流子来不及响应, 电容主要由耗尽层电容决定。
	积累区 $C_{acc} = C_{ox} = \epsilon_{ox}/t_{ox}$ 平带区 $C_{FB} = \frac{t_{ox} + \frac{\epsilon_{ox}}{\epsilon_s} \sqrt{V_t \frac{\epsilon_s}{eN_a}}}{t_{ox} + (\epsilon_{ox}/\epsilon_s)x_d T}$ 耗尽区 $C_{depl} = \frac{1 + C_{ox}/C_{SD}}{C_{min} = \frac{t_{ox} + (\epsilon_{ox}/\epsilon_s)x_d T}{t_{ox} + (\epsilon_{ox}/\epsilon_s)x_d T}}$ 最小电容 ● 低频强反型: $C_{inv}^{LF} \approx C_{ox}$ ● 高频强反型: $C_{inv}^{HF} = C_{min}$

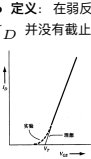
MOSFET 的工作原理	I-V 特性:
NMOS	PMOS
饱和漏压 $V_{DS(sat)} = V_{GS} - V_{TN}$ 线性区 $\frac{W\mu_n C_{ox}}{2L} [2(V_{GS} - V_{TN})V_{DS}]$ 饱和区 $I_D = \frac{W\mu_n C_{ox}}{2L} (V_{GS} - V_{TN})^2$ 线性跨导 $g_m = \frac{W\mu_n C_{ox}}{2L} V_{DS}$ 饱和跨导 $g_m = \frac{W\mu_n C_{ox}}{L} (V_{GS} - V_{TN})$	饱和漏压 $V_{SD(sat)} = V_{SG} -  V_{TP} $ 线性区 $\frac{W\mu_p C_{ox}}{2L} [2(V_{SG} -  V_{TP} )V_{SD}]$ 饱和区 $I_D = \frac{W\mu_p C_{ox}}{2L} (V_{SG} -  V_{TP} )^2$ 线性跨导 $g_m = \frac{W\mu_p C_{ox}}{2L} V_{SD}$ 饱和跨导 $g_m = \frac{W\mu_p C_{ox}}{L} (V_{SG} -  V_{TP} )$

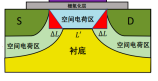
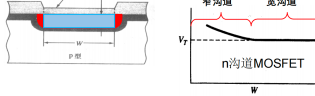
- 普通公式:  $I_D = \frac{W\mu_n(L)C_{ox}}{2} \left[ (V_{GS}(SG) - V_{TN}(|V_{TP}|)V_{DS}(SD) - \frac{V_{DS}^2(SD)}{2} \right]$
- 推导: 由高斯定理得  $-\epsilon_{ox} E_{ox} = Q'_{ss} + Q'_n + Q'_{SD(max)}$ ; 栅压分配为  $V_{GS} - V_x = V_{ox} + \phi_{ms} + 2\phi_{fp}$ , 利用  $V_{ox} = E_{ox} t_{ox}$  和  $C_{ox} = \epsilon_{ox}/t_{ox}$  消去  $E_{ox}$ , 定义  $V_T = \phi_{ms} + 2\phi_{fp} + (Q'_{ss} + Q'_{SD(max)})/C_{ox}$  得反型电荷  $|Q'_n(x)| = C_{ox} [(V_{GS} - V_x) - V_T]$ ; 由漂移电流  $I_x = W|Q'_n|\mu_n dV_x/dx$  沿通道积分  $\int_0^L I_D dx = \int_0^{V_{DS}} W\mu_n C_{ox} (V_{GS} - V_T - V_x) dV_x$  得  $I_D = \frac{W\mu_n L C_{ox}}{2} [(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2]$  (适用条件:  $V_{GS} \geq V_T, 0 < V_{DS} < V_{D(sat)}$ )。

<ul style="list-style-type: none"> <li><b>PMOS 转换说明</b>: 对于 P 型衬底 PMOS: (1) 将电压符号改为 <math>V_{SG}, V_{SD}</math>, 阈值电压改为 <math> V_{TP} </math>; (2) 迁移率 <math>\mu_n \rightarrow \mu_p</math>; (3) 反型电荷为空穴 <math>Q'_p</math>; (4) 电流方向从源极到漏极, 公式形式不变: <math>I_D = \frac{W\mu_p C_{ox}}{L} [(V_{SG} -  V_{TP} )V_{SD} - \frac{1}{2} V_{SD}^2]</math>。</li> <li><b>截止频率</b> 截止频率 <math>f_T</math> 是电流增益为 1 时的频率, <math>f_T = \frac{2\pi(C_{gs} + C_M)}{g_m} = \frac{g_m}{2\pi C_G}</math></li> </ul>	<p>在理想饱和区, <math>f_T = \frac{\mu_n}{2\pi L^2} (V_{GS} - V_T)</math>, 提高频率特性的途径:</p> <p><b>提高迁移率 <math>\mu_n</math></b></p> <p><b>优化晶向</b> 选择高迁移率晶向 (如硅的 100 方向)</p> <p><b>新材料</b> 使用 GaAs 等高迁移率材料</p>
	<p><b>缩短沟道长度 <math>L</math></b></p> <p><b>效果</b> <math>f_T \propto 1/L^2</math>, <b>最有效方法</b></p> <p><b>双重收益</b> 减小寄生电容 <math>C_{gs}</math>; 增大跨导 <math>g_m</math></p>

## 第四章 MOSFET 深入

**非理想效应** 这里的图也需要记一记, 可能没有那么多空来画。

<p><b>亚阈值电导</b></p> <ul style="list-style-type: none"> <li>定义: 在弱反型 (<math>\phi_{fp} &lt; \phi_s \leq 2\phi_{fp}</math>) 中, 电流 <math>I_D</math> 并没有截止, 而是呈指数衰减。</li> <li><b>理想与实际过渡区对比</b>: 在 <math>V_T</math> 以下, 电流平滑过渡, 存在“尾巴”, 即亚阈值电流。</li> <li><b>物理机理</b>: 弱反型势垒较低, 根据玻尔兹曼分布, 源区总有一部分高能量电子有概率越过势垒。此时电流的主要驱动机制是扩散, 而非漂移</li> </ul> 	<p><b>沟道长度调制</b></p> <ul style="list-style-type: none"> <li>定义: 饱和区, 过标的电压 <math>V_{DS} - V_{DS}(sat)</math> 会导致夹断点向源极方向移动。</li> <li><math>V_{DS} \uparrow \Rightarrow \Delta V_{DS} \uparrow \Rightarrow \Delta L \uparrow \Rightarrow L' = L - \Delta L \Rightarrow I_D \uparrow</math></li> <li><math>I_D' = \frac{L}{L - \Delta L} I_D(sat)</math></li> <li><math>N_A \downarrow \Rightarrow x_d \uparrow \Rightarrow \Delta L \uparrow \Rightarrow L \downarrow \Rightarrow \frac{\Delta L}{L} \uparrow \Rightarrow</math> 沟调效应增强 抑制方法: <math>N_A \uparrow</math> 或 <math>L \uparrow</math></li> <li><b>迁移率变化</b> <ul style="list-style-type: none"> <li>定义: <math>V_{GS} \uparrow \Rightarrow E_{纵} \uparrow \Rightarrow</math> 载流子靠近界面 <math>\Rightarrow</math> 表面散射增强 <math>\Rightarrow \mu_{eff} = \frac{\mu_0}{1 + \theta[V_{GS} - V_T(x)]}</math></li> </ul> </li> <li><b>弹道运输</b> <ul style="list-style-type: none"> <li>定义: 由于<b>沟道长度非常短</b> (<math>L &lt; \lambda</math> 散射平均自由程), 载流子在沟道内几乎没有散射, 直接从源极到漏极, 速度极快 (主要出现在先进制程的短沟道器件中)</li> </ul> </li> </ul>
<ul style="list-style-type: none"> <li><b>I-V 特性影响</b>: <math>I_D(sub) \propto \left[ \exp\left(\frac{eV_{GS}}{kT}\right) \cdot \left[1 - \exp\left(\frac{-eV_{DS}}{kT}\right)\right] \right]</math>, <math>V_{DS}</math> 过大时, <math>I_D(sub)</math> 趋于饱和。</li> <li><b>速度饱和</b> <ul style="list-style-type: none"> <li>定义: 饱和漂移速度 <math>v_{sat}</math>, 漏源电流提前饱和。<b>实际的饱和电压小于理想值</b></li> </ul> </li> </ul>	
<p><b>按比例缩小</b></p> <p><b>完全按比例缩小</b> 尺寸与电压按同样比例缩小, 电场强度保持不变, <b>最为理想, 但难以实现</b></p> <p><math>W', L', t'_{ox}, x'_D = kW, kL, kt_{ox}, kx_D</math>     <math>V'_{DS}, V'_{GS}, V'_T = kV_{DS}, kV_{GS}, kV_T</math></p> <p><b>掺杂调整</b>: <math>N'_A = N_A/k</math>     <b>功率</b>: <math>P' = k^2 P</math>     <b>延迟</b>: <math>\tau' = k\tau</math></p> <p><b>电流</b>: <math>I'_D = kI_D</math>     <b>电阻</b>: <math>R' = R</math>     <b>功率密度</b>: <math>P'' = P</math></p> <p><b>电容</b>: <math>C'_{ox} = kC_{ox}</math></p> <p><b>阈值电压不按比例缩小</b>:</p>	
<p><b>原因</b> <math>\phi_{fp} = V_t \ln(N_A/n_i) \approx \text{const}, \phi_{ms} \approx \text{const}</math></p> <p><b>实际</b> <math>V'_T \approx V_T \neq kV_T</math></p> <p><b>后果</b> <math>V_{DD} \downarrow \Rightarrow (V_{GS} - V_T) \downarrow \Rightarrow I_D, f_T \downarrow</math></p>	





<p><b>恒压按比例缩小</b> 尺寸缩小: <math>L, W</math> 缩小 (按 <math>k</math>)。电压不变: <math>V_{DD}</math> 保持。 <ul style="list-style-type: none"> <li><b>后果</b>: 电场增强: <math>E = V/L</math>。 <math>V</math> 不变, <math>L</math> 减小 <math>\rightarrow E</math> <b>剧增</b> (温度升高, 乃至于击穿器件)</li> </ul> </p> <p><b>阈值电压修正</b></p> <p><b>短沟道效应</b> 源和漏的 N+ 掺杂, 与 P 型衬底之间会形成耗尽区。源和漏的电场会“协助”耗尽沟道两端的区域, 使栅极需要耗尽的一部分电荷被源和漏分担了, 受<b>栅极控制的耗尽层形状成为梯形</b> (即 <math>L'</math> 的区域)。</p> 	<p><b>一般化按比例缩小</b> 尺寸: 按比例因子 <math>k</math> 缩小。电场: 按变一个因子缩小 (电压稍微降低一点, 但降得没尺寸那么快)。目的: 在保证可靠性和性能之间寻找平衡</p> <p><math>\Delta L = r_j \left( \sqrt{1 + \frac{2x_d T}{r_j}} - 1 \right)</math></p> <p><math>\Delta V_T = -\frac{eN_A x_d T}{C_{ox}} \left[ \frac{\Delta L}{L} \right] &lt; 0</math></p> <p><math>r_j</math> 为结深度, <math>L</math> 和 <math>r_j</math> 同级时, 短沟道效应显著。</p> <p><math>\Delta V_T = -\frac{eN_A x_d T}{C_{ox}} \cdot \xi \frac{x_d T}{L} &gt; 0</math></p> <p><math>\xi</math> 是几何因子, 当 <math>W</math> 和 <math>x_d T</math> 同级时, 窄沟道效应显著。</p> 
---	---

**离子注入效应** 离子注入主要改变的是半导体表面的杂质浓度, 进而改变耗尽层内的空间电荷密度  $|Q'_{SD(max)}|$

$V_T = V_{T0} \pm \frac{eD_{ox}}{C_{ox}} L$ , +为同性掺杂 - 为异性掺杂

## 第五章 双极型晶体管

**工作原理** 少子分布、能带图:

正向有源区	饱和区	截止区	反向有源区
NPN 型	NPN 型	NPN 型	NPN 型
PNP 型	PNP 型	PNP 型	PNP 型
			

理想情况下, **集电结边界的少子的浓度为零**, 希望从发射区注入的电子能越过基区扩散到集电结的空间电荷区, 尽可能多的电子被集电极收集, 而不是在基区复合, 因此需要**基区的宽度与扩散长度相比很小**。

BJT 有共射、共基、共集三种接法, 为了使三极管处于正向有源区, 从而实现正常的电流放大作用, **必须同时满足以下两个条件**:

- 发射结正向偏置**: 降低发射结势垒, 使发射区的高浓度多子 (**NPN 是电子**) **能够顺利注入到基区**。
- 集电结反向偏置**: 在集电结建立较强的电场(耗尽层加宽), 有利于**收集从基区扩散过来的少子**。形成集电极电流  $I_C$ 。

## 低频共基极电流增益

## 非理想效应

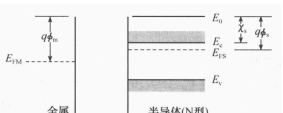
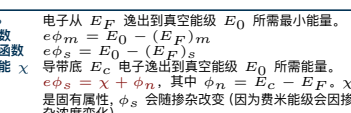
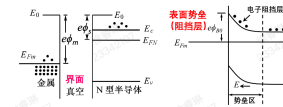
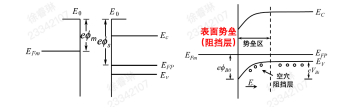
## 等效电路模型

## 频率上限

## 大信号开关

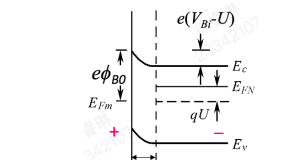
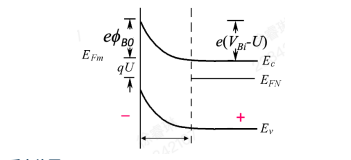
## 第六章 金半接触

**肖特基接触** **基本概念** 电子将从功函数小的地方跑到功函数大的地方, 空穴则相反。

<ul style="list-style-type: none"> <li><b>整流接触</b>: 在半导体表面形成了表面势垒, 也称为阻挡层。类似于 PN 结, 具有单向导电性 (整流作用)。这就是我们通常所说的<b>肖特基接触</b>。</li> </ul> 	<ul style="list-style-type: none"> <li><b>非整流接触</b>: 在界面处形成了<b>反阻挡层</b>, 即高电导区。没有整流作用, 电流可以双向自由流动。这就是我们通常所说的<b>欧姆接触</b>。</li> </ul> 
<p><b>功函数 <math>\phi</math></b></p> <p><b>金属功函数 <math>\phi_m</math></b></p> <p><b>半导体功函数 <math>\phi_s</math></b></p> <p><b>电子亲和能 <math>\chi</math></b></p> <p><b>能量关系</b></p> 	<p>电子从 <math>E_F</math> 逸出到真空能级 <math>E_0</math> 所需最小能量。</p> <p><math>e\phi_m = E_0 - (E_F)_m</math></p> <p><math>e\phi_s = E_0 - (E_F)_s</math></p> <p>导带底 <math>E_C</math> 电子逸出到真空能级 <math>E_0</math> 所需能量。</p> <p><math>e\phi_s = \chi + \phi_n</math>, 其中 <math>\phi_n = E_C - E_F</math>, <math>\chi</math> 是固有属性, <math>\phi_s</math> 会随掺杂改变 (因为费米能级会因掺杂浓度变化)</p> 

<p><b>N 型肖特基接触 (<math>\phi_m &gt; \phi_s</math>)</b></p> <p><b>初始条件</b> <math>\phi_m &gt; \phi_s \Rightarrow E_{Fm} &lt; E_{Fn}</math></p> <p><b>物理过程</b> 电子自发从 N 型半导体流向金属</p> <p><b>电荷分布</b> 半导体侧随主失去电子带正电, 形成<b>耗尽层</b>; 金属侧带负电</p> <p><b>能带弯曲</b> 表面 <math>n_s</math> 降低, 由 <math>n = N_c \exp[-(E_C - E_F)/kT]</math> 知 <math>E_C</math> <b>向上弯曲</b></p> <p><b>势垒形成</b> 形成表面势垒 <math>e\phi_{B0}</math> (阻挡层), 阻碍电子进入金属</p> <p><b>平衡状态</b> 热平衡建立, 系统费米能级 <math>E_F</math> 处处持平</p>	<p><b>P 型肖特基接触 (<math>\phi_s &gt; \phi_m</math>)</b></p> <p><b>初始条件</b> <math>\phi_s &gt; \phi_m \Rightarrow E_{Fm} &gt; E_{FP}</math></p> <p><b>物理过程</b> 电子从金属流向半导体 (空穴从 P 型流向金属)</p> <p><b>电荷分布</b> 半导体侧受主得到电子带负电, 形成<b>耗尽层</b>; 金属侧带正电</p> <p><b>能带弯曲</b> 表面 <math>p_s</math> 降低, 能带 (<math>E_C, E_V</math>) <b>向下弯曲</b></p> <p><b>势垒形成</b> 形成表面势垒 <math>e\phi_{B0}</math> (阻挡层), 阻碍空穴进入金属</p> <p><b>平衡状态</b> 热平衡建立, 系统费米能级 <math>E_F</math> 处处持平</p>
---	--

施加偏压 (以 N 型接触为例):

	
<p><b>正向偏压 (Metal +, Semi -)</b></p> <p><b>势垒变化</b> 外加电压 <math>U</math> 抵消内建电势, 势垒降低为 <math>e(V_{bi} - U)</math></p> <p><b>物理过程</b> 电子易于越过势垒从半导体流向金属</p> <p><b>电流特性</b> 产生巨大的正向电流</p>	<p><b>反向偏压 (Metal -, Semi +)</b></p> <p><b>势垒变化</b> 外加电压 <math>U</math> 叠加在内建电势上, 势垒增加为 <math>e(V_{bi} + U)</math></p> <p><b>物理过程</b> 半导体侧电子无法越过更高的势垒</p> <p><b>电流特性</b> 金属侧电子受限于固定势垒 <math>e\phi_{B0}</math>, 电流极小, 反向截止</p>
<p><b>N 型计算</b></p> <p><b>费米势</b> <math>\phi_n = V_t \ln(\frac{N_c}{N_d})</math></p> <p><b>肖特基势垒</b> <math>e\phi_{B0} = e\phi_m - \chi</math></p> <p><b>内建电势</b> <math>V_{bi} = \phi_m - \phi_s = \phi_{B0} - \phi_n</math></p> <p><b>通用特性</b> (<math>N</math> 代表 <math>N_d</math> 或 <math>N_A</math>)</p> <p><b>参数说明</b> <math>\phi_{B0}</math> 一般取干直接给值, 否则按上表计算。</p> <p><b>耗尽层宽度</b> <math>W(x_n) = \left[ \frac{2\epsilon(V_{bi} + V_R)}{eN} \right]^{1/2}</math> (与单边突变结一致), 其中 <math>V_R</math> 为外加反向偏压。</p> <p><b>最大电场</b> <math>E_{max} = \frac{eNW}{\epsilon}</math></p> <p><b>势垒电容</b> <math>C = A \frac{\epsilon}{W} = A \left[ \frac{e\epsilon N}{2(V_{bi} + V_R)} \right]^{1/2}</math></p> <p><b><math>C - V</math> 特性</b> <math>\frac{1}{C^2} = \frac{2}{e\epsilon N A^2} (V_R + V_{bi})</math>, 可由曲线斜率求 <math>N</math>, 截距求 <math>V_{bi}</math></p>	<p><b>P 型计算</b></p> <p><b>费米势</b> <math>\phi_p = V_t \ln(\frac{N_v}{N_a})</math></p> <p><b>肖特基势垒</b> <math>e\phi_{B0} = E_g - \phi_m - \chi</math></p> <p><b>内建电势</b> <math>V_{bi} = \phi_s - \phi_m = \phi_{B0} - \phi_p</math></p>

● **整流特性**: 正偏时半导体侧势垒降低, 电流大; 反偏时势垒升高, 电流极小。由于金属电子浓度极高, 金属侧势垒  $q\phi_b$  随偏压几乎不变。

从这里开始讨论非理想因素, 即为什么实际势垒不完全等于  $\phi_m - \chi$ 。

**非理想因素**

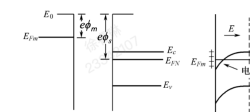
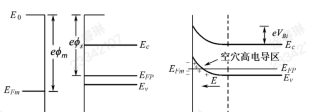

<ul style="list-style-type: none"> <li><b>肖特基效应 (镜像力降低)</b>: 和大物一样, 靠近金属的电荷会感应出镜像电荷, 引入负电荷项 <math>-\frac{1}{16\pi\epsilon_s x}</math>, 与电场叠加。</li> <li><b>势垒降低</b> <math>\Delta\phi = \sqrt{\frac{eE}{4\pi\epsilon_s}}</math></li> <li><b>总势垒最高点</b> <math>x_m = \sqrt{\frac{e}{16\pi\epsilon_s E}}</math></li> <li><b>电流-电压关系</b> <ul style="list-style-type: none"> <li><b>热电子发射理论</b>: 描述肖特基接触电流传输的主流模型 (适用于 Si, GaAs 等高迁移率半导体)。</li> </ul> </li> </ul>	<p><b>表面态 (费米能级钉扎)</b>:</p> <p><b>禁带</b>中由缺陷等引起的能级。施主型 (失电子正电)、受主型 (得电子负电)。</p> <p><b>中性能级物理机制</b> <math>E_F &lt; \phi_0</math> 呈正电, <math>E_F &gt; \phi_0</math> 呈负电。若 <math>D_{it}</math> 很大, 表面态储存大量电荷, 使 <math>E_F</math> 被“钉扎”在 <math>\phi_0</math> 附近, 势垒高度几乎与 <math>\phi_m</math> 无关。就是一个经验值了。</p>
<p><b>适用范围</b> 描述肖特基接触电流传输的主流模型 (适用于 Si, GaAs 等高迁移率半导体)。</p> <p><b>核心假设</b> 只有<b>能量足够高</b> (<math>E &gt; E_F + e\phi_{Bn}</math>) (<math>\phi_{Bn} = \phi_{B0} - \Delta\phi</math>, 是修正后的肖特基势垒) 的“热电子”才能从半导体进入金属, 电流的大小取决于单位时间内能够“跳过”势垒高度的电子数量。</p>	

<ul style="list-style-type: none"> <li><b>电流分量分析</b>: <math>J_S \rightarrow m</math></li> </ul>	<p>半导体 <math>\rightarrow</math> 金属: 电子需克服势垒 <math>e(V_{bi} - V_a)</math>。正偏时势垒降低, <b>电流指数级增加</b>。</p> <p><math>J_S \rightarrow m = A^* T^2 \exp\left(\frac{-e\phi_{Bn}}{kT}\right) \exp\left(\frac{eV_a}{kT}\right)</math></p>
<ul style="list-style-type: none"> <li><math>J_m \rightarrow s</math></li> </ul>	<p>金属 <math>\rightarrow</math> 半导体: 电子需克服势垒 <math>e\phi_{B0}</math>, 势垒固定, 此分量视为<b>常数</b> (反向饱和电流)。</p> <p><math>J_m \rightarrow s = -A^* T^2 \exp\left(\frac{-e\phi_{Bn}}{kT}\right)</math></p>
<ul style="list-style-type: none"> <li><b>有效理查德森常数 <math>A^*</math></b>:</li> </ul>	<p><math>A^* = \frac{4\pi e m^* k^2}{h^3}</math></p> <p>在理查德森常数中用有效质量 <math>m^*</math> 代替 <math>m_0</math>, 反映了晶格势场对电子运动的影响。</p>
<p><b>表达式</b></p> <p><b>物理意义</b></p>	<p><b>肖特基二极管方程</b>:</p> <p><b>总电流密度</b> <math>J = J_{S \rightarrow m} + J_{m \rightarrow s} = J_{ST} \left[ \exp\left(\frac{eV_a}{kT}\right) - 1 \right]</math></p> <p><b>饱和电流密度</b> <math>J_{ST} = A^* T^2 \exp\left(\frac{-e\phi_{Bn}}{kT}\right)</math></p> <p><math>= A^* T^2 \exp\left(\frac{-e\phi_{B0}}{kT}\right) \exp\left(\frac{e\Delta\phi}{kT}\right)</math></p> <p>因此, <math>J_{ST} \propto \exp\left(\frac{e\Delta\phi}{kT}\right)</math></p>

<p><b>肖特基二极管与 PN 结对比</b></p> <p><b>肖特基二极管 (SBD)</b></p> <p><b>载流子类型</b> 多数载流子</p> <p><b>电流机制</b> 热电子发射理论</p> <p><b>反向电流</b> <math>J_{ST}</math> 较大, 随电压增加而增加 (非饱和)</p> <p><b>导通电压</b> 低 (约 0.3 V)</p> <p><b>开关速度</b> <b>极快</b>, 无少子存储效应, 仅受 <math>RC</math> 限制</p> <p><b>应用</b> 高频检波、高速开关、肖特基势位</p>	<p><b>PN 结二极管</b></p> <p><b>载流子类型</b> 少数载流子</p> <p><b>电流机制</b> 少子扩散理论</p> <p><b>反向电流</b> <math>J_S</math> 极小, 具有良好的饱和特性</p> <p><b>导通电压</b> 高 (约 0.7 V)</p> <p><b>开关速度</b> 较慢, 存在<b>电荷存储效应</b>和反向恢复时间</p> <p><b>应用</b> 整流、稳压、一般逻辑电路</p>
---	--

**欧姆接触** 由于表面态的存在, 欧姆接触只是一个**理想化模型**。

- 反阻挡层**: 通常 Schottky 接触形成耗尽层起阻挡作用, 而此处形成积累层, 电导率极高, 不仅不阻挡电流反而比体内更利于导电, 故称“反”阻挡层。

	
<p><b>N 型 (<math>\phi_m &lt; \phi_s</math>)</b></p> <p><b>形成条件</b> <math>E_{Fm} &gt; E_{Fn}</math></p> <p><b>载流子运输</b> 电子 <math>M \rightarrow S</math></p> <p><b>弯曲</b> 能带向下弯曲</p> <p><b>表面</b> 积累层 (<math>n_s \gg n_0</math>)</p>	<p><b>P 型 (<math>\phi_m &gt; \phi_s</math>)</b></p> <p><b>形成条件</b> <math>E_{Fm} &lt; E_{FP}</math></p> <p><b>载流子运输</b> 空穴 <math>M \rightarrow S</math></p> <p><b>弯曲</b> 能带向上弯曲</p> <p><b>表面</b> 积累层 (<math>p_s \gg p_0</math>)</p>
<p>● <b>结论</b>: 只要接触使半导体表面的<b>多数载流子浓度增加</b> (形成积累层), 就能实现欧姆接触。</p> <p>● <b>施加偏压能带图</b>: 高电势一侧能带<b>向下弯曲</b>, 低电势一侧能带<b>向上弯曲</b>。</p>	
<p>给半导体一侧施加负电压 (N 沟道)</p>	<p>给半导体一侧施加正电压 (N 沟道)</p>

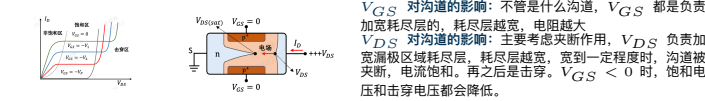
## 异质结基本知识

## 第六章 结型场效应晶体管

**基本概念** **多子器件**, 栅电压没有关断沟道时, 漏源电压在沟道区产生电场, **使沟道中的多子通过漂移运动从源极流向漏极**, 形成电流。通过控制栅极电压到适当电压值使沟道处于耗尽状态, 达到晶体管关断。分为 **pn 结管**和 **MES 管**

**对沟道的影**响: 不管是什么沟道,  $V_{GS}$  都是负责加宽耗尽层的, 耗尽层越宽, 电阻越大

**$V_{DS}$  对沟道的影**响: 主要考虑夹断作用,  $V_{DS}$  负责加宽漏极区域耗尽层, 耗尽层越宽, 宽到一定程度时, 沟道被夹断, 电流饱和。再之后是击穿。  $V_{GS} < 0$  时, 饱和电压和击穿电压都会降低。



高频高速	多子导电 $\rightarrow$ 无少子存储 $\rightarrow C_{diff} \approx 0$	<b>MESFET</b> : 用金属代替了 P 型半导体的地位, 行成肖结, 也是扩张耗尽层达到控制目的。沟道: n-GaAs 外延层 (高电子迁移率)。 <b>栅极 (G) = 肖特基接触 (控制); 源/漏 (S/D) = 欧姆接触</b> 。分为增强型和耗尽型两种, 可能会考画图。
高输入阻抗	$R_{in} \gg R_{in(BJT)}$ (电压控制)	
强抗辐射	多子器件 $\rightarrow$ 不受少子寿命 $\tau$ 影响	

<b>器件特性</b>	<b>MESFET</b>
<b>pnJFET</b>	<b>P 沟道 JFET</b>
<b>N 沟道 JFET</b>	
$V_{P0} = \frac{e a^2 N_d}{2 \epsilon_s}$	$V_{P0} = \frac{e a^2 N_a}{2 \epsilon_s}$
$V_{bi} - V_{P0}$	$V_P = V_{P0} - V_{bi}$
$h = \sqrt{\frac{2 \epsilon_s (V_{bi} - V_{GS})}{e N_d}}$	$h = \sqrt{\frac{2 \epsilon_s (V_{bi} + V_{GS})}{e N_a}}$
$V_{sat} = V_{P0} - (V_{bi} - V_{SG})$	$= V_{P0} - (V_{bi} + V_{GS})$
<b>夹断电流</b> (栅极零偏且内建电势忽略时的理论最大漏极电流): $I_{P1} = \frac{\mu_n (e N_d)^2 W a^3}{6 \epsilon_s L}$	

**漏源电流:**  $I_{D1} = I_{P1} \left[ 3 \frac{V_{DS}}{V_{p0}} - 2 \left( \frac{V_{DS} + V_{bi} - V_{GS}}{V_{p0}} \right)^{3/2} \right.$

$\left. + 2 \left( \frac{V_{bi} - V_{GS}}{V_{p0}} \right)^{3/2} \right]$

**沟道电导:**  $g_d = \frac{3 I_{P1}}{V_{p0}} \left[ 1 - \left( \frac{V_{bi} - V_{GS}}{V_{p0}} \right)^{1/2} \right]$

**最大电导:**  $G_{01} = \frac{3 I_{P1}}{V_{p0}}$

**饱和电流:**

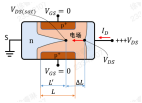
$I_{D1(sat)} = I_{P1} \left[ 1 - 3 \frac{(V_{bi} - V_{GS})}{V_{p0}} \right.$

$\left. \times \left( 1 - \frac{2}{3} \sqrt{\frac{V_{bi} - V_{GS}}{V_{p0}}} \right) \right]$

### 非理想因素

**沟道长度调制效应** ● 1. 现象定义 (核心概念) :

定义	在沟道夹断 (pinch-off) 后, 若继续增大漏极电压 $V_{DS}$ , 电流不会像理想模型那样完全饱和不变。
物理过程	当 $V_{DS} > V_{DS(sat)}$ 时, 栅漏 PN 结反向偏置增大 $\Rightarrow$ 漏端耗尽区沿沟道方向扩展。
结果	电中性导电沟道的 <b>有效长度 <math>L'</math></b> 变短。该“ $L'$ 随 $V_{DS}$ 变化”的现象称为沟道长度调制效应。

	● <b>图解分析:</b> $V_{DS} > V_{DS(sat)}$ 过夹断: 夹断点向源端移动, 漏端与夹断点之间形成耗尽区, 长度记为 $\Delta L$ (原理对所有导电情况适用)。 <b>有效长度修正</b> $L' \approx L - \frac{\Delta L}{2}$
--	--

#### 电流方程修正

●  $L'$  变短  $\Rightarrow I_D$  增加: 沟道纵向电阻满足  $R \propto \frac{\text{Length}}{\text{Area}}$ 。当有效沟道长度  $L'$  变短时, 沟道电阻减小, 因此在相同电场驱动下, 漏极电流  $I_D$  相比理想情况 (长度为  $L$ ) 会略有增加。

● **修正因子:**

理想关系	理想夹断电流 $I_{P1}$ (即 $I_{DSS}$ /饱和电流) 分母含 $L$ , 因此电流与沟道长度成反比: $I \propto \frac{1}{L}$ 。
电流修正	$I'_{D1} = I_{D1} \cdot \frac{L}{L - \frac{\Delta L}{2}}$ , 验证“长度越短, 电流越大”。
耗尽区延伸量 $\Delta L$	$\Delta L \approx \left[ \frac{2 \epsilon_s (V_{DS} - V_{DS(sat)})}{e N_d} \right]^{1/2}$ , 来源于 PN 结耗尽宽度公式。 $\Delta L \propto \sqrt{V_{DS} - V_{DS(sat)}}$ , 即 $V_{DS}$ 超过饱和电压越多, 延伸越长。

● **最终修正方程:**  $I'_{D1(sat)} = I_{D1(sat)} (1 + \lambda V_{DS})$ 。

其中  $I_{D1(sat)}$  为理想饱和电流;  $\lambda$  为沟道长度调制系数

● **小信号输出阻抗  $r_{ds}$ :**  $r_{ds} = \frac{\partial V_{DS}}{\partial I'_{D1}} \approx \frac{\Delta V_{DS}}{\Delta I'_{D1}}$ 。

理想情况下饱和区  $\Delta I_D = 0$ , 故  $r_{ds} \rightarrow \infty$ ; 考虑沟道长度调制后  $\Delta I_D \neq 0$ ,  $r_{ds}$  为有限值。

### 等效电路和频率限制

附录 A 习题整理-01

这里仅整理作业题以及期中考试习题，不包含章节后习题。

**半导体材料物理** ● 期中-01: 请简述费米能级的物理意义，并说出影响费米能级位置的因素以及在其影响下费米能级如何变化。

- 答： 费米能级指半导体中被**电子占据概率为 0.5 的假定能级（5 分）**，标志了电子填充能级的水平，能量低于  $E_F$  的能级被电子占据的概率大于 0.5，能量高于  $E_F$  的能级被电子占据的概率小于 0.5。费米能级的位置受温度和半导体掺杂浓度影响。对于 p 型掺杂，随着掺杂浓度增加费米能级向价带方向移动；对于 n 型掺杂，掺杂浓度增加费米能级向导带方向移动；**掺杂半导体随着温度升高本征激发逐渐主导时，费米能级向本征费米能级移动（5 分）**。

PN 结

**PN 结的形成过程** 这部分没有习题，所以对应的我前面整理的也比较少。

- 平衡 PN 结** ● 课堂练习-C2-01: 硅 pn 结所处环境温度为 300K，掺杂浓度为  $N_A = 10^{16} \text{cm}^{-3}$ ， $N_d = 10^{15} \text{cm}^{-3}$ ，计算 pn 结中的空间电荷区宽度  $W$  和零偏时结内的最大电场  $E_{\text{max}}$ 。
- 启示： 就是单纯地练公式，注意单位换算就行。
  - 答：

$$V_{bi} = \frac{kT}{e} \ln \left( \frac{N_A N_D}{n_i^2} \right) = V_t \ln \left( \frac{N_A N_D}{n_i^2} \right) = 0.635 \text{ V}$$
$$W = \left\{ \frac{2\epsilon_s V_{bi}}{e} \left[ \frac{N_a + N_d}{N_a N_d} \right] \right\}^{1/2}$$
$$= \left\{ \frac{2(11.7)(8.85 \times 10^{-14})(0.635)}{1.6 \times 10^{-19}} \left[ \frac{10^{16} + 10^{15}}{(10^{16})(10^{15})} \right] \right\}^{1/2}$$
$$= 0.951 \times 10^{-4} \text{ cm} = 0.951 \mu\text{m}$$
$$x_n = \left( \frac{2\epsilon_s V_{bi}}{e} \cdot \frac{N_A}{N_D} \cdot \frac{1}{N_A + N_D} \right)^{1/2} = 0.864 \times 10^{-4} \text{ cm}$$
$$E_{\text{max}} = \frac{-eN_d x_n}{\epsilon_s} = \frac{-(1.6 \times 10^{-19})(10^{15})(0.864 \times 10^{-4})}{(11.7)(8.85 \times 10^{-14})} = -1.34 \times 10^4 \text{ V/cm}$$

**问答题整理** 孟庆巨版本教材： **红色题干**为作业、课件出现过的题目。

**界面态对肖特基势垒高度** 在大多数实用的肖特基势垒中，**界面态在决定  $\phi_b$  数值中处于支配地位**，势垒高度基本上与两的影响  
个功函数差以及半导体中的掺杂度无关。由于表面态密度无法预知，势垒高度通常为经验值。  
**加偏压时肖特基势垒能带** 由于金属中电子浓度极高，空间电荷区极薄，电势连续性决定了加偏压时肖特基势垒能带图中  
图中  $q\phi_b$  几乎不变的原  $q\phi_b$  几乎不变。  
**肖特基势垒二极管与 PN 结二极管的区别** **肖特基势垒二极管是多子器件，PN 结二极管是少子器件。** 主要区别：  
(1) 无少数载流子存储，存储时间可忽略，适合高频和快速开关；  
(2) 多数载流子电流远高于少数载流子，饱和电流远高于同面积 PN 结二极管；  
(3) 对同样电流，肖特基势垒上的正向电压远低于 PN 结，适合箝位和限幅应用；  
(4) 多子数目起伏小，噪声小；  
(5) 温度特性好。

**金属与重掺杂半导体接触** 若半导体为重掺杂 (如  $10^{19} \text{cm}^{-3}$  或更高)，空间电荷层宽度极薄，载流子可**隧道穿透**而  
为何可形成欧姆接触 非越过势垒，两侧电子均可隧穿，正反向偏压下  $I$ - $V$  曲线基本对称，表现为非整流、低电阻的欧姆接触。

第四次作业相关：

在理想情况下，金属和半 前面有

导体之间形成非整流接触

势垒的条件是什么？

画出 n 型欧姆接触时，零 这三个图前面都有

偏、正偏、反偏条件下的能

带图

根据给出的金属与半导体，原则就是让金属的费米能级不变，然后让半导体的费米能级和金属对齐，画出弯曲的能带图即

画出形成金半接触后的能 可。然后根据半导体类型以及载流子的流向标注是阻挡层还是反阻挡层。

带图

附录 B 习题整理-02

从此开始完全整理 Neaman 和孟庆巨老师的教材/考研指导后面的计算类习题。（前四章就主要是我在期中之前整理的内容）

**半导体物理基础** **能带的产生** 和 **载流子的统计分布** 上次也没考计算题相关的，这个记住概念和影响因素就行。

**半导体载流子输运** ● **5-1:** 硅中施主杂质原子的浓度为  $N_d = 10^{15} \text{ cm}^{-3}$ 。设电子迁移率为  $\mu_n = 1300 \text{ cm}^2/\text{V} \cdot \text{s}$ ，空穴迁移率为  $\mu_p = 450 \text{ cm}^2/\text{V} \cdot \text{s}$ 。(a) 求材料的电阻率；(b) 求材料的电导率。

● **启发意义:** 多数载流子决定导电性，少数载流子可忽略；掌握  $\rho$  与  $\sigma$  的互逆关系及电导率公式。

● **解答:**

$$\rho = \frac{1}{e\mu_n N_d} = \frac{1}{(1.6 \times 10^{-19})(1300)(10^{15})} = 4.808 \text{ } \Omega\text{-cm}$$

$$\sigma = \frac{1}{\rho} = 0.208 \text{ (}\Omega\text{-cm)}^{-1}$$

● **5-6:**  $T = 300\text{K}$  时, 均匀掺杂的 GaAs 半导体的参数为  $N_d = 10^{16} \text{ cm}^{-3}$ ,  $N_a = 0$ 。(a) 计算热平衡时的电子和空穴浓度；(b) 外加电场为  $E = 10 \text{ V/cm}$ , 计算漂移电流密度；(c) 当  $N_d = 0, N_a = 10^{16} \text{ cm}^{-3}$  时，重做 (a) 和 (b) 的计算。

● **启发意义:** 考查本征载流子浓度、漂移电流密度公式及对 N 型/P 型的迁移率选用。

(a)  $N_d = 10^{16} \text{ cm}^{-3}$ ,  $N_a = 0$ ,  $n_i = 1.8 \times 10^6 \text{ cm}^{-3}$

$$n_0 = N_d = 10^{16} \text{ cm}^{-3}$$

$$p_0 = \frac{n_i^2}{n_0} = \frac{(1.8 \times 10^6)^2}{10^{16}} = 3.24 \times 10^{-4} \text{ cm}^{-3}$$

(b) 电子迁移率  $\mu_n \approx 7500 \text{ cm}^2/(\text{V} \cdot \text{s})$ ,  $E = 10 \text{ V/cm}$

$$J = e\mu_n n_0 E = (1.6 \times 10^{-19}) \times 7500 \times 10^{16} \times 10 = 120 \text{ A/cm}^2$$

(c)  $N_d = 0$ ,  $N_a = 10^{16} \text{ cm}^{-3}$

$$p_0 = N_a = 10^{16} \text{ cm}^{-3}$$

$$n_0 = \frac{n_i^2}{p_0} = 3.24 \times 10^{-4} \text{ cm}^{-3}$$

空穴迁移率  $\mu_p \approx 310 \text{ cm}^2/(\text{V} \cdot \text{s})$

$$J = e\mu_p p_0 E = (1.6 \times 10^{-19}) \times 310 \times 10^{16} \times 10 = 4.96 \text{ A/cm}^2$$