

第一章 半导体物理基础

能带的产生

价带 E_v	被价电子填满的能带
禁带 E_g	主要由自由电子占据的能带 $E_g = E_c - E_v$, 区分金属、半导体和绝缘体的关键参数

能带影响因素 能带受多种因素影响, 主要包括温度和掺杂。

温度影响	掺杂影响	本征激发
机制 温度升高 \rightarrow 晶格膨胀 \rightarrow 机制 掺杂浓度增加 \rightarrow 能带变窄 定义 价电子吸收热能跃迁至导带 原子间作用减弱 结果 E_g 变窄 结果 影响能带结构		空间电荷区形成: 扩散过的电子-空穴在交界面附近相遇并复合, 两侧各失去多子, 留下带正、负电的施、受主离子: N_D^+ 和 N_A^- 。交界面附近自由载流子被消耗殆尽, 形成空间电荷区 (也称耗尽区)

载流子统计分布

费米分布与载流子浓度 费米-狄拉克分布描述了量子态被电子占据的概率, 进而决定了半导体中载流子的浓度。

费米-狄拉克分布	$f(E) = \frac{1}{1 + \exp[(E - E_F)/kT]}$, 描述能量为 E 的量子态被电子占据的概率
费米能级 E_F	化学势的具体体现, $f(E_F) = 1/2$, 是表征半导体物理性质的参考电极
导带电子密度 N_e	$n_0 = N_e \exp[-(E_c - E_F)/kT]$, 其中 N_e 为导带有效状态密度
价带空穴密度 N_h	$p_0 = N_h \exp[-(E_F - E_v)/kT]$, 其中 N_h 为价带有效状态密度
质量作用定律	$n_0 p_0 = n_i^2 = N_e N_h \exp[-(E_g/kT)]$, n_i 只与温度和 E_g 有关

N型掺杂	施主原子提供电子, $n_0 \approx N_d$ (室温全电离), E_F 靠近 E_c
P型掺杂	受主原子提供空穴, $p_0 \approx N_a$ (室温全电离), E_F 靠近 E_v

补偿掺杂 同时掺入施主和受主, 多数载流子浓度由 $|N_d - N_a|$ 决定

温度对载流子浓度的影响	温度区域划分:	低温区 (冻结区)	中温区 (饱和区)	高温区 (本征区)
特征 杂质未完全电离	特征 杂质全电离, 本征激发可忽略	特征 本征激发占主导	结果 载流子浓度基本恒定, $n_0 \approx N_d$	结果 指数增长, $n_0 \approx p_0 \approx n_i$

费米能级位置的物理意义 为后面 PN 结等接触分析做铺垫

本征半导体	$E_F = E_i \approx (E_c + E_v)/2$ (禁带中央), $n_0 = p_0 = n_i$
N型半导体	E_F 上移靠近 E_c , 掺杂越重 E_F 越接近 E_c
P型半导体	E_F 下移靠近 E_v , 掺杂越重 E_F 越接近 E_v

接触电势 不同材料接触时费米能级必须拉平, 形成内建电场 (PN 结、金半接触的基础)

半导体的载流子运输

漂移运动 主要为漂移和扩散两种机制。

定义	扩散运动
漂移速度 $v_d = \mu E$, 其中 μ 为迁移率	定义 载流子在浓度梯度驱动下从高浓度向低浓度区的运动
漂移电流密 $J_{drift} = nq\mu_n E + p\mu_p E$	扩散电流密 $J_{diff} = qD_n \frac{dn}{dx} - qD_p \frac{dp}{dx}$

• 迁移率 μ : 单位电场下载流子的平均漂移速度, 反映运动能力, 单位 $\text{cm}^2/(\text{V}\cdot\text{s})$, 受晶格散射和杂质散射影响	• 扩散系数 D : 爱因斯坦关系 $D = \frac{kT}{q}$, 扩散与漂移受相同散射机制限制
--	---

电子电流 $J_n = qn\mu_n E + qD_n \frac{dn}{dx}$
空穴电流 $J_p = qp\mu_p E - qD_p \frac{dp}{dx}$
总电流 $J = J_n + J_p$ (漂移 + 扩散)

非平衡载流子的产生与复合

过剩载流子 非平衡态	外界作用 (光照、电压) 使载流子浓度偏离平衡, $n_p \neq n_i^2$
过剩载流子	$\Delta n = n - n_0$, $\Delta p = p - p_0$. 小注入条件下 $\Delta n = \Delta p$

复合与产生 复合平衡	电子从导带跃迁至价带, 与空穴湮灭, 释放能量 (光子或声子) 价带电子吸收能量跃迁至导带, 产生电子-空穴对 $G = R$ (产生率 = 复合率), 载流子浓度恒定
------------	--

• 复合机制: 直接复合	间接复合	俄歇复合
特点 电子直接跃迁至价带发光 (GaAs 等直接带隙)	机制 通过复合中心 (杂质、缺陷) 机制 S _i 、G、等间接带隙半导体	机制 能量转移给第三个载流子特点 重掺杂或高注入下显著

载流子寿命与扩散长度 寿命 τ	过剩载流子衰减至 $1/e$ 的时间, $\Delta n(t) = \Delta n(0)e^{-t/\tau}$
扩散长度 L	过剩载流子在寿命内扩散的平均距离, $L = \sqrt{D\tau}$

定义 非平衡态下, 电子和空穴各有独立的费米能级: E_{Fn} (电子)、 E_{Fp} (空穴)
$n = n_i e^{(E_{Fn} - E_i)/kT}$, $p = n_i e^{(E_i - E_{Fp})/kT}$
$E_{Fn} = E_{Fp} = E_F$, $np = n_i^2$

第二章 PN 结

PN 结的形成过程

制备方法 通过不同工艺引入杂质, 形成特定的杂质浓度分布 $N(x)$, 进而影响 PN 结的电学特性。

扩散法	合金法	离子注入法
过程 杂质从表面向内部扩散	过程 金属杂质熔化后重结晶	过程 高能离子束轰击半导体
结类型 线性扩散	结类型 结构 (理想模型)	结类型 高斯分布
特点 浓度随距离 x 逐渐变化	特点 在 x_j 处浓度阶跃突变	特点 峰值在投影射程 R_p 处

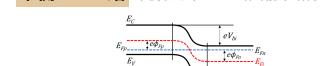
PN 结平衡过程 • 初始状态: 因浓度梯度, P 区空穴向 N 区扩散, N 区电子向 P 区扩散

• 空间电荷区形成: 扩散过的电子-空穴在交界面附近相遇并复合, 两侧各失去多子, 留下带正、负电的施、受主离子: N_D^+ 和 N_A^- 。交界面附近自由载流子被消耗殆尽, 形成空间电荷区 (也称耗尽区)

• 内建电场与动态平衡:

内建电场 平衡条件 热平衡态 空间电荷区分离正负电荷, 形成从 N 区指向 P 区的电场 E_i
扩散流密度 J_{diff} 与漂移流密度 J_{drift} 大小相等、方向相反, $J_{total} = 0$
费米能级 E_F 拉平, 无宏观净电流, 但微观载流子交换持续

平衡 PN 结 平衡状态下 PN 结的能带结构:



电子从 N 区向 P 区运动需克服势能差 eV_{bi} (阻挡多子继续扩散的势垒高度), 维持动态平衡。

• 电荷中性条件: $N_A x_p = N_D x_n$, 耗尽层展宽与掺杂浓度成反比

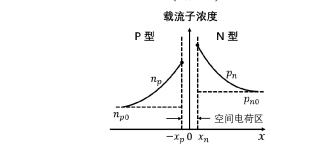
内建电场 $E(x)$: 单边突变结自动删除高掺杂质。

空间电荷区宽度: 单边突变结总宽度为低掺杂侧耗尽宽度。

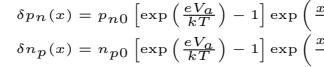
$$\begin{aligned} P \text{ 区耗尽层 } E(x) &= \frac{-eN_A}{x+x_p} (x+x_p) \\ N \text{ 区耗尽层 } E(x) &= \frac{-eN_D}{x+x_n} (x_n-x) \\ \text{积分得 } V_{bi} &= \frac{e}{2\varepsilon_s} \frac{N_A N_D}{N_A + N_D} x_n \\ \text{最大场强 } E_{max} &= \frac{eN_D x_n}{2\varepsilon_s} = \frac{2V_{bi}}{W} \end{aligned}$$

PN 结的直流特性 能带图正偏 N 侧能级上升 ($V_{bi} - V_a$), 反偏 N 侧能级下降 ($V_{bi} + V_R$)

$$\begin{aligned} \text{PN 结正偏 } n_p(-x_p) &= n_p 0 \exp\left(\frac{eV_a}{kT}\right) \\ p_n(x_n) &= p_n 0 \exp\left(\frac{eV_a}{kT}\right) \end{aligned}$$



PN 结反偏 少子分布如图所示:



• 考虑复合产生过程:

$$\begin{aligned} \text{反偏产生 } J_{gen} &= \frac{en_i W}{2\tau_0} \\ \text{反偏总电流 } J_R &= J_S + J_{gen} \\ \text{正偏复合 } J_{rec} &= \frac{eW n_i}{2\tau_0} \exp\left(\frac{eV_a}{2kT}\right) \end{aligned}$$

正偏为少子扩散电流, 通过扩散电流公式可求边界电流:

$$\begin{aligned} J_p(x_n) &= \frac{eD_p}{L_p} n_p 0 \exp\left(\frac{eV_a}{kT}\right) - 1 \\ J_n(-x_p) &= \frac{eD_n}{L_n} n_p 0 \exp\left(\frac{eV_a}{kT}\right) - 1 \end{aligned}$$

总电流 (肖克利方程) 为

$$J = J_S \left[\exp\left(\frac{eV_a}{kT}\right) - 1 \right]$$

• 温度特性: 温度升高, 电流密度变大, 虽然正偏还有缩小项, 但是不如反向饱和电流增加得多: $J_S \propto n_i^2$, $n_i \propto T^{3/2}$, $E_g / (2kT)$

PN 结电容 两种电容: 势垒电容和扩散电容。

势垒电容 • 单位面积势垒电容: $C'_T = \frac{\varepsilon_s}{W}$

扩散电容 • 小信号模型下计算扩散电阻、电容:

$$\begin{aligned} g_d &= \frac{(I_p + I_n)}{V_t} = \frac{I_D Q}{V_t} \\ C_d &= \frac{1}{2V_t} (I_p \tau_p + I_n \tau_n) \end{aligned}$$

动态开关特性 从态变到态所需开启时间很短, 从开态变到关态 ($+U \rightarrow -U$) 所需关闭时间却很长。

• 根本原因: 反向延迟由 PN 结的电荷贮存引起 (正向导通时, 互相注入少子, 非平衡少子 (p_n 、 n_p) 在耗尽层附近扩散大量积累, 形成贮存电荷 Q)

• 关联规律: 正向导通 $I_F \uparrow \rightarrow$ 注入少子 $\uparrow \rightarrow$ 贮存电荷 $Q \uparrow \rightarrow$ 关断时清理时间 \uparrow , 恢复时间 \uparrow

正向导通 ($t < t_0$) 切换瞬间 ($t = t_0$) 贮存时间 t_s

物理 电流为正向偏置电场跳变 贮存电荷使 PN 结物理保持 I_R 不变

过程 电压几乎全部过程 仍呈现低阻, $I_R \approx U_s/2R$ 取贮存电荷

外部电流恒定为 I_R 取贮存电荷建立

贮存电荷 Q 越大 t_{rr} 越长; 取贮存电荷

• 衰减时间 t_f : 电流从 I_R 降至 $0.1I_R$, 耗尽层建立, 恢复高阻

• 恢复时间: $t_{rr} = t_f + t_s$, 让输出伴件有延迟, 决定了工作频率。

• 全流程详解:

正向导通 (1) 积累大量少子, 形成贮存电荷 Q

反偏施加 (1→2) 边界少子浓度瞬间下降但仍高于 p_{n0} , 扩散梯度维持“导通”特征, 外部电流恒定为 I_R

t_s 结束 (2) 边界浓度降至 p_{n0} , 耗尽层开始建立

t_f (2→4) 边界处载流子抽走, 耗尽层已建立, 深层残余电荷靠扩散/复合消失, 电流从 I_R 逐渐降至 0

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

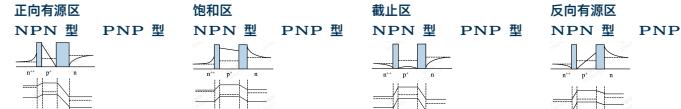
贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

• PMOS 转换说明: 对于 P 型衬底 PMOS: (1) 将电压符号改为 V_{SG} 、 V_{SD} , 阈值电压改为 $|V_{TP}|$; (2) 移速率 $\mu_n \rightarrow \mu_p$; (3) 反型电荷为空穴 Q'_p ; (4) 电流方向从源极到漏极, 公式形式不变: $I_D = \frac{W\mu_p C_{ox}}{L} [(V_{SG} - |V_{TP}|) V_{SD} - \frac{1}{2} V_{SD}^2]$ 。

截止频率 截止频率 f_T 是电流增益为 1 时的频率。 $f_T = \frac{g_m}{2\pi(C_{gs} + C_M)} = \frac{g_m}{2\pi C_G}$

在理想饱和区, $f_T = \frac{\mu_n}{2\pi L^2} (V_{GS} - V_T)$, 提高频率特性的途径:

提高迁移率 μ_n
优化晶向 选择高迁移率晶向 (如硅的 100 方向)
新材料 使用 GaAs 等高迁移率材料



理想情况下, 集电结边界的少子的浓度为零, 希望从发射区注入的电子能越过基区扩散到集电极的空间电荷区, 尽可能多的电子被集电极收集, 而不是在基区复合, 因此需要基区的宽度与扩散长度相比很小。

BJT 有共射、共基、共集三种接法, 为了使三极管处于正向有源区, 从而实现正常的电流放大作用, 必须同时满足以下两个条件:

- 发射结反向偏置: 降低发射结势垒, 使发射区的高浓度多子 (NPN) 能顺利注入到基区。
- 集电结反向偏置: 在集电结建立较强的电场 (耗尽层加宽), 有利于收集从基区扩散过来的少子。形成集电极电流 I_C 。

沟道长度调制

• 定义: 饱和区, 过剩的电压 $V_{DS} - V_{DS(sat)}$ 会导致夹断点向源极方向移动。

• 理想与实际过渡区对比: 在 V_T 以下, 电流平滑过渡, 存在“尾巴”, 即亚阈值电流。
• 物理机理: 弱反型势垒较低, 根据玻尔兹曼分布, 源区总有一部分高能电子有概率超过势垒。此时电流的主要驱动机制是扩散, 而非漂移

• I-V 特性影响: $I_D(sat) \propto [\exp(\frac{eV_{GS}}{kT})]$ 。

$[1 - \exp(-\frac{eV_{DS}}{kT})]$, V_{DS} 过大时, $I_D(sat)$ 趋于饱和。

速度饱和

• 定义: 饱和漂移速度 v_{sat} , 漏源电流提前饱和。实际的饱和电压小于理想值 $I_D(sat) = W C_{ox} (V_{GS} - V_T) v_{sat}$ (成线性关系) $f_T = \frac{v_{sat}}{2\pi L}$

按比例缩小

完全按比例缩小 尺寸与电压按同样比例缩小, 电场强度保持不变, 最为理想, 但难以实现

$W', L', t'_{ox}, x'_D = kW, kL, kt_{ox}, kx_D$ $V'_{DS}, V'_{GS}, V'_T = kW_{DS}, kV_{GS}, kV_T$

• 杂质调整: $N_A' = N_A/k$ • 功率: $P' = k^2 P$ • 延迟: $\tau' = k\tau$
• 电流: $I'_D = kI_D$ • 电阻: $R' = R$ • 功率密度: $P'' = P$

• 阈值电压不按比例缩小:

原因 $\phi_{fp} = V_t \ln(N_A/n_i) \approx \text{const}$, $\phi_{ms} \approx \text{const}$

实际 $V'_T \approx V_T \neq kV_T$

后果 $V'_{DD} \downarrow \Rightarrow (V_{GS} - V_T) \downarrow \Rightarrow I_D, f_T \downarrow$

恒压按比例缩小 尺寸缩小: L, W 缩小 (按 k)。电压不变: V_{DD} 保持。后果: 电场增强: $E = V/L$ 。一个因子缩小 (电压稍微降低一点, 但降得没尺寸那么快)。目的: 在保证可靠性和性能之间寻找平衡

阈值电压修正

短沟道效应 源和漏的 N+ 掺杂, 与 P 型衬底之间会形成耗尽区。源和漏的电场会“协助”耗尽沟道两端的区域, 使栅极需要耗尽的一部分电荷被源和漏分担了, 受栅极控制的耗尽层形状成为梯形 (即 L' 的区域)。

尺寸缩小: L, W 缩小 (按 k)。电场按比例缩小 尺寸: 按比例因子 k 缩小。电场: 按另一个因子缩小 (电压稍微降低一点, 但降得没尺寸那么快)。目的: 在保证可靠性和性能之间寻找平衡
 $\Delta L = r_j (\sqrt{1 + \frac{2xDT}{r_j}} - 1)$
 $\Delta V_T = -\frac{eN_A x DT}{C_{ox}} [\frac{\Delta L}{L}] < 0$
 r_j 为结深度, L 和 r_j 同量级时, 短沟道效应显著。

窄沟道效应 当沟道变窄, 源/漏结及沟道边缘的耗尽区会向沟道中心延伸, 在沟道宽度的两侧存在附加的空间电荷区: 这些附加的电荷也受栅压控制, 栅极要使剩余的硅区反型, 就需要施加更高的栅电压。因此, 阈值电压增大。

$\Delta V_T = V_T(\text{窄}) - V_T(\text{宽})$
 $= \frac{eN_A x DT}{C_{ox}} \cdot \frac{\xi x DT}{W} > 0$
 ξ 是几何因子, 当 W 和 xDT 同量级时, 窄沟道效应显著。

离子注入效应 离子注入主要改变的是半导体表面的杂质浓度, 进而改变耗尽层内的空间电荷密度 $|Q'_{SD(max)}|$

$V_T = V_{T0} \pm \frac{eD_L}{C_{ox}}$, +为同性掺杂 - 为异性掺杂

第五章 双极型晶体管

工作原理 少子分布、能带图:

正向偏压 (Metal +, Semi -)

势垒变化 外加电压 U 抵消内建电势, 势垒降低为 $e(V_{bi} - U)$

物理过程 电子易于越过势垒从半导体流向金属
电流特性 产生巨大的正向电流

N 型计算

费米势 $\phi_n = V_t \ln(\frac{N_n}{N_d})$

肖特基势垒 $e\phi_{BO} = e\phi_m - \chi$

内建电势 $V_{bi} = \phi_m - \phi_s = \phi_{BO} - \phi_p$

通用特性 (N 表示 N_d 或 N_a)

P 型计算

费米势 $\phi_p = V_t \ln(\frac{N_p}{N_n})$

肖特基势垒 $e\phi_{BO} = E_g - (e\phi_m - \chi)$

内建电势 $V_{bi} = \phi_s - \phi_m = \phi_{BO} - \phi_p$

参数说明 ϕ_{BO} 一般题干直接给值, 否则按上表计算。

耗尽层宽度 $W(x_n) = \left[\frac{2\epsilon(V_{bi} + V_R)}{eN} \right]^{1/2}$ (与单边突变一致), 其中 V_R 为外加反向偏压。

最大电场 $E_{max} = \frac{eN W}{\epsilon}$

势垒电容 $C = A \frac{\epsilon}{W} = A \left[\frac{e\epsilon N}{2(V_{bi} + V_R)} \right]^{1/2}$

$C - V$ 特性 $\frac{1}{C^2} = \frac{2}{e\epsilon N A^2} (V_R + V_{bi})$, 可由曲线斜率求 N , 截距求 V_{bi}

• 整流特性: 正偏时半导体侧势垒降低, 电流大; 反偏时势垒升高, 电流极小。由于金属电负度极高, 金属侧势垒 $q\phi_b$ 随偏压几乎不变。

• 非理想因素: 从这里开始讨论非理想因素, 即为什么实际势垒不完全等于 $\phi_m - \chi$ 。

• 肖特基效应 (像力降低):

势能修正 和大物一样, 靠近金属的电荷会感应出镜像电荷, 引入负电势能项 $-\frac{e}{16\pi\epsilon_s x}$, 与电场叠加。中性能级 $E_F < \phi_0$ 显正电, $E_F > \phi_0$ 显负电。若 D_{it} 很大, 表面态储存大量电荷, 使 E_F 被“钉扎”在 ϕ_0 附近, 势垒高度几乎与 ϕ_m 无关。就是一个经验值了。

第四章 MOSFET 深入

非理想效应

这里的图也需要记一记, 可能没有那么多空来画。

亚阈值导电

• 定义: 在弱反型 ($\phi_{fp} \leq \phi_s \leq 2\phi_{fp}$) 中, 电流 I_D 并没有截止, 而是呈指数衰减。

• 理想与实际过渡区对比: 在 V_T 以下, 电流平滑过渡, 存在“尾巴”, 即亚阈值电流。
• 物理机理: 弱反型势垒较低, 根据玻尔兹曼分布, 源区总有一部分高能电子有概率超过势垒。此时电流的主要驱动机制是扩散, 而非漂移

• I-V 特性影响: $I_D(sat) \propto [\exp(\frac{eV_{GS}}{kT})]$ 。

$[1 - \exp(-\frac{eV_{DS}}{kT})]$, V_{DS} 过大时, $I_D(sat)$ 趋于饱和。

速度饱和

• 定义: 饱和漂移速度 v_{sat} , 漏源电流提前饱和。实际的饱和电压小于理想值 $I_D(sat) = W C_{ox} (V_{GS} - V_T) v_{sat}$ (成线性关系) $f_T = \frac{v_{sat}}{2\pi L}$

按比例缩小

完全按比例缩小 尺寸与电压按同样比例缩小, 电场强度保持不变, 最为理想, 但难以实现

$W', L', t'_{ox}, x'_D = kW, kL, kt_{ox}, kx_D$ $V'_{DS}, V'_{GS}, V'_T = kW_{DS}, kV_{GS}, kV_T$

• 杂质调整: $N_A' = N_A/k$ • 功率: $P' = k^2 P$ • 延迟: $\tau' = k\tau$
• 电流: $I'_D = kI_D$ • 电阻: $R' = R$ • 功率密度: $P'' = P$

• 阈值电压不按比例缩小:

原因 $\phi_{fp} = V_t \ln(N_A/n_i) \approx \text{const}$, $\phi_{ms} \approx \text{const}$

实际 $V'_T \approx V_T \neq kV_T$

后果 $V'_{DD} \downarrow \Rightarrow (V_{GS} - V_T) \downarrow \Rightarrow I_D, f_T \downarrow$

恒压按比例缩小 尺寸缩小: L, W 缩小 (按 k)。电压不变: V_{DD} 保持。后果: 电场增强: $E = V/L$ 。一个因子缩小 (电压稍微降低一点, 但降得没尺寸那么快)。目的: 在保证可靠性和性能之间寻找平衡

$\Delta L = r_j (\sqrt{1 + \frac{2xDT}{r_j}} - 1)$
 $\Delta V_T = -\frac{eN_A x DT}{C_{ox}} [\frac{\Delta L}{L}] < 0$
 r_j 为结深度, L 和 r_j 同量级时, 短沟道效应显著。

窄沟道效应 当沟道变窄, 源/漏结及沟道边缘的耗尽区会向沟道中心延伸, 在沟道宽度的两侧存在附加的空间电荷区: 这些附加的电荷也受栅压控制, 栅极要使剩余的硅区反型, 就需要施加更高的栅电压。因此, 阈值电压增大。

$\Delta V_T = V_T(\text{窄}) - V_T(\text{宽})$
 $= \frac{eN_A x DT}{C_{ox}} \cdot \frac{\xi x DT}{W} > 0$
 ξ 是几何因子, 当 W 和 xDT 同量级时, 窄沟道效应显著。

离子注入效应 离子注入主要改变的是半导体表面的杂质浓度, 进而改变耗尽层内的空间电荷密度 $|Q'_{SD(max)}|$

$V_T = V_{T0} \pm \frac{eD_L}{C_{ox}}$, +为同性掺杂 - 为异性掺杂

第五章 双极型晶体管

工作原理 少子分布、能带图:

低频共基极电流增益

非理想效应

等效电路模型

频率上限

大信号开关

第六章 金半接触

肖特基接触

基本概念 • 同质/异质结: 同种/不同材料形成的 PN 结。

• 金属结: 金属与半导体的接触。

• 整流接触:

定义 在半导体表面形成了表面势垒, 也称为阻挡层。

特性 类似于 PN 结, 具有单向导电性 (整流作用)。

命名 这就是我们通常所说的肖特基接触。

• 非整流接触:

定义 在界面处形成了反阻挡层, 即高导电区。
特性 没有整流作用, 电流可以双向流动。
命名 这就是我们通常所说的欧姆接触。

电子将从功函数小的地方跑到功函数大的地方, 空穴则相反。

功函数 ϕ
金属功函数 $e\phi_m = E_0 - (E_F)_m$
半导体功函数 $e\phi_s = (E_F)_s$
电子亲和 χ
导带底 E_C 电子逃出到真空能级 E_0 所需能量。
能量关系 $e\phi_s = \chi + e\phi_m$, 其中 $\phi_m = E_C - E_F$. χ 是固有属性, ϕ_s 会随掺杂改变 (因为费米能级会因掺杂浓度变化)

功函数 ϕ
金属功函数 $e\phi_m = E_0 - (E_F)_m$
半导体功函数 $e\phi_s = (E_F)_s$
电子亲和 χ
势垒区 E_F 电子逃出到真空能级 E_0 所需能量。
势垒区 E_F 电子逃出到真空能级 E_0 所需能量。
势垒区 E_F 电子逃出到真空能级 E_0 所需能量。

P 型肖特基接触 ($\phi_m > \phi_s$)
初始条件 $\phi_m > \phi_s \Rightarrow E_F m < E_F N$
物理过程 电子自发从 N 型半导体流向金属 (空穴从 P 型流向金属)
电荷分布 金属侧失去电子带正电, 形成耗尽层;
能带弯曲 金属侧带负电
势垒形成 表面势垒降低, 由 n_c 向上弯曲
P 型肖特基接触 ($\phi_s > \phi_m$)
初始条件 $\phi_s > \phi_m \Rightarrow E_F m > E_F P$
物理过程 电子从金属流向半导体 (空穴从 P 型流向金属)
电荷分布 半导体侧受到电子带负电, 形成耗尽层;
能带弯曲 金属侧带正电
势垒形成 表面势垒降低, 由 p_c 向下弯曲
形成表面势垒 $e\phi_{BO}$ (阻挡层), 阻碍电子进入金属
平衡状态 热平衡建立, 系统费米能级 E_F 处处拉平

电流-电压关系

热电子发射理论

适用范围

核心假设

描述肖特基接触电流传输的主流模型 (适用于 Si, GaAs 等高迁移率半导体)。

只有能量足够 ($E > E_F + e\phi_Bn$) ($\phi_Bn = \phi_{BO} - \Delta\phi$, 是修正后的肖特基势垒)

的“热电子”才能从半导体进入金属, 电流的大小取决于单位时间内能够“跳过”势垒高

度的电子数量。

• 电流分量分析:

$J_{S \rightarrow m}$ 半导体 \rightarrow 金属: 电子需克服势垒 $e(V_{bi} - V_a)$ 。正偏时势垒降低, 电流指指数级增加。

$J_{S \rightarrow m} = A^* T^2 \exp(-\frac{e\phi_Bn}{kT}) \exp(\frac{eV_a}{kT})$

$J_{m \rightarrow S}$ 金属 \rightarrow 半导体: 电子需克服势垒 $e\phi_Bn$, 势垒固定, 此分量视为常数 (反向饱和电流)。

$J_{m \rightarrow s} = -A^* T^2 \exp(-\frac{e\phi_Bn}{kT})$

• 有效理查德森常数 A^* :

$A^* = \frac{4\pi e m^* h^2}{b^3}$

在理查德森常数中用有效质量 m^* 代替 m_0 , 反映了晶格势场对电子运动的影响。

• 肖特基二极管方程:

总电流密度

$J = J_{S \rightarrow m} + J_{m \rightarrow s} = J_{ST} [\exp(\frac{eV_a}{kT}) - 1]$

饱和电流密度

$J_{ST} = A^* T^2 \exp(-\frac{e\phi_Bn}{kT})$

$= A^* T^2 \exp(-\frac{e\phi_{BO}}{kT}) \exp(\frac{e\Delta\phi}{kT})$

因此, $J_{ST} \propto \exp(\frac{e\Delta\phi}{kT})$

肖特基二极管与 PN 结对比 从电流输运机制和数量级两个维度, 对比了两种二极管的特性

PN 结二极管

载流子类型 多子器件

电流机制 热电子发射理论

反向电流 极低, 随电压增加而增加 (非饱和)

导通电压 低 (约 0.3 V)

开关速度 极快, 无存储效应, 仅受 RC 限制

应用 高频检波、高速开关、肖特基箝位

载流子类型 少子器件

电流机制 电子扩散理论

反向电流 极低, 具有良好的饱和特性

导通电压 高 (约 0.7 V)

开关速度 较慢, 存在电荷存储效应和反向恢复时间

应用 整流、稳压、一般逻辑电路

肖特基接触

由于表面态的存在, 肖特基接触只是一个理想化模型。

• 反阻挡层: 通常 Schottky 接触形成耗尽层起阻挡作用, 而此处形成积累层, 导电率极高, 不仅不阻挡电流反而比体内更利于导电, 故称“反”阻挡层。

• 反向偏压 (Metal -, Semi +)

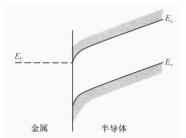
外加电压 U 叠加在内建电势上, 势垒增加为 $e(V_{bi} - U)$

物理过程 半导体侧电子无法越过更高的势垒

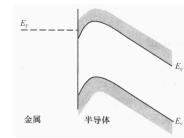
金属侧电子受限于固定势垒 $e\phi_{BO}$, 电流极小, 反向截止

• 结论: 只要接触使半导体表面的多数载流子浓度增加 (形成积累层), 就能实现欧姆接触。

• 施加偏压能带图: 高电势一侧能带向下弯曲, 低电势一侧能带向上弯曲。



给半导体一侧施加负电压 (N 沟道)



给半导体一侧施加正电压 (N 沟道)

异质结基本知识

第六章 结型场效应晶体管

基本概念

器件特性

非理想因素

等效电路和频率限制 1

课后习题整理

这里仅整理作业题以及期中考试习题，不包含章节后习题。

半导体材料物理

- 期中-01：请简述费米能级的物理意义，并说出影响费米能级位置的因素以及在其影响下费米能级如何变化。
答：费米能级指半导体中被电子占据概率为 0.5 的假定能级（5 分），标志着电子填充能级的水平，能量低于 E_F 的能级被电子占据的概率大于 0.5，能量高于 E_F 的能级被电子占据的概率小于 0.5。费米能级的位置受温度和半导体掺杂浓度影响。对于 p 型掺杂，随着掺杂浓度增加费米能级向价带方向移动；对于 n 型掺杂，掺杂浓度增加费米能级向导带方向移动；掺杂半导体随着温度升高本征激发逐渐主导时，费米能级向本征费米能级移动（5 分）。

PN 结

PN 结的形成过程 这部分没有习题，所以对应的我前面整理的也比较少。

- 平衡 PN 结 ● 课堂练习-C2-01：硅 pn 结所处环境温度为 300K，掺杂浓度为 $N_A = 10^{16} \text{ cm}^{-3}$, $N_d = 10^{15} \text{ cm}^{-3}$ ，计算 pn 结中的空间电荷区宽度 W 和零偏时结内的最大电场 E_{\max} 。

- 启示：就是单纯地练习公式，注意单位换算就行。
● 答：

$$\begin{aligned} V_{bi} &= \frac{kT}{e} \ln \left(\frac{N_A N_D}{n_i^2} \right) = V_t \ln \left(\frac{N_A N_D}{n_i^2} \right) = 0.635 \text{ V} \\ W &= \left\{ \frac{2\epsilon_s V_{bi}}{e} \left[\frac{N_a + N_d}{N_a N_d} \right] \right\}^{1/2} \\ &= \left\{ \frac{2(11.7)(8.85 \times 10^{-14})(0.635)}{1.6 \times 10^{-19}} \left[\frac{10^{16} + 10^{15}}{(10^{16})(10^{15})} \right] \right\}^{1/2} \\ &= 0.951 \times 10^{-4} \text{ cm} = 0.951 \mu\text{m} \\ x_n &= \left(\frac{2\epsilon_s V_{bi}}{e} \cdot \frac{N_A}{N_D} \cdot \frac{1}{N_A + N_D} \right)^{1/2} = 0.864 \times 10^{-4} \text{ cm} \\ E_{\max} &= \frac{-e N_d x_n}{\epsilon_s} = \frac{-(1.6 \times 10^{-19})(10^{15})(0.864 \times 10^{-4})}{(11.7)(8.85 \times 10^{-14})} = -1.34 \times 10^4 \text{ V/cm} \end{aligned}$$

问答题整理 孟庆巨版本教材：红色题干为作业、课件出现过的题目。

界面态对肖特基势垒高度 在大多数实用的肖特基势垒中，**界面态在决定 ϕ_b 数值中处于支配地位**，势垒高度基本上与两个因素有关：一个功函数差以及半导体中的掺杂度无关。由于表面态密度无法预知，势垒高度通常为经验值。加偏压时肖特基势垒能带图中 $q\phi_b$ 几乎不变的原 因是 $q\phi_b$ 几乎不变。

- 肖特基势垒二极管与 PN 肖特基势垒二极管是**多子器件**，PN 结二极管是**少子器件**。主要区别：
肖特基势垒二极管的区别
(1) 无少数载流子存储，存储时间可忽略，适合高频和快速开关；
(2) 多数载流子电流远高于少数载流子，饱和电流远高于同面积 PN 结二极管；
(3) 对同样电流，肖特基势垒上的正向电压降远低于 PN 结，适合倍压和限幅应用；
(4) 多子数目起伏小，噪声小；
(5) 温度特性好。

金属与重掺杂半导体接触 若半导体为重掺杂（如 10^{19} cm^{-3} 或更高），空间电荷层宽度极薄，载流子可隧道穿透而不能形成欧姆接触。若半导体为重掺杂（如 10^{19} cm^{-3} 或更高），空间电荷层宽度极薄，载流子可隧道穿透而不能形成欧姆接触。

第四次作业相关：
在理想情况下，金属和半 导体之间形成非整流接触
势垒的条件是什么？
画出 n 型欧姆接触时，零 正偏、反偏条件下的能带图

根据给出的金属与半导体，原则就是让金属的费米能级不变，然后让半导体的费米能级和金属对齐，画出弯曲的能带图即可。然后根据半导体类型以及载流子的流向标注是阻挡层还是反阻挡层。
带图