

第一章 半导体物理基础

能带的产生

价带 E_V 被价电子填满的能带
导带 E_C 主要由自由电子占据的能带
禁带宽度 E_g $E_g = E_C - E_V$, 区分金属、半导体和绝缘体的关键参数

能带影响因素 能带受多种因素影响, 主要包括温度和掺杂。

温度影响 捆杂影响
机制 温度升高 → 晶格膨胀 → 原子间作用减弱
结果 E_g 变窄 ($dE_g/dT < 0$) 机制 捆杂浓度增加 → 能带变窄效应
结果 影响能带结构

本征激发 定义 价带电子吸收热能跃迁至导带的过程
意义 成对产生电子 (导带) 和空穴 (价带)
半导体存在两种载流子的基本物理事实

载流子统计分布

费米分布与载流子浓度 费米-狄拉克分布描述了量子态被电子占据的概率, 进而决定了半导体中载流子的浓度。

费米-狄拉克分布 $f(E) = \frac{1}{1 + \exp[(E - E_F)/kT]}$, 描述能量为 E 的量子态被电子占据的概率
费米能级 E_F 化学势的具体体现, $f(E_F) = 1/2$, 是表征半导体统计性质的参考能级
导带电子浓度 $n_0 = N_c \exp[-(E_C - E_F)/kT]$, 其中 N_c 为导带有效状态密度
价带空穴浓度 $p_0 = N_v \exp[-(E_F - E_V)/kT]$, 其中 N_v 为价带有效状态密度
质量作用定律 $n_0 p_0 = n_i^2 = N_c N_v \exp[-(E_g/kT)]$, 本征载流子浓度 n_i 只与温度和 E_g 有关

N型掺杂 施主原子提供电子, $n_0 \approx N_d$ (富温全电离), E_F 靠近 E_C
P型掺杂 受主原子提供空穴, $p_0 \approx N_a$ (富温全电离), E_F 靠近 E_V
掺杂对载流子浓度的影响 同时掺入施主和受主, 多数载流子浓度由 $|N_d - N_a|$ 决定

温度对载流子浓度的影响 温度区域划分:

低温区 (冻结区)	中温区 (饱和区)	高温区 (本征区)
特征 杂质未完全电离 结果 载流子浓度随温度升高而增加	特征 杂质全电离, 本征激发可忽略 结果 载流子浓度基本恒定, $n_0 \approx N_d$	特征 本征激发占主导 结果 n_i 指数增长, $n_0 \approx p_0 \approx N_d$

费米能级位置的物理意义 为后面 PN 结等接接触分析做铺垫

本征半导体 $E_F = E_i \approx (E_C + E_V)/2$ (禁带中央), $n_0 = p_0 = n_i$
N型半导体 E_F 上移靠近 E_C , 掺杂越重 E_F 越接近 E_C
P型半导体 E_F 下移靠近 E_V , 掺杂越重 E_F 越接近 E_V
接触电势 不同材料接触时费米能级必须平齐, 形成内建电场 (PN 结、金半接触的基础)

半导体的载流子输运

漂移运动 定义 载流子在电场作用下的定向运动
漂移速度 $v_d = \mu E$, 其中 μ 为迁移率
漂移电流密度 $J_{drift} = nq\mu_n E + p\mu_p E$

• 迁移率 μ : 单位电场下载流子的平均漂移速度, 反映运动能力, 单位 $\text{cm}^2/(\text{V} \cdot \text{s})$, 受晶格散射和杂质散射影响
• 饱和速度 v_{sat} : 强电场下漂移速度趋于上限 (Si 中约 10^7 cm/s), 限制器件速度

扩散运动 定义 载流子在浓度梯度驱动下从高浓度向低浓度区的运动
扩散电流密度 $J_{diff} = qDn \frac{dn}{dx} - qDp \frac{dp}{dx}$, 其中 D 为扩散系数

• 扩散系数 D : 物理意义 描述载流子扩散能力的参数
爱因斯坦关系 $D = \frac{kT}{q} \mu$, 扩散与漂移受相同散射机制限制

电子电流 $J_n = qn\mu_n E + qDn \frac{dn}{dx}$
总电流密度 空穴电流 $J_p = qp\mu_p E - qDp \frac{dp}{dx}$
总电流 $J = J_n + J_p$ (漂移 + 扩散)

非平衡载流子的产生与复合

过剩载流子 非平衡态 过剩载流子 外界作用 (光照、电压) 使载流子浓度偏离平衡, $n_p \neq n_i^2$
 $\Delta n = n - n_0$, $\Delta p = p - p_0$. 小注条件下 $\Delta n = \Delta p$

复合与产生 平衡态 复合 电子从带隙跃迁至价带, 与空穴湮灭, 释放能量 (光子或声子)
价带电子吸收能量跃迁至导带, 产生电子-空穴对
 $G = R$ (产生率 = 复合率), 载流子浓度恒定

• 复合机制: 直接复合 间接复合 俄歇复合
机制 电子直接跃迁至价带
特点 发光 (GaAs 等直接带隙) 机制 通过复合中心 (杂质、缺陷) S1、G 等间接带隙半导体
机制 能量转移给第三个载流子
特点 重掺杂或高注入下显著

载流子寿命与扩散长度 寿命 τ 过剩载流子衰减至 $1/e$ 的时间, $\Delta n(t) = \Delta n(0)e^{-t/\tau}$
扩散长度 L 过剩载流子在寿命期内扩散的平均距离, $L = \sqrt{D\tau}$

定义 非平衡态下, 电子和空穴各有独立的费米能级: E_{Fn} (电子)、 E_{Fp} (空穴)
准费米能级 $n = n_i e^{(E_{Fn} - E_i)/kT}$, $p = n_i e^{(E_i - E_{Fp})/kT}$
 $E_{Fn} = E_{Fp} = E_F$, $n_p = n_i^2$

第二章 PN 结

PN 结的形成过程

制备方法 通过不同工艺引入杂质, 形成特定的杂质浓度分布 $N(x)$, 进而影响 PN 结的电学特性。

扩散法	合金法
过程 杂质从表面向内部扩散 结类型 缓变结、线性缓变结 特点 浓度随深度 x 逐渐变化	过程 金属杂质熔化后重结晶 结类型 高斯分布 特点 峰值在投影射程 R_p 处

PN 结平衡过程 • 初始状态: 因浓度梯度, P 区空穴向 N 区扩散, N 区电子向 P 区扩散

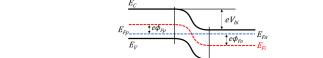
• 空间电荷区形成: 扩散过界的电子-空穴在交界面附近相遇并复合, 两侧各失去多子, 留下带正、负电的施主离子: N_D^+ 和 N_A^- 。交界面附近自由载流子被消耗殆尽, 形成空间电荷区 (也称耗尽区)

• 内建电场与动态平衡:

内建电场 空间电荷区分离正负电荷, 形成从 N 区指向 P 区的电场 E_i
平衡条件 扩散流密度 J_{diff} 与漂移流密度 J_{drift} 大小相等、方向相反, $J_{total} = 0$
热平衡态 费米能级 E_F 拉平, 无宏观净电流, 但微观载流子交换持续

平衡 PN 结

平衡状态下 PN 结的能带结构:



电子从 N 区向 P 区运动需克服势能差 eV_{bi} (阻挡多子继续扩散的势垒高度), 维持动态平衡。

• 电荷中性条件: $N_A x_p = N_D x_n$, 耗尽层展宽与掺杂浓度成反比

内建电场 $E(x)$: 单边突变结自动删除高掺杂质。

空间电荷区宽度: 单边突变结总宽度为低掺杂侧耗尽宽度。

P 区耗尽层 $E(x) = \frac{-eN_A}{\epsilon} (x + x_p)$
N 区耗尽层 $E(x) = \frac{-eN_D}{\epsilon} (x_n - x)$

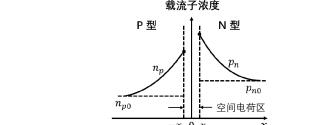
积分可得 $V_{bi} = \frac{e}{2\varepsilon_s} (N_D x_n^2 + N_A x_p^2)$

最大场强 $E_{max} = \frac{eN_D x_n}{\varepsilon_s} = \frac{2V_{bi}}{W}$

PN 结的直流转特性 能带图正偏让 N 侧能级上升 ($V_{bi} - V_a$), 反偏让 N 侧能级下降 ($V_{bi} + V_R$)

PN 结正偏 $n_p(-xp) = n_{p0} \exp\left(\frac{eV_a}{kT}\right)$

$p_n(x_n) = p_{n0} \exp\left(\frac{eV_a}{kT}\right)$



通过解双极输运方程, 得到通解 (少子分布):

$\delta n_p(x) = p_{n0} \left[\exp\left(\frac{eV_a}{kT}\right) - 1 \right] \exp\left(\frac{x_n - x}{L_p}\right)$

$\delta n_p(x) = n_{p0} \left[\exp\left(\frac{eV_a}{kT}\right) - 1 \right] \exp\left(\frac{x_p + x}{L_n}\right)$

正偏为少子扩散电流, 通过扩散电流公式可求边界电流:

$J_p(x_n) = \frac{eD_p p_{n0}}{L_p} \left[\exp\left(\frac{eV_a}{kT}\right) - 1 \right]$

$J_n(-xp) = \frac{eD_n n_{p0}}{L_n} \left[\exp\left(\frac{eV_a}{kT}\right) - 1 \right]$

总电流 (肖克利方程) 为 $J = J_s \left[\exp\left(\frac{eV_a}{kT}\right) - 1 \right]$

PN 结电容 两种电容: 势垒电容和扩散电容。

势垒电容 • 单位面积势垒电容: $C'_S = \frac{\varepsilon_S}{W}$

• 小信号模型下计算扩散电阻、电容:

扩散电导 $g_d = \frac{(I_p + I_n)}{V_t} = \frac{I_{DQ}}{V_t}$

扩散电容 $C_d = \frac{1}{2V_t} (I_p \tau_{p0} + I_n \tau_{n0})$

非均匀掺杂 PN 结

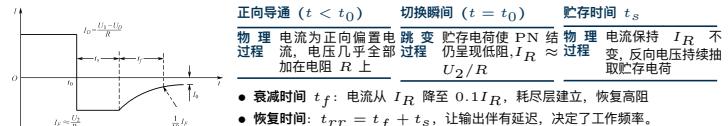
PN 结击穿

PN 结的小信号模型

动态开关特性 从关态转变到开态所需开启时间很短, 从开态转变到关态 ($+U \rightarrow -U$) 所需关闭时间却很长。•

根本原因: 反向延迟由 PN 结的电荷贮存引起 (正向导通时, 互相注入少子, 非平衡少子 (p_n, n_p) 在耗尽层附近扩散区大量积累, 形成贮存电荷 Q)

• 关联规律: 正向电流 $I_F \uparrow \Rightarrow$ 注入少子 $\uparrow \Rightarrow$ 贮存电荷 $Q \uparrow \Rightarrow$ 关断时清理时间 \uparrow , 恢复时间 \uparrow



- 衰减时间 t_f : 电流从 I_R 降至 $0.1I_R$, 耗尽层建立, 恢复高阻
- 恢复时间: $t_{rr} = t_f + t_s$, 让输出伴有延迟, 决定了工作频率。
- 全流程详解:

正向导通 ($t < t_0$) 积累大量少子, 形成贮存电荷 Q
反偏施加 ($t \rightarrow t_0$) 边界少子浓度瞬间下降但仍高于 n_{p0} , 扩散梯度维持“导通”特征, 外部电流恒定为 I_R

t_s 结束 (2) 外界浓度降至 p_{n0} , 耗尽层开始建立
 t_f ($2 \rightarrow 4$) 边界处载流子抽干, 耗尽层已建立, 深层残余电荷靠扩散/复合消失, 电流从 I_R 渐渐降至 0
 t_{rr} 影响因素 贮存电荷量 Q 越大 t_{rr} 越长; 抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

提高开关速度的措施

• 途径一: 减小贮存电荷 Q :

减小正向电流 I_D

原理 $I_D \downarrow \Rightarrow V_a \downarrow \Rightarrow n_{p0} e^{eV_a/kT} \downarrow$

结果 注入少子浓度降低, Q 减小

• 途径二: 加快 Q 消失 (最有效):

增大反向抽取电流

方法 使 $I_R = (U_2 - V)/R$ 增大

效果 $I_R \uparrow \Rightarrow t_{rr} \downarrow$

• 定量关系: 在 $I_D = I_F$ 条件下: 突变结 $t_{rr} \approx 0.9\tau$; 缓变结 $t_{rr} \approx 0.5\tau$

第三章 MOSFET 初步

MOS 电容

随表面势的不同, 半导体表面可以处于积累、平带、耗尽、弱反、强反型, 下面带图为 P 型衬底。



- 积累型: 在栅极施加负电压, 吸引空穴到适当电场, 使半导体表面带正电荷, 形成耗尽层, 但本征费米能级仍高于表面
- 平带型: 在栅极施加正电压, 使空穴离开表面, 表面势能降低, 但沟道载流子浓度达到掺杂费米能级。
- 耗尽型: 在栅极施加正电压, 吸引空穴到适当电场, 使半导体表面带负电荷, 形成耗尽层, 但本征费米能级仍低于表面, 形成反型层, 但未达到强反型层 (沟道带负电荷)。
- 弱反型: 在栅极施加足够大正电压, 使表面势能降低, 形成耗尽层, 但沟道载流子浓度达到掺杂费米能级。
- 强反型: 在栅极施加足够大正电压, 使表面势能降低, 形成耗尽层, 但沟道载流子浓度达到掺杂费米能级。

NMOS

费米势 $\phi_{fp} = V_t \ln\left(\frac{N_d}{n_i}\right)$

表面势 ϕ_s , 体内到表面的势垒

耗尽层宽度 $x_d = \left(\frac{2\varepsilon_s \phi_s}{eN_d}\right)^{1/2}$

反型临界表 $n_{st} = n_i \exp\left(\frac{\phi_{fp}}{V_t}\right)$

面电荷浓度

功函数差 $\phi_{ms} = \phi'_m - \left(x' + \frac{E_g}{2e} + \phi_{fp}\right)$

+ 多晶硅 $\phi_{ms} = -\left(\frac{E_g}{2e} + \phi_{fp}\right)$

+ + 多晶硅 $\phi_{ms} = \left(\frac{E_g}{2e} - \phi_{fp}\right)$

p+ 多晶硅 $\phi_{ms} = -\left(\frac{E_g}{2e} + \phi_{fp}\right)$

PMOS

费米势 $\phi_{fn} = V_t \ln\left(\frac{N_d}{n_i}\right)$

表面势 ϕ_s , 体内到表面的势垒

耗尽层宽度 $x_d = \left(\frac{2\varepsilon_s \phi_s}{eN_d}\right)^{1/2}$

反型临界表 $p_{st} = n_i \exp\left(\frac{\phi_{fn}}{V_t}\right)$

面电荷浓度

功函数差 $\phi_{ms} = \phi'_m - \left(x' + \frac{E_g}{2e} - \phi_{fn}\right)$

+ 多晶硅 $\phi_{ms} = \left(\frac{E_g}{2e} - \phi_{fn}\right)$

+ + 多晶硅 $\phi_{ms} = -\left(\frac{E_g}{2e} + \phi_{fn}\right)$

PMOS

平带电压 $V_{FB} = \phi_{ms} - \frac{Q'_{SS}}{C_{ox}}$

最大耗尽电荷 $|Q'_{SD}(\max)| = eN_d x_d T$

阈值电压 $V_{TN} = \frac{|Q'_{SD}(\max)|}{C_{ox}} - \frac{Q'_{SS}}{C_{ox}} +$

$\phi_{ms} + 2\phi_{fp}$

$V_{TN} = \frac{|Q'_{SD}(\max)|}{C_{ox}} + V_{FB} +$

$2\phi_{fp}$

$V_{TP} = -\frac{|Q'_{SD}(\max)|}{C_{ox}} + V_{FB} -$

$2\phi_{fp}$

MOS 电容的 C-V 特性

MOSFET 的工作原理

CMOS 技术

第四章 MOSFET 深入

非理想效应

按比例缩小

阈值电压修正

附加电学特性

辐射和热电子效应

第五章 双极型晶体管

基本结构与工作原理

低频共基极电流增益

非理想效应

等效电路模型

频率上限

大信号开关

第六章 金半接触

肖特基接触

基本概念 • 同质/异质结: 同种/不同材料形成的 PN 结。

• 金半结: 金属与半导体的接触。

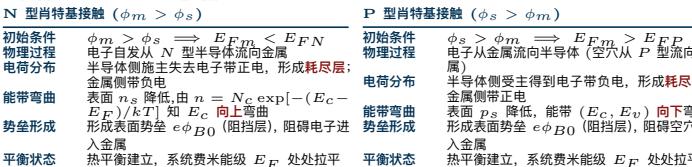
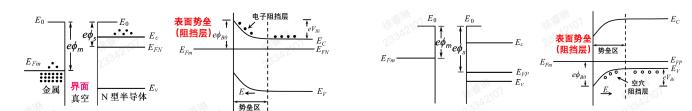
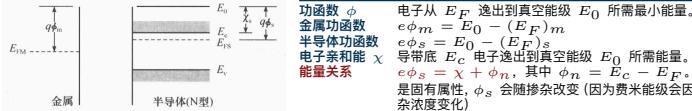
• 整流接触:

定义 在半导体表面形成了表面势垒, 也称为阻挡层。类似于 PN 结, 具有单向导电性(整流作用)。

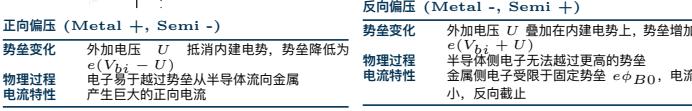
特性 这就是我们通常所说的肖特基接触。

命名 这就是我们通常所说的欧姆接触。

电子将从功函数小的地方跑到功函数大的地方, 空穴则相反。



施加偏压 (以 N 型接触为例):



通用特性 (N 代表 N_d 或 N_a)

参数说明 ϕ_B0 一般题干直接给值, 否则按上表计算。

耗尽层宽度 $W(x_n) = \left[\frac{2\varepsilon(V_{bi} + V_R)}{eN} \right]^{1/2}$ (与单边突变结一致), 其中 V_R 为外加反向偏压。

最大电场 $E_{max} = \frac{eNW}{\varepsilon}$

势垒电容 $C = A \frac{\varepsilon}{W} = A \left[\frac{eN}{2(V_{bi} + V_R)} \right]^{1/2}$

$C - V$ 特性 $\frac{1}{C^2} = \frac{2}{e\varepsilon N A^2} (V_R + V_{bi})$, 可由曲线斜率求 N , 截距求 V_{bi}

• 整流特性: 正偏时半导体侧势垒降低, 电流大; 反偏时势垒升高, 电流极小。由于金属电子浓度极高, 金属侧势垒 $q\phi_B$ 随偏压几乎不变。

非理想因素 从这里开始讨论非理想因素, 即为什么实际势垒不完全等于 $\phi_m - \chi$ 。

• 肖特基效应 (镜像力降低):

势能修正 和大物一样, 靠近金属的电荷会感应出镜像电荷, 引入负电势能项 $-\frac{e}{16\pi\epsilon_s x}$, 与电场叠加。

$$\text{势垒降低 } \Delta\phi = \sqrt{\frac{eE}{4\pi\epsilon_s}}$$

$$\text{总势能最高 } x_m = \sqrt{\frac{e}{16\pi\epsilon_s E}}$$

点

• 界面态 (费米能级钉扎):

表面态 禁带中由缺陷等引起的能级, 施主型 (失电子正电)、受主型 (得电子负电)。

中性能级 物理机制 若 D_{it} 很大, 表面态储存大量电荷, 使 E_F 被“钉扎”在 ϕ_B 附近, 势垒高度几乎与 ϕ_m 无关。就是一个经验值了。

界面态 对肖特基势垒高度

在大多数实用的肖特基势垒中, 界面态在决定 ϕ_B 数值中处于支配地位, 势垒高度基本上与两个功函数差以及半导体中的掺杂度无关。由于表面态密度无法预知, 势垒高度通常为经验值。

加偏压时肖特基势垒能带

由金属中电子浓度极高, 空间电荷区极薄, 电势连续性决定了加偏压时肖特基势垒能带图中

因

肖特基势垒二极管与 PN

肖特基势垒二极管是多子器件, PN 结二极管是少子器件。主要区别:

结二极管的区别

(1) 无数载流子存储, 存储时间可忽略, 适合高频和快速开关;

(2) 多数载流子电流远高于少数载流子, 饱和电流远高于同面积 PN 结二极管;

(3) 对同样电流, 肖特基势垒上的正向压降远低于 PN 结, 适合箝位和限幅应用;

(4) 多子数目起伏小, 噪声小;

(5) 温度特性好。

金属与重掺杂半导体接触

若半导体为重掺杂 (如 10^{19} cm^{-3} 或更高), 空间电荷层宽度极薄, 载流子可隧道穿透而

为何可形成欧姆接触。

非整流接触:

在界面处形成了反阻挡层, 即高导电区。

没有整流作用, 电流可以双向自由流动。

这就是我们通常所说的欧姆接触。

• 电流分量分析:

$J_{S \rightarrow m}$

半导体 → 金属: 电子需克服势垒 $e(V_{bi} - V_a)$ 。正偏时势垒降低, 电流指数级增加。

$$J_{S \rightarrow m} = A^* T^2 \exp\left(-\frac{e\phi_B n}{kT}\right) \exp\left(\frac{eV_a}{kT}\right)$$

金属 → 半导体: 电子需克服势垒 $e\phi_B 0$ 。势垒固定, 此分量视为常数 (反向饱和电流)。

$$J_{m \rightarrow S} = -A^* T^2 \exp\left(-\frac{e\phi_B n}{kT}\right)$$

• 有效率查德森常数 A^* :

$$A^* = \frac{4\pi e m^* k^2}{h^3}$$

物理意义 在理查德森常数中用有效质量 m^* 代替 m_0 , 反映了晶格势场对电子运动的影响。

• 肖特基二极管方程:

$$\text{总电流密度 } J = J_{S \rightarrow m} + J_{m \rightarrow S} = J_{ST} \left[\exp\left(\frac{eV_a}{kT}\right) - 1 \right]$$

$$\text{饱和电流密度 } J_{ST} = A^* T^2 \exp\left(-\frac{e\phi_B n}{kT}\right)$$

$$= A^* T^2 \exp\left(-\frac{e\phi_B 0}{kT}\right) \exp\left(\frac{e\Delta\phi}{kT}\right)$$

因此, $J_{ST} \propto \exp\left(\frac{e\Delta\phi}{kT}\right)$

肖特基二极管与 PN 结对比

从电流输运机制和数量级两个维度, 对比了两种二极管的特性

肖特基二极管 (SBD)

载流子类型 多子器件

电流机制 热电子发射理论

反向电流 $J_{S \rightarrow m}$ 较大, 随电压增加而增加 (非饱和)

开通电压 低 (约 0.3 V)

开关速度 极快, 无少子存储效应, 仅受 RC 限制

应用 高频检测、高速开关、肖特基箝位

PN 结二极管

载流子类型 少子器件

电流机制 少子扩散理论

反向电流 $J_{S \rightarrow m}$ 极小, 具有良好的饱和特性

开通电压 高 (约 0.7 V)

开关速度 较慢, 存在电荷存储效应和反向恢复时间

应用 整流、稳压、一般逻辑电路

肖特基接触

由于表面态的存在, 欧姆接触只是一个理想化模型。

• 反阻挡层: 通常 Schottky 接触形成耗尽层起阻挡作用, 而此处形成积累层, 电导率极高, 不仅不阻挡电流反而比体内更利于导电, 故称“反”阻挡层。

欧姆接触

由表面态的存在, 欧姆接触只是一个理想化模型。

• 反阻挡层: 通常 Schottky 接触形成耗尽层起阻挡作用, 而此处形成积累层, 电导率极高, 不仅不阻挡电流反而比体内更利于导电, 故称“反”阻挡层。

N 型 ($\phi_m < \phi_s$)

形成条件 $E_{Fm} > E_{FN}$

载流子运输 电子 $M \rightarrow S$

弯曲 能带向下弯曲

表面 积累层 ($n_s \gg n_0$)

• 结论: 只要接触使半导体表面的多数载流子浓度增加 (形成积累层), 就能实现欧姆接触。

• 施加偏压能带图: 高电势一侧能带向下弯曲, 低电势一侧能带向上弯曲。

P 型 ($\phi_m > \phi_s$)

形成条件 $E_{Fm} < E_{FP}$

载流子运输 空穴 $M \rightarrow S$

弯曲 能带向上弯曲

表面 积累层 ($p_s \gg p_0$)

• 结论: 只要接触使半导体表面的多数载流子浓度增加 (形成积累层), 就能实现欧姆接触。

• 施加偏压能带图: 高电势一侧能带向下弯曲, 低电势一侧能带向上弯曲。

给半导体一侧施加负电压 (N 沟道)

给半导体一侧施加正电压 (N 沟道)

给半导体一侧施加正电压 (N 沟道)

给半导体一侧施加负电压 (N 沟道)

课后习题整理

这里仅整理作业题以及期中考试习题，不包含章节后习题。

半导体材料物理

● 期中-01：请简述费米能级的物理意义，并说出影响费米能级位置的因素以及在其影响下费米能级如何变化。

● 答：费米能级指半导体中被电子占据概率为 0.5 的假定能级（5 分），标志着电子填充能级的水平，能量低于 E_F 的能级被电子占据的概率大于 0.5，能量高于 E_F 的能级被电子占据的概率小于 0.5。费米能级的位置受温度和半导体掺杂浓度影响。对于 p 型掺杂，随着掺杂浓度增加费米能级向价带方向移动；对于 n 型掺杂，掺杂浓度增加费米能级向导带方向移动；掺杂半导体随着温度升高本征激发逐渐主导时，费米能级向本征费米能级移动（5 分）。

PN 结

PN 结的形成过程 这部分没有习题，所以对应的我前面整理的也比较少。

平衡 PN 结 ● 课堂练习-C2-01：硅 pn 结所处环境温度为 300K，掺杂浓度为 $N_a = 10^{16} \text{ cm}^{-3}$,

$N_d = 10^{15} \text{ cm}^{-3}$ ，计算 pn 结中的空间电荷区宽度 W 和零偏时结内的最大电场 E_{\max} 。

● 启示：就是单纯地练习公式，注意单位换算。

● 答：

$$V_{bi} = \frac{kT}{e} \ln \left(\frac{N_A N_D}{n_i^2} \right) = V_t \ln \left(\frac{N_A N_D}{n_i^2} \right) = 0.635 \text{ V}$$

$$W = \left\{ \frac{2\epsilon_s V_{bi}}{e} \left[\frac{N_a + N_d}{N_a N_d} \right] \right\}^{1/2} \\ = \left\{ \frac{2(11.7)(8.85 \times 10^{-14})(0.635)}{1.6 \times 10^{-19}} \left[\frac{10^{16} + 10^{15}}{(10^{16})(10^{15})} \right] \right\}^{1/2}$$

$$= 0.951 \times 10^{-4} \text{ cm} = 0.951 \mu\text{m}$$

$$x_n = \left(\frac{2\epsilon_s V_{bi}}{e} \cdot \frac{N_A}{N_D} \cdot \frac{1}{N_A + N_D} \right)^{1/2} = 0.864 \times 10^{-4} \text{ cm}$$

$$E_{\max} = \frac{-e N_d x_n}{\epsilon_s} = \frac{-(1.6 \times 10^{-19})(10^{15})(0.864 \times 10^{-4})}{(11.7)(8.85 \times 10^{-14})} = -1.34 \times 10^4 \text{ V/cm}$$