第一章 半导体物理基础

能带的产生

允带与禁带
- 价带 E_v
- 导带 E_c
- 禁带宽度 E_g

被价电子填满的能带
主要由自由电子占据的能带
$E_g = E_c - E_v$，区分金属、半导体和绝缘体的关键参数

能带影响因素 能带受多种因素影响，主要包括温度和掺杂。

温度影响
- 机制：温度升高 → 晶格膨胀 → 原子间作用减弱
- 结果：E_g 变窄

掺杂影响
- 机制：掺杂浓度增加 → 能带变窄效应
- 结果：影响能带结构

本征激发
- 定义：价电子吸收热能跃迁至导带
- 载流子：成对产生电子（导带）和空穴（价带）

载流子统计分布

费米分布与载流子浓度 费米-狄拉克分布描述了量子态被电子占据的概率，进而决定了半导体中载流子的浓度。

- 费米-狄拉克分布：$f(E) = \frac{1}{1+\exp[(E-E_F)/kT]}$，描述能量为 E 的量子态被电子占据的概率
- 费米能级 E_F：化学势的具体体现，$f(E_F) = 1/2$，是表征半导体统计性质的参考能级
- 导带电子浓度：$n_0 = N_c \exp[-(E_c - E_F)/kT]$，其中 N_c 为导带有效状态密度
- 价带空穴浓度：$p_0 = N_v \exp[-(E_F - E_v)/kT]$，其中 N_v 为价带有效状态密度
- 质量作用定律：$n_0 p_0 = n_i^2 = N_c N_v \exp(-E_g/kT)$，$n_i$ 只与温度和 E_g 有关

掺杂对载流子浓度的影响
- N 型掺杂：施主原子提供电子，$n_0 \approx N_d$（室温全电离），E_F 靠近 E_c
- P 型掺杂：受主原子提供空穴，$p_0 \approx N_a$（室温全电离），E_F 靠近 E_v
- 补偿掺杂：同时掺入施主和受主，多数载流子浓度由 $|N_d - N_a|$ 决定

温度对载流子浓度的影响 温度区域划分：

- 低温区（冻结区）
  - 特征：杂质未完全电离
  - 结果：载流子浓度随温度升高而增加
- 中温区（饱和区）
  - 特征：杂质全电离，本征激发可忽略
  - 结果：载流子浓度基本恒定，$n_0 \approx N_d$
- 高温区（本征区）
  - 特征：本征激发占主导
  - 结果：n_i 指数增长，$n_0 \approx p_0 \approx n_i$

费米能级位置的物理意义 为后面 PN 结等接触分析做铺垫

- 本征半导体：$E_F = E_i \approx (E_c + E_v)/2$（禁带中央），$n_0 = p_0 = n_i$
- N 型半导体：E_F 上移靠近 E_c，掺杂越重 E_F 越接近 E_c
- P 型半导体：E_F 下移靠近 E_v，掺杂越重 E_F 越接近 E_v
- 接触电势：不同材料接触时费米能级必须拉平，形成内建电场（PN 结、金半接触的基础）

半导体的载流子输运 主要分为漂移和扩散两种机制。

漂移运动
- 定义：载流子在电场作用下的定向运动
- 漂移速度：$v_d = \mu E$，其中 μ 为迁移率
- 漂移电流密度：$J_{drift} = nq\mu_n E + pq\mu_p E$

扩散运动
- 定义：载流子在浓度梯度驱动下从高浓度向低浓度区的运动
- 扩散电流密度：$J_{diff} = qD_n \frac{dn}{dx} - qD_p \frac{dp}{dx}$

- 迁移率 μ：单位电场下载流子的平均漂移速度，反映运动能力，单位 $cm^2/(V \cdot s)$，受晶格散射和杂质散射影响
- 饱和速度 v_{sat}：强电场下漂移速度趋于上限
- 扩散系数 D：爱因斯坦关系 $D = \frac{kT}{q}\mu$，扩散与漂移受相同散射机制限制

总电流密度
- 电子电流：$J_n = qn\mu_n E + qD_n \frac{dn}{dx}$
- 空穴电流：$J_p = qp\mu_p E - qD_p \frac{dp}{dx}$
- 总电流：$J = J_n + J_p$（漂移 + 扩散）

非平衡载流子的产生与复合

过剩载流子
- 非平衡态：外界作用（光照、电压）使载流子浓度偏离平衡，$np \neq n_i^2$
- 过剩载流子：$\Delta n = n - n_0$，$\Delta p = p - p_0$。小注入条件下 $\Delta n = \Delta p$

复合与产生
- 复合：电子从导带跃迁至价带，与空穴湮灭，释放能量（光子或声子）
- 产生：价带电子吸收能量跃迁至导带，产生电子-空穴对
- 平衡态：$G = R$（产生率 = 复合率），载流子浓度恒定

- 复合机制：

直接复合
- 机制：电子直接跃迁至价带
- 特点：发光（GaAs 等直接带隙）

间接复合
- 机制：通过复合中心（杂质、缺陷）
- 特点：Si、Ge 等间接带隙半导体

俄歇复合
- 机制：能量转移给第三个载流子
- 特点：重掺杂或高注入下显著

载流子寿命与扩散长度
- 寿命 τ：过剩载流子衰减至 $1/e$ 的时间，$\Delta n(t) = \Delta n(0)e^{-t/\tau}$
- 扩散长度 L：过剩载流子在寿命期内扩散的平均距离，$L = \sqrt{D\tau}$

准费米能级
- 定义：非平衡态下，电子和空穴各有独立的费米能级：E_{Fn}（电子）、E_{Fp}（空穴）
- 载流子浓度：$n = n_i e^{(E_{Fn}-E_i)/kT}$，$p = n_i e^{(E_i - E_{Fp})/kT}$
- 平衡态极限：$E_{Fn} = E_{Fp} = E_F$，$np = n_i^2$

第二章 PN 结

PN 结的形成过程

制备方法 通过不同工艺引入杂质，形成特定的杂质浓度分布 $N(x)$，进而影响 PN 结的电学特性。

扩散法
- 过程：杂质从表面向内部扩散
- 结类型：缓变结、线性缓变结
- 特点：浓度随深度 x 逐渐变化

合金法
- 过程：金属杂质熔解后重结晶
- 结类型：突变结（理想模型）
- 特点：在 X_j 处浓度阶跃突变

离子注入法
- 过程：高能离子束轰击半导体
- 结类型：高斯分布
- 特点：峰值在投影射程 R_p 处

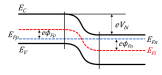
PN 结平衡过程
- 初始状态：因浓度梯度，P 区空穴向 N 区扩散，N 区电子向 P 区扩散
- 空间电荷区形成：扩散过程的电子-空穴在交界面附近相遇并复合，两侧各失去多子，留下带正、负电的施、受主离子：N_D^+ 和 N_A^-。交界面附近自由载流子被消耗殆尽，形成空间电荷区（也称耗尽区）
- 内建电场与动态平衡：

内建电场
- 空间电荷区分离正负电荷，形成从 N 区指向 P 区的电场 E_i

平衡条件
- 扩散流密度 J_{diff} 与漂移流密度 J_{drift} 大小相等、方向相反，$J_{total} = 0$

热平衡态
- 费米能级 E_F 拉平，无宏观净电流，但微观载流子交换持续

平衡 PN 结 平衡状态下 PN 结的能带结构：



电子从 N 区向 P 区运动需克服势能差 eV_{bi}（阻挡多子继续扩散的势垒高度），维持动态平衡。

内建电势 V_{bi}
- 定义表达式：$eV_{bi} = E_{c,N} - E_{c,P} = E_{v,P} - E_{v,N} = |\phi_{Fp}| + |\phi_{Fn}|$
- 表达式：$V_{bi} = \frac{kT}{e}\ln\left(\frac{N_a N_d}{n_i^2}\right) = V_t \ln\left(\frac{N_a N_d}{n_i^2}\right)$
- 影响因素：掺杂浓度 N_a、N_d 和温度 T

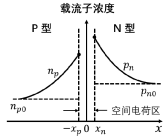
- 电荷中性条件：$N_A x_p = N_D x_n$，耗尽层展宽与掺杂浓度成反比

内建电场 $E(x)$：单边突变结自动删除高掺侧量。
- P 区耗尽层：$E(x) = \frac{-eN_A}{\varepsilon_s}(x + x_p)$
- N 区耗尽层：$E(x) = \frac{-eN_D}{\varepsilon_s}(x_n - x)$
- 积分可得：$V_{bi} = \frac{e}{2\varepsilon_s}(N_D x_n^2 + N_A x_p^2)$
- 最大场强：$E_{max} = \frac{eN_D x_n}{\varepsilon_s} = \frac{2V_{bi}}{W}$

空间电荷区宽度：单边突变结总宽度为低掺杂侧耗尽宽度。
- P 侧宽度：$x_p = \sqrt{\frac{2\varepsilon_s V_{bi}}{e} \cdot \frac{N_D}{N_A(N_A+N_D)}}$
- N 侧宽度：$x_n = \sqrt{\frac{2\varepsilon_s V_{bi}}{e} \cdot \frac{N_A}{N_D(N_A+N_D)}}$
- 总宽度：$W = \sqrt{\frac{2\varepsilon_s V_{bi}}{e} \cdot \frac{N_A+N_D}{N_A N_D}}$

PN 结的直流特性 能带图正偏让 N 侧能级上升（$V_{bi} - V_a$），反偏让 N 侧能级下降（$V_{bi} + V_R$）

PN 结正偏
- $np(-x_p) = n_{p0}\exp\left(\frac{eV_a}{kT}\right)$
- $p_n(x_n) = p_{n0}\exp\left(\frac{eV_a}{kT}\right)$

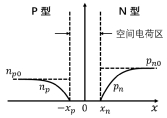


通过解双极输运方程，得到通解（少子分布）：
- $\delta p_n(x) = p_{n0}\left[\exp\left(\frac{eV_a}{kT}\right) - 1\right]\exp\left(\frac{x_n - x}{L_p}\right)$
- $\delta n_p(x) = n_{p0}\left[\exp\left(\frac{eV_a}{kT}\right) - 1\right]\exp\left(\frac{x_p + x}{L_n}\right)$

正偏为少子扩散电流，通过扩散电流公式可求边界电流：
- $J_p(x_n) = \frac{eD_p p_{n0}}{L_p}\left[\exp\left(\frac{eV_a}{kT}\right) - 1\right]$
- $J_n(-x_p) = \frac{eD_n n_{p0}}{L_n}\left[\exp\left(\frac{eV_a}{kT}\right) - 1\right]$

总电流（肖克利方程）为
- $J = J_s\left[\exp\left(\frac{eV_a}{kT}\right) - 1\right]$

PN 结反偏 少子分布如图所示：



- 考虑复合产生过程：

反偏产生
- $J_{gen} = \frac{en_i W}{2\tau_0}$

反偏总电流
- $J_R = J_S + J_{gen}$

正偏复合
- $J_{rec} = \frac{eWn_i}{2\tau_0}\exp\left(\frac{eV_a}{2kT}\right)$

正偏总电流
- $J = J_{rec} + J_D$

电流较小时以复合为主，电流较大时以扩散为主。
- 通用表达式（修正后）：$I = I_s\left[\exp\left(\frac{eV_a}{nkT}\right) - 1\right]$

正偏较大
- $n \approx 1$（扩散为主，大注入也会导致 $n = 2$）

正偏较小
- $n \approx 2$（复合为主）

- 温度特性：温度升高，电流密度变大，虽然正偏还有缩小项，但是不如反向饱和电流增加得多：$J_s \propto n_i^2$，$n_i \propto T^{3/2}e^{-Eg/(2kT)}$

PN 结电容 两种电容：势垒电容和扩散电容。

势垒电容
- 单位面积势垒电容：$C_T' = \frac{\varepsilon_S}{W}$

扩散电容 $C_D = \frac{e^2}{kT}\left(L_p p_{n0} + L_n n_{p0}\right)\exp\left(\frac{eV}{kT}\right)$

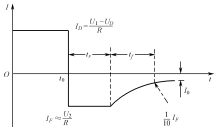
- 小信号模型下计算扩散电阻、电容：

扩散电导
- $g_d = \frac{(I_{p0}+I_{n0})}{V_t} = \frac{I_{DQ}}{V_t}$

扩散电容
- $C_d = \frac{1}{2V_t}(I_{p0}\tau_{p0} + I_{n0}\tau_{n0})$

动态开关特性 从关态转变到开态所需开启时间很短，从开态转变到关态（$+U \to -U$）所需关闭时间却很长。

- 根本原因：反向延迟出 PN 结的电荷贮存引起（正向导通时，互相注入少子，非平衡少子（p_n、n_p）在耗尽层附近扩散区大量积累，形成贮存电荷 Q）
- 关联规律：正向电流 I_F ↑⇒ 注入少子 ↑⇒ 贮存电荷 Q ↑⇒ 关断时清理时间 ↑，恢复时间 ↑

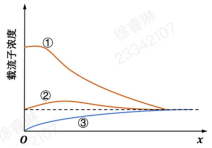


正向导通（$t < t_0$）
- 物理过程：电流为正向偏置电流，电压几乎全部加在电阻 R 上

切换瞬间（$t = t_0$）
- 物理过程：贮存电荷使 PN 结仍呈现低阻，$I_R \approx U_2/R$

贮存时间 t_s
- 物理过程：电流保持 I_R 不变，反向电压持续抽取贮存电荷

- 衰减时间 t_f：电流从 I_R 降至 $0.1I_R$，耗尽层建立，恢复高阻
- 恢复时间：$t_{rr} = t_f + t_s$，让输出伴有延迟，决定了工作频率。



- 全流程详解：

正向导通（1）
- 积累大量少子，形成贮存电荷 Q

反偏施加（1→2）
- 边界少子浓度瞬间下降但仍高于 p_{n0}，扩散梯度维持"导通"特征，外部电流恒定为 I_R

t_s 结束（2）
- 边界浓度降至 p_{n0}，耗尽层开始建立

t_f（2→4）
- 边界处载流子抽干，耗尽层已建立，深层残余电荷靠扩散/复合消失，电流从 I_R 逐渐降至 0

t_{rr} 影响因素
- 贮存电荷量 Q 越大 t_{rr} 越长；抽取速度 $I_R = U_2/R$ 越大 t_{rr} 越短

提高开关速度的措施
- 途径一：减小贮存电荷 Q：

减小正向电流 I_D
- 原理：$I_D \downarrow \Rightarrow V_a \downarrow \Rightarrow n_{p0}e^{eV_a/kT} \downarrow$
- 结果：注入少子浓度降低，Q 减小

降低少子寿命 τ
- 原理：$\tau \downarrow \Rightarrow L_n = \sqrt{D_n\tau_n} \downarrow$
- 结果：扩散长度变短，浓度衰减加快，Q 减小

- 途径二：加快 Q 消失（最有效）：

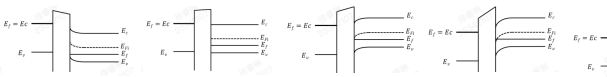
增大反向抽取电流
- 方法：使 $I_R = (U_2 - V)/R$ 增大
- 效果：$I_R \uparrow \Rightarrow t_{rr} \downarrow$

掺金工艺
- 机制：Au 在禁带中引入深能级复合中心
- 效果：τ 大幅降低，t_{rr} 可减至数十分之一

- 定量关系：在 $I_D = I_F$ 条件下：突变结 $t_{rr} \approx 0.9\tau$；缓变结 $t_{rr} \approx 0.5\tau$

第三章 MOSFET 初步

MOS 电容 随表面势的不同，半导体表面可以处于积累、平带、耗尽、弱反、强反型，下面能带图为P 型衬底。



- 积累型：在栅极施加负电压，吸引空穴到表面，形成积累层。
- 平带型：在栅极施加适当电压，使半导体表面电势为零，能带平坦。
- 耗尽型：在栅极施加正电压，驱赶空穴离开表面，形成耗尽层，但本征费米能级仍高于表面费米能级。
- 弱反型：在栅极施加更大正电压，使表面费米能级低于本征费米能级，形成反型层，但未达到掺杂浓度。
- 强反型：在栅极施加足够大正电压，使沟道处载流子浓度达到掺杂浓度，形成强反型层（沟道）。

NMOS
- 费米势：$\phi_{fp} = V_t \ln\left(\frac{N_a}{n_i}\right)$
- 表面势：ϕ_s，体内到表面的势垒
- 耗尽层宽度：$x_d = \left(\frac{2\epsilon_s\phi_s}{eN_a}\right)^{1/2}$
- 反型临界表面电荷浓度：$n_{st} = n_i \exp\left(\frac{\phi_{fp}}{V_t}\right)$
- 功函数差：$\phi_{ms} = \phi_m' - \left(\chi' + \frac{E_g}{2e} + \phi_{fp}\right)$
- n^+ 多晶硅：$\phi_{ms} = -\left(\frac{E_g}{2e} + \phi_{fp}\right)$
- p^+ 多晶硅：$\phi_{ms} = \left(\frac{E_g}{2e} - \phi_{fp}\right)$

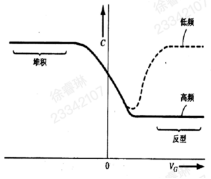
PMOS
- 费米势：$\phi_{fn} = V_t \ln\left(\frac{N_d}{n_i}\right)$
- 表面势：ϕ_s，体内到表面的势垒
- 耗尽层宽度：$x_d = \left(\frac{2\epsilon_s\phi_s}{eN_d}\right)^{1/2}$
- 反型临界表面电荷浓度：$p_{st} = n_i \exp\left(\frac{\phi_{fn}}{V_t}\right)$
- 功函数差：$\phi_{ms} = \phi_m' - \left(\chi' + \frac{E_g}{2e} - \phi_{fn}\right)$
- n^+ 多晶硅：$\phi_{ms} = \left(\frac{E_g}{2e} - \phi_{fn}\right)$
- p^+ 多晶硅：$\phi_{ms} = -\left(\frac{E_g}{2e} + \phi_{fn}\right)$

平带电压、阈值电压 主要是公式与影响因素：

NMOS
- 平带电压：$V_{FB} = \phi_{ms} - \frac{Q_{ss}'}{C_{ox}}$
- 最大耗尽电荷密度：$|Q_{SD}'(\max)| = eN_a x_{dT}$
- 阈值电压：$V_{TN} = \frac{|Q_{SD}'(\max)|}{C_{ox}} - \frac{Q_{SS}'}{C_{ox}} + \phi_{ms} + 2\phi_{fp}$
  $V_{TN} = \frac{|Q_{SD}'(\max)|}{C_{ox}} + V_{FB} + 2\phi_{fp}$

PMOS
- 平带电压：$V_{FB} = \phi_{ms} - \frac{Q_{ss}'}{C_{ox}}$
- 最大耗尽电荷密度：$|Q_{SD}'(\max)| = eN_d x_{dT}$
- 阈值电压：$V_{TP} = -\frac{|Q_{SD}'(\max)|}{C_{ox}} - \frac{Q_{SS}'}{C_{ox}} + \phi_{ms} - 2\phi_{fn}$
  $V_{TP} = -\frac{|Q_{SD}'(\max)|}{C_{ox}} + V_{FB} - 2\phi_{fn}$

MOS 电容的 C-V 特性 根据栅压和频率的不同，MOS 电容呈现不同的特性



- 积累区：$C_{acc} = C_{ox} = \varepsilon_{ox}/t_{ox}$
- 平带区：$C_{FB} = \frac{C_{ox}}{t_{ox} + \frac{\varepsilon_{ox}}{\varepsilon_s}\sqrt{V_t\frac{\varepsilon_s}{eN_a}}}$
- 耗尽区：$C_{depl} = \frac{C_{ox}}{1 + C_{ox}/C_{SD}}$
- 最小电容：$C_{min} = \frac{C_{ox}}{t_{ox} + (\varepsilon_{ox}/\varepsilon_s)x_{dT}}$

- 低频强反型：$C_{inv}^{LF} \approx C_{ox}$
- 高频强反型：$C_{inv}^{HF} = C_{min}$

MOSFET 的工作原理 I-V 特性：

NMOS
- 饱和漏压：$V_{DS(sat)} = V_{GS} - V_{TN}$
- 线性区：$I_D = \frac{W\mu_n C_{ox}}{2L}[2(V_{GS} - V_T)V_{DS}]$
- 饱和区：$I_D = \frac{W\mu_n C_{ox}}{2L}(V_{GS} - V_{TN})^2$
- 线性跨导：$g_m = \frac{W\mu_n C_{ox}}{2L}V_{DS}$
- 饱和跨导：$g_m = \frac{W\mu_n C_{ox}}{L}(V_{GS} - V_{TN})$

PMOS
- 饱和漏压：$V_{SD(sat)} = V_{SG} - |V_{TP}|$
- 线性区：$I_D = \frac{W\mu_p C_{ox}}{2L}[2(V_{SG} - |V_T|)V_{SD}]$
- 饱和区：$I_D = \frac{W\mu_p C_{ox}}{2L}(V_{SG} - |V_{TP}|)^2$
- 线性跨导：$g_m = \frac{W\mu_p C_{ox}}{2L}V_{SD}$
- 饱和跨导：$g_m = \frac{W\mu_p C_{ox}}{L}(V_{SG} - |V_{TP}|)$

- 普适公式：$I_D = \frac{W\mu_{n(p)}C_{ox}}{L}\left[(V_{GS(SG)} - V_{TN(|V_{TP}|)})V_{DS(SD)} - \frac{V_{DS(SD)}^2}{2}\right]$
- 推导：由高斯定理得 $-\epsilon_{ox}E_{ox} = Q_{ss}' + Q_n' + Q_{SD(max)}'$；栅压分配为 $V_{GS} - V_x = V_{ox} + \phi_{ms} + 2\phi_{fp}$，利用 $V_{ox} = E_{ox}t_{ox}$ 和 $C_{ox} = \epsilon_{ox}/t_{ox}$ 消去 E_{ox}，定义 $V_T = \phi_{ms} + 2\phi_{fp} + (Q_{ss}' + Q_{SD(max)}')/C_{ox}$ 得反型电荷 $|Q_n'(x)| = C_{ox}[(V_{GS} - V_x) - V_T]$；由漂移电流 $I_x = W|Q_n'|\mu_n dV_x/dx$ 沿通道积分 $\int_0^L I_D dx = \int_0^{V_{DS}} W\mu_n C_{ox}(V_{GS} - V_T - V_x)dV_x$ 得 $I_D = \frac{W\mu_n C_{ox}}{L}[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2]$（适用条件：$V_{GS} \geq V_T, 0 < V_{DS} < V_{D(sat)}$）。

● **PMOS 转换说明**：对于 P 型衬底 PMOS：(1) 将电压符号改为 V_{SG}、V_{SD}，阈值电压改为 $|V_{TP}|$；(2) 迁移率 $\mu_n \to \mu_p$；(3) 反型电荷为空穴 Q'_p；(4) 电流方向从源极到漏极，公式形式不变：$I_D = \frac{W\mu_p C_{ox}}{L}[(V_{SG}-|V_{TP}|)V_{SD} - \frac{1}{2}V_{SD}^2]$。

截止频率 截止频率 f_T 是电流增益为 1 时的频率。$f_T = \frac{g_m}{2\pi(C_{gsT}+C_M)} = \frac{g_m}{2\pi C_G}$

在理想饱和区，$f_T = \frac{\mu_n}{2\pi L^2}(V_{GS}-V_T)$，**提高频率特性的途径：**

提高迁移率 μ_n

优化晶向	选择高迁移率晶向（如硅的 100 方向）
新材料	使用 GaAs 等高迁移率材料

缩短沟道长度 L

效果	$f_T \propto 1/L^2$，**最有效方法**
双重收益	减小寄生电容 C_{gs}；增大跨导 g_m

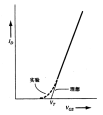
第四章 MOSFET 深入

非理想效应

这里的图也需要记一记，可能没有那么多空来画。

亚阈值电导

● **定义**：在弱反型（$\phi_{fp} \le \phi_s \le 2\phi_{fp}$）中，电流 I_D 并没有截止，而是呈指数衰减。



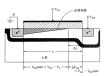
● **理想与实际过渡区对比**：在 V_T 以下，电流平滑过渡，存在"尾巴"，即亚阈值电流。

● **物理机理**：弱反型势垒较低，根据玻尔兹曼分布，源区总有一部分高能量电子有概率越过势垒。此时电流的主要驱动机制是扩散，而非漂移

● **I-V 特性影响**：$I_{D(sub)} \propto \left[\exp\left(\frac{eV_{GS}}{kT}\right)\right] \cdot \left[1-\exp\left(\frac{-eV_{DS}}{kT}\right)\right]$，$V_{DS}$ 过大时，$I_{D(sub)}$ 趋于饱和。

沟道长度调制

● **定义**：饱和区，过剩的电压 $V_{DS}-V_{DS(sat)}$ 会导致夹断点向源极方向移动。



$V_{DS}\uparrow \Rightarrow \Delta V_{DS}\uparrow \Rightarrow \Delta L\uparrow \Rightarrow L'=L-\Delta L\downarrow \Rightarrow I_D\uparrow$

$I'_D = \frac{L}{L-\Delta L}I_{D(sat)}$

$N_A\downarrow \Longrightarrow x_d\uparrow \Longrightarrow \Delta L\uparrow \Longrightarrow L\downarrow \Longrightarrow \frac{\Delta L}{L}\uparrow \Longrightarrow$ 沟调效应增强　抑制方法：$N_A\uparrow$ 或 $L\uparrow$

迁移率变化 ● **定义**：

$V_{GS}\uparrow \Longrightarrow E_{纵}\uparrow \Longrightarrow$ 载流子靠近界面 $\Longrightarrow$ 表面散射增强 $\Longrightarrow \mu_{\text{eff}} = \frac{\mu_0}{1+\theta[V_{GS}-V_T(x)]}$

速度饱和

● **定义**：饱和漂移速度 v_{sat}，漏源电流提前饱和。**实际的饱和电压小于理想值**

$I_{D(sat)} = WC_{ox}(V_{GS}-V_T)v_{sat}$（成线性关系了）$f_T = \frac{v_{sat}}{2\pi L}$

弹道输运

● **定义**：由于**沟道长度非常短（$L <$ 散射平均自由程）**，载流子在沟道内几乎没有散射，直接从源极到达漏极，速度极快（主要出现在先进制程的短沟道器件中）

按比例缩小

完全按比例缩小 尺寸与电压按同样比例缩小，电场强度保持不变，**最为理想，但难以实现**

$W', L', t'_{ox}, x'_D = kW, kL, kt_{ox}, kx_D$　　$V'_{DS}, V'_{GS}, V'_T = kV_{DS}, kV_{GS}, kV_T$

● **掺杂调整**：$N'_A = N_A/k$

● **电流**：$I'_D = kI_D$

● **功率**：$P' = k^2P$

● **电阻**：$R' = R$

● **电容**：$C'_{ox} = kC_{ox}$

● **延迟**：$\tau' = k\tau$

● **功率密度**：$P'' = P$

● **阈值电压不按比例缩小**：

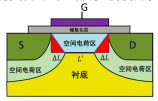
原因	$\phi_{fp} = V_t\ln(N_A/n_i) \approx \text{const}, \phi_{ms} \approx \text{const}$
实际	$V'_T \approx V_T \ne kV_T$
后果	$V_{DD}\downarrow \Longrightarrow (V_{GS}-V_T)\downarrow \Longrightarrow I_D, f_T\downarrow$

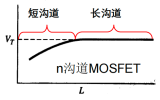
恒压按比例缩小 **尺寸缩小**：L, W 缩小（按 k）。**电压不变**：V_{DD} 保持。● **后果**：电场增强：$E = V/L$。V 不变，L 减小 $\to$ E **剧增**（温度升高，乃至于击穿器件）

一般化按比例缩小 **尺寸**：按比例因子 k 缩小。**电场**：按另一个因子缩小（电场稍微降低一点，但降得没尺寸那么快）。**目的**：在保证可靠性和性能之间寻找平衡

阈值电压修正

短沟道效应 源和漏的 N+ 掺杂，与 P 型衬底之间会形成耗尽区。源和漏的电场会"协助"耗尽沟道两端的区域，使栅极需要耗尽的一部分电荷被源和漏分担了，受**栅极控制的耗尽层形状成为梯形**（即 L' 的区域）。



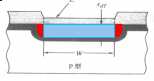


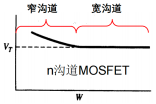
$\Delta L = r_j\left(\sqrt{1+\frac{2x_dT}{r_j}}-1\right)$

$\Delta V_T = -\frac{eN_Ax_dT}{C_{ox}}\left[\frac{\Delta L}{L}\right] < 0$

r_j 为结深度，L 和 r_j 同量级时，短沟道效应显著。

窄沟道效应 当沟道变窄，源/漏结及沟道边缘的**耗尽区会向沟道中心延伸**，在沟道宽度的两侧存在附加的空间电荷区；这些附加的电荷也受栅压控制，栅极要使剩余的硅区反型，就需要施加更高的栅电压。因此，阈值电压增大。





$\Delta V_T = V_T(窄) - V_T(宽) = \frac{eN_Ax_dT}{C_{ox}} \cdot \frac{\xi x_dT}{W} > 0$

ξ 是几何因子，当 W 和 x_dT 同量级时，窄沟道效应显著。

离子注入效应 离子注入主要改变的是半导体表面的杂质浓度，进而改变耗尽层内的空间电荷密度 $|Q'_{SD(max)}|$

$V_T = V_{T0} \pm \frac{eD_I}{C_{ox}}$，+为同性掺杂　− 为异性掺杂

第五章 双极型晶体管

工作原理

少子分布、能带图：

正向有源区　**饱和区**　**截止区**　**反向有源区**

NPN 型　**PNP 型**　**NPN 型**　**PNP 型**　**NPN 型**　**PNP 型**　**NPN 型**　**PNP 型**

理想情况下，**集电结边界的少子的浓度为零**，希望从发射区注入的电子能越过基区扩散到集电结的空间电荷区，尽可能多的电子被集电极收集，而不是在基区复合，因此需要**基区的宽度与扩散长度相比很小**。

BJT 有共射、共基、共集三种接法，为了使三极管处于正向有源区，从而实现正常的电流放大作用，**必须同时满足以下两个条件：**

● **发射结正向偏置**：降低发射结势垒，**使发射区的高浓度多子（NPN 是电子）能够顺利注入到基区。**

● **集电结反向偏置**：在集电结建立较强的电场(耗尽层加宽)，有利于**收集从基区扩散过来的少子**。形成集电极电流 I_C。

低频共基极电流增益

非理想效应

等效电路模型

频率上限

大信号开关

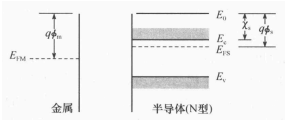
第六章 金半接触

肖特基接触

基本概念 **电子将从功函数小的地方跑到功函数大的地方，空穴则相反。**

● **整流接触**：

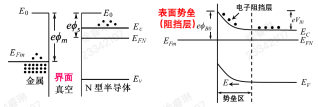
定义	在半导体表面形成了表面势垒，也称为阻挡层。
特性	类似于 PN 结，具有单向导电性（整流作用）。
命名	这就是我们通常所说的**肖特基接触**。

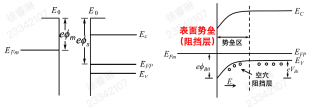


● **非整流接触**：

定义	在界面处形成了**反阻挡层**，即高电导区。
特性	没有整流作用，电流可以双向自由流动。
命名	这就是我们通常所说的**欧姆接触**。

功函数 ϕ	电子从 E_F 逸出到真空能级 E_0 所需最小能量。
金属功函数	$e\phi_m = E_0 - (E_F)_m$
半导体功函数	$e\phi_s = E_0 - (E_F)_s$
电子亲和能 χ	导带底 E_c 电子逸出到真空能级 E_0 所需能量。
能量关系	$e\phi_s = \chi + \phi_n$，其中 $\phi_n = E_c - E_F$。χ 是固有属性，ϕ_s 会随掺杂改变（因为费米能级会因掺杂浓度变化）





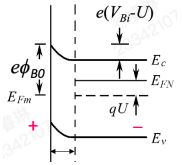
N 型肖特基接触（$\phi_m > \phi_s$）

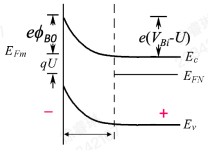
初始条件	$\phi_m > \phi_s \Longrightarrow E_{Fm} < E_{FN}$
物理过程	电子自发从 N 型半导体流向金属
电荷分布	半导体侧施主失去电子带正电，形成**耗尽层**；金属侧带负电
能带弯曲	表面 n_s 降低，由 $n = N_c\exp[-(E_c-E_F)/kT]$ 知 E_c **向上**弯曲
势垒形成	形成表面势垒 $e\phi_{B0}$（阻挡层），阻碍电子进入金属
平衡状态	热平衡建立，系统费米能级 E_F 处处拉平

P 型肖特基接触（$\phi_s > \phi_m$）

初始条件	$\phi_s > \phi_m \Longrightarrow E_{Fm} > E_{FP}$
物理过程	电子从金属流向半导体（空穴从 P 型流向金属）
电荷分布	半导体侧受主得到电子带负电，形成**耗尽层**；金属侧带正电
能带弯曲	表面 p_s 降低，能带（E_c, E_v）**向下**弯曲
势垒形成	形成表面势垒 $e\phi_{B0}$（阻挡层），阻碍空穴进入金属
平衡状态	热平衡建立，系统费米能级 E_F 处处拉平

施加偏压（以 N 型接触为例）：





正向偏压（Metal +, Semi -）

势垒变化	外加电压 U 抵消内建电势，势垒降低为 $e(V_{bi}-U)$
物理过程	电子易于越过势垒从半导体流向金属
电流特性	产生巨大的正向电流

反向偏压（Metal -, Semi +）

势垒变化	外加电压 U 叠加在内建电势上，势垒增加为 $e(V_{bi}+U)$
物理过程	半导体侧电子无法越过更高的势垒
电流特性	金属侧电子受限于固定势垒 $e\phi_{B0}$，电流极小，反向截止

N 型计算

费米势	$\phi_n = V_t\ln(\frac{N_c}{N_d})$
肖特基势垒	$e\phi_{B0} = e\phi_m - \chi$
内建电势	$V_{bi} = \phi_m - \phi_s = \phi_{B0} - \phi_n$

P 型计算

费米势	$\phi_p = V_t\ln(\frac{N_v}{N_a})$
肖特基势垒	$e\phi_{B0} = E_g - (e\phi_m - \chi)$
内建电势	$V_{bi} = \phi_s - \phi_m = \phi_{B0} - \phi_p$

通用特性（N 代表 N_d 或 N_a）

参数说明	ϕ_{B0} 一般题干**直接给值**，否则按上表计算。
耗尽层宽度	$W(x_n) = \left[\frac{2\varepsilon(V_{bi}+V_R)}{eN}\right]^{1/2}$（与单边突变结一致），其中 V_R 为外加反向偏压。
最大电场	$E_{max} = \frac{eNW}{\varepsilon}$
势垒电容	$C = A\frac{\varepsilon}{W} = A\left[\frac{e\varepsilon N}{2(V_{bi}+V_R)}\right]^{1/2}$
$C-V$ 特性	$\frac{1}{C^2} = \frac{2}{e\varepsilon NA^2}(V_R+V_{bi})$，可由曲线斜率求 N，截距求 V_{bi}

● **整流特性**：正偏时半导体侧势垒降低，电流大；反偏时势垒升高，电流极小。由于金属电子浓度极高，金属侧势垒 $q\phi_b$ 随偏压几乎不变。

非理想因素 从这里开始讨论非理想因素，即为什么实际势垒不完全等于 $\phi_m - \chi$。

● **肖特基效应（镜像力降低）**：

势能修正	和大物一样，靠近金属的电荷会感应出镜像电荷，引入负电势能项 $-\frac{e}{16\pi\epsilon_s x}$，与电场叠加。
势垒降低	$\Delta\phi = \sqrt{\frac{eE}{4\pi\epsilon_s}}$
总势能最高点	$x_m = \sqrt{\frac{e}{16\pi\epsilon_s E}}$

● **界面态（费米能级钉扎）**：

表面态	禁带中由缺陷等引起的能级。施主型（失电子正电）、受主型（得电子负电）。
中性能级	$E_F < \phi_0$ 呈正电，$E_F > \phi_0$ 呈负电。
物理机制	若 D_{it} 很大，表面态储存大量电荷，使 E_F 被"钉扎"在 ϕ_0 附近，势垒高度几乎与 ϕ_m 无关。就是一个经验值了。

电流-电压关系 ● **热电子发射理论**：

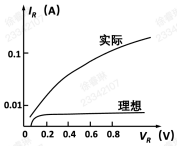
适用范围	描述肖特基接触电流传输的主流模型（适用于 Si, GaAs 等高迁移率半导体）。
核心假设	只有**能量足够高**（$E > E_F + e\phi_{Bn}$）（$\phi_{Bn} = \phi_{B0} - \Delta\phi$，是修正后的肖特基势垒）的"热电子"才能从半导体进入金属，电流的大小取决于单位时间内能够"跳过"势垒高度的电子数量。

● **电流分量分析**：

$J_{s\to m}$	半导体 $\to$ 金属：电子需克服势垒 $e(V_{bi}-V_a)$。正偏时势垒降低，电流**指数级增加**。 $J_{s\to m} = A^*T^2\exp\left(\frac{-e\phi_{Bn}}{kT}\right)\exp\left(\frac{eV_a}{kT}\right)$
$J_{m\to s}$	金属 $\to$ 半导体：电子需克服势垒 $e\phi_{B0}$。势垒固定，此分量视为**常数**（反向饱和电流）。 $J_{m\to s} = -A^*T^2\exp\left(\frac{-e\phi_{Bn}}{kT}\right)$

● **有效理查德森常数 A^***：

表达式	$A^* = \frac{4\pi em_n^*k^2}{h^3}$
物理意义	在理查德森常数中用有效质量 m^* 代替 m_0，反映了晶格势场对电子运动的影响。



● **肖特基二极管方程**：

总电流密度	$J = J_{s\to m} + J_{m\to s} = J_{ST}\left[\exp\left(\frac{eV_a}{kT}\right)-1\right]$
饱和电流密度	$J_{ST} = A^*T^2\exp\left(\frac{-e\phi_{Bn}}{kT}\right) = A^*T^2\exp\left(\frac{-e\phi_{B0}}{kT}\right)\exp\left(\frac{e\Delta\phi}{kT}\right)$ 因此，$J_{ST} \propto \exp\left(\frac{e\Delta\phi}{kT}\right)$

肖特基二极管与 PN 结对比 从电流输运机制和数量级两个维度，对比了两种二极管的特性

肖特基二极管（SBD）

载流子类型	**多子器件**
电流机制	热电子发射理论
反向电流	J_{ST} 较大，随电压增加而增加（非饱和）
导通电压	低（约 0.3 V）
开关速度	**极快**，无少子存储效应，仅受 RC 限制
应用	高频检波、高速开关、肖特基箝位

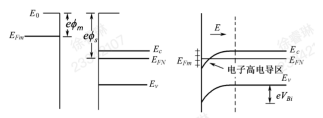
PN 结二极管

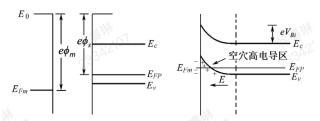
载流子类型	少子器件
电流机制	少子扩散理论
反向电流	J_S 极小，具有良好的饱和特性
导通电压	高（约 0.7 V）
开关速度	较慢，存在**电荷存储效应**和反向恢复时间
应用	整流、稳压、一般逻辑电路

欧姆接触

由于表面态的存在，欧姆接触只是一个**理想化模型**。

● **反阻挡层**：通常 Schottky 接触形成耗尽层起阻挡作用，而此处形成积累层，电导率极高，不仅不阻挡电流反而比体内更利于导电，故称"反"阻挡层。





N 型（$\phi_m < \phi_s$）

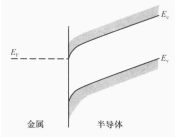
形成条件	$E_{Fm} > E_{FN}$
载流子输运	电子 $M \to S$
弯曲	能带**向下**弯曲
表面	积累层（$n_s \gg n_0$）

P 型（$\phi_m > \phi_s$）

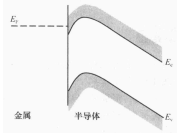
形成条件	$E_{Fm} < E_{FP}$
载流子输运	空穴 $M \to S$
弯曲	能带**向上**弯曲
表面	积累层（$p_s \gg p_0$）

● **结论**：只要接触使半导体表面的**多数载流子浓度增加**（形成积累层），就能实现欧姆接触。

● **施加偏压能带图**：高电势一侧能带**向下**弯曲，低电势一侧能带**向上**弯曲。



给半导体一侧施加负电压（N 沟道）



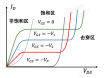
给半导体一侧施加正电压（N 沟道）

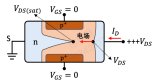
异质结基本知识

第六章 结型场效应晶体管

基本概念

多子器件，栅电压没有关断沟道时，漏源电压在沟道区产生电场，**使沟道中的多子通过漂移运动从源极流向漏极**，形成电流。通过控制栅电压到适当电压值使沟道处于耗尽状态，达到晶体管关断。**分为 pn 结管和 MES 管。**





V_{GS} **对沟道的影响**：不管是什么沟道，V_{GS} 都是负责加宽耗尽层的，耗尽层越宽，电阻越大

V_{DS} **对沟道的影响**：主要考虑夹断作用，V_{DS} 负责加宽漏极区域耗尽层，耗尽层越宽，宽到一定程度时，沟道被夹断，电流饱和。再之后是击穿。$V_{GS} < 0$ 时，饱和电压和击穿电压都会降低。

高频高速	多子导电 $\rightarrow$ 无少子存储 $\rightarrow C_{diff} \approx 0$
高输入阻抗	$R_{in} \gg R_{in(BJT)}$（电压控制）
强抗辐射	多子器件 $\rightarrow$ 不受少子寿命 τ 影响

MESFET：用金属代替了 P 型半导体的地位，行成肖结，也是扩张耗尽层达到控制目的。**沟道**：n-GaAs 外延层（高电子迁移率）。**栅极（G）= 肖特基接触（控制）；源/漏（S/D）= 欧姆接触**。分为**增强型和耗尽型**两种，可能会考画图。

器件特性

pnJFET

N 沟道 JFET

$V_{P0} = \frac{ea^2 N_d}{2\epsilon_s}$ $V_P = V_{bi} - V_{P0}$

$h = \sqrt{\frac{2\epsilon_s(V_{bi}-V_{GS})}{eN_d}}$

$V_{sat} = V_{P0} - (V_{bi} - V_{GS})$

P 沟道 JFET

$V_{P0} = \frac{ea^2 N_a}{2\epsilon_s}$

$V_P = V_{P0} - V_{bi}$

$h = \sqrt{\frac{2\epsilon_s(V_{bi}+V_{GS})}{eN_a}}$

$V_{sat} = V_{P0} - (V_{bi} + V_{SG})$

夹断电流（栅极零偏且内建电势忽略时的理论最大漏极电流）：$I_{P1} = \frac{\mu_n (eN_d)^2 W a^3}{6\epsilon_s L}$

漏源电流: $I_{D1} = I_{P1}\left[3\frac{V_{DS}}{V_{p0}} - 2\left(\frac{V_{DS}+V_{bi}-V_{GS}}{V_{p0}}\right)^{3/2} + 2\left(\frac{V_{bi}-V_{GS}}{V_{p0}}\right)^{3/2}\right]$

沟道电导: $g_d = \frac{3I_{P1}}{V_{p0}}\left[1 - \left(\frac{V_{bi}-V_{GS}}{V_{p0}}\right)^{1/2}\right]$

最大电导: $G_{01} = \frac{3I_{P1}}{V_{p0}}$

饱和电流:

$I_{D1(sat)} = I_{P1}\left[1 - 3\frac{(V_{bi}-V_{GS})}{V_{p0}} \times \left(1 - \frac{2}{3}\sqrt{\frac{V_{bi}-V_{GS}}{V_{p0}}}\right)\right]$

MESFET

非理想因素

等效电路和频率限制

课后习题整理

这里仅整理作业题以及期中考试习题，不包含章节后习题。

半导体材料物理

- **期中-01**：请简述费米能级的物理意义，并说出影响费米能级位置的因素以及在其影响下费米能级如何变化。
- **答**： 费米能级指半导体中被**电子占据概率为 0.5 的假定能级（5 分）**，标志了电子填充能级的水平，能量低于 E_F 的能级被电子占据的概率大于 0.5，能量高于 E_F 的能级被电子占据的概率小于 0.5。费米能级的位置受温度和半导体掺杂浓度影响。对于 p 型掺杂，随着掺杂浓度增加费米能级向价带方向移动；对于 n 型掺杂，掺杂浓度增加费米能级向导带方向移动；**掺杂半导体随着温度升高本征激发逐渐主导时，费米能级向本征费米能级移动（5 分）**。

PN 结

PN 结的形成过程

这部分没有习题，所以对应的我前面整理的也比较少。

平衡 PN 结

- **课堂练习-C2-01**：硅 pn 结所处环境温度为 300K，掺杂浓度为 $N_a = 10^{16}\mathrm{cm}^{-3}$，$N_d = 10^{15}\mathrm{cm}^{-3}$，计算 pn 结中的空间电荷区宽度 W 和零偏时结内的最大电场 $E_{\max}$。
- **启示**： 就是单纯地练公式，注意单位换算就行。
- **答**：

$$
\begin{aligned}
V_{bi} &= \frac{kT}{e}\ln\left(\frac{N_A N_D}{n_i^2}\right) = V_t \ln\left(\frac{N_A N_D}{n_i^2}\right) = 0.635\ \mathrm{V} \\
W &= \left\{\frac{2\epsilon_s V_{bi}}{e}\left[\frac{N_a + N_d}{N_a N_d}\right]\right\}^{1/2} \\
&= \left\{\frac{2(11.7)(8.85\times 10^{-14})(0.635)}{1.6\times 10^{-19}}\left[\frac{10^{16}+10^{15}}{(10^{16})(10^{15})}\right]\right\}^{1/2} \\
&= 0.951\times 10^{-4}\ \mathrm{cm} = 0.951\ \mu\mathrm{m} \\
x_n &= \left(\frac{2\epsilon_s V_{bi}}{e}\cdot\frac{N_A}{N_D}\cdot\frac{1}{N_A+N_D}\right)^{1/2} = 0.864\times 10^{-4}\ \mathrm{cm} \\
E_{\max} &= \frac{-eN_d x_n}{\epsilon_s} = \frac{-(1.6\times 10^{-19})(10^{15})(0.864\times 10^{-4})}{(11.7)(8.85\times 10^{-14})} = -1.34\times 10^{4}\ \mathrm{V/cm}
\end{aligned}
$$

问答题整理

孟庆巨版本教材： **红色题干**为作业、课件出现过的题目。

界面态对肖特基势垒高度的影响	在大多数实用的肖特基势垒中，**界面态在决定 ϕ_b 数值中处于支配地位**，势垒高度基本上与两个功函数差以及半导体中的掺杂度无关。由于表面态密度无法预知，势垒高度通常为经验值。
加偏压时肖特基势垒能带图中 $q\phi_b$ 几乎不变的原因	由于金属中电子浓度极高，空间电荷区极薄，电势连续性决定了加偏压时肖特基势垒能带图中 $q\phi_b$ 几乎不变。
肖特基势垒二极管与 PN 结二极管的区别	**肖特基势垒二极管**是**多子器件**，**PN 结二极管**是少子器件。主要区别： （1）无少数载流子存储，存储时间可忽略，适合高频和快速开关； （2）多数载流子电流远高于少数载流子，饱和电流远高于同面积 PN 结二极管； （3）对同样电流，肖特基势垒上的正向电压降远低于 PN 结，适合箝位和限幅应用； （4）多子数目起伏小，噪声小； （5）温度特性好。
金属与重掺杂半导体接触为何可形成欧姆接触	若半导体为重掺杂（如 $10^{19}\ \mathrm{cm}^{-3}$ 或更高），空间电荷层宽度极薄，载流子可**隧道穿透**而非越过势垒。两侧电子均可隧穿，正反向偏压下 I-V 曲线基本对称，表现为非整流、低电阻的欧姆接触。

第四次作业相关：

在理想情况下，金属和半导体之间形成非整流接触势垒的条件是什么？	前面有
画出 n 型欧姆接触时，零偏、正偏、反偏条件下的能带图	这三个图前面都有
根据给出的金属与半导体，画出形成金半接触后的能带图	原则就是让金属的费米能级不变，然后让半导体的费米能级和金属对齐，画出弯曲的能带图即可。然后根据半导体类型以及载流子的流向标注是阻挡层还是反阻挡层。