

数字逻辑综合实验

一、实验内容：

基于Nexys4 FPGA开发板以及Vivado 2016.2和ModelSim PE 10.4调试工具，在本课程前面部件实验的基础上，根据同学自行选择的显示器、键盘及各自Pmod接口模块，依照数字系统设计自顶向下的原则完成一个应用数字系统设计。

二、实验要求及完成形式：

要求系统至少包含5个基本模块实现的子系统，且系统中必须有输入模块（如开关、按钮或键盘等）及输出显示模块（如LED灯、数码管或显示器等）。实验中分频器可以使用IP核，VGA显存也可以使用板上存储器的IP核来实现，除此之外，所有模块要求用数字逻辑设计方法实现。所有同学均需提交实验报告，及相关的源程序及下板成功的位流文件。

数字逻辑综合实验

三、外围部件模块申领：

每位同学可领取不超过2个外围部件模块。

- 显示屏（VGA传输标准）
- OLED显示屏（SPI协议）
- 键盘（PS2传输标准）
- 摄像头（SCCB协议）
- 温湿度传感器（SPI协议）
- 三轴加速计（I2C/SPI协议）
- MP3（SPI协议）
- 蓝牙（UART协议）
- 开发板自带温度传感器（I2C协议）
- 开发板自带三轴加速计（SPI协议）
- 开发板自带以太网口（以太网协议）
- 开发板自带SD卡接口（SPI协议）
- CAN模块（CAN协议）
- 颜色传感器
- 声音传感器
- 旋转编码器

数字逻辑综合实验

四、作业提交要求

所有同学需提交实验报告（**mip246**上有综合实验报告模板和样例）、相关的源程序及下板成功的位流文件。录制不超过**10**分钟的大作业视频介绍，具体要求：

● 内容要求：

- 1、作品介绍：包括主要功能，设计思路；
- 2、作品的组成和主要实验方法、环境等：包括系统组成部分、主要技术；
- 3、实验步骤：实验主要步骤介绍，可以流程图和代码讲解实验过程；
- 4、结果展示：展示作品各功能最终呈现效果；
- 5、经验分享：实验过程中遇到问题及解决方法；
- 6、视频开头需标注：课程名称、学生姓名、学号、教师姓名。

● 视频质量要求：

- 1、720P及以上，MP4格式；
- 2、图像清晰稳定，声音清楚。

数字逻辑综合实验

五、实验成绩评定

按实验作品和实验报告进行综合评定：

- 实验作品（按百分制评定，占综合实验总成绩**60%**）
 - ✓ 所完成的能够下板的数字系统用到了具有协议或标准的模块： **≥ 70 分**
 - ✓ 所完成的能够下板的数字系统未用到具有协议或标准的模块： **≥ 60 分**
- 实验报告（按百分制评定，占综合实验总成绩**40%**）