

令和 2 年
機械工学実験 1

デジタル回路アフタレポート

指導教員
yoshitaka adachi

芝浦工業大学
機械制御システム

bq18026 関宇

1 課題 1

MIL 記号を用いて全加算器の回路図を描きなさい. その回路図を 74 シリーズの IC で製作する場合の実態配線図を描きなさい. 実態配線図の例を図 1 に示す.

全加算器は二つの半加算器と OR ゲートの組み合わせで構成されている。入力有三つがあり、演算される二つの二進数と下の桁からの桁上りである。Exclusive OR による表現にを図のようになる。

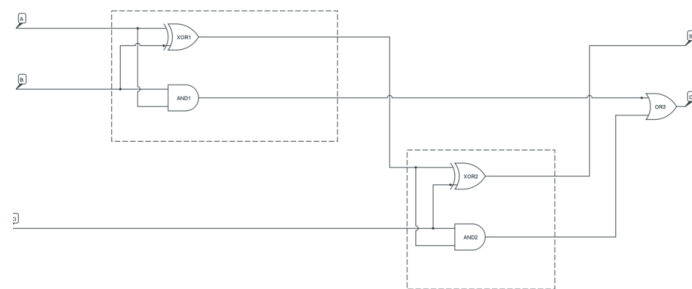


図1 Exclusive OR による表現

しかしその回路図を 74 シリーズの IC で製作するので、つまり AND ゲート、OR ゲート、NOT ゲートの組み合わせである。

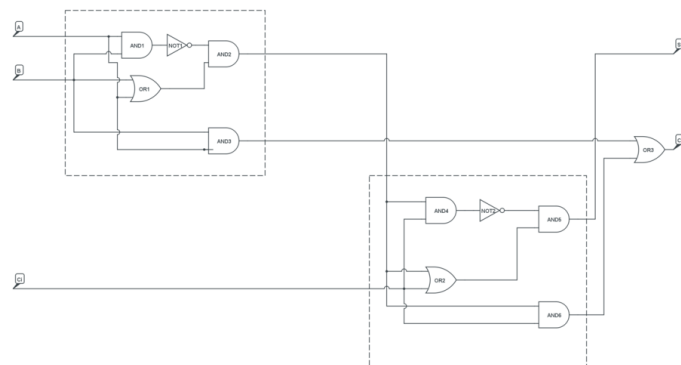


図2 全加算器

IC の配線が IC の分布によって違うので、まず IC の数を考える。図面 2 によると、AND ゲートが 6 個、OR ゲートが 3 個、NOT ゲートが 2 個必要である。つまり 7408 二枚、7432、7404 各一枚が必要である。

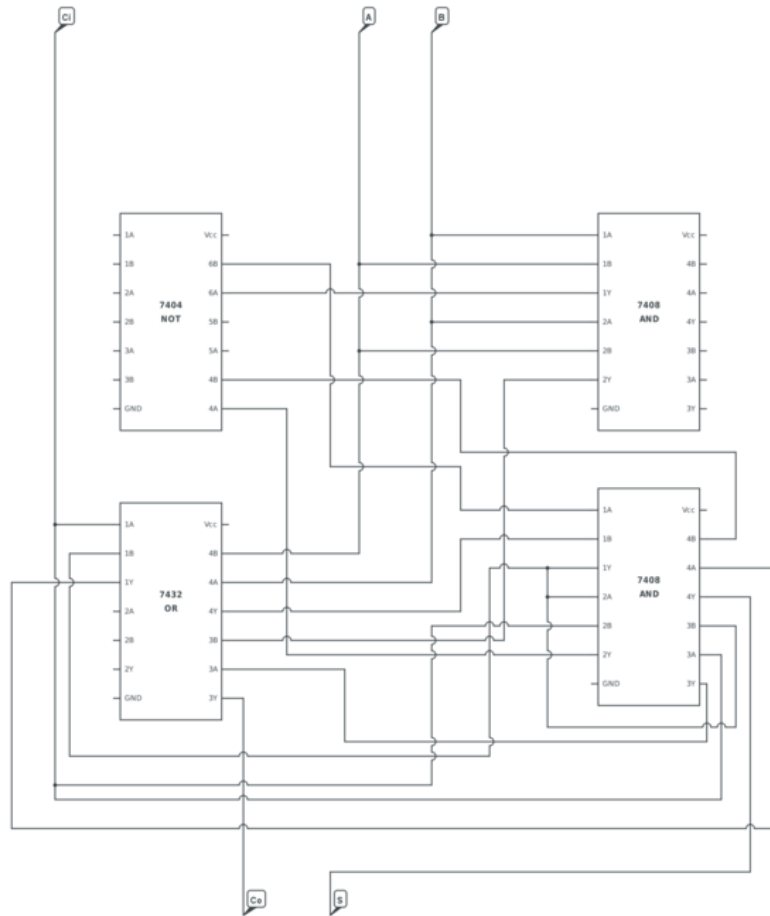


図3 IC 配線図

あるいは NAND ゲートによる表現もできる。

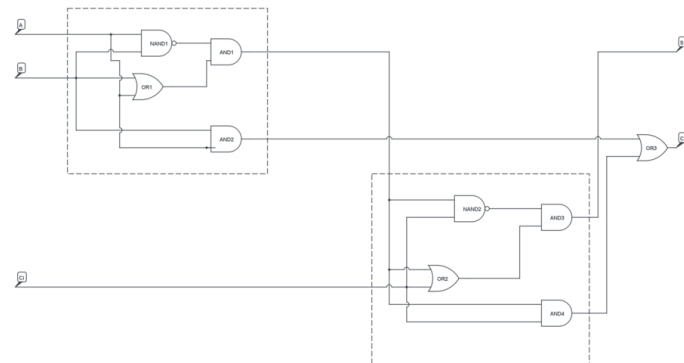


図4 NAND ゲートによる表現

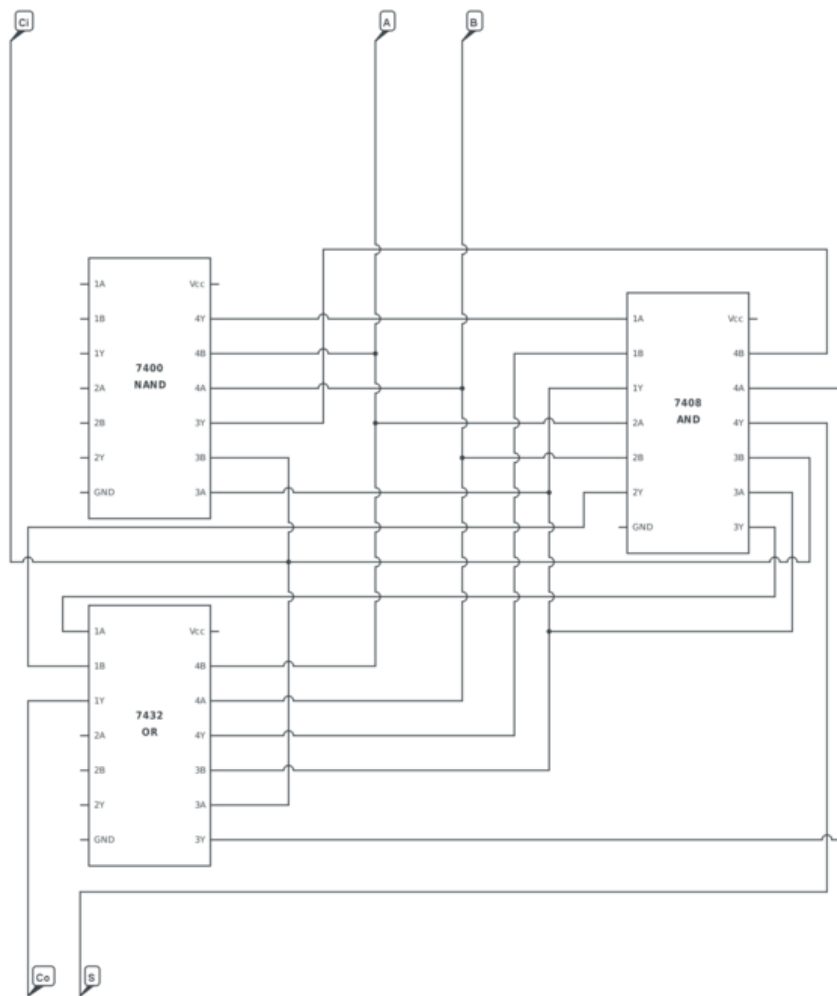


図5 NAND ゲートによる配線

2 課題 2

7404 と 7400 を使ったパルス波の発生回路を, 図 2 のような TC74HC123 を使用したパルス波発生回路に変更する. 実験で計測したパルス幅に対して $\pm 5\%$ 以内のパルス幅を発生させるためには, TC74HC123 に接続する抵抗 R_1 とコンデンサ C_1 の値はいくつになるか, データシートを参照して計算すること. 抵抗とコンデンサは市販されている下記の製品を使用すること. 抵抗とコンデンサは複数使用してもよい.

実験で計測したパルス幅は $2.1\mu\text{s}$ に対して $\pm 5\%$ なのは, できて欲しいパルス幅は $2\sim 2.2(\mu\text{s})$ である。

次に, TC74HC123 のデータシートより, 外部抵抗 R_X は $V_{cc} \geq 3.0\text{V}$ の時 $1\text{k}\Omega$ 以上の抵抗が選定することができるので, 今回 $2\text{k}\Omega$ の抵抗を選定する。さらにパルス幅の計算式

$$t_w(out) \simeq 1.0C_X R_X \quad (1)$$

より, コンデンサの計算ができる。結果より, 1000pF のコンデンサを選定する。

3 参考文献

CPU をつくろう! (<https://userweb.alles.or.jp/chunichidenko/mycpu140.html>)