

@Author: Yangzhiyuan

@Date: 2024-08-27 23:5:1

@Category:@Filename:

@Summary:

 $\begin{tabular}{l} K^{\!A}\!T_{\!E}\!X\;MarkDown\;HTML\;VsCode\;PicGo\;MyEasyPicBedMain\;Prince\\ PADS \end{tabular}$

布线技巧

布线层设置

线宽与线间距设置

PCB设计铜箔、宽度和电流关系

电气间隙

爬电距离

150V-300V空气间隙和爬电距离

布线优先次序

布线注意事项

布线规则

地线回路规则

串扰控制

走线开环规则

阻抗匹配规则

走线闭环规则

走线分支长度控制规则

走线长度控制规则

倒角规则

孤立铜区控制规则

<u>电源与地线层完整性规则</u>

重叠电源与地线层规则

20H规则

五五规则

完成布线

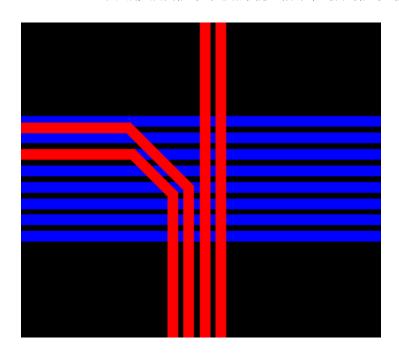
PCB覆铜

调整丝印

布线技巧

布线层设置

在高速数字电路设计中,电源与地层尽量靠在一起,中间不安排布线。 为了减少层间信号的电磁干扰,相邻布线层的信号线走线方向应取垂直方向。



线宽与线间距设置

单板密度:板的密度越高,倾向于使用更细的线宽和更窄的间距

信号的电流强度:当信号的平均电流较大时,应考虑布线宽度所能承载的电流

电路工作电压:线间距应考虑其介电强度

可靠性要求:可靠性要求高时,倾向于使用较宽的布线和较大的间距

PCB加工技术限制:

参数	国内	国际
推荐使用最小线宽/间距	6mil/6mil	4mil/4mil
极限最小线宽/间距	4mil/6mil	2mil/2mil

信号线:通常宽度为0.2-0.3mm(8-12mil),最细可以达到0.05-0.07mm(2-2.8mil)。

电源线: 宽度通常为1.2-2.5mm(48-100mil)。

PCB设计铜箔、宽度和电流关系

铜厚/3	5um(1盎司)	铜厚/50um(1.5盎司)		铜厚/70um(2盎司)	
电流(A)	线宽(mm)	电流(A)	线宽(mm)	电流(A)	线宽(mm)
4.5	2.5	5.1	2.5	6	2.5
4	2	4.3	2.5	5.1	2
3.2	1.5	3.5	1.5	4.2	1.5
2.7	1.2	3	1.2	3.6	1.2
3.2	1	2.6	1	2.3	1
2	0.8	2.4	0.8	2.8	0.8
1.6	0.6	1.9	0.6	2.3	0.6
1.35	0.5	1.7	0.5	2	0.5
1.1	0.4	1.35	0.4	1.7	0.4
0.8	0.3	1.1	0.3	1.3	0.3
0.55	0.2	0.7	0.2	0.9	0.2
0.2	0.15	0.5	0.15	0.7	0.15

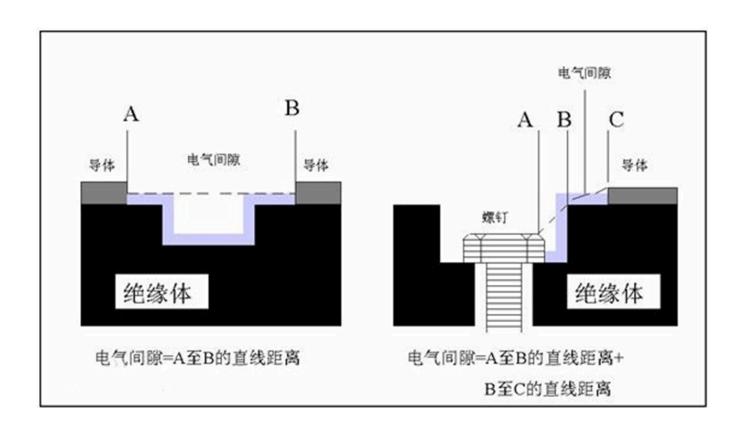
也可以使用经验公式计算:0.15×线宽(W mil)=A

以上数据均为温度在25℃下的线路电流承载值.

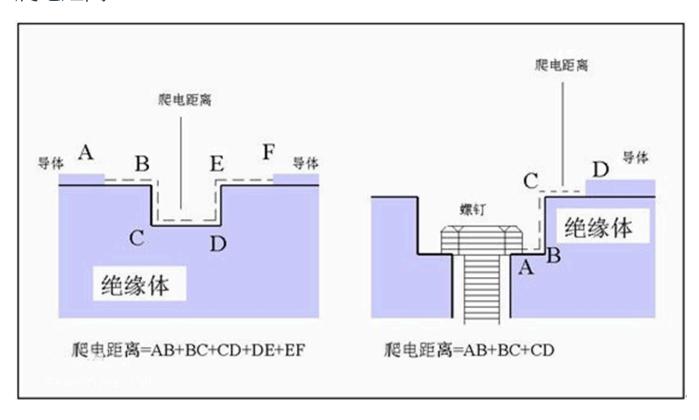
导线阻抗:0.0005×L/W(线长/线宽)

电流承载值与线路上元器件数量/焊盘以及过孔都直接关系

电气间隙



爬电距离



150V-300V空气间隙和爬电距离

2	一步	で側	-797		二次	侧	23.
线与保 护地间 距 mm	工作电压 直流值或 有效值V	空气 间隙 mm	爬电 距离 mm	工作电压 直流值或 有效值V	空气 间隙 mm	爬电 距离 mm	线与保护地间 距 mm
4.0	50V	1.0	1.2	71V	0.7	1.2	2.0
	150V	1.4	1.6	125V	0.7	1.5	
	200V		2.0	150V	0.7	1.6	
	250V		2.5	200V	0.7	2.0	
	300V	1.7	3.2	250V	0.7	2.5	
	400V		4.0				
	600V	3.0	6.3				

布线优先次序

关键信号线优先:电源、模拟小信号、高速信号、时钟信号和同步信号等关键信号优先布线 密度优先:从单板连接关系最复杂的器件着手布线,从单板上连线最密集的区域开始布线

布线注意事项

尽量为时钟信号、高频信号、敏感信号等关键信号提供专门的布线层,并保证其最小的回路面积。必要 是应采取屏蔽和加大安全间距等方法,保证信号质量。

电源层与地层之间的EMC环境较差,应避免布置对干扰敏感的信号。

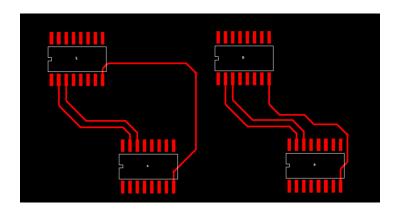
有阻抗要求的网络应布置在阻抗控制层上。

布线规则

地线回路规则

环路最小原则,即信号线与其回路构成的环面积要尽可能小,环面积越小,对外的辐射越小,接收外界 的干扰也越小

在双层板设计中,在为电源留下足够空间的情况下,应该将留下的部分用参考地填充,且增加一些必要 的孔,将双面地信号有效连接起来



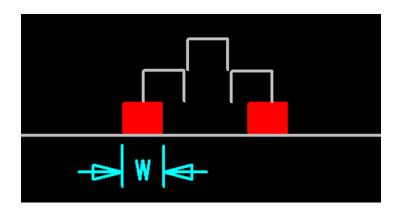
串扰控制

是指PCB上不同网络之间因较长的平行线引起的相互干扰,主要是由于平行线见的分布电容和分布电感的作用,解决措施:

加大平行线的间距,遵循3W规则

在平行线接入地的隔离线

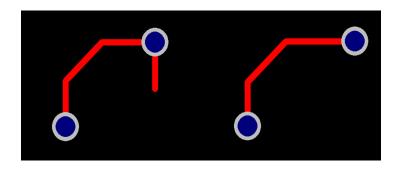
减少布线层与地平面的距离



走线开环规则

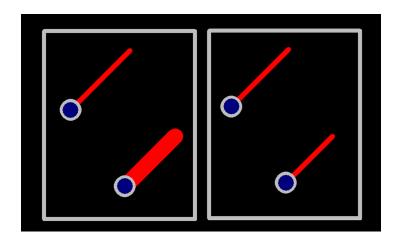
一般不允许出现一端浮空的布线

主要是为了避免产生"天线效应",减少不必要的干扰辐射和接收。



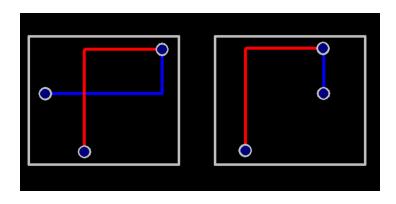
阻抗匹配规则

同一网络的布线宽度应保持一致,线宽的变化会造成线路特性阻抗的不均匀,当传输的速度较高时会产 生反射,在设计中应该尽量避免这种情况



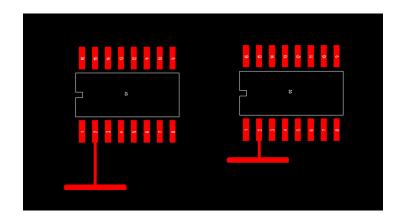
走线闭环规则

防止信号线在不同层间形成自环,在多层板设计中容易产生此类问题,自环将引起辐射干扰



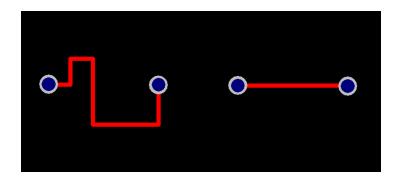
走线分支长度控制规则

尽量控制分支的长度,另外一般要求走线延时时间Tdelay <= Trise/20



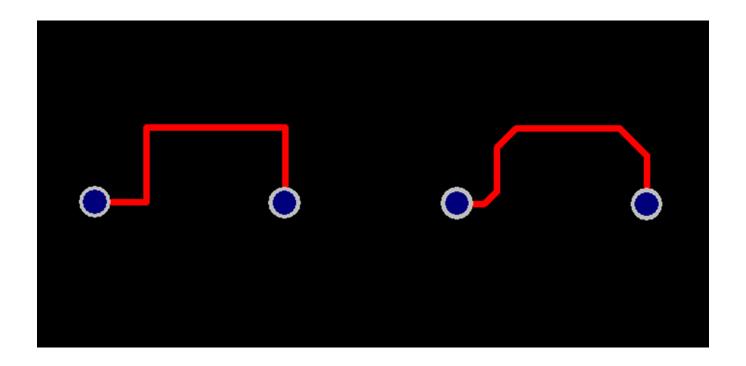
走线长度控制规则

短线规则,在设计是应该让布线长度尽量短,以减少由于走线过长带来的干扰问题,特别是一些重要的 信号线,如时钟线,务必讲其振荡器放在离器件很近的地方



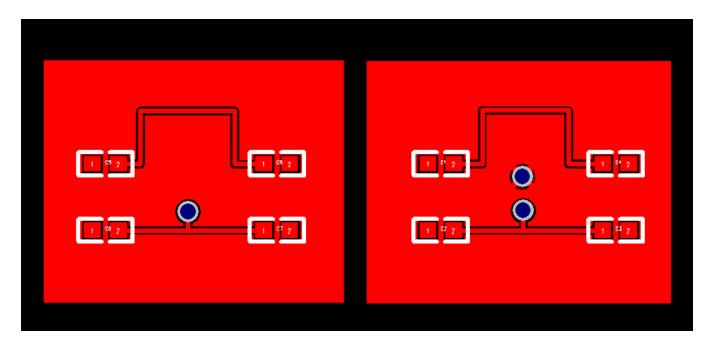
倒角规则

PCB设计中应避免产生锐角和直角



孤立铜区控制规则

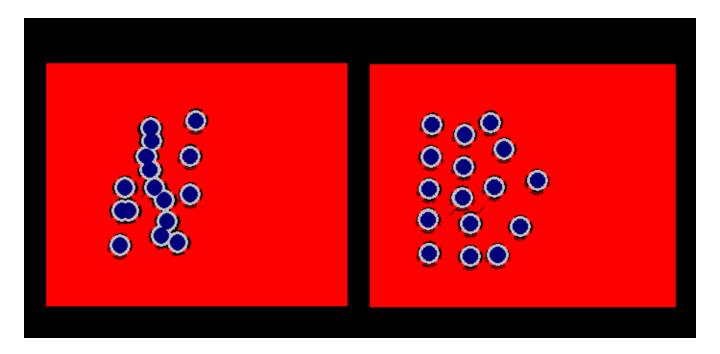
孤立铜区的出现,将带来一些不可预知的问题,因此将孤立铜区与别的信号相关联。



电源与地线层完整性规则

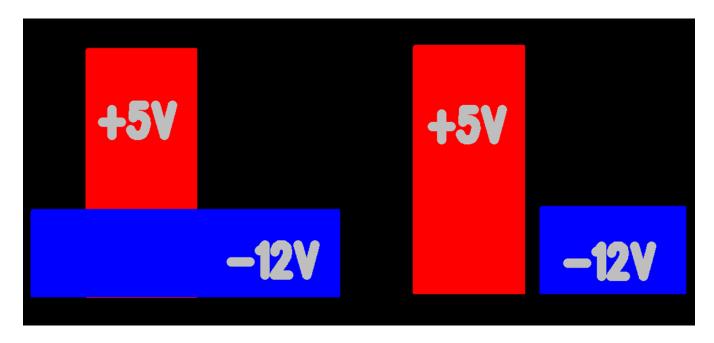
对于导孔密集的区域,要注意避免孔在电源和底层的挖空区域相互连接,形成对平面的分割,从而破坏

平面层的完整性,并进而导致信号线在地层的回路面积增大。



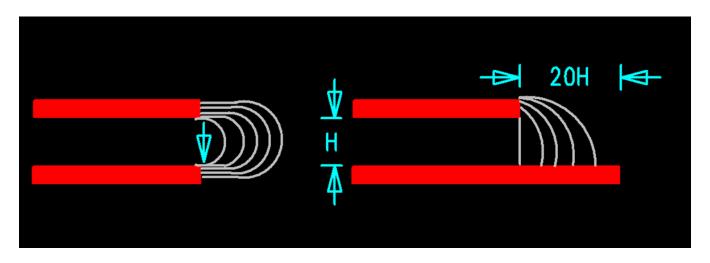
重叠电源与地线层规则

不同的电源层在空间上要避免重叠,主要是为了减少不同电源之间的干扰,特别是一些电压相差很大的电源之间,难以避免时考虑中间隔地层



20H规则

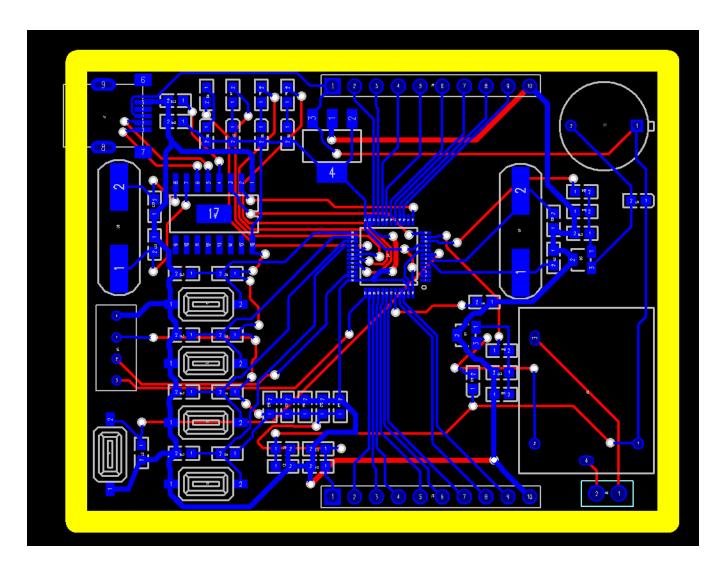
由于电源层与地层之间的电场是变化的,在板的边缘会向外辐射,称为边沿效应。将电源层内缩,使得电场只在接地层的范围内传导,以一个H(电源和地之间的介质厚度)为单位,若内缩20H则可以将70%的电场限制在接地层边沿内,内缩100H则可以将98%的电场限制在内



五五规则

印制板层数选择规则,即时钟频率到5MHZ或脉冲上升时间小于5ns,则PCB板须采用多层板 考虑成本,采用双层板结构时,最好将印制板的一面作为一个完整的地平面层。

完成布线



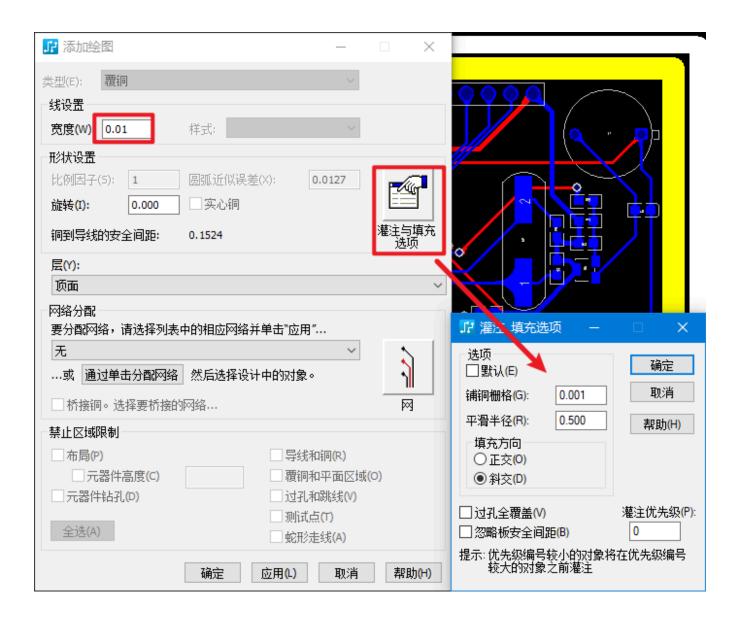
PCB覆铜

使用Layout打开完成布线的CPB文件

选择顶面

点击覆铜工具,画一个大于板框的矩形

设置灌注选项(勾选"过孔全覆盖")

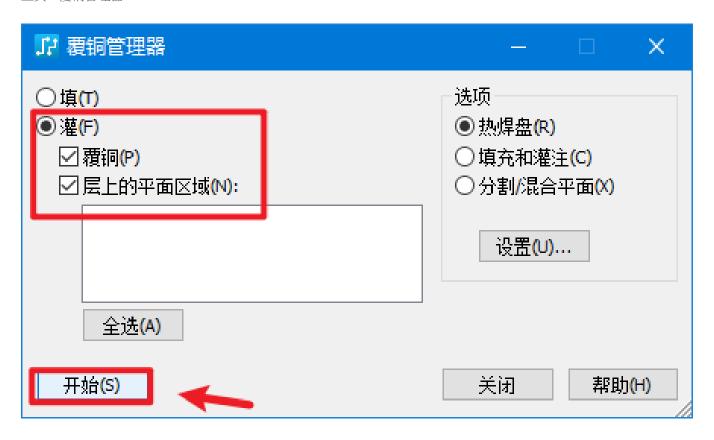


♪ 添加绘图	_	□ ×
类型(E): 覆 铜	~	
线设置		
宽度(<u>W</u>): 0.01	样式;	
比例因子(S): 1	圆弧近似误差(%): 0.0127	
旋转(I): 0.000	三 实心铜	
铜到导线的安全间距:	0.1524	灌注与填充 选项
层():		
顶面		~
网络分配	<u>-</u>	
	中的相应网络并单击"应用" 	
GND	L RIVERSHIP OF THE STATE OF THE	
或 通过单击分配网络	然后选择设计中的对象。 	
或 通过单击分配网络 M 桥接铜。选择要桥接的]	
]	<u> </u>
□桥接铜。选择要桥接的]	<u> </u>
□ 桥接铜。选择要桥接的□ 禁止区域限制	网络	
□ 桥接铜。选择要桥接的□ 禁止区域限制□ 布局(P)		
□ 桥接铜。选择要桥接的 □ 禁止区域限制 □ 布局(P) □ 元器件高度(C) □ 元器件钻孔(D)		
□ 桥接铜。选择要桥接的 □ 禁止区域限制 □ 布局(P) □ 元器件高度(C)		

选择GND网络并确定

底层操作一致,画的覆铜框大于顶层的覆铜框便是

工具->覆铜管理器



覆铜错误



J1.5 (7.68467, 48.62733) # = 1

U4.47 (38.44633, 26.48733) # = 0

U4.23 (33.94633, 34.98733) # = 0

U4.8 (40.44633, 31.48733) # = 0

钻孔焊盘总数: 0 非钻孔焊盘总数: 4

违规热焊盘开口移除器报告。

在 顶面 上:

J1.5 (7.68467, 48.62733) # = 0

钻孔焊盘总数: 0 非钻孔焊盘总数: 1

报错不一定是错误,通过工具->验证设计->连接性

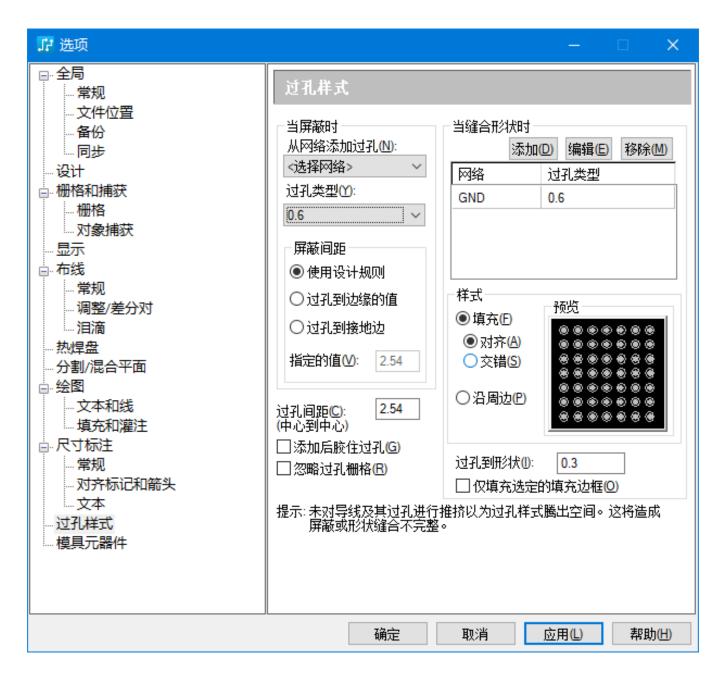
只要验证设计没问题就好

覆銅完成并保存的PCB文件再次打开看不到覆铜,只需要覆铜管理器->填充即可

填充缝合孔

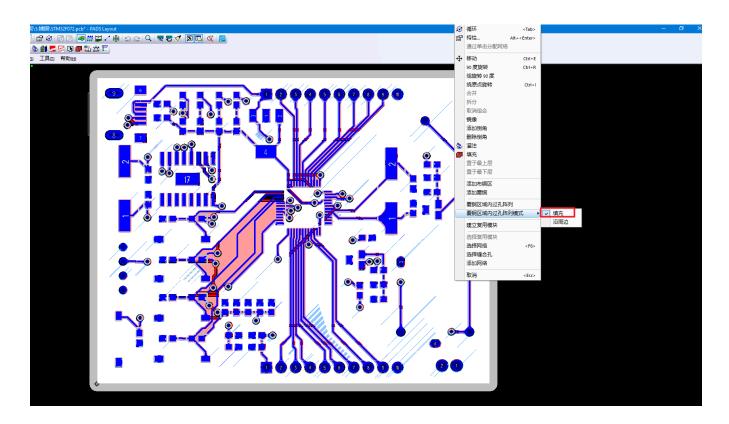
无模命令DRP禁用在线DRC

设置过孔样式



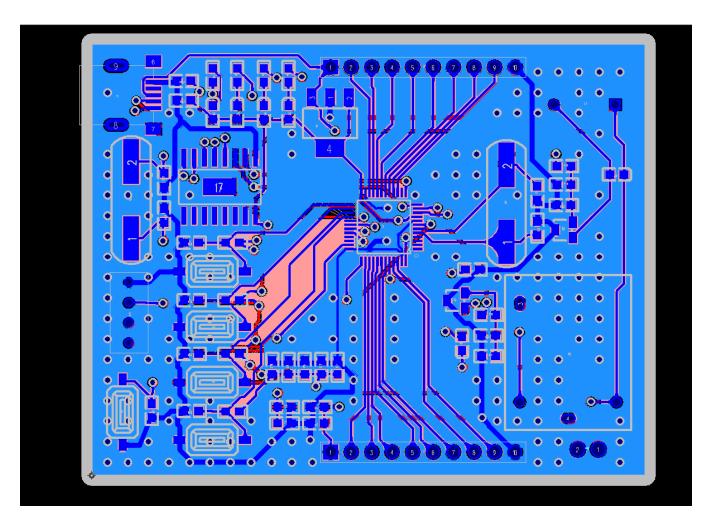
先选择顶面

选择形状->点击覆铜边框

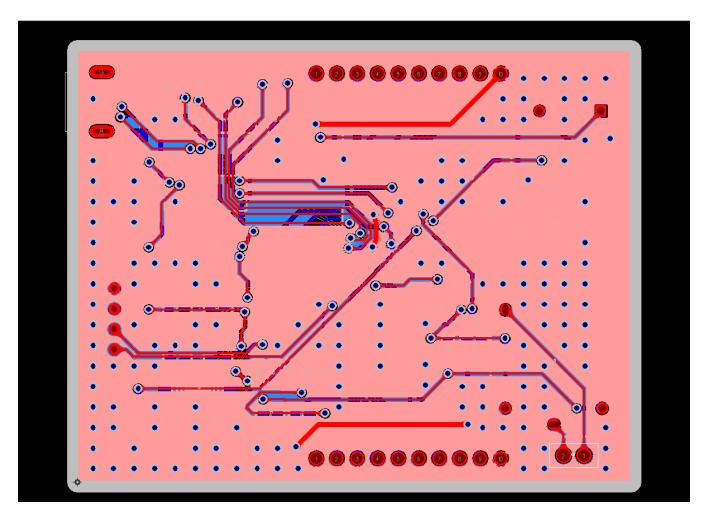


确保右击->覆铜区域内过孔阵列模式为"填充"

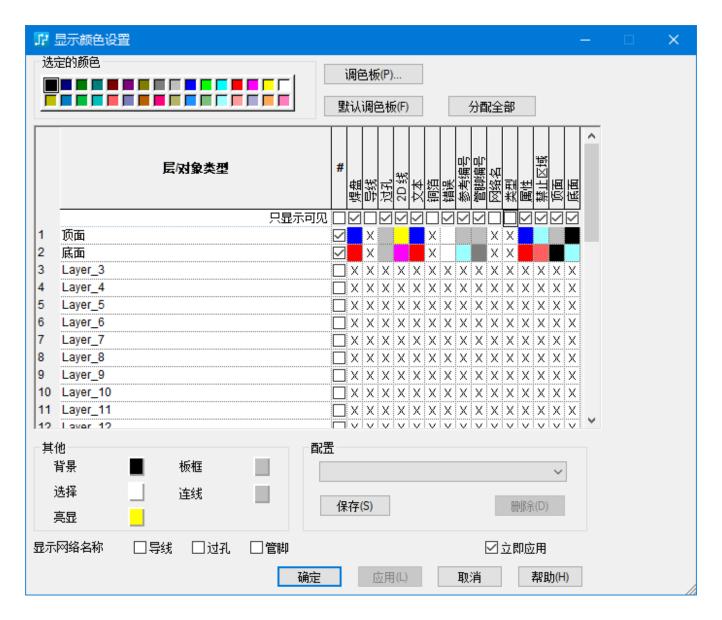
然后再次右键点击"覆铜区域内过孔阵列"



底面过孔阵列操作一致



调整丝印



屏蔽一些颜色显示方便调整丝印

将丝印方向调正,位置避开过孔和元件