



FAKULTAS  
ILMU KOMPUTER  
UNIVERSITAS DIAN NUSWANTORO

JL. IMAM BONJOL NO. 207 SEMARANG Telp. 024-3575915, 024-3575916



LEMBAR SOAL UJIAN

UJIAN AKHIR SEMESTER GENAP 2022/2023

Mata Kuliah	: Rangkaian Logika Digital	Sifat	: Open Book
Hari/tanggal	: Rabu, 12 Juli 2023	Waktu	: 120 menit (10.20 – 12.20 WIB)
Kelompok	: A11.4202	Dosen	: Dr. Wahyu Aji Eko Prabowo, M.T

*Tulis ulang pernyataan berikut: “Saya menyatakan bahwa saya mengerjakan UAS ini dengan sejujur-jujurnya, tanpa bantuan orang lain dan tanpa menggunakan cara yang tidak dibenarkan. Apabila di kemudian hari diketahui saya mengerjakan UTS ini dengan cara yang tidak jujur, saya bersedia mendapatkan konsekuensinya, yaitu mendapatkan nilai E pada mata kuliah Rangkaian Logika Digital Semester Genap 2022/2023.”*

1. Sebuah sistem kontrol lampu lalu lintas akan diberikan pada sebuah persimpangan jalan. Sistem tersebut memiliki tiga input yaitu:
- Input 1:** Kendaraan dari jalur utara-selatan (1 jika ada, 0 jika tidak ada)
  - Input 2:** Kendaraan dari jalur timur-barat (1 jika ada, 0 jika tidak ada)
  - Input 3:** Pejalan kaki menekan tombol penyeberangan (1 jika ditekan, 0 jika tidak)

Tiga output yang dihasilkan sistem tersebut adalah:

- Output 1:** Lampu hijau untuk jalur utara-selatan (1 jika menyala, 0 jika tidak)
- Output 2:** Lampu hijau untuk jalur timur-barat (1 jika menyala, 0 jika tidak)
- Output 3:** Lampu penyeberangan untuk pejalan kaki (1 jika menyala, 0 jika tidak)


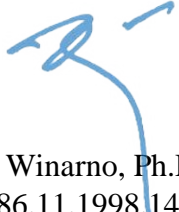
Dengan asumsi bahwa sistem beroperasi dengan prinsip lampu merah akan menyala secara otomatis saat lampu hijau mati. Berikut adalah logika control lampu:

- Lampu hijau utara-selatan dan timur-barat tidak boleh menyala bersamaan
- Jika ada kendaraan di kedua jalur, jalur utara-selatan diprioritaskan
- Jika pejalan kaki menekan tombol, lampu penyeberangan menyala dan lampu hijau di kedua jalur harus mati
- Jika tidak ada kendaraan atau pejalan kaki, lampu hijau utara-selatan tetap menyala

- a) Buatlah tabel kebenaran yang mencakup semua kombinasi input dan output yang sesuai
  - b) Tuliskan persamaan Boolean untuk setiap output
  - c) Sederhanakan persamaan Boolean tersebut menggunakan Aljabar Boolean
  - d) Buatlah rangkaian logika yang menggambarkan sistem kontrol lampu lalu lintas tersebut menggunakan gerbang logika AND, OR, NOT, dan XOR
2. Sebuah half-subtractor adalah rangkaian kombinasional yang digunakan untuk melakukan pengurangan dua bit. Rangkaian ini memiliki dua input, A (minuend) dan B (subtrahend), dan dua output D (difference) dan B<sub>out</sub> (Borrow out).
- a) Tentukan dan tuliskan tabel kebenaran untuk rangkaian half-subtractor ini
  - b) Dari tabel kebenaran tersebut, tuliskan persamaan Boolean untuk output D dan B<sub>out</sub>
  - c) Sederhanakan persamaan Boolean tersebut menggunakan hukum aljabar Boolean
  - d) Implementasikan persamaan yang telah disederhanakan ke dalam rangkaian logika dengan menggunakan gerbang AND, OR, dan NOT

3. Sebuah perusahaan membutuhkan sebuah rangkaian sekuensial yang menggunakan flip-flop RS mode NOR. Rangkaian ini digunakan untuk mengendalikan sebuah mesin. Ketika input S diberikan ( $S = 0$  dan  $R = 1$ ), mesin harus bekerja ( $Q = 1$ ). Ketika input R diberikan ( $S = 1$  dan  $R = 0$ ), mesin harus berhenti ( $Q = 0$ ).
- a) Buatlah tabel kebenaran yang mencakup semua kemungkinan kombinasi input dan output yang sesuai
  - b) Dengan asumsi bahwa pada awalnya mesin berada dalam keadaan berhenti ( $Q = 0$ ), buatlah diagram waktu untuk flip-flop RS jika diberikan urutan input berikut: ( $S = 0, R = 1$ ), ( $S = 1, R = 0$ ), ( $S = 1, R = 0$ ), ( $S = 0, R = 1$ ), dan ( $S = 1, R = 1$ ).
4. Rancanglah sebuah rangkaian flip-flop JK dengan input J, K dan Clock (CLK). Rangkaian ini memiliki dua output yaitu Q dan NOT Q ( $\overline{Q}$ ). Rangkaian ini di trigger/pacu oleh ujung negatif dari Clock.
- a) Buatlah tabel kebenaran yang mencakup semua kemungkinan kombinasi input J, K, dan CLK serta output Q dan NOT Q.
  - b) Dari tabel kebenaran tersebut, buatlah diagram pewaktu untuk input dan output dalam beberapa skenario berbeda, misalnya: (a)  $J = 1, K = 0$  sepanjang waktu (b)  $J = 0, K = 1$  sepanjang waktu, dan (c) J dan K bergantian 0 dan 1 setiap kali CLK berdenyut
  - c) Dari hasil tabel kebenaran dan diagram pewaktu tersebut, Jelaskan bagaimana flip-flop JK berfungsi dalam kondisi input dan output yang berbeda-beda

= Selamat Mengerjakan =

Koordinator Mata Kuliah Rangkaian Logika Digital	Ka. Prodi Teknik Informatika – S1
 Dr. Wahyu Aji Eko Prabowo, M.T 0686.11.2016.671	 Sri Winarno, Ph.D 0686.11.1998.142