# 中国科学院大学计算机组成原理实验课实 验 报 告

学号: <u>2015K8009929014</u>	姓名: 李云志 专业: 计算机科学与技术
实验序号: <u>4</u> 实验名称:	可执行程序的加载与硬件性能计数器

注 1: 本实验报告请以 PDF 格式提交。文件命名规则: [学号]-PRJ[实验序号]-RPT.pdf, 其中文件名字母大写,后缀名小写。例如: [2014K8009959088]-PRJ[1]-RPT.pdf

注 2: 实验报告模板以下部分的内容供参考,可包含但不限定如下条目内容。

- 一、 逻辑电路结构与仿真波形的截图及说明(比如关键 RTL 代码段{包含注释} 及其对应的逻辑电路结构、相应信号的仿真波形和信号变化的说明等)
  - 1、 程序加载器设计
    - 1.1 fix the magic number

Code: const uint32\_t elf\_magic = 0x464c457f;

1.2 read the content of the segment from the ELF file

Code:

fseek(fp,ph[i].p\_offset, SEEK\_SET);

fread(mips\_addr(ph[i].p\_vaddr), 1,ph[i].p\_filesz, fp);

1.3 zero the memory region

Code:

memset(mips\_addr(ph[i].p\_vaddr + ph[i].p\_filesz), 0,ph[i].p\_memsz-ph[i].p\_filesz);

2、 硬件性能计数器

## 2.1 结构安排

由于硬件性能计数器所需要的判断信号,将其安排在多周期

# CPU 的 Control Unit 模块内,以使 CPU 体系结构清晰

```
in wear u_mips_cpu - mips_cpu (mips_cpu.v) (4)

wear alu (alu.v)

reg_file - reg_file (reg_file.v)

wear ControlUnit - ControlUnit (mips_cpu.v)

alu_control - ALU_control (mips_cpu.v)
```

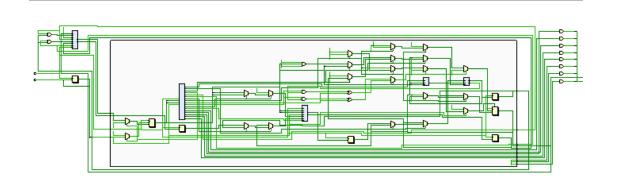
#### 2.2 核心代码段

```
cycle_cnt<=cycle_cnt+1;//cycles
case(current_state)
S0:inst_cnt=inst_cnt+1;
S3:ld_cnt=ld_cnt+1;
S5:st_cnt=st_cnt+1;
S8:br_cnt=br_cnt+1;//beq,bne
S9:br_cnt=br_cnt+1;//j
S12:br_cnt=br_cnt+1;//jal
S14:br_cnt=br_cnt+1;//jr
default:;
endcase
```

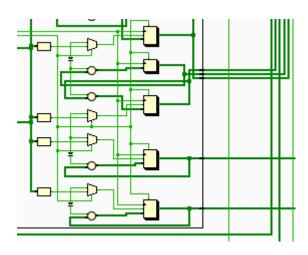
核心思想:通过不同指令间的特征状态来判断所读指令类型,

从而使硬件性能计数器实现其功能。

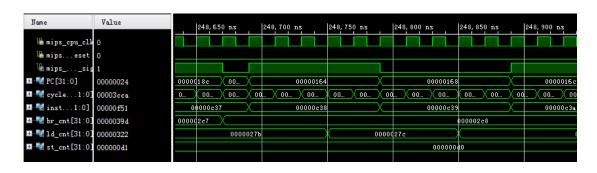
### 2.3 逻辑电路图







2.4 行为级仿真结果及波形图



# 3、 思考与总结

# 3.1 程序加载器部分

(1) magic number 部分代码编写涉及到所学的大小端存储方式 第3页/共4页

- (2)通过课堂上的学习,对从代码到程序运行的过程有了更加完整、全面的理解,也对汇编、链接、加载等有了更加深刻地认识。
- (3) 第一次接触 Linux 下的可执行文件这一内容,通过代码的编写对文件内各段内容,以及程序加载有了更加深入的认识与理解。 3.2 硬件性能计数器部分
- (1) 由于所需信号以及计数器所完成的功能,硬件性能计数器被放置在 CPU 的 Control Unit 模块内。
- (2)通过对状态机的特征状态的识别,来区分不同的指令,从而对特定计数器实现加一的功能。
- (3) 在一开始的实现过程中,并没有将此计数器用时钟驱动,而 是试图单纯通过状态机的变化来驱动,此方法后仿真出现问题。考 虑到时序电路的特点后将其加入时钟,最终实现完整功能。