



**A Linguagem do Computador**

Sistemas Digitais

Universidade Estadual de Feira de Santana

**Versão 1.0**

# Histórico de Revisões

Date	Descrição	Autor(s)
14/08/2016	Inserção de tópicos a serem relatados	Yuri da Silva Martins
15/08/2016	<ul style="list-style-type: none"><li>• Adicionando mais conteúdos ao relatório</li><li>• Revisão de todo o conteúdo do relatório</li></ul>	Jhone Mendes, Leandro Campos e Yuri Martins

## SUMÁRIO

<b>1</b>	<b>Introdução</b>	<b>4</b>
1	Propósito do Documento . . . . .	4
2	Organização Geral do Documento . . . . .	4
3	Acrônimos e Abreviações . . . . .	4
<b>2</b>	<b>Visão geral da arquitetura</b>	<b>5</b>
1	Arquitetura 32 bits . . . . .	5
2	Arquitetura com 32 registradores . . . . .	5
3	Divisão da palavra 4 bytes . . . . .	5
4	Risc . . . . .	5
5	MIPS . . . . .	5
6	64 instruções . . . . .	6
7	Endereçamento . . . . .	6
8	Tipos de instrução . . . . .	6
9	Instruções aritméticas . . . . .	6
10	Overflow . . . . .	6
11	Organização da memória . . . . .	6
<b>3</b>	<b>Particularidades da Arquitetura e conjunto de instruções</b>	<b>7</b>
1	Conjunto de Instruções . . . . .	7
1.1	Aritméticas . . . . .	7
1.2	Lógicas . . . . .	7
1.3	Carregamento . . . . .	7
1.4	Armazenamento . . . . .	7
1.5	Saltos . . . . .	7

<b>4</b>	<b>Características do montador e seu funcionamento</b>	<b>8</b>
1	Arquivo de entrada . . . . .	8
2	Função . . . . .	8
3	Fluxograma . . . . .	8
4	Arquivo de saída . . . . .	8
<b>5</b>	<b>Características do simulador e seu funcionamento</b>	<b>9</b>
1	Arquivo de entrada . . . . .	9
2	Função . . . . .	9
3	Fluxograma . . . . .	9
4	Arquivo de saída . . . . .	9

# 1 | Introdução

## 1. Propósito do Documento

Este documento da disciplina MI Sistemas Digitais, no qual, tem como objetivo desvendar de que maneira, foi desenvolvido um montador e um simulador. Mostrando como é composta suas arquiteturas, quais são as instruções e seus tipos, apresentando, de que modo, é possível acionar o funcionamento de ambos componentes e sinalizando suas respectivas saídas.

## 2. Organização Geral do Documento

O presente documento é apresentado como segue:

- **Tópico 2** – Este capítulo apresenta uma visão geral da arquitetura, indicando como está organizada as palavras, como estão expostas as instruções e explicitando a arquitetura geral utilizada;
- **Tópico 3** – Este tópico descreve todos os tipos de instruções aceitas pelo processador;
- **Tópico 4** – Este tópico mostra toda a descrição do montador, contendo sua função e evidenciando sua entrada e saída de dados do mesmo;
- **Tópico 5** – Este tópico apresenta uma visão geral da arquitetura, com foco em entrada e saída do sistema e arquitetura geral do mesmo;

## 3. Acrônimos e Abreviações

Sigla	Descrição

## 2 | Visão geral da arquitetura

Utilizamos neste processador um conjunto de 32 registradores, em que estão organizado em uma estrutura de armazenamento destes registradores, contendo em sua arquitetura uma palavra com extensão de 32 bits. A camada ISA foi desenvolvida, utilizando-se do conceitos da Arquitetura RISC e a arquiteturas do MIPS. A seguir, descreveremos a visão geral da arquitetura de alguns aspectos utilizados em nosso processador.

### 1. Arquitetura 32 bits

Na arquitetura utilizada, uma palavra contém uma extensão de 32 bits, ou seja, 000000 000000 000000 000000 000000, em que cada subconjunto de bits, representa o tipo de instrução na qual foi processada.

### 2. Arquitetura com 32 registradores

Na arquitetura MIPS na qual foi utilizada, contém um número máximo de 32 registradores, em que estes tais registros são armazenados valores obtidos através de uma determinada instrução. Esses registradores possuem uma organização, como por exemplo de *\$0a\$7* são mapeados de 16 até 23.

### 3. Divisão da palavra 4 bytes

Uma palavra em um registrador é separada com o tamanho de um byte, como a largura da mesma contém 32 bits, acontece uma divisão em 4, com isto, existe a possibilidade de armazenar todos os bits desta palavra.

### 4. Risc

Um conjunto de instruções simples e com um tamanho reduzido, em que são as mais utilizadas. Esta arquitetura foi empregada neste processador, pela característica do mesmo de ser simples, visto que, a leitura das instruções é feita sequencialmente e uma por vez.

### 5. MIPS

Neste tipo de arquitetura, onde é definido o conjunto de instruções que está disposto para o desenvolvimento de um processador, contém também a sua organização da estrutura de armazenamento das informações, no qual, é feito por meio de registradores e memória e especificações como deve ser utilizado os seu registradores.

## **6. 64 instruções**

Reunimos 64 tipos de instruções, no qual está dentro do padrão do MIPS, em que o nosso processador é capaz de realizar uma leitura e consequentemente uma tradução.

## **7. Endereçamento**

Com a finalidade de obter um armazenamento, pode ser feito em três formas, tal como, via registrador, imediato e indexado. O endereçamento através do registrador, utiliza apenas os mesmos para realizar as operações, sendo que, os dados já estão armazenados neles. Imediato, é inserido na própria instrução, um valor constante, já estabelecido. Utiliza o endereço da memória, no qual pode ser a base de um vetor e um offset, em que, estabelece o novo endereço que deseja alcançar.

## **8. Tipos de instrução**

Em nosso processador existe grupos de instruções distintas, na quais são elas, aritméticas com cálculos de somar; subtrair; multiplicar; etc.; contem também as instruções de acesso a memória, que são feitas por meio do comando load e store, existindo instruções com característica de desvios e saltos são encontradas com esta natureza jump e por fim, as lógicas possuindo tipos, tal como, and, or e entre outras.

## **9. Instruções aritméticas**

Possuem três operandos, em que, eles são o registrador destino, no qual possui o resultado da operação, um registrador fonte contendo um operando e um outro operando, podendo ser um registrador fonte, ou temporário e até mesmo ser um valor de uma constante.

## **10. Overflow**

Em operações aritméticas, em nosso processador sinalizamos quando acontece um resultado inesperado, nestes tipos de operações, por meio de uma flag. Este overflow acontece quando em um determinado cálculo, excede a quantidade de bits disponível para sua representação.

## **11. Organização da memória**

Em nossa memória compartilhada, sua organização está disposta da seguinte maneira, as instruções antecedem as informações dos dados, ou seja, logo após a leitura das instruções, são obtidos os dados.

## **3 | Particularidades da Arquitetura e conjunto de instruções**

### **1. Conjunto de Instruções**

#### **1.1. Aritméticas**

#### **1.2. Lógicas**

#### **1.3. Carregamento**

#### **1.4. Armazenamento**

#### **1.5. Saltos**



## **4 | Características do montador e seu funcionamento**

- 1. Arquivo de entrada**
- 2. Função**
- 3. Fluxograma**
- 4. Arquivo de saída**

## **5 | Características do simulador e seu funcionamento**

- 1. Arquivo de entrada**
- 2. Função**
- 3. Fluxograma**
- 4. Arquivo de saída**