
	<p>UNIVERSIDAD ESTATAL A DISTANCIA ESCUELA DE CIENCIAS EXACTAS Y NATURALES CARRERA INGENIERÍA INFORMÁTICA CATEDRA DESARROLLO DE SISTEMAS 00823 - Organización de Computadores Primer cuatrimestre del 2023</p>	
---	--	---

## Tarea 2

<b>Tipo:</b> individual	<b>Valor del trabajo en la nota:</b> 10%
-------------------------	--

### OBJETIVO

Aplicar los conocimientos adquiridos en el Tema 3, sobre la generación de circuitos simplificados utilizando lógica combinacional y Flip-Flops J-K de modo asíncrono.

### DESARROLLO

Se tiene la secuencia de 16 números: **1, 1, 13, 13, 3, 3, 13, 13, 26, 26, 13, 13, 24, 26, 13, 0** y se desea construir por medio de lógica combinacional su representación binaria utilizando 5 leds y, además, desplegar el resultado por medio de un Numeric Output.

La solución presentada debe contener:



- Tabla de verdad.
- Mapa de Karnaugh, la indicación de las agrupaciones establecidas para la simplificación y la explicación del término resultante de cada agrupación.
- Ecuaciones simplificadas.
- Circuito generado en Digital Works debe cumplir con lo siguiente:
  - Solo puede existir una entrada para cada variable.
  - La secuencia de entrada del 0 a 15 corresponderá a un contador asíncrono.
  - Cada una de las salidas se mostrará como un led y se visualizará su valor en decimal por medio de un Numeric Output.

### ENTREGABLES

La solución del ejercicio debe incluir dos archivos:

- El documento con la solución del proyecto. El cual debe incluir la explicación de los pasos realizados para obtener las ecuaciones simplificadas por medio de los mapas de Karnaugh y el resultado de cada agrupación de términos.
- El archivo .DWM generado por Digital Works, correspondiente al circuito de la ecuación simplificada.

Si la plataforma solo permite un archivo, se generará un archivo comprimido (.ZIP) con los dos archivos.

 <p>ESCUELA DE CIENCIAS EXACTAS Y NATURALES</p>	<p>UNIVERSIDAD ESTATAL A DISTANCIA ESCUELA DE CIENCIAS EXACTAS Y NATURALES CARRERA INGENIERÍA INFORMÁTICA CATEDRA DESARROLLO DE SISTEMAS 00823 - Organización de Computadores Primer cuatrimestre del 2023</p>	
--	--	---

## MATRIZ DE EVALUACIÓN

Rubo por calificar	Detalle	Porcentaje
<b>Documento con la explicación de la solución</b>		<b>60%</b>
Portada	1%	
Índice	1%	
Introducción (no menos de media página)	5%	
Marco Teórico	10%	
Desarrollo		
Tabla de verdad	10%	
Mapas de Karnaugh	15%	
Explicación de la agrupación de términos adyacentes y su resultado	10%	
Imagen del circuito resultante	2%	
Conclusión	5%	
Bibliografía en formato APA	1%	
<b>Circuito en Digital Works de la ecuación simplificada</b>		<b>40%</b>
Generación de secuencia de entrada con el contador asíncrono	5%	
Uso leds y numeric output para mostrar la salida del circuito	5%	
El circuito corresponde a la ecuación simplificada correcta	30%	
<b>TOTAL :</b>	<b>100%</b>	<b>100%</b>