

UNIVERSIDADE FEDERAL DE SANTA CATARINA  
CENTRO TECNOLÓGICO - CTC  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA E ELETRÔNICA

YURI GAZZONI REZENDE

OBDH ROBUSTO PARA USO EM LEO

Florianópolis  
2024

YURI GAZZONI REZENDE

OBDH ROBUSTO PARA USO EM LEO

Trabalho de Conclusão de Curso do Curso de Graduação em Engenharia Eletrônica do Centro Tecnológico da Universidade Federal de Santa Catarina para a obtenção do título de Bacharel em Engenharia Eletrônica.

Orientador(a): Gabriel Marcelino

Florianópolis  
2024

YURI GAZZONI REZENDE

OBDH ROBUSTO PARA USO EM LEO

Este Trabalho de Conclusão de Curso foi julgado adequado para obtenção do Título de “Bacharel em Engenharia Eletrônica” e aprovado em sua forma final pelo Curso de Graduação em Engenharia Eletrônica.

Florianópolis (SC), 15 de novembro de 2024.

**Banca Examinadora:**

---

Prof. Dr. Nome do Orientador/Presidente  
Orientador/Presidente

---

Prof. Dr. Membro da banca 1  
Membro(a)  
UFSC

---

Prof. Dr. Membro da banca 2  
Membro(a)  
UFSC

---

Prof. Dr. Membro da banca 3  
Membro(a)  
UFSC - Florianópolis

Este trabalho é dedicado aos meus colegas de classe e aos meus queridos pais.

## **AGRADECIMENTOS**

Inserir os agradecimentos aos colaboradores à execução do trabalho.

## RESUMO

O texto do resumo deve ser digitado em um único bloco, sem espaço de parágrafo. Deve ser composto por uma sequência de frases concisas, afirmativas e não de uma enumeração de tópicos. Não deve conter citações. Manter o tempo verbal do texto do trabalho (impessoal) e por vezes usar a voz ativa (Ex.: este trabalho apresenta). O Resumo deve conter: tema, problema, justificativa, objetivos, método e resultados (de forma geral). Abaixo do resumo, informar as palavras-chave (palavras ou expressões significativas retiradas do texto) e preferencialmente não repetir termos do título (para aumentar os indexadores). No mínimo três e no máximo cinco. Separadas por ponto. Observe que o espaçamento aqui, entre linhas, é simples (1,0).

**Palavra-chave:** Palavra-chave 1. Palavra-chave 2. Palavra-chave 3.

```

:
\palavrachave{<quarta palavra-chave opcional>}
\end{resumo}
```

## ABSTRACT

Resumo traduzido para outros idiomas, neste caso, inglês. Segue o formato do resumo feito na língua vernácula. As palavras-chave traduzidas, versão em língua estrangeira, são colocadas abaixo do texto precedidas pela expressão *Keywords*, separadas por ponto. Observe que o espaçamento aqui, entre linhas, é simples (1,0).

**Keywords:** First keyword. Second keyword. Third keyword.

```
⋮  
  \palavrachave{⟨quarta palavra-chave opcional⟩}  
\end{resumo}
```

## LISTA DE FIGURAS

Figura 1 – Arquitetura proposta. . . . .	18
Figura 2 – Comparação entre DDR e SDR (KLEHN E BROX, 2003). . . . .	20



## LISTA DE TABELAS

Tabela 1 – Principais componentes usados pelos fabricantes de OBDHs comerciais. . . . .	14
Tabela 2 – Síntese da tabela apresentada por George e Wilson (2018). . . . .	15
Tabela 3 – Requisitos do projeto. . . . .	16
Tabela 4 – Tabela comparativa de memórias não voláteis. . . . .	20

## LISTA DE ABREVIATURAS E SIGLAS

OBDH      *On-board Data Handling*

## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO</b>	<b>11</b>
1.1	OBJETIVOS	11
1.1.1	Objetivo geral	11
1.1.2	Objetivos Específicos	11
<b>2</b>	<b>REVISÃO BIBLIOGRÁFICA</b>	<b>12</b>
2.1	RADIAÇÃO EM LEO E COMPONENTES COTS	12
2.2	PROJETOS ANTERIORES	13
2.2.1	FloripaSat-1	13
2.2.2	FloripaSat-2	13
2.2.3	Projetos comerciais	13
<b>3</b>	<b>ARQUITETURA</b>	<b>16</b>
3.1	PRÉ-REQUISITOS DE PROJETO	16
3.2	ARQUITETURA	18
3.2.1	Microcontrolador	19
3.2.2	Memórias	19
3.2.2.1	Memórias voláteis	19
3.2.2.2	Memórias não voláteis	20
3.2.3	Conversores DC-DC	21
3.2.4	Sensores e Periféricos	21
3.2.5	Conectores	21
3.3	INTERFACES DE COMUNICAÇÃO	21
3.3.1	I2C	21
3.3.2	SPI	21
3.3.3	CAN	21
3.3.4	UART	21
3.4	VISUALIZAÇÃO DA ARQUITETURA PROPOSTA	21
	<b>REFERÊNCIAS</b>	<b>23</b>

## 1 INTRODUÇÃO

A Introdução é um texto sucinto e direto, no qual deve constar, organizado em parágrafos, com textualidade (coesão e coerência) e sem vícios linguísticos:

- a) Tema;
- b) Problema;
- c) Justificativa;
- d) Informação das bases/linhas teóricas e/ou autores de referência que serão utilizados no trabalho;
- e) Objetivo geral e, se for o caso, alguns específicos;
- f) Metodologia a ser seguida;
- g) Resultados gerais.

Não crie subtítulos para motivação ou metodologia. Motivação é justificativa e deve compor o texto. Para qualquer dúvida, consulte a Norma, não siga exemplos de formatação observados em outros textos, pois podem estar desatualizados ou equivocados.

### 1.1 OBJETIVOS

Para resolver a problemática X, propõem-se os seguintes objetivos.

#### 1.1.1 Objetivo geral

O objetivo geral deve ser claro, sucinto, direto e coerente com o que foi anunciado no título do trabalho.

#### 1.1.2 Objetivos Específicos

- Utilize a lista de verbos indicada para composição de objetivos específicos, conforme disponível no material da disciplina de PTCC;
- Os objetivos específicos atingem metas em fases de começo, meio e fim, da pesquisa;
- Observe para não colocar a tarefa, mas sim o objetivo que deseja atingir com a mesma.

## 2 REVISÃO BIBLIOGRÁFICA

Para atingir o objetivo de projetar o *hardware* de uma PCB (*Printed Circuit Board*) de um computador de bordo robusto, foi preciso buscar na literatura acadêmica o estado da arte que tange o projeto de OBDHs (*On-Board Data Handling*) para satélites de pequeno porte, especialmente para CubeSats (satélites de baixo custo, dimensões padronizadas e que utilizam componentes comerciais) (CUBESATS ..., 2022).

Primeiro, foi necessário um estudo sobre a radiação em LEO - *Low Earth Orbit* (órbitas com raio menor que 1000 km, segundo ESA, 2024), para que a escolha dos componentes do projeto seja a melhor possível. Com esse estudo, buscaram-se formas de mitigar os efeitos mais conhecidos e verificar como instituições têm lidado com componentes do tipo *commercial-off-the-shelf* (COTS).

Depois, foram analisadas as placas de OBDH dos projetos do FloripaSat-1 e FloripaSat-2, desenvolvidas pelo SpaceLab da UFSC. Por fim, outros projetos comerciais foram estudados para obtenção de noções sobre a arquitetura e componentes usados. Um panorama geral foi feito, verificando-se principalmente os componentes principais e mais críticos, ou seja, processadores, memórias voláteis e não-voláteis e outros periféricos.

### 2.1 RADIAÇÃO EM LEO E COMPONENTES COTS

Estando em solo terrestre, os eletrônicos atuais estão bem protegidos contra a maior parte da radiação incidente do universo. No caso dos satélites orbitais, a proteção atmosférica é atenuada pela distância em relação ao solo, mesmo para aqueles que operam em LEO. Nesse caso, a radiação pode ser suficientemente significativa para causar a mudança do comportamento eletromagnético dos materiais, causando efeitos como falhas, aquisição ou execução errada de comandos e distorção da corrente elétrica (MAYANBARI, 2011). Esses danos são divididos em dois grupos (JUNQUEIRA, 2020): os acumulativos como o TID (*Total Ionizing Dose*), e os SEE (*Single Event Effects*), que indicam o acontecimento de eventos únicos.

Ainda segundo Junqueira (2020), o TID se caracteriza principalmente pela formação de pares elétron-lacuna, onde o primeiro aumenta a condutividade do material e o segundo contribui para oxidação, mudando as características elétricas do componente com o tempo. Já os SEE ocorrem quando um íon atravessa um componente crítico, gerando uma linha de ionização que pode ou não ser destrutiva.

Por esse motivo, quando são escolhidos os componentes críticos para o *hardware* de um *CubeSat*, em sua maioria COTS, deve-se levar em consideração algumas diretrizes cruciais. Segundo Carmo et al. (2021), o componente escolhido precisa

atender os requisitos operacionais, concomitante ao gerenciamento de riscos com mitigações e blindagens.

Com isso, é possível ver três formas confiáveis de escolher cada componente: usando as diretrizes da ESA (*European Space Agency*), as da NASA (*National Aeronautics and Space Administration*) e também através da herança de voo, ou seja, escolhendo componentes que já estiveram em missões semelhantes ou mais críticas. Nos dois primeiros casos, a consulta é através da norma ECSS-Q-ST-60C para a ESA e da lista NPSL (*NASA Part Selection List*) para a NASA. No caso da herança de voo, outros projetos devem ser analisados e consultados, o que será feito na seção a seguir.

## 2.2 PROJETOS ANTERIORES

### 2.2.1 FloripaSat-1

O FloripaSat-1 é uma plataforma *open-source* para nanossatélites. Essa plataforma consiste em três módulos: um módulo de fornecimento de potência (EPS), um computador de bordo (OBDH) e um módulo de telemetria e comunicação (TTC).

Seu OBDH foi feito para realização da interface e comunicação entre os módulos e *payloads*. Aqui, destacam-se os sensores presentes: uma *Inertial Measurement Unit* (com giroscópio, magnetômetro e acelerômetro), a interface com os sensores dos painéis solares e as medições de tensão e corrente de entrada do próprio módulo.

Além disso, contava com um microprocessador de 16 bits, memórias flash (IS25LP128) e suporte para cartão microSD para armazenamento.

### 2.2.2 FloripaSat-2

O FloripaSat-2 é a segunda geração da plataforma *open-source* desenvolvida pelo SpaceLab, baseando-se no projeto FloripaSat-1 e trazendo melhorias para os três módulos principais.

Especificamente para o OBDH, foi introduzida uma memória FRAM e uma NOR flash, ao invés das flashes e cartão microSD anteriores, o que mostra uma melhoria clara de capacidade e confiabilidade.

Outras duas melhorias importantes foram, primeiramente, a adição de um conector para eventualmente conectar uma *daughter board* à placa, e, secundamente, a adição de *buffers* às trilhas de I2C entre os módulos. Isso acrescenta flexibilidade e confiabilidade ao OBDH da segunda geração.

### 2.2.3 Projetos comerciais

Abaixo se encontram sintetizados os projetos comerciais estudados, para obtenção de noções sobre a arquitetura e componentes usados. Foram verificados prin-

principalmente os processadores, as memórias voláteis e não-voláteis, as interfaces de comunicação e outros periféricos (ADCs, RTC, etc.) utilizados. A Tabela 1 abaixo mostra a pesquisa realizada sobre o Estado da Arte, em conjunto com os dados de George e Wilson (2018), sintetizados na Tabela 2.

Tabela 1 – Principais componentes usados pelos fabricantes de OBDHs comerciais.

<b>Fabricante</b>	<b>Nome do Produto</b>	<b>Processador</b>	<b>Memórias</b>	<b>Periféricos</b>	<b>Interfaces de comunicação</b>
GomSpace	NanoMind A3200	AT32UC3C	Flash, SDRAM, FRAM	Giroscópio, Magnetômetro, Transceivers, Sensores de temperatura	CAN, I2C, SPI, JTAG, USART
GomSpace	NanoMind HPMK3	Zynq 7030	Flash, eMMC, DDR3	Watchdog, Sensores de temperatura, VCO, Sensores de tensão e corrente	CAN, USART, USB, I2C, JTAG, LVDS, SpaceWire
ISIS Space	ISIS On Board Computer	Atmel	Flash, SDRAM, FRAM, Cartões SD	Sensores de temperatura, Sensores de tensão e corrente, RTC, ADC	USART, USB, I2C, JTAG, PWM
Nano Avionics	SatBus 3C2	Não informado	Flash, FRAM, Cartões SD	Giroscópio, Magnetômetro, Rádio UHF, ADC	CAN, SPI, I2C, USART, PWM, USB
AAC Clyde Space	Kryten-M3	Smart Fusion 2 SoC	MRAM, eNVM	RTC, Sensores de tensão e corrente	CAN, SPI, I2C, USART, RS422, LVDS

Fonte: Elaboração própria.

Tabela 2 – Síntese da tabela apresentada por George e Wilson (2018).

<b>Fabricante</b>	<b>Processadores</b>	<b>Missões por Fabricante</b>
Xilinx	Zynq 7020, Zynq 7030, Zynq 7045, Ultrascale+, etc.	24
Atmel + Microchip	ATmega329P, AT91SAM9G20, PIC24F, etc.	22
Texas Instruments	MSP430, OMAP3530, Sitara AM3703, etc.	15
Cobham Gaisler	GR712RC, UT699, LEON3FT	8

Fonte: George e Wilson, 2018, página 463.

Comparando ambas tabelas, é possível verificar que a maioria dos processadores apresentados são de duas fabricantes: Xilinx (especialmente *chips* da família Zynq 7000) e Microchip (incluindo Atmel). Além disso, a maior parte dos projetos comerciais vistos apresentam memórias FRAM, que possuem um número máximo de ciclos de leitura e escrita muito elevada, além de memórias Flash. Outro destaque foi a presença de sensores de tensão e corrente, bem como magnetômetros e giroscópios.

Com isso, é possível começar a projetar o *hardware* do OBDH, utilizando as diretrizes citadas e as heranças de voo, escolhendo os componentes e respeitando os requisitos impostos para o projeto.



### 3 ARQUITETURA

Após estudar os desdobramentos dos efeitos de órbita baixa e entender o que é necessário para se realizar um projeto confiável de computador de bordo de um nanossatélite, foi necessária a compreensão dos pré-requisitos de projeto. Com isso, foram escolhidos os componentes principais da placa, propondo-se uma arquitetura para o sistema, propondo um hardware confiável, robusto e versátil.

#### 3.1 PRÉ-REQUISITOS DE PROJETO

Como dito, foi preciso entender os pré-requisitos impostos para o OBDH da terceira geração do SpaceLab. Abaixo, na Tabela 3, se encontram os requisitos gerais do projeto, em conjunto com o pretexto e com o nível de prioridade.

Tabela 3 – Requisitos do projeto.

<b>Descrição</b>	<b>Pretexto</b>	<b>Prioridade</b>
O módulo OBDH deve ser compatível com o padrão CubeSat	Assegura compatibilidade com outros satélites desenvolvidos no SpaceLab	Alta
O módulo OBDH deve operar corretamente entre -40 °C e 85 °C	Para operar com segurança em um ambiente LEO	Alta
O módulo OBDH deve possuir um microcontrolador capaz de usar um sistema Linux	Para gerenciar e coordenar operações dentro e fora do módulo, sendo capaz de realizar tarefas complexas	Alta
O módulo OBDH deve possuir uma memória DDR com capacidade de 512Mb (preferencialmente com ECC)	Memória suficiente para operações do OBDH e armazenamento de dados	Alta
O módulo OBDH deve possuir uma memória FRAM para armazenar parâmetros de configuração	Provê memória não-volátil e duradoura, menos suscetível à radiação	Alta

O módulo OBDH deve possuir uma memória Flash para armazenar pacotes (preferencialmente com ECC)	Para armazenar dados e pacotes recebidos	Alta
O módulo OBDH deve possuir um WDT para reiniciar o microcontrolador em caso de falha de <i>software</i>	Reinicia automaticamente o microcontrolador caso haja a falha	Alta
O módulo OBDH deve possuir sensores de medição de tensão e corrente em suas tensões	Para monitoramento de potência consumida	Alta
O módulo OBDH deve possuir proteção de sobrecorrente (20% acima do valor nominal)	Para proteção contra <i>latch-up</i>	Alta
O módulo OBDH deve possuir um giroscópio para medição de velocidade angular	Para permitir controle ativo do satélite	Alta
O módulo OBDH deve possuir um magnetômetro	Para permitir controle ativo do satélite	Alta
O módulo OBDH deve possuir uma interface RS-422 para transmissão de mensagens de <i>debug/log</i> e receber parâmetros de configuração	Comunicação de longa distância com maior imunidade ao ruído e maior taxa de dados (comparando com UART)	Alta
O módulo OBDH deve possuir uma interface CAN para receber e transmitir comandos e dados	Comunicação robusta e com suporte a múltiplos sistemas do CubeSat	Alta
O módulo OBDH deve possuir uma interface acessível externamente para programação do microcontrolador	Para o módulo ser facilmente programado pelo time	Alta

O módulo OBDH deve possuir uma interface para uma <i>daughter board</i>	Para prover suporte a outras interfaces e periféricos	Baixa
O módulo OBDH deve possuir um sensor de temperatura com precisão menor ou igual a 1 °C	Para prevenir danos de temperaturas extremas	Baixa
O módulo OBDH deve possuir uma interface RS-485 para receber e transmitir comandos e dados	Para transmissão robusta de dados com módulos externos	Baixa

Fonte: Elaboração própria.

Com as definições apresentadas na Tabela 3, foi então necessária a definição da arquitetura do hardware, ou seja, os componentes e sua interconexões, bem como as interfaces de comunicação e saídas necessárias.

### 3.2 ARQUITETURA

A partir dos requisitos, o primeiro passo foi definir de forma geral como seria o funcionamento do *hardware* do projeto. Na Figura 1, pode-se verificar um esquema inicial de proposta de arquitetura, usando os pontos descritos anteriormente.

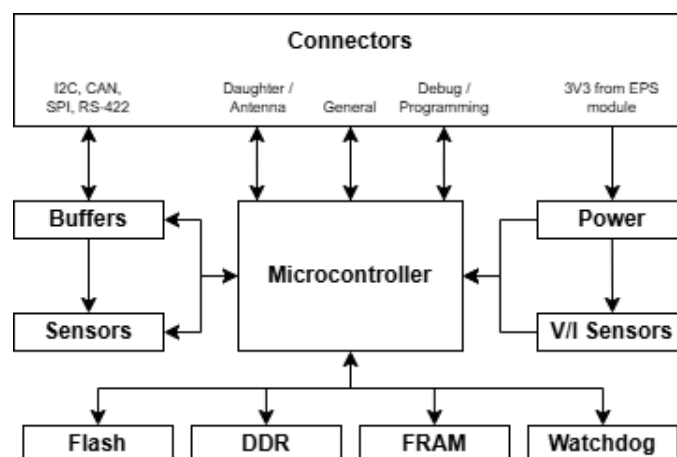


Figura 1 – Arquitetura proposta.

Como podemos verificar, o microprocessador será crucial e deverá ter pinos suficientes para interface com todas as memórias, sensores e para se comunicar com os outros módulos do CubeSat. Além disso, a parte dedicada às tensões usadas deverá ser cuidadosamente feita, para suportar a potência dissipada por todos os

componentes da placa de circuito impresso. A escolha de cada componente será descrita nas seções a seguir, respeitando sempre os seguintes critérios:

- O componente deve funcionar corretamente nas temperaturas entre  $-40^{\circ}\text{C}$  e  $85^{\circ}\text{C}$ ;
- Circuitos integrados devem possuir herança de voo sempre que possível;
- Caso o circuito integrado necessite de um circuito específico, o mesmo deve conter itens preferencialmente dispostos na ECSS-Q-ST-60C, na NPSL ou similar aos mesmos, especialmente componentes discretos (capacitores, resistores, indutores, diodos, transistores, entre outros);

### 3.2.1 Microcontrolador

Como visto na Tabela 2, a fabricante com maior herança de voo estudada é a Xilinx, em especial os chips da família Zynq 7000, que são SoCs (*System on a Chip*). Após um estudo próprio, o SoC Zynq 7030 se mostrou mais adequado pelas seguintes características:

- Foi usado em missões extensivas em pequenos satélites (Gomspace, 2024), ou seja, possui herança de voo em missões similares em LEO e em CubeSats;
- Possui um envelopamento com 484 pinos, suficiente para prover as conexões necessárias para todas as interfaces requeridas (UG865, 2021);
- Capaz de rodar um sistema Linux (KADI et al., 2013);
- Por ser um SoC, possui alta adaptabilidade e flexibilidade, disponibilizando no mesmo chip uma FPGA (*Field-Programmable Gate Array*) e um microprocessador, denominados respectivamente de PL e PS;

### 3.2.2 Memórias

As memórias serão necessárias para realizar operações, armazenar dados externos e internos e armazenar parâmetros de configuração do OBDH e de outros subsistemas do CubeSat. Para cada uma dessas funções uma memória diferente é necessária, seguindo suas características principais, sendo elas: tempo de acesso, tamanho do armazenamento e volatilidade.

#### 3.2.2.1 Memórias voláteis

Partindo do princípio que a robustez e versatilidade estão alinhadas com a velocidade da memória, bem como sua capacidade de armazenamento máximo, a principal opção se tornou as memórias do tipo DDR (*Double Data Rate*), que utilizam ambas a borda de subida e de descida para transferência de dados, atingindo o dobro de largura de banda de uma memória com SDR (*Single Data Rate*) para uma mesma

frequência de relógio (JEDEC, 2008). Essa relação pode ser ilustrada pela Figura 2, onde pode-se verificar a transferência de dados do sinal DQ em relação ao sinal de relógio (bCLK e CLK) para SDR e DDR.

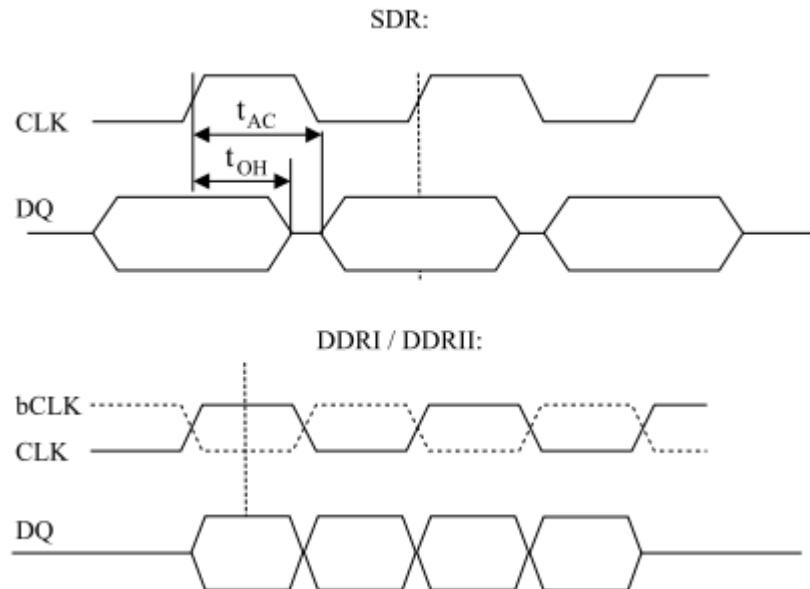


Figura 2 – Comparação entre DDR e SDR (KLEHN E BROX, 2003).

Por essa razão, foi escolhida uma memória do tipo DDR3, com capacidade de 2Gb e frequência de operação de 800 MHz.

### 3.2.2.2 Memórias não voláteis

No caso das memórias não voláteis, é necessária uma atenção especial ao tipo de dado que será armazenado em cada uma delas. Para o caso de dados críticos, é preciso de uma memória que possua alta resistência aos efeitos da radiação, mantendo-se um compromisso com os tempos de escrita e leitura. Por sua vez, para dados de inicialização são mais críticos os tempos de leitura, enquanto para uma memória de dados mais gerais, o importante é o armazenamento total. Por meio desses critérios, foi possível avaliar, por meio da Tabela 4, o tipo de memória ideal para cada caso.

Tabela 4 – Tabela comparativa de memórias não voláteis.

Memória	Tempo de leitura	Tempo de escrita	Tolerância à radiação	Armazenamento máximo
Flash NOR	Rápido	Lento	Ruim	Regular
Flash NAND	Rápido	Lento	Ruim	Bom
FRAM	Rápido	Rápido	Bom	Ruim

Fonte: Adaptado de GERARDIN E PACCAGNELLA, 2010.

Com isso, foi então escolhida uma FRAM (*Ferroelectric Random-Access Memory*) para armazenar dados críticos, uma Flash NAND para armazenamento de dados gerais e uma Flash NOR para armazenar o boot do sistema Linux no SoC.

### 3.2.3 Conversores DC-DC

Nos sistemas CubeSat do SpaceLab da UFSC, o módulo responsável pelo fornecimento de potência é o chamado EPS (MARCELINO, 2024). A partir disso, partindo do pressuposto que haverá uma tensão fornecida de 3,3 V, pode-se inferir a cascata de potência a partir do mesmo. Para o caso do Zynq e da memória DDR3, circuitos integrados são necessários para gerar as seguintes tensões:

- Zynq: 1 V e 1,8 V;
- DDR3: 1,35 V e 0,675 V.

Todos os demais periféricos devem aceitar uma tensão de alimentação de 3,3 V. Outro ponto importante são os circuitos de proteção contra *latch-up*, um efeito similar a um curto-circuito na trilha de alimentação de circuitos CMOS (AN-600, 1989).

### 3.2.4 Sensores e Periféricos

### 3.2.5 Conectores

## 3.3 INTERFACES DE COMUNICAÇÃO

### 3.3.1 I2C

### 3.3.2 SPI

### 3.3.3 CAN

### 3.3.4 UART

## 3.4 VISUALIZAÇÃO DA ARQUITETURA PROPOSTA



## REFERÊNCIAS

- AAC Clyde Space. Datasheet: Kryten-M3. Disponível em <[https://www.aac-clyde.space/wp-content/uploads/2021/10/AAC\\_DataSheet\\_Kryten.pdf](https://www.aac-clyde.space/wp-content/uploads/2021/10/AAC_DataSheet_Kryten.pdf)>. Acesso em: 07 jun. 2024.
- AN-600: Understanding Latch-Up in Advanced CMOS Logic. [s.l.: s.n.]. Disponível em: <<https://large.stanford.edu/courses/2015/ph241/clark2/docs/AN-600.pdf>>. Acesso em: 26 out. 2024.
- BOING, M. Técnicas de mitigação de efeitos da radiação e sua aplicação no projeto de uma arquitetura de hardware para uso em satélites. Florianópolis, SC: UFSC, 19 de julho de 2024.
- CARMO, T. A.; MOREIRA, J. Q.; MANEA, S. Análise de blindagem à radiação “TID” e “SEU” em memória do tipo SRAM em órbita LEO (Low Earth Orbit). 12º Workshop em Engenharia e Tecnologia Espaciais, 6 nov. 2021.
- CAPPELLETTI, C.; BATTISTINI, S.; MALPHRUS, B. Cubesat Handbook: From Mission Design to Operations. Editora Elsevier, 2021.
- CUBESAT Design Specification. [S.l.: s.n.], 2022. Disponível em <<https://www.cubesat.org/cubesatinfo>>. Acesso em: 25 out. 2024.
- Double Data Rate (DDR) SDRAM Standard. Disponível em: <<https://www.jedec.org/standards-documents/docs/jesd-79f>>. Acesso em: 26 out. 2024.
- ECSS-Q-ST-60C Rev.3 – Electrical, electronic and electromechanical (EEE) components (12 May 2022). Disponível em: <<https://ecss.nl/standard/ecss-q-st-60c-rev-3-electrical-electronic-and-electromechanical-eee-components-2-may-2022/>>. Acesso em: 6 out. 2024.
- GERARDIN, S.; PACCAGNELLA, A. Present and future non-volatile memories for space. IEEE transactions on nuclear science, 2010.
- GEORGE, A. D.; WILSON, C. M. Onboard processing with hybrid and reconfigurable computing on small satellites. Proceedings of the IEEE. Institute of Electrical and Electronics Engineers, 2018.
- GomSpace. Datasheet: NanoMind A3200. Disponível em <[https://gomspace.com/UserFiles/Subsystems/datasheet/gs-ds-nanomind-a3200\\_1006901-117.pdf](https://gomspace.com/UserFiles/Subsystems/datasheet/gs-ds-nanomind-a3200_1006901-117.pdf)>. Acesso em: 07 jun. 2024.



GomSpace. Datasheet: NanoMind HP MK3. Disponível em <[https://gomspace.com/UserFiles/Subsystems/datasheet/gs-ds-NanoMind\\_HP\\_MK3.pdf](https://gomspace.com/UserFiles/Subsystems/datasheet/gs-ds-NanoMind_HP_MK3.pdf)>. Acesso em: 07 jun. 2024.

ISIS Space On Board Computer. Disponível em <<https://www.isispace.nl/product/on-board-computer/>>. Acesso em: 07 jun. 2024.

JUNQUEIRA, B. C.; MANEA, S., Utilização de cots em nano satélites. Brazilian Journal of Development, v. 6, n. 1, p. 1476-1490, 2020.

KADI, M. A. et al. Dynamic and partial reconfiguration of Zynq 7000 under Linux. 2013 International Conference on Reconfigurable Computing and FPGAs (ReConFig). Anais...IEEE, 2013.

KLEHN, B.; BROX, M. A. Comparison of current SDRAM types: SDR, DDR, and RDRAM. Advances in radio science, v. 1, p. 265–271, 2003.

Low earth orbit. Disponível em: <[https://www.esa.int/ESA\\_Multimedia/Images/2020/03/Low\\_Earth\\_orbit](https://www.esa.int/ESA_Multimedia/Images/2020/03/Low_Earth_orbit)>. Acesso em: 6 out. 2024.

MAYANBARI, Masood; KASESAZ, Yaser. Design and analyse space radiation shielding for a nanosatellite in Low Earth Orbit (LEO). In: Proceedings of 5th International Conference on Recent Advances in Space Technologies-RAST2011. IEEE, 2011. p. 489-493.

Nano Avionics. CubeSat On-Board Computer – Main Bus Unit SatBus 3C2. Disponível em <<https://nanoavionics.com/cubesat-components/cubesat-on-board-computer-main-bus-unit-satbus-3c2/>>. Acesso em: 07 jun. 2024.

NASA Parts Selection List (NPSL). Disponível em: <<https://nepp.nasa.gov/npsl/>>. Acesso em: 6 out. 2024.

MARCELINO, G. M. et al. A critical embedded system challenge: The FloripaSat-1 mission. IEEE Latin America Transactions, 2020.

MARCELINO, G. M. et al. FloripaSat-2: An Open-Source Platform for CubeSats. IEEE embedded systems letters, 2024.

UG865 - Zynq-7000 SoC Packaging and Pinout Product Specification - AMD technical information portal. Disponível em: <<https://docs.amd.com/v/u/en-US/ug865-Zynq-7000-Pkg-Pinout>>. Acesso em: 25 out. 2024.

## Descrição

Você está usando o pacote `tcc-ctj` que contempla um conjunto de macros e configurações elaboradas para que seu Trabalho de Conclusão de Curso escrito em  $\text{\LaTeX}$  atenda, de maneira mais fácil, as diretrizes de formatação estabelecidas pela BU. Evidentemente, **esta página de dicas** não deverá fazer parte da versão final de seu trabalho. Esta e quaisquer outras dicas serão suprimidas da compilação da versão final de seu documento quando a opção: **semdicas** for especificada no chamamento do pacote, i.e.:

```
\usepackage{tccctj}  O pacote apresentará esta página e demais dicas
\usepackage[semdicas]{tccctj} Esta página, e quaisquer outras dicas serão supri-
                               midas na compilação final
```

Ao trabalhar com documentos em  $\text{\LaTeX}$ , parte-se da premissa de que devemos nos focar no *conteúdo*, e não na forma do documento. Diante disso, orienta-se que apenas os seguintes arquivos sejam modificados:

**Arquivo principal** `main.tex`.

**Arquivo contendo as referências bibliográficas** `ref.bib`.

Os demais arquivos do projeto contêm configurações relacionadas à formatação do template, e não devem ser alterados; a citar:

Arquivo com o estilo do documento `tccctj.sty`.

Arquivo com o estilo das referências bibliográficas `abntex2-alf-ufsc.bst`.

Por fim, embora o template considere o corpo do trabalho contido num único arquivo principal, também é possível separar o documento em vários arquivos e pastas<sup>1</sup>.

<sup>1</sup> Instruções sobre como trabalhar com múltiplos arquivos podem ser vistas no artigo do Overleaf intitulado *Multi-file LaTeX projects*.

## Tutorial

Passo-a-passo para elaboração do texto básico.

### Preâmbulo T<sub>E</sub>X

No preâmbulo do seu arquivo .tex, i.e. antes de `\begin{document}`, defina:

- [ OK ] 1. `\autor{<seu nome>}` ou `\autora{<seu nome>}`
- [ OK ] 2. `\orientador{<nome do orientador>}` ou `\orientadora{<nome da orientadora>}`  
           Se houver, analogamente: `\coorientador{. . .}` ou `\coorientadora{. . .}`
- [ OK ] 3. `\curso{<Bacharelado em Engenharia...>}`
- [ OK ] 4. `\titulacao{<Bacharel/Licenciado/Mestre em Engenharia...>}`
- [ OK ] 5. `\titulo{<Título de seu trabalho>}`

Se houver: `\subtitulo{. . .}`

- [ OK ] 6. `\datadadefesa{<dia>}{<mês por extenso>}{<ano>}`

**Atenção:** Não é a data da impressão, ou entrega do texto à banca. Mas, a data da banca de defesa.

## Pré texto

O pré texto é caracterizado por um conjunto de páginas que antecedem a redação do trabalho, propriamente dita. Este template dispõem de um conjunto de macros que preparam essas páginas automaticamente a partir dos dados fornecidos no Preâmbulo T<sub>E</sub>X, além de alguns outros que serão comentados em momento oportuno.

Para gerar o pré texto, você deve seguir a seguinte sequência de comandos em seu arquivo .tex logo após `\begin{document}`:

- [ OK ] 1. `\imprimircapa`
- [ OK ] 2. `\imprimirfolhaderosto`
- [ OK ] 3. `\begin{folhadeaprovacao}`
  - [ OK ] `\membrodabanca{<nome do orientador(a)/presidente>}{<>}`
  - [ OK ] `\membrodabanca{<nome do 2º membro>}{<filiação do 2º membro>}`
  - ⋮
  - [ 4 ] `\membrodabanca{<nome do último membro>}{<filiação do último membro>}`
- `\end{folhadeaprovacao}`
- [ OK ] 4. `\begin{dedicatoria}`
  - sua(s) dedicatória(s)...*
- `\end{dedicatoria}`
- [ OK ] 5. `\begin{agradecimentos}` *é uma página opcional*
  - seus agradecimentos...*

**Atenção:** Se houver financiamento da pesquisa ou bolsa, o agradecimento **é obrigatório**
- `\end{agradecimentos}`
- [ ] 6. `\begin{epigrafe}`
  - `\aspas` *citação escolhida* `\aspas`
  - `\autor{<autor da epígrafe>}`
- `\end{epigrafe}`
- [ OK ] 7. `\begin{resumo}`
  - redação do resumo em **parágrafo único!**
  - `\palavrachave{<primeira palavra, ou termo>}`
  - `\palavrachave{<segunda palavra, ou termo>}`
  - ⋮
  - `\palavrachave{<quinta palavra, ou termo>}`
- `\end{resumo}`