2009

仁宝电子科技(昆山)有限公司

靳冶

[笔记本电脑主板电源概论]

设计笔记本主板电源部分的目的,简单的说,就是利用适配器或电池提供的电能,为主板各个部分单独制定合适的供电方案。

目录

第一章	章 笔记本主板电源架构	3
	1.1 电源架构总览	3
	1.2 时序6	
第二章	章 对主板供电	9
	2.1适配器接入	.9
	2.2 电池识别	11
	2.3 充放电1	.3
	2.3.1 由 BQ24751 控制的充放电电路	14
	2.3.2 其他常用充放电电路	18
第三章	章 主板内的DC-DC变换	23
	3.1 主板需要的电压种类	24
	3.2 BUCK 简介	.27
	3.2.1 输出纹波电流的计算	30
	3.2.2 精确测量电压纹波	32
	3.3 PWR_SRC 转 3.3V、5V	33
	3.3.1 MOSFET 的选择	35
	3.3.2 电感的选择	37

	3.3.3	输出电容的选择	39	
	3.3.4	3.3V	41	
	3.4	5V 转 1.5V	44	
	3.5 \	VCC_CORE	48	
	3.6	GFX_CORE	60	
第四章	低压	线性调节器(LDO)在主板中的应用	••••	68
	4.1 们	氐压线性调节器(LDO)	68	
	4.1.1	波特图	69	
	4.1.2	LDO 稳压器的补偿	72	
	4.1.3	输出电容的选择	76	
	4.2 0).75V	.76	

第一章 笔记本主板电源架构

1.1 电源架构总览

通常情况下,笔记本由适配器或电池供电。常用适配器的典型输出电压为 19.5V。电池通常输出 10.8V、14.4V 等。但主板内部各部分的工作电压并没有这么高。如 DDRIII 内存工作电压通常为 1.5V,LAN 工作电压为 3.3V,硬盘、MODEN 等需要 5V 等等。除了工作电压不同以外,主板不同部分对电源的带负载能力要求也不同。例如 DDRII 内存通常要求 1.5V 电源能提供 8A 左右的电流。而 CPU 则往往需要超过 30A 以上且变化速率很高的电流。针对不同要求,我们需要把适配器或电池提供的电,经过精确的变换之后,再分配给不同的部分。设计笔记本主板电源部分的目的,简单的说,就是利用适配器或电池提供的电能,为主板各个部分单独制定合适的供电方案。下图为一典型电源架构图。

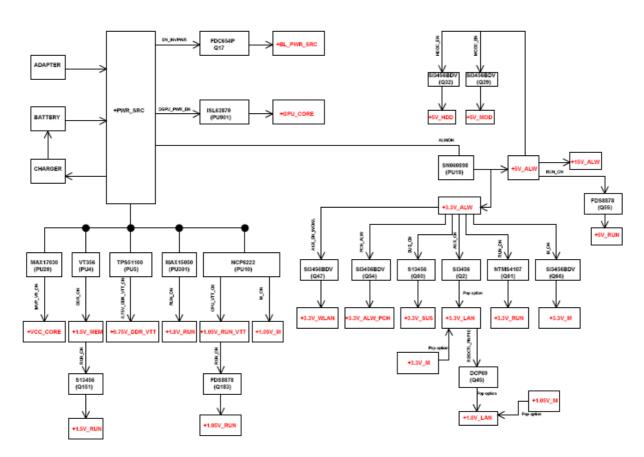


图 1.1 典型笔记本电源总架构

由图 1.1 可以看出,适配器或电源经过众多变换,最终分成很多不同的部分。本文所有章 节即围绕此图展开,详细的介绍各个部分的作用、特性以及解决方案。

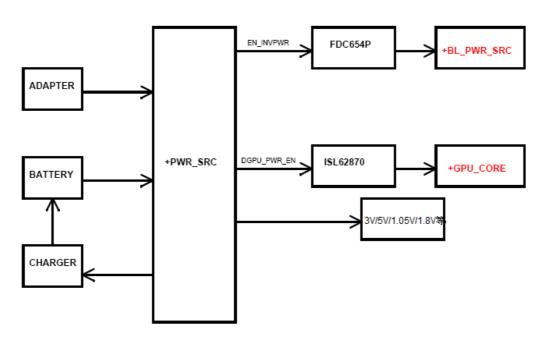


图 1.2 外部电源转+PWR_SRC

上图为外部电源(适配器或电池)与主板电源相连接的部分,也是一个更加简略的架构图。外部电源的电压会被分布到一个电源平面上,以某品牌商务机种架构为例,此平面称为+PWR_SRC。若适配器和电池都在,电池处在充电状态或不工作,+PWR_SRC 电压即为适配器的电压,通常为 19.5V。若只有适配器接入,情况相同。若只有电池接入,+PWR_SRC 为电池输出电压,通常为 10.8V 或 14.4V。主板各个部分不同的电源都直接或间接的由+PWR_SRC 转换得来。图中使用了 FDC654P 来将+PWR_SRC 转换成+BL_PWR_SRC,用 ISL62870 将+PWR_SRC 转换为+GPU_CORE,+GPU_CORE 为显卡的工作电源。除了电源变换外,从上图还可以看出,电池的充电电路也是电源架构的一部分。详情将会在以后章节中具体分析。

图 1.3 为+PWR_SRC 转 3.3V 和 5V 的框架图,这两组电在主板电源架构中的地位由为重要。我们知道 TTL 工作电压通常为 5V,MOSFET 通常为 3.3V。因此这两组电为主板正常工作提供了重要支撑。有部分硬件的电源是由 3.3V 或 5V 转化而来的,而非直接通过

+PWR_SRC。3.3V 电通常也是各种使能信号的电压。5V 还直接为硬盘、USB 口等硬件供电。

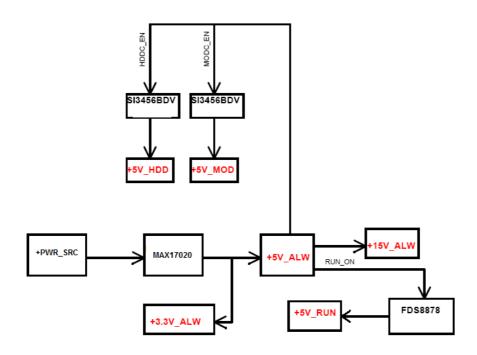


图 1.3 +PWR_SRC 转 3.3V/5V

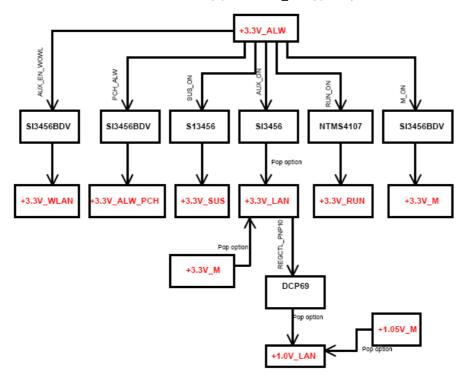


图 1.4 +3.3V_ALW 对多部分供电

由图 1.4 可以看出 3.3V 的重要性。当然,3.3V 并不是同时对各个部分供电,何时需要供电则由时序控制各部分的使能信号来完成。时序是整个笔记本系统所有功能正常工作的灵魂,该部分将在下面一节讲述。

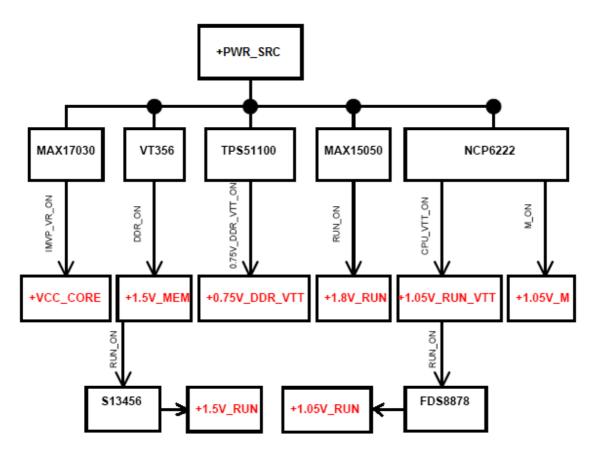


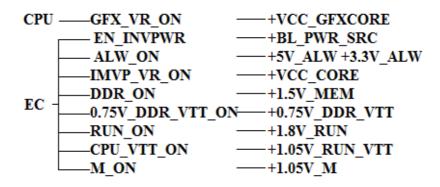
图 1.5 +PWR_SRC 对各部分供电

主板中大部分电还是由+PWR_SRC 转换来的,图 1.5 中+VCC_CORE 为 CPU 工作电压,不同的 CPU 工作电压不同。1.5V_MEM 供给 DDRII,0.75V 为 DDRII 的参考电压等等。同样,不同部分何时开启由严格的时序控制。

1.2 时序

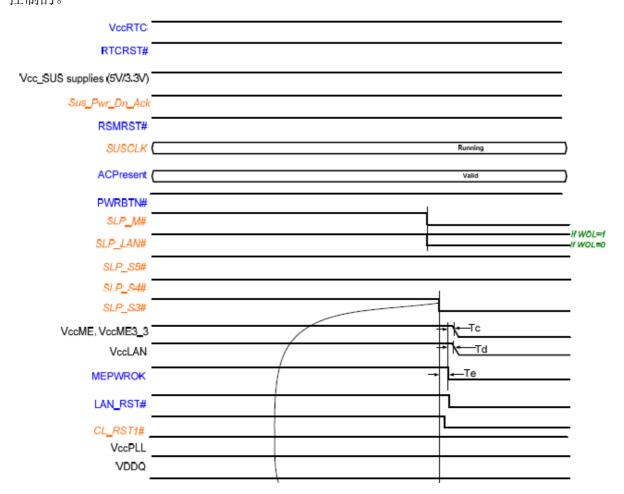
时序简单的说就是 NB 内各部分开始工作的顺序。对于 POWER 部分来说,就是各组电的开始工作顺序。由于各组电的工作与否是由使能信号来控制的。所以,时序也可以看作是各使能信号的顺序。我们通过三张图来简单的了解一下 NB 时序。

首先了解一下 NB 电路当中有那些使能信号。以 Calpella 平台某商务机种的典型线路为例。



1.6 POWE 部分的主要信号

图 1.6 列出了各组电的使能信号。除了显卡电是有 CPU 控制外。其他都是由 EC 来控制的。



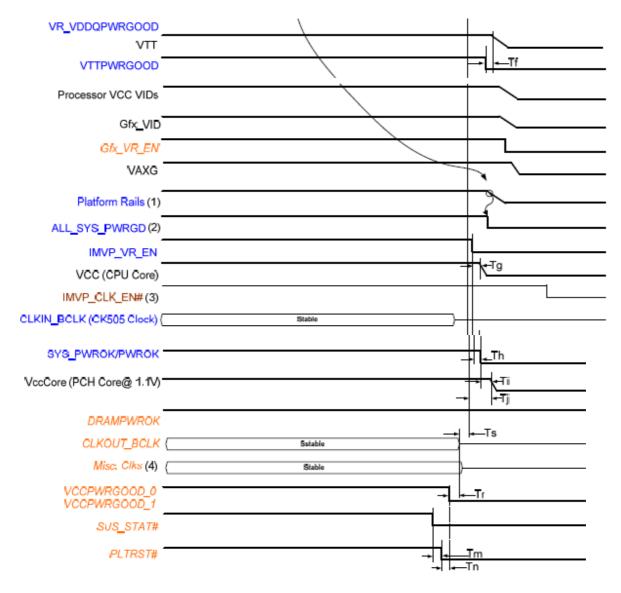


图 1.7 Calpella 平台 SO/MO 到 S3/M-off 的时序

当插上 Adapter 但没按 Power 键时,机器内部也有部分电是工作的,这部分电称为 ALWAYS 电,主要是+DC_IN、+PWR_SRC、+3VALW,+5VALW 用以保证 EC 的正常运行。如果只插上 Battery 但没按 Power 键时,主要是+PWR_SRC。开机以后,所有的电都开启,以供整机的运行。当进入待机(S3)状态时,+5V_RUN、+3 V_RUN、+1.5 V_RUN、+0.75 V_DDR_VTT、+VCC_CORE、+1.05V_RUN_VTT、+1.05V_RUN 都关闭,主要是 DDR 的电力供应,以保证 RAM 内部的资料不丢失。

当进入休眠(S4) 状态时, +5V_RUN、 +3 V_RUN、 +1.5 V_RUN、 +0.75 V_DDR_VTT、 +VCC_CORE、 +1.05V_RUN_VTT、 +1.05V_RUN、 +1.5V_MEM、 +3.3V_SUS 都关闭,资料存到硬盘内。下图详细的描述了各状态下各有那些电在工作。

nower	+15V_ALW +5V_ALW +3.3V_ALW_PCH +3.3V_RTC_LDO	+3.3V_SUS +1.5V_MEM	+5V_RUN +3.3V_RUN +1.5V_RUN +0.75V_DDR_VTT +VCC_CORE +1.05V_RUN_VTT +1.05V_RUN	+3.3V_M +1.05V_M	+3.3V_M +1.05V_M (M-OFF)
S0	ON	ON	ON	ON	ON
S3	ON	ON	OFF	ON	OFF
S5 S4/AC	ON	OFF	OFF	ON	OFF
S5 S4/AC don't exist	OFF	OFF	OFF	OFF	OFF

图 1.7 SO、S3、S4、S5 各状态下各组电的状况

第二章 对主板供电

笔记本电脑有两种供电方式,即适配器或电池。电池需要充电,所以主板上就需要有使用适配器为电池充电的电路。正常情况下在适配器接入后,电池是不放电的,但为了在拔掉适配器之后能够自动切换为电池供电,就要有控制电池正确放电的电路。充放电功能在主板里通常是由同一个电路控制的。这就涉及到如何将适配器接入、电池识别、充电电流及电压控制、放电以及各种保护功能良好的综合起来。

2.1 适配器接入

适配器的接入是个复杂的过程。我们要先侦测适配器的输出电压是否符合要求。若符合,则将电接入主板,让一些控制芯片先工作起来。在适配器插入瞬间会有很大的电压

涌动,而芯片一般不能成受太大电压的冲击,所以必须有一些特殊设计,让接入主板的电 缓缓的升高,使芯片得到保护。

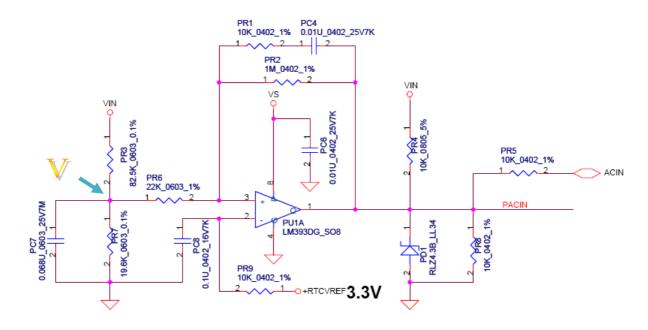


图 2.1.1 适配器检测电路

一般使用迟滞比较器即来完成适配器检测。当从适配器输入的电压超过一定值,即 V in 上升到一定值时,认为适配器接入,ACIN 信号被拉高。下面我们具体看一看这部分 电路是如何工作的。

在插入适配器前, PU1A 负极由 RTC 电池供电,为 3.3V。PU1A.1 输出低电平。由于 PU1A 正负极虚断,输入 PU1A.3 的电流近似为 0,PR7 和 PR3 之间电压 V:

$$(V-V_{PU1A.3})/PR6 = V_{PU1A.3}/PR2$$
 (2.1.1)

(Vin-V)/PR3=V/PR7+(V- VPU1A.3)/PR6 或 V=Vin*[PR7//(PR6_PR2)]/[PR7//(PR6+PR2)+PR3]

在输出从低到高的临界点时, VPU1A.3 为 3.3V。

V=VPU1A.3+VPU1A.3*PR6/PR2=3.3726V

Vin=V+(V- VPU1A.3)*PR3/PR6+V*PR3/PR7=17.84V

所以,按上图所示电路参数计算,当 Vin 升至 17.84V 时,认为适配器接入,ACin 为高。

适配器是否已拔出,也要靠这个检测电路来进行判断并将 ACin 拉低。

在 VPU1A.3 降到输出低电平的临界点以下的瞬间,VPU1A.1 为 3.3V。流过 PR6 和 PR2 上的电流相等,且 lpr7=lpr6+lpr3:

$$\begin{cases} (V-V_{PU1A.3})/PR6=(V_{PU1A.3}-3.3)/PR2 \\ V/PR7=(3.3-V)/(PR6+PR2)+(V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-V_{IN}-$$

假设此时 VPU1A.3 刚降到临界值 3.3V,则由上式得到:

即,拔出适配器后, Vin 降到 17.203V 以下时。ACin 由高变低,系统认为适配器已拔出。

2.2 电池识别

电池接口的引脚数目有很多种,笔记本电脑通常有 5、6、7、8、9 五种。不同的电池引脚定义不同,通常包含下列六种功能: Vcc、GND、ID、BI、TS、SMbus。其中 SMbus 功能需要一个时钟信号和一个数据信号共同完成,所以需要占用两个引脚。有时 VCC 和 GND 也会各占用两个引脚。下面具体介绍这六种功能的具体作用。

1.VCC: 电源引脚, 电池通过这个引脚进行放电和充电。

2.GND: 接地

3.ID: 笔记本电池通常有三芯、四芯、六芯、八芯、九芯、十二芯等。三芯电池内部即为 三颗小电池串联而成;四芯内部结构为四个小电池串联;六芯内部结构为三串两并;八芯 为四串两并、九芯为三串三并、十二芯为三串四并或四串三并。ID 引脚的作用即为判断

电池内部有几颗串联的电池,是三个串联还是四个串联。由于此信息也可以通过 SMbus 来获得,所以并不是所有机种都会用到这个引脚。

4.BI: 实现电池本身检测自己是否已接入系统的功能。在某些机种中,电池在没有安装在笔记本上之前是不会有输出电压的。BI 引脚就是用来实现这个功能的,在主板的电池接口上,对应电池 BI 的引脚被接到 GND 上。当电池接入后,电池内部电路会检测 BI Pin 是否接地,若接地则正常输出电压。

5.TS: 系统检测电池温度。若温度过高则启动过温保护,不再输出电能,也不再接受充电。该 pin 的另一个功能是系统检测电池是否插入系统。很多电池没有这个引脚,SMBUS会告诉系统电池的温度,而系统这时利于 ID 检测电池是否接入系统

6.SMbus: SMbus 全称为系统管理总线。这种总线大量使用在笔记本电脑的架构中,系统通过 SMbus 来识别各种设备并进行一些信息的交互。在电池中,SMbus 用来和系统沟通充电电压、电流,放电电压、电流,充电模式、电池容量、温度等多种信息,是电池正确完成充放电的主要保证。

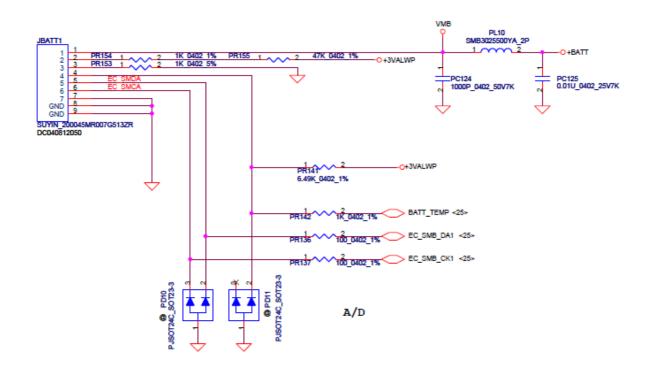


图 2.2.1 主板上的电池接口电路

以某机种的电池接口电路为例。容易看出 JBATT1.1 为电源正极; JBATT1.2 为 ID; JBATT1.3 即为 BI,接地后该型号的电池才会正常工作。4 为 TS; 5、6 为 SMbus; 8、9 为 GND。

2.3 充放电

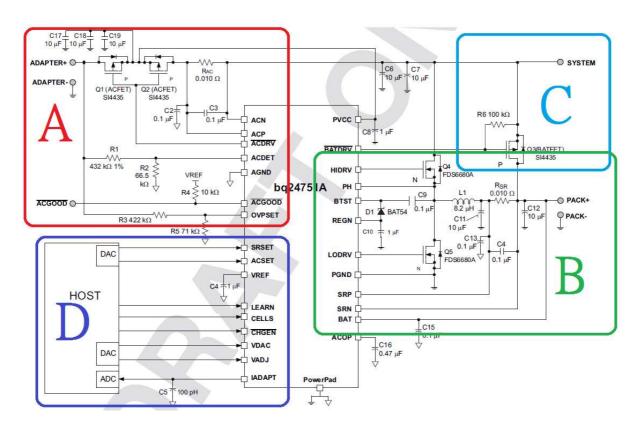


图 2.3.1 由 BQ24751 控制的充放电电路

上面提到过,充放电的功能是通过同一部分的电路来完成的。简单的说,充电时,电池的放电回路被关闭,适配器通过 BUCK 电路对电池充电; 放电时 BUCK 电路关闭,放电回路被开启。由于适配器接入时,在 S5 状态下,3.3V 和 5V 电是存在的,而在电池供电的模式下,为了节省电池电能不会有 3.3V 和 5V 电存在(在部分机种中会有维持芯片工作的,独立的 3.3V 和 5V 存在)。所以在充放电的部分还需良好的隔离适配器的电和电池的电,电池电压何时接入到 SYSTEM 中去要能够得到可靠的控制。另外,充电电路要能够通过 EC 得到电池的相关信息来决定充电模式等。同时,由于适配器的输出功率是有上限的,所以还要考虑对适配器的保护。对电池充电的同时,系统可能也在重载下工作。总功

率可能超过适配器输出功率上限。这时就要适当的降低充电电流来使总功率维持在一个恒定值,这个值称为 CP 点。

2.3.1 由 BO24751 控制的充放电电路

笔记本充放电电路有很多种,但大同小异。以 BQ24751 为例的充放电电路如上图所示,可以分为五个部分。图 2.3.1 中 A 部分主要作用是使输入电压缓慢上升,保护充电IC。同时也将 SYSTEM 和电池的电隔离开。B 部分为 BUCK 电路,是直接对电池充电的部分。C 为电池放电电路,只有 C 部分中的 MOS 管开启,电池才会对系统供电(MOS 关闭的时候,电池的电压可以通过 body diode 漏到 B+,但不能负载)。D 为控制充电电流和电压的部分以及一些保护功能。下面详细介绍充放电电路的结构及具体的控制方式。

图 2.3.2 中,两个共 S 极 MOS 管(也称 ACFET)是实现该部分功能极基础。图中 ADAPTER 为适配器的电压。插入适配器后,首先 ADAPTER 通过 Q1 的体二极管连接到 IC 的 PVCC 使 IC 开始工作。这样的连接保证了只要上电,IC 就能够开始工作。上文提到适配 器接入后要先检测其电压。在充电 IC 内通常也集成有类似的功能。

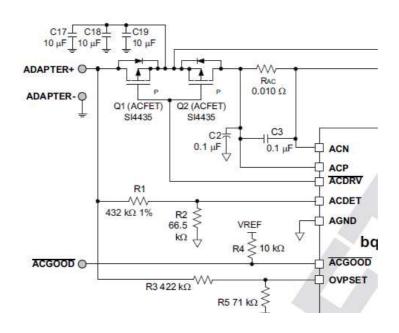


图 2.3.2 A 部分

经过图中 R1 和 R2 的分压后,ACDET 引脚检测到的电压大于一定值时,ACDRV 信号会开启共 S 极 MOS 管,使适配器对 PWR_SRC 供电。连接两个共 S 极 MOS 的 G、S 两极的 PC19 和 PR21 组成延时电路,使得 MOS 管的开启时间可控。于是 SYSTEM 就会缓慢的升高,避免上电时较高的电压尖刺传输到后面的电路中去,对器件产生损害。为了节省成本,有时 PQ2 也会用一个二极管代替,但 MOSFET 导通后能通过的电流要大于二极管所能通过的电流,并且压降也比二极管小。

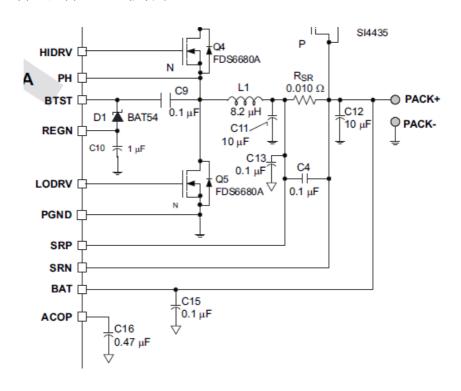


图 2.3.3 B 部分

简单的说,适配器插入瞬间 PWE_SRC 没有电。等 BQ24751 工作,并检测到适配器在以后,才会打开共 S 极 MOSFET,使适配器和 PWR_SRC 连接起来。

电池供电模式与适配器供电模式有所不同。如图 2.3.3 所示,Q3(也称 BATFET)的体二极管将电池与 SYSTEM 连接起来。图 2.3.4 中"BATDRV"信号由 BQ24751 对应的引脚发出,用来开启 Q3。之所以要用两个共 S 极 MOSFET 一起来控制 SYSTEM 是要考虑到在电池模式下电池的电不可以漏到 ADAPTER,否则可能导致部分信号起电,从而 3.3V 和 5V 起电等很多误动作。

对电池充电的主电路是 BUCK 电路。BUCK 电路会在讲解 3.3V/5V 电路之前详细讲解。PR25 是侦测电阻,用来测量充电电流。要使 MOSFET 完全导通,G 极要比 S 极高。线路中 IC 的 BTST 引脚通过一个电容连接到输出电感,为的就是利用电容将上桥 MOSFETS 极的电压升高并提供到 G 极,使得上桥能够正常开启。在 BQ24751 中,BTST 和 PH 之间也有一个电容连接。当 BTST 和 PH 间电压低与 4V 超过 3 个周期,上桥将被关闭,下桥打开。HIDRV 和 LODRV 即为上下桥 MOSFET 的驱动输出

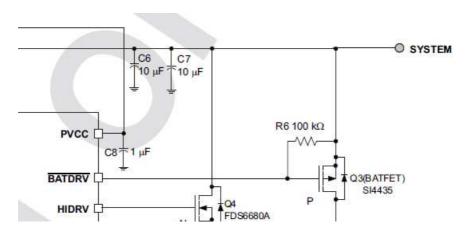


图 2.3.4 C部分

常用电池充电模式有三种:恒流恒压模式(CC-CV)、和快充模式。在电池容量较低时(一般为80%以下),电池以恒定的大电流充电。这种状态下,电池电量会较快上升,当接近充满时(>80%)转换为恒压模式,充电电压一定,充电电流随着电池电量的上升不断减小。电池的电量会通过 SMbus 告知 EC。当检测到电池被充饱后就会自动停止充电。快充模式会以较大电流给电池充电。电池在大电流充电情况下会产生"虚饱"现象,即电池电压接近充饱电压,但实际容量并没有饱。一段时间以后,电池电压会降到真实值。快充模式在侦测到电池电压过高后就会停止充电,当电池电压降回真实值之后再次以大电流充电,循环往复直至电池充满。电池充电电流通常用 C 来描述。例如一个 14.8V——37Wh 电池,1C 即为 37Wh/14.8V=2.5Ah。

对应的,充电 BUCK 电路在 IC 的控制下有两种工作模式: Continuous Conduction Mode (CCM) 和 Discontinuous Conduction Mode (DCM)。在 CCM 模式下,电感电流连续。

上桥关闭后电感电流通过下桥 MOS 的体二极管续流。经过 30ns 的死区时间后,下桥开启,使得 CC 模式下的大电流充电能够安全进行。

在 DCM 模式下,上桥关闭后,经过死区时间,下桥会开启大约 80ns。这是为了使得上桥的电容 PC25 总是被充满电,保证上桥 MOS 在下一个周期 顺利开启。这对与电池充电电路来说很重要。区别与普通的 DC-DC 电路,充电电路的负载是一个总是保持一定电压且既能放电也能充电的电池负载。下桥 MOS 打开 80ns 来为电容充电可以防止电感电流反向。电感电流的反向会导致升压效应,使得 IC 的工作电压升高,增大系统损坏的几率。DCM 模式在恒压(CV)充电模式下启动,为接近充饱的电池提供较小的充电电流。

DCM 和 CCM 之间切换的阈值 Isyn,一般设置在输出电流纹波的 1/2 和最大值之间。

电流的输出纹波

Irepple_max=(VIN_MAX-VBAT_MIN)*(VBAT_MIN/VIN_MAX)/Fs/Lmin (2.3.2)

VIN MAX为适配器输出电压最大值;

VBAT MIN为电池电压最小值;

Fs为开关频率;

Lmin为最小输出电感值。

LEARN 引脚主要在发生一些特殊情况时,用来决定由适配器供电还是用电池供电。 LEARN 一般情况下(battery mode or adapter mode)都是为低的,当该脚为高时,使 IC 选择适配器供电还是用电池供电的功能失效,此时系统将由电池供电,AC 端的 MOS 关闭。 而但电池电压过低(<3V/CELL)时又会自动切换为 AC 供电。电池的电压利用 BAT pin 侦测。该引脚由 EC 控制,在侦测 AC 异常时会拉高,AC 拨出时也会瞬间拉高。

CELLS 引脚用来检测电池内每一串的电池数量。规定三芯电池为低电平; 4 芯为高; 2 芯为浮空。

SRP和 SRN 分别接输出断侦测电阻两端,用来检测输出电流。BAT 引脚直接接在输出端来检测电池电压。这个引脚会通过高频电容就近接地来滤除高频噪声。

SRSET 是用来确定充电电流的。通过 SRSET 与 VDAC 之间的电压差来控制充电电流。由 EC 发出 IREF 信号输入 SRSET 端。不同的电压值代表不同的充电电压。

IADAPT 是适配器电流检测放大器的输出端。输出电压为共 S 极 MOSFET 旁适配器 侦测电阻两端电压的 20 倍。

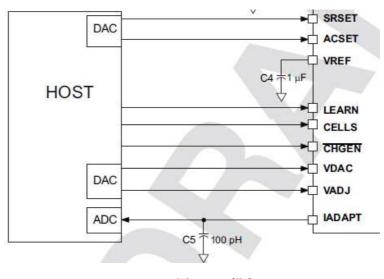


图2.3.5 D部分

介绍两个特殊情况。第一个是当电池大电流供电时接入适配器;第二个是重载情况下适配器出现短暂异常后又恢复正常时。这两个情况下都需要电池大电流供电。那么在刚切换为适配器供电后的一小段时间内,由于共 S 极 MOSFET 完全开启需要一定的时间,在这段时间内 SYSTEM 会缓慢升高,同时系统的总功率不变,于是适配器输出电流增加。当电流超过过电流保护点(CP 点)时,适配器将会被保护。一般 CP 点会设置在适配器额定电流的 1.5 倍。例如一个 65W 输出 19.5V 的适配器额定电流为 3.34A。CP 点为 3.34A*1.5=5.01A。假设此时系统功耗为 60W,且适配器输出电压被拉低到 10V。则此时输出电流为 6A,适配器会被保护。为了避免这种情况的发生,一般会设法在这个短暂的时间内将 CP 点提高。

2.3.2 其他常用充放电电路

不同的 IC 外围线路会有显著的区别。下面再以 BQ24765 为例,详细介绍其对充放电的控制方式。

充放电电路

基本原理大同小异。特别是充电部分,目前笔记本电脑的充电部分一般都以BUCk线路为基础。BQ24765控制的充电部分线路基本是一样的,不再赘述。BQ24765有两种工作频率:700KHz和350KHz。在差错放大器的输入和输出端EAI和EAO之间是反馈补偿网络。在上一节中用了专门一段文字介绍BQ24751如何通过其引脚和外围电路来收集充放电所需的信息。区别与BQ24751,BQ24765更多的使用SMBUS与EC通信来获取相关信息。使用SMBUS

V1.1规范中一个简单的命令文件子集。它在SMBUS上只作为一个从属设备来工作,不会 主动发起通信,地址为0b0001001_(0x12)。

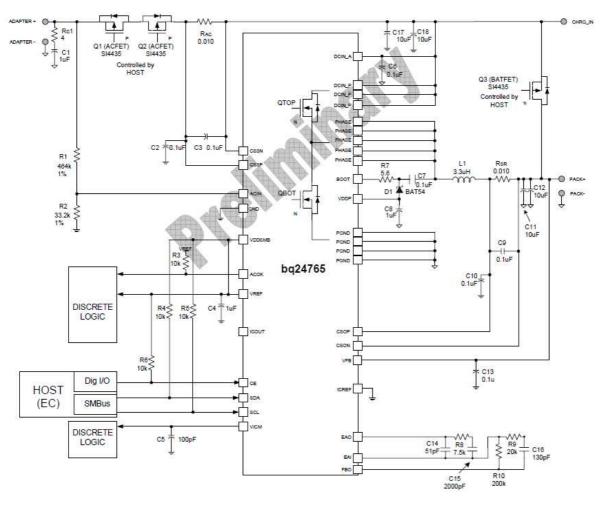


图 2.3.7 由 BQ24765 控制的充放电电路

另外,BQ24765有两个识别寄存器:一个16位设备ID寄存器和一个16位制造商ID寄存器。SMBUS通过施密特触发器和适当阻值的上拉电阻来提供缓慢的跳变延。SMBUS的传输有主设备发起,当SCL为高,SDA从高到低时,SMBUS传输开始。当主设备数据发送完毕后,会释放总线。当SCL为高且SDA从低到高时,SMBUS传输结束。地址位、控制位和数据为的信号在开始和结束的信号之间传输。除了开始和结束信号以外,数据总是在SCL为低时跳变。

在设置充电电压时,BQ24765使用SMBUS的"写"格式传输16位的充电电压控制信号0x15

(0b00010101), 电压设置的代码参见表2。BQ24765提供从1.024V到19.2V的充电电压调节范围,调节精度为16mV。

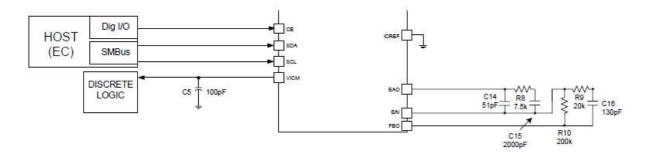


图 2.3.8 BQ24765 的补偿网络及 SMBUS 总线

BQ24765使用SMBUS规定的读写数据格式来与智能电池沟通,如表1所示。

在设置充电电流时,同样使用SMBUS的"写"格式传输16位的充电电流控制信号0x14(0b00010100),充电电流设置代码参见表3。当侦测电阻为 10mΩ 时,

BQ24765提供从128mA到6.528A的充电电流,精度为128mA。在重设前,先前的数据须被清除。在充电电压和充电电流的设置数据发送完之前,充电功能关闭,此时上下桥MOSF ET均截至。若将充电电流设置在128mA以下或8.064A以上,充电功能也会被关闭。一般不建议设置超过6A。另外,当温度过高时也会降低充电电流。

BQ24765会参照电池电压对充电电流进行反馈控制。当电池单芯电压低于2.5V时, 充电电流会自动切换为128mA,直到单芯电压超过2.7V。这个功能提供了有效的反馈控制 来调节充电电流,以应对输出断路或过载的情况。

a) Write-Word Format

s	SLAVE ADDRESS	w	ACK	COMMAND BYTE	ACK	LOW DATA BYTE	ACK	HIGH DATA BYTE	ACK	Р
	7 BITS	1b	1b	8 BITS	1b	8 BITS	1b	8 BITS	1b	
	MSB LSB	0	0	MSB LSB	0	MSB LSB	0	MSB L SB	0	
Pre	eset to 0b000	1001		ChargerMode	() = 0x1	2 D7 D0	.	D15 D8		

ChargerMode() = 0x12 D7 D0 ChargeCurrent() = 0x14 ChargeVoltage() = 0x15InputCurrent() = 0x3F

b) Read-Word Format

S	SLAVE ADDRESS	W	ACK	COMMAND BYTE	ACK	s	SLAVE ADDRESS	R	ACK	LOW DATA BYTE	ACK	HIGH DATA BYTE	NACK	P
	7 BITS	1b	1b	8 BITS	1b		7 BITS	1b	1b	8 BITS	1b	8 BITS	1b	
	MSB LSB	0	0	MSB LSB	0		MSB LSB	1	0	MSB LSB	0	MSB LSB	1	

D7 D0

D15 D8

Preset to

Preset to 0b0001001

ChargerMode() = 0x12

0b0001010

ChargeMode() = 0x14ChargeMode() = 0x15ChargeMode() = 0x3F

S = START CONDITION OR REPEATED START CONDITION P = STOP CONDITION ACK = ACKNOWLEDGE (LOGIC-LOW) NACK = NOT ACKNOWLEDGE (LOGIC-HIGH) W = WRITE BIT (LOGIC-LOW) R = READ BIT (LOGIC-HIGH)

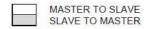


表 1. SMBUS"读"、"写"规范

系统电流会因为系统内某些部分的开启或关闭而浮动。利用输入电流控制电路可以 调节适配器或其他直流供电设备的输出电流,以达到节能的目的。输入电流的控制原理即 2.3节中提到的CP点的控制方式。输入电流为系统工作电流和充电电流之和。当系统载过 重导致总功率达到一定值时,会通过降低充电电流来控制总功耗。IC内部的比较器会通过 检测连接在CSSP和CSSN两个引脚间的侦测电阻的电压来识别输入电流。

$$I_{\text{INPUT}} = I_{\text{LOAD}} + \left[\frac{I_{\text{LOAD}} \cdot V_{\text{BATTERY}}}{V_{\text{IN}} \cdot \eta} \right] + I_{\text{BIAS}}$$
(2.3.6)

n 为 DCDC 变换的效率,典型值在 85%到 95%之间。

Table 2. Charge Voltage Register (0x15)

BIT	BIT NAME	DESCRIPTION		
0		Not used.		
1	(34	Not used.		
2	18	Not used.		
3	18	Not used.		
4	Charge Voltage, DACV 0	0 = Adds 0mV of charger voltage, 1024mV min. 1 = Adds 16mV of charger voltage.		
5	Charge Voltage, DACV 1	0 = Adds 0mV of charger voltage, 1024mV min. 1 = Adds 32mV of charger voltage.		
6	Charge Voltage, DACV 2	0 = Adds 0mV of charger voltage, 1024mV min. 1 = Adds 64mV of charger voltage.		
7	Charge Voltage, DACV 3	0 = Adds 0mV of charger voltage, 1024mV min. 1 = Adds 128mV of charger voltage.		
8	Charge Voltage, DACV 4	0 = Adds 0mV of charger voltage, 1024mV min. 1 = Adds 256mV of charger voltage.		
9	Charge Voltage, DACV 5	0 = Adds 0mV of charger voltage, 1024mV min. 1 = Adds 512mV of charger voltage.		
10	Charge Voltage, DACV 6	0 = Adds 0mV of charger voltage. 1 = Adds 1024mV of charger voltage.		
11	Charge Voltage, DACV 7	0 = Adds 0mV of charger voltage. 1 = Adds 2048mV of charger voltage.		
12	Charge Voltage, DACV 8	0 = Adds 0mV of charger voltage. 1 = Adds 4096mV of charger voltage.		
13	Charge Voltage, DACV 9	0 = Adds 0mV of charger voltage. 1 = Adds 8192mV of charger voltage.		
14	Charge Voltage, DACV 10	0 = Adds 0mV of charger voltage. 1 = Adds 16384mV of charger voltage.		
15	12	Not used.		

表 2 充电电压的设置

Table 3. Charge Current Register (0x14), using 10mohm sense resistor.

BIT	BIT NAME	DESCRIPTION
0	-	Not used.
1		Not used.
2	- 4	Not used.
3	- 4530 4	Not used.
4		Not used.
5	- +	Not used.
6		Not used.
7	Charge Current, DACI 0	0 = Adds 0mA of charger current.
	Acceptanting the second of the	1 = Adds 128mA of charger current.
8	Charge Current, DACI 1	0 = Adds 0mA of charger current.
		1 = Adds 256mA of charger current.
9	Charge Current, DACI 2	0 = Adds 0mA of charger current.
	TOURS OF THE COURSE THE COURSE OF THE COURSE	1 = Adds 512mA of charger current.
10	Charge Current, DACI 3	0 = Adds 0mA of charger current.
		1 = Adds 1024mA of charger current.
11	Charge Current, DACI 4	0 = Adds 0mA of charger current.
1.50	CHARLES AND A STOCK AND A STOC	1 = Adds 2048mA of charger current.
12	Charge Current, DACI 5	0 = Adds 0mA of charger current.
	20	1 = Adds 4096mA of charger current, (Maximum charge current 8064mA.)
13		Not used.
14		Not used.
15	-	Not used.

表 3 充电电流的设置

设置输入电流同样使用 SMBUS 传输 16 位指令,代码见表 4。设置输入电流的控制码为 0x3F (0b0011111)。当侦测电阻为 $10m\Omega$ 时,BQ24765 提供从 256mA 到 11.004A 的输入电流,精度为 256mA。若设在 256mA 以下测默认为 256mA。

BQ24765 含有一个内部计时器,若充电电路在 170s 内没有接收到充电电压和电流的指令,充电电路会关闭。若要再次启动充电电路需重发充电电压和电流的指令。

Table 4. Input Current Register (0x3F), using 10mohm sense resistor.

BIT	BIT NAME	DESCRIPTION
0	12	Not used.
1	351	Not used.
2	5gl	Not used.
3	5.E.	Not used.
4	321	Not used.
5	(B)	Not used.
6	(- C	Not used.
7	Charge Current, DACS 0	0 = Adds 0mA of charger current. 1 = Adds 256mA of charger current.
8	Charge Current, DACS 1	0 = Adds 0mA of charger current. 1 = Adds 512mA of charger current.
9	Charge Current, DACS 2	0 = Adds 0mA of charger current. 1 = Adds 1024mA of charger current.
10	Charge Current, DACS 3	0 = Adds 0mA of charger current. 1 = Adds 2048mA of charger current.
11	Charge Current, DACS 4	0 = Adds 0mA of charger current. 1 = Adds 4096mA of charger current.
12	Charge Current, DACS 5	0 = Adds 0mA of charger current. 1 = Adds 8192mA of charger current, 11004mA max.
13	35	Not used.
14	100	Not used.
15	8=:	Not used.

表 4 输入电流的设置

关于开关频率,BQ24765 默认频率为 700KHz。对于所有 PWM DC-DC 变换电路来说,在输出电流纹波不变的情况下,开关频率越高,电感值可以越小。或者在电感不变的情况下,提高开关频率可以减小输出电流纹波。电感值的减小往往意味着电感体积和引脚面积的减小。在环境温度较高的情况下,较低的开关频率意味着较低的开关损耗,相对与高开关频率来说可以提供更大的输出电流。

随着 IC 集成技术不断的提高,充放电电路也向着高度集成方向发展。集成上下桥 MOSFET、SMBUS 通信方式都成为必然的发展方向。

第三章 主板内的 DC-DC 变换

主板内的 DC-DC 变换主要有两种,即 PWM 和 LDO。在 PWM 变换方式当中,虽然基本原理一致,但根据不同的需求,控制方式也多种多样,各有特色。例如有些控制芯片可以同时输出两组控制信号来产生两组独立的电源。如 3.3V 和 5V 电通常就是同一个芯片控制的,常用芯片有 SN0608098、MAX17020、TPS15427等等。再例如 CPU 需要大电流、高电流变换速率以及可调节的输出电压。因此我们看到 CPU CORE 线路常常有 3 三相输出

来保证大电流,以及用 VID 来实时控制输出电压。常见的芯片有 MAX17030、ADP3210 等。另外,控制芯片的集成度越来越高,因此我们看到越来越多的 IC 集成了上下桥 MOSFET,外围电路十分简捷。例如 ISL80141、VT356、MAX15105 等。下面的章节会选取 典型的应用方式来介绍,以期望能够将笔记本内常用的电源变换方式全面的展现出来。

3.1 主板需要的电压种类

上一章我们介绍了主板是如何认到适配器和电池,以及如何对电池充电的。我们知 道主板内不同部分需要的电压各不相同。于是我们需要将适配器和电池的电压转换成各部 分需要的电压。首先我们了解一下主板内都需要哪些电。

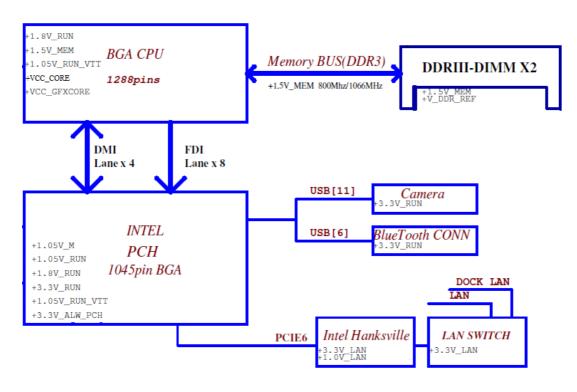


图 3.1.1 Calpella 架构芯片组及部分其他结构

以 Calpella 架构为例,可以看出 CPU 和 PCH 各自都需要多种不同的电压。对于 CPU 来说最重要的一组电是+VCC_CORE,另外还有+1.8V_RUN、+1.5V_MEM、+1.05V_RUN_VTT、+VCC_GFXCORE 等。图 3.1 引用的是一个 DELL 架构 UMA 机种的电路,+VCC_GFXCORE 也供到 CPU 上,因为 Calpella 架构 UMA 机种中显卡是集成在 CPU 中的。若是 DIS 机种,+VCC_GFXCORE 会供到 GPU 上。

PCH 上使用+1.05V_M、+1.05V_RUN、+1.8V_RUN、+3.3V_RUN、+1.05V_RUN_VTT、+3.3V_ALW_PCH。DDRIII 使用 1.5V 电;摄像头、网卡等设备使用 3.3V 电。

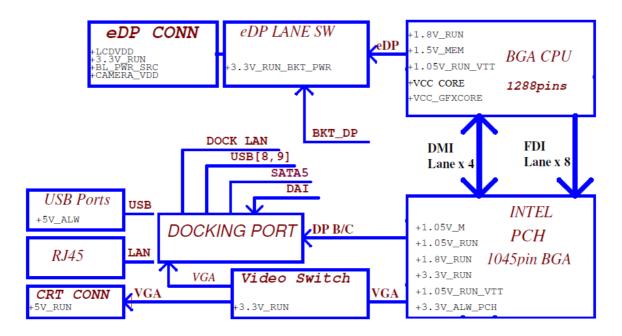


图 3.1.2 Calpella 架构芯片组的延伸结构

可以看出3.3V和5V电是整个笔记本架构中最常用的两组电,第一章也提到过部分其他电压也是通过3.3V和5V电转换而来的。EC工作电压也为3.3V,其输出的各种信号通常也都是3.3V拉高,所以主板电源各组电常用的一些使能信号基本也都是3.3V拉高,例如ACOFF、RUN_ON、SUN_ON等。表5摘自Intel《Calpella Platform Power Sequence V0.71》,列出了各组电更细的用途,命名和前面章节中的引用的线路中的命名有所不同,但大体一致。

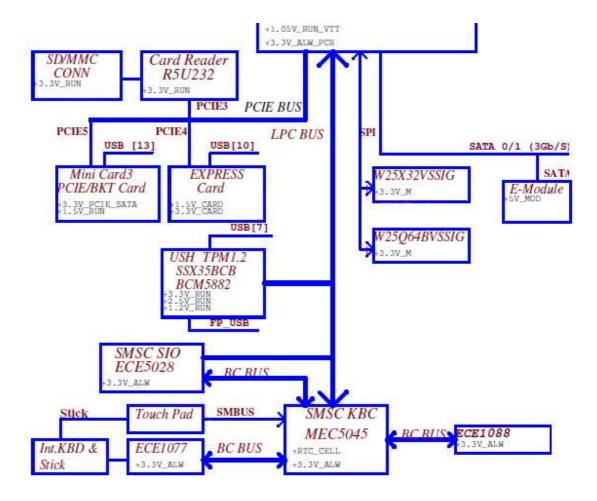


图 3.1.3 EC 外围的部分架构

Platform Rails	EDS names and details
VBATA (VDC)	Supply from AC Brick, battery or ATX
RTC Well	Coin Cell supply
V5.0A	V5REF_SUS (5-V supply to SUS Wells)
V3.3A	VccSus3_3 (3.3-V supply to SUS Wells)
V3.3M	VccME3_3, LAN and SPI rails
V1.1M	VccME
V1.5U	VDDQ
V0.75S	VTT (DDR)
V5.0S	V5REF
V3.3S	VCC3_3, VREF_3.3
V1.8S	VccPLL (Processor), Vcctx_LVDS (PCH)
V1.5S	For PCIe Mini Card
V1.1S	VccCore (PCH), VCCIO (PCH), VCCAPLLEXP (PCH), VCCACLK(PCH)
V1.1S_VTT	VTT (Processor), V_CPU_IO (PCH), VCCDMI (PCH)
VccGfx	VccAXG (Graphics Core Supply)
Vcore	VCC (Processor Core Supply)

表 5 Calpella 平台各组电的用途

3.2 BUCK 简介

由于几乎每组电都是通过 BUCK 线路转换而来的,所以在详述每组电之前,先了解以下 BUCK 线路是有必要的。常用 DC-DC 变换器有三种电路结构:降压电路(BUCK)、升压电路(BOOST)、和升/降压电路(BUCK-BOOST)。由于在笔记本电脑中的 DC-DC 变换几乎都是由高电压转换为低电压,所以笔记本使用的 DC-DC 变换方式基本都是 BUCK 线路结构,辅以少量的线性稳压器(LDO)和电容升压线路。开关电源相对与线性稳压器的优势这里就不再多说了,很多资料上都会详细的说明。下面就直奔主题介绍一下 BUCK 线图的特性。

三种拓扑都包括MOSFET开关、二极管、输出电容和电感。MOSFET是拓扑中的有源受控元件,与控制器(图3.2.1中没给出)连接,控制器输出脉宽调制(PWM)方波信号驱动MOSFET栅极,控制器件的关断或导通。为使输出电压保持稳定,控制器检测SMPS输出电压,并改变方波信号的占空比(D),即MOSFET在每个开关周期(TS)导通时间。D是方波导通时间和周期的比值(Ton/Ts),直接影响输出电压。MOSFET的导通和关断状态将BUCK电路分为两个阶段:充电阶段和放电阶段,分别表示电感中的能量传递状态(参见图3.2.1的环路)。充电期间电所储存的能量,在放电期间传递给输出负载和电容上。电感充电期间,输出电容为负载供电,维持输出电压稳定。根据拓扑结构不同,能量在电路元件中循环传递,使输出电压维持在适当的值。在每个开关周期,电感是电源到负载能量传输的核心。如果没有电感,MOSFET切换时,电路将无法正常工作。电感(L)中所储存的能量(E)取决于电感电流值(I):

(3.2.1)

因此,电感中能量的变化可通过电流的变化量(ΔI_L)来衡量,取决于规定的时间内 (ΔT)电感两端电压的变化量(V_L):

$$II = \frac{V_L \times IT}{I_L}$$

(3.2.2)

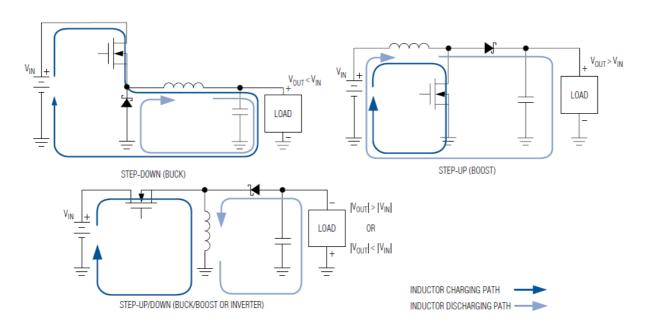


图 3.2.1 常用的三种 DC-DC 变换基本线路

在每个开关周期中(图3.2.2), 电感两端的电压恒定, 因此电感中的电流线性变化。根据基尔霍夫电压环路定律,可以得到开关过程中电感两端电压,注意极性以及VIN / VOUT的关系。充电期间, MOSFET导通, 二极管反向偏置,能量从电源传递给电感(图3.2.1)。由于电感两端电压(VL)为正,电感电流将逐渐上升。同时,输出电容将前一个周期存储的能量传递给负载,以保持输出电压的恒定。放电期间, MOSFET关断,二极管正向偏置并导通。由于此时电源不再对电感充电,电感两端电压极性反转,并且将能量释放给负载,同时补充输出电容的储能(图3.2.1)。放电时,电感电流逐渐下降,放电电流如上述关系式所示。

充电/放电周期循环,并保持一个稳定的开关状态。在电路建立稳态的过程中,电感电流逐渐达到其稳定值,该电流是直流电流和电路在两个阶段切换时所产生的交流电流(或电感纹波电流)之和(图3)。直流电流的大小与输出电流成正比,也取决于电感在开关电源拓扑中的位置。纹波电流需要经过滤波,以获得真正的直流输出。滤波由输出电容完成,它对于交流信号呈现较低的阻抗。不需要的输出纹波电流通过输出电容旁路,并且当电流对地放电时保持电容电荷恒定。因此,输出电容还起到稳定输出电压的作用。实际应用中,输出电容的等效串联电阻(ESR)产生的输出电压纹波与电容的纹波电流成正比。

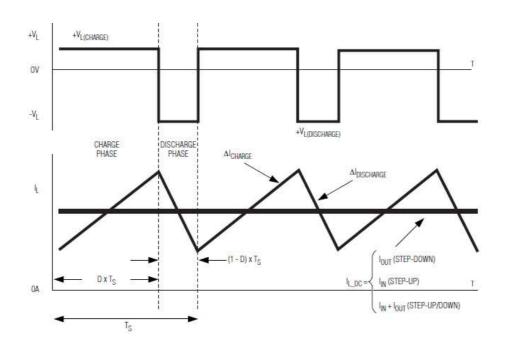


图3.2.2 稳态时电感的电压电流特性

由此可见,能量在电源、电感和输出电容间传递,保持输出电压恒定,为负载供电。那么,如何确定输出电压和输入/输出电压转换比?如果能够理解电路作用一个周期性波形的稳态过程,便可以很容易的计算出这些数值。稳态期间,有一个变量在重复周期T_S的开始阶段与结束阶段相等。对于电感而言,如上所述,其电流周期性的充电与放电,因此其电流在PWM周期的开始阶段应该与结束阶段相等。这意味着,电感电流在充电过程的变化量(ΔI_{CHARGE})应等于在放电过程的变化量(ΔI_{DISCHARGE})。建立充电和放电期间电感电流变化的等式,可得到下面的表达式:

$$| \Delta ICHARGE | = | \Delta IDISCHARGE |$$
 (3.2.3)

(3.2.4)

(3.2.5)

所以在不同的工作周期,电感电压和时间的乘积相等。对于降压电路,根据充电电路的基尔霍夫电压环路可得到电感两端的电压为(VIN - VOUT)。同理,放电过程中电路电感两端的电压为-VOUT。根据等式3,可得出电压的转换比为:

(3.2.6)

所以:

(3.2.7)

在理想的情况下,输入功率(P_{IN})与输出功率(P_{OUT})相等。因此,可得出电流转换比为:

$$P_{IN} = P_{OUT} \tag{3.2.8}$$

$$I_{IN} \times V_{IN} = I_{OUT} \times V_{OUT} \tag{3.2.9}$$

(3.2.10)

从这一系列等式可以看出,降压转换器的VouT相比VIN增大了D倍,而输入电流则比负载电流大D倍。表1列举了图3.2.1中所示拓扑结构的转换比。有些复杂的拓扑结构可能难以分析,但是利用这个方法解等式3.2.4和3.2.9可得到全部三种拓扑结构的转换比。

拓扑	电压转换比	电流转换比
降压	$V_{OUT} / V_{IN} = D$	$I_{IN} / I_{OUT} = D$
升压	$V_{OUT} / V_{IN} = 1 / (1 - D)$	$I_{IN} / I_{OUT} = 1 / (1 - D)$
升/降压	$V_{OUT} / V_{IN} = D / (1 - D)$	$I_{IN} / I_{OUT} = D / (1 - D)$

表3.2.1 三种基本PWM结构的转换比

3.2.1 输出纹波电流的计算

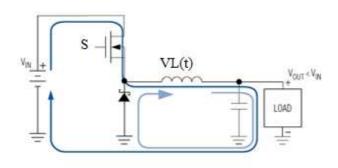


图3.2.3 BUCK线路

当开关管S开启时:

(3.2.11)

(3.2.12)

所以:

(3.2.13)

当开关管S关断时:

$$\mathbf{V_L(t)} = \mathbf{IV(out)} \tag{3.2.15}$$

(3.2.16)

所以:

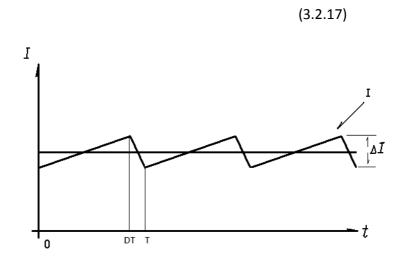


图 3.2.4 电感电流波形

根据(3.2.13)

(3.2.18)

根据(3.2.17)

(3.2.19)

(3.2.18) 和(3.2.19) 得到了同样的结果:

(3.2.20)

D为占空比; T为开关周期。

相反的,知道占空比、开关频率和电流纹波范围,输出电感也就确定了。

3.2.2 精确测量电压纹波

精确地测量电源纹波是一门艺术。在图 3.2.4所示的示例中,一名初级工程师完全错误地使用了一台示波器。他的第一个错误是使用了一支带长接地引线的示波器探针;他的第二个错误是将探针形成的环路和接地引线均置于电源变压器和开关元件附近;他的最后一个错误是允许示波器探针和输出电容之间存在多余电感。该问题在纹波波形中表现为高频拾取。在电源中,存在大量可以很轻松地与探针耦合的高速、大信号电压和电流波形,其中包括耦合自电源变压器的磁场,耦合自开关节点的电场,以及由变压器互绕电容产生的共模电流。

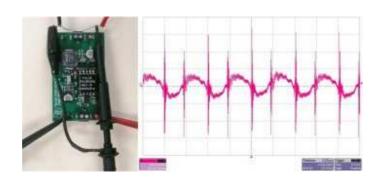


图3.2.4 错误的纹波测量得到的较差的测量结果

利用正确的测量方法可以大大地改善测得纹波结果。首先,通常使用带宽限制来规定纹波,以防止拾取并非真正存在的高频噪声。我们应该为用于测量的示波器设定正确的带宽限制。其次,通过取掉探针"帽",并构成一个拾波器(如图 3.2.5 所示),我们可以消除由长接地引线形成的天线。将一小段线缠绕在探针接地连接点周围,并将该接地连接至电源。这样做可以缩短暴露于电源附近高电磁辐射区域的端头长度,从而进一步减少干扰。图 3.2.5 显示了该完全相同电路的纹波电压,其使用了改进的测量方法。这样,高频峰值就被有效地消除了。

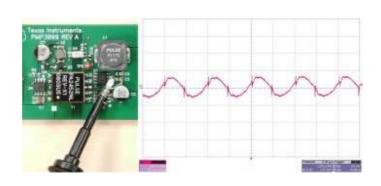


图3.2.5 四个轻微的改动便极大地改善了测量结果

3.3 PWR SRC 转 3.3V、5V

通常情况下在 NB 电源架构中 3.3V 和 5V 是由同一颗 IC 控制产生的。下面以 SN6068098 为例具体介绍 3.3V、5V 的产生。

SN0608098 内部生成一个独立的 3.3V 的参考电压,通过 VREF3 输出。按照芯片说明书的描述,此电压可用来作为实时时钟的参考电压,可驱动 5mA 的负载。VREF3 当 VIN升高到 2.2V 时产生输出,在 SMPS、LDO 关闭甚至 Thermal shutdown 的情况下也一样有输出。当 VIN 降低到 2V 一下时,VREF3 关闭。

类似与 VREF3,SN0608098 内部还有一个独立与其他输出的 LDO,引脚为"LDO"。 当引脚 LDOREFIN 接地时,LDO 输出 5V。当 LDOREFIN 接 V5FILT 时,输出 3.3V。此内部 LDO 可以带最高 100mA 的负载。在可调节模式下,LDO 的输出可以设置在 0.7V-4.5V 之间。LDO 输出电压为 LDOREFIN 引脚电压的两倍。

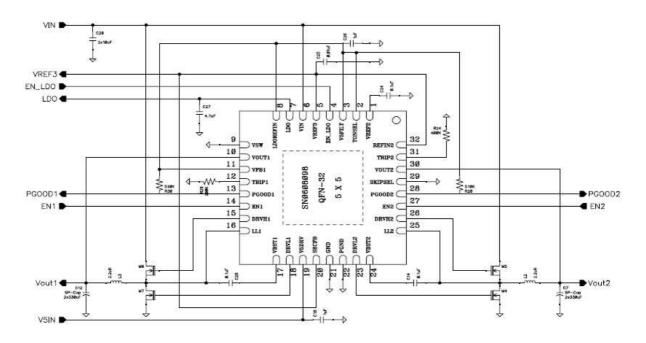


图 3.3.1 SN0608098 典型应用电路

3.3.1 MOSFET 的选择

NB 电源线路中一般都采用同步开关方式以提高效率。基本原理前面已经讲过。 Power 线路的作用其实就是为其他硬件部分服务。因此每个机种每一组电要达到什么样的 指标,是要根据被供电的硬件部分的实际情况来的。选择 MOSFET 有三个关键点:

- 1.耐压值。按照 DELL 的要求 MOSFET 实际工作的电压不能超过 MOSFET 额定工作电压的 80%。
 - 2.功耗。MOSFET 功耗分三种:导通功耗、栅充电、开关损耗。

我们可以依据 MOSFET 的说明书查到相应的 R_{ds(on)},从而计算出导通功耗。

栅充电损耗是由每个周期充电栅板电容,然后放电到地面引起的。其损耗为:

$$P=f \bullet C_G \bullet V_{GATE}^2 = f \bullet Q_G \bullet V_{GATE}$$

所以,通常情况下我们希望小的栅电容。可惜,最小导通电阻的FET器件都具有较大的栅电容。应折衷考虑D。若Vin 是5V 和Vout 是3.3V,则对于D=70%其上桥开关将承载更多平均电流。所以需要选择具有最小导通电阻的MOSFET,而不必担心栅电容。若Vin 为16.8V(4节锂电池)和Vout 是1.8V(CPU 芯核电压),则对于D=11%其下桥开关具有比上桥开关更多的平均电流。所以需要选择具有更小栅电容的上桥MOSFET,导通电阻则可以相对大些。注意:因为这种损耗与频率有关,所以通过降低工作频率可提供更佳的设计。栅电容也影响开关损耗。若栅驱动器必须对一个大电容充电,则MOSFET 处于线性区的时间增大和损耗增加。栅电容越小,上升时间越快,开关损耗就越低。可惜,这会导致高频噪声。

3.温度。一般情况下设计 DELL 的线路时,我们会考虑环境温度 60 摄氏度下,工作在 Thermal Design Current 时 MOSFET 器件的温度是否超标。

在选择器件之前,我们会向各合作厂商提供我们所需要的工作条件。一般我们会提供转换前后的电压值、Thermal Design Current、工作频率、耐压(DELL 一般考虑 Vgs=4.5V的情况,虽然更高的 Vgs 可以使用更便宜的 MOSFET。)、所用的电感值、转换效率(DELL 规定高于 80%)等。厂商会根据我们提供的数据,采用本厂的器件,预先设计线路,看看本厂哪些器件能够达到要求。之后我们按照各厂商提供的清单来选择最适合我们要求的器件。下面以某机种实际的 5V 线路来具体说明。该机种 5V 上桥 MOSFET 为"SI4134DY"。该器件在 Vgs 为 4.5V 时 Rds(on) =0.0175Ω,Vds 额定值为 30V。

PRODUCT SUMMARY								
V _{DS} (V)	$R_{DS(on)}\left(\Omega\right)$	I _D (A) ^a	Q _g (Typ.)					
30	0.014 at V _{GS} = 10 V	14	7.3 nC					
30	0.0175 at V _{GS} = 4.5 V	12.5	7.3110					

图 3.3.3 SI4134DY 说明书摘要 1

图 3.3.2 中 Thermal Design Current=4.854A。SN0608098 的 5V 开关频率为 400KHz。 占空比 D=0.256。于是功耗为

(3.3.1)

根据功耗、环境温度、温度系数我们可以计算出器件的节温Tio

(3.3.2)

(3.3.3)

 $\mathbf{T}_{\mathbf{I}}$ 为 MOSFET 器件节温; $\mathbf{T}_{\mathbf{A}}$ 为设计所要达到的环境温度(DELL 规定 60° C)。

 θ_{ia} 值可以在器件的说明书中查到。

THERMAL RESISTANCE RATINGS							
Parameter		Symbol	Typical	Maximum	Unit		
Maximum Junction-to-Ambient ^{b, d}	t ≤ 10 s	R_{thJA}	38	50	°C/W		
Maximum Junction-to-Foot (Drain)	Steady State	R_{thJF}	20	25	0/11		

图 3.3.3 SI4134DY 说明书摘要 2

表格中"Maximum Junction-to-Ambient"项有典型值和最大值,一般取最大值。

根据式(3.3.3)可计算出 $^{\mathbf{T}_{\mathbf{J}}}$ 为 65.28°C。

T _J , T _{stg}	- 55 to 150	°C
	T _J , T _{stg}	T _J , T _{stg} - 55 to 150

图 3.3.3 SI4134DY 说明书摘要 3

根据 SI4134DY 相关指标我们发现该 MOSFET 符合要求。同样的方法我们可以检验 手头可用的其他器件是否符合要求,再结合成本等因素,最终确定一个或几个供应商。

3.3.2 电感的选择

笔记本主板上用的表面贴装电感一般分为两种:铁酸盐式(Ferrite type)和整体成型式(Molding type)。铁酸盐式电感由铁芯绕制而成,整体成型式电感的外部封装是由磁性材料的粉末及其他混合物浇铸而成的。两种电感在特性上各有特点。

选择电感我们一般要注意以下几点:

1.感值(Inductance); 2.尺寸(Size);

3.额定电流(Rated current); 4.误差率(Tolerance);

5.热传特性(Thermal curve); 6.直流阻抗(DCR)

其中感值和直流阻抗是最主要的因素。

式(3.2.20)描述了电感电流的变化量,根据这个式子很容易算出我们所需要的电感值:

(3.3.4)

不同的电感 DCR 也不同,在成本许可的范围内 DCR 越小越好。

PART NO.	INDUCTANCE (uH±30%)	D.C.R. MAX (mΩ)	RATED CURRENT (ADC)
SPC-1040R-3R3	3.3	14.0	7.5

图 3.3.4 SPC1040 铁酸盐式电感的

DCR

TOKO	Inductance	Tolerance	DC Resistance	Rated DC Cur	rent (A)max *2
Part Number	(µH) *1	(%)	(mΩ) max	ΔL/L=-20%	ΔT=40°C
FDVE1040-H-1R5M=P3	1.50	20	4.6	17.1	18.2
FDVE1040-H-2R2M=P3	2.20	20	6.8	14.2	14.5
FDVE1040-H-3R3M=P3	3.30	20	10.1	12.3	11.3
FDVE1040-H-4R7M=P3	4.70	20	13.8	10.2	10.0
FDVE1040-H-5R6M=P3	5.6	20	18.0	9.9	9.2
FDVE1040-H-6R8M=P3	6.8	20	20	8.9	8.8
FDVE1040-H-100M=P3	10	20	34	7.7	6.5

图 3.3.5 FDVE1040 整体成型式电感的

DCR 1.6 50 Inductance (µH) 1.2 30 8.0 20 🗸 0.4 10 0 0 4 20 16 DC Current (A)

图 3.3.6 FDVE1040-H-1R5M=P3 电感值随电流变化曲线

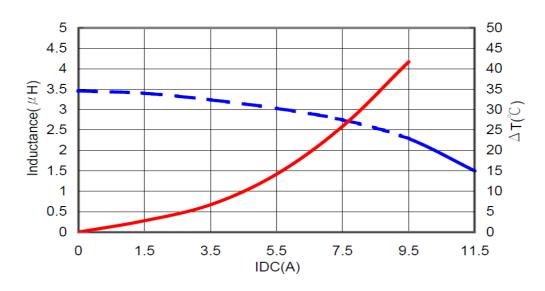


图 3.3.7 SPC-1040R-3R3 电感值随电流变化曲线

另外,随着电感电流的变化,电感值也会变化。在选择电感时要尽量选择电感值稳 定的电感。

3.3.3 输出电容的选择

输出电容的选择要考虑负载的最大动态变化,以及依据输出纹波来选择 ESR。

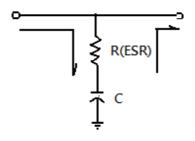


图 3.3.8 输出电容等效电路

$$\Delta V = \Delta I \times R(ESR) \tag{3.3.5}$$

电容中的电荷量:

$$Q = \Delta I \times t = C \times \Delta V \tag{3.3.6}$$

t为开关管关闭的时间。

在图 3.3.2 中使用 SN0608098 来将 19.5V 转 5V。F=400KHz,t=1.86μs.假设 Vmax=20V, Imax=6.935A。ΔV 不能大于输出电压的 5%,ΔV=Vout×5%=0.25V。DELL 一般考虑的负载动态范围从 50%lpeak 到 lpeak。50%lpeak 约为 3.467A。代入式(3.3.6)得到 C=25.79448 μF。在实际应用中考虑频率补偿通常 t 会在加 2 到 5 个开关周期,则 t=1.86μs+2×2.5 μs=14.36 μs,C=95.13448 μF。此时计算得到电容 ESR 为ΔV/ΔI=72m Ω 。我们看到图 3.3.2 中使用的是 330 μF/25m Ω 的电容(电解电容的 ESR 随频率的变化相对稳定,如图 3.3.9 所示)。由此时的 ESR 可计算得到ΔV 为 0.08667V。输出纹波更小。由式 3.3.6 可知在 Q 不变的情况下输出纹波越小,则 C 越大。

输出电容常用电解电容和陶瓷电容并联。电解电容的容值较大,我们常说的输出电容值一般指的就是电解大电容的值,而不计陶瓷电容的值。在图 3.3.2 中我们看到陶瓷电



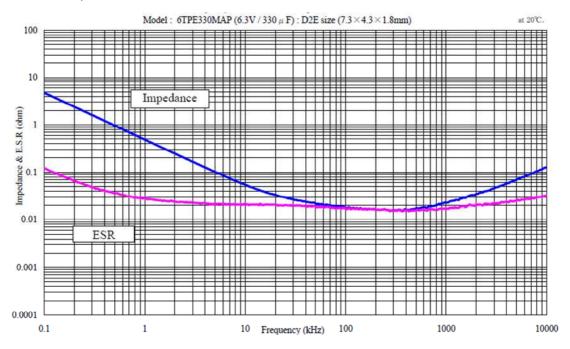


图 3.3.9 6TPE330MAP 贴片电解电容的频率特性

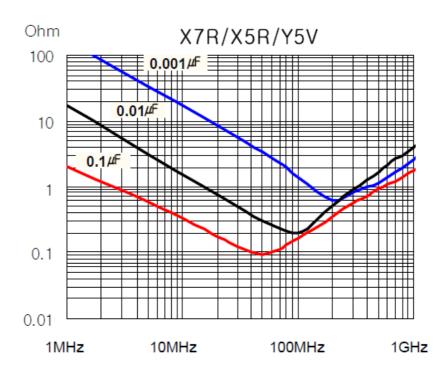


图 3.3.10 Windchill 0.1U_0402_10V7KD 通用贴片陶瓷电容的频率特性

3.3.4 3.3V

根据上面章节的描述,这一节我们练习 3.3V 线路的设计。需说明的是,在实际设计中我们必须考虑成本等许多非技术性的因素,在这里若全面考虑则太复杂。因此这章节仅从技术角度进行阐述。

首先我们假定需求如下:

19.5V~9V 转 3.3V Thermal Design Current: 3.133A

Peak current: 4.475A OCP_MIN:5.37A

3.3V 首先是一个 BUCK 线路,所以首先要选择好 BUCK 线路的基本器件。常用来作为开关管,即上、下桥的 MOSFET 一般耐压值为 30V,如 SIR472、SI4128、FDMS7692 等等。我们的输入电压最高为 19.5V。所以单考虑耐压这一点的时候,选择余地是比较大的。

再来看 Rds(on)。SIR472、SI4128、FDMS7692 的 Rds(on)如下表所示:

PRODUCT SUMMARY								
V _{DS} (V)	$R_{DS(on)}(\Omega)$	I _D (A) ^{a, g}	Q _g (Typ.)					
30	0.012 at V _{GS} = 10 V	20	6.8 nC					
30	0.015 at V _{GS} = 4.5 V	20	0.0110					

表 3.3.1 SIR472 PRODUCT SUMMARY

PRODUCT SUMMARY								
V _{DS} (V)	R _{DS(on)} (Ω)	I _D (A) ^a	Q _g (Typ.)					
30	0.024 at V _{GS} = 10 V	10.9	3.8 nC					
30	0.030 at V _{GS} = 4.5 V	9.7	3.6 110					

表 3.3.2 SI4128 PRODUCT SUMMARY

Max
$$r_{DS(on)}$$
 = 9 m Ω at V_{GS} = 10 V, I_D = 13 A
Max $r_{DS(on)}$ = 14.5 m Ω at V_{GS} = 4.5 V, I_D = 10 A

表 3.3.3 FDMS7692 PRODUCT SUMMARY

通常 MOSFET 的说明书会列出 Vgs=10V 和 Vgs=4.5V 两种情况下的 Rds(on)。笔电中我们通常选用 Vgs=4.5V 时的值。于是上述三种 MOSFET 的 Rds(on)分别为 0.015Ω、0.03Ω、0.0145Ω。Rds(on)上损耗的功率为:P=l²* Rds(on)*D。Thermal Design Current 为 3.133A,占空比为 0.169 的情况下三种 MOSFET 的导通功耗分别为:0.0249W、0.0498W、0.024W。单看功耗 FDMS7692 最小。

根据功耗来算工作时器件的温度。SIR472、SI4128、FDMS7692 三种 MOSFET 在环境温度 T_A 为 60°C 时的⁶J₈ 分别为: 32°C/W、53°C/W、50°C/W。根据式 3.3.3,

,则三种 MOSFET 在环境温度为 60°C,Thermal Design Current 为 3.133A 时的温度分别为: 60.7968°C、62.6394°C、61.2°C。器件温度影响着整机的散热,当然是越低越好,但从数据来看三种 MOSFET 温度接近。MOSFET 也会规定正常工作时器件的温度范围,一般为-55°C 到 150°C。即认为器件温度在该范围内 MOSFET 都能正常工作。但温度越高,Rds(on)越大。图 3.3.11 为 FDMS7692 的 Rds(on)随器件温度变化而变化的图表。

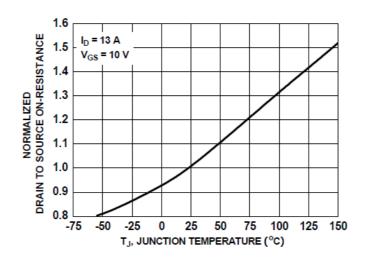


图 3.3.11 FDMS7692 Rds(on)随器件温度变化而变化

根据上述特性,三种 MOSFET 区别不大。我们再来比较节电容。

Total Gate Charge	Q _a	$V_{DS} = 15 \text{ V}, V_{GS} = 10 \text{ V}, I_D = 13.8 \text{ A}$	15	23	
Total date onlinge	∽g		6.8	10.2	nC
Gate-Source Charge	Q_{gs}	$V_{DS} = 15 \text{ V}, V_{GS} = 5 \text{ V}, I_{D} = 13.8 \text{ A}$	2.5		nC
Gate-Drain Charge	Q_{gd}		2.3		

Total Gate Charge	Q _a	$V_{DS} = 15 \text{ V}, V_{GS} = 10 \text{ V}, I_{D} = 7.8 \text{ A}$	8	12	
Total date onlinge	⊸g		3.8	6	nC
Gate-Source Charge	Qgs	$V_{DS} = 15 \text{ V}, V_{GS} = 4.5 \text{ V}, I_{D} = 7.8 \text{ A}$	1.4		nc nc
Gate-Drain Charge	Q _{gd}		1.1		

Q_g	Total Gate Charge	V _{GS} = 0 ∨ to 10 ∨	15	22	nC
Q_g	Total Gate Charge	$V_{GS} = 0 \ V \text{ to } 4.5 \ V_{DD} = 15 \ V,$	7	10	nC
Q _{gs}	Gate to Source Charge	I _D = 13 A	3.4		nC
Q _{ad}	Gate to Drain "Miller" Charge		1.9		nC

表 3.3.4 从上到下分别为 SIR472、SI4128、FDMS7692 的 Qg、Qgs、Qgd

从上表可看出 SI4128 的 Qg、Qgs、Qgd 三个参数都较低。所以导通截止时删充电 损耗也较小。所以 MOSFET 不妨选择 SI4128。

电感和电容的选择与 MOSFET 类似,无非是参数的计算和不同器件参数间的比较,最终找出最优化的方案。具体方法参照 3.3.2 和 3.3.3 节内容。

电感不妨选择 FDVE1040,感值 4.7UH +-20%,ESR4.7Ω。电容选择 330U,耐压值 6.3V,ESR25mΩ。

控制 IC 我们就选用 SN0608098。如前面章节所述,该芯片通过同步开关方式可同时输出两组电压。将 FB1 接到 GND,通道 1 可以控制外部 BUCK 线路输出 5V 电;将 REFIN2 接至 V5FILT,通道 2 会控制外部 BUCK 线路输出 3.3V。输出电压确定以后,还需要将输出电流控制在允许范围以内:

$$I_{OCP} = I_{TRIP} + \frac{I_{RIPPLE}}{2}$$

(3.3.7)

3.4 5V 转 1.5V

DDRIII 的工作电压为 1.5V。在 DELL 商务机种中,由 5V 电转换成 1.5V 供 DDRIII 以及 CPU 中与 DDRIII 相关部分使用。这时的 1.5V 称为 1.5V_MEM。另外,WWANCARD 等设备也需要 1.5V 电。由于这些设备与 DDRIII 工作时序的区别,一般将 1.5V_MEM 通过一个 MOSFET 转换为 1.5V_RUN,再供给 WWANCARD 使用。由 EC 发出的 DDR_ON 和 RUN_ON 信号分别来控制 1.5V_MEM 与 1.5V_RUN 的开启与关断。

5V 转 1.5V 电路输入输出的电压变化仍较大,考虑转换效率,一般仍采用 BUCK 线路。这一节介绍一种由内部集成 MOSFET 的 IC VT356 来产生 1.5V 的应用方案。由于内部集成了 MOSFET,整个 BUCK 线路只需另外准备电容和电感即可。线路变得简洁许多。

VT356 输入电压范围为 2.97V 到 5.5V,输出从 0.5V 到 VIN-1V 可调,并能提供最大 25A 的负载电流,为使用低电压的场合提供了单芯片控制的快速、高效、高可靠性的解决

方案。为了保持高转换效率,IC 会根据负载变化在连续传导模式(CCM)和断续传导模式 (DCM)之间自动切换。为了延长电池寿命,在 DCM 无负载的情况下,静态工作电流小于 3mA,关机状态下小于 1μA。

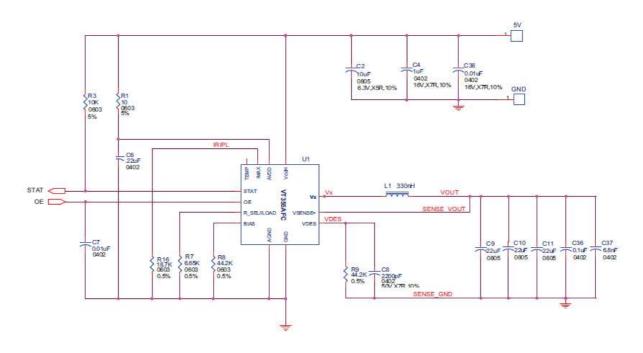


图 3.4.1 VT356 5V 转 1.5V 线路

下面简要介绍一下 VT356 的引脚定义。

BIAS: 在 BIAS 和 GND 之间接入一个 $44.2k\Omega$ 的电阻来设定 Vref,这个电阻值的误差 须在 0.5%之内。

Vdes: 在 Vdes 和 IC 内部调节感应器的 GND 之间接入并联的参考电阻及软启动电容即可建立起输出电压。

VSENSE:调节感应器正极。接到 BUCK 输出,用来检测输出电压的变化,从而实现 反馈控制。

OE:输出使能信号。OE 为高时输出为高,OE 为低时输出为低,OE 信号在 IC 内部默认为低。

AGND: 模拟地。

AVDD:模拟电源。

STAT: 状态标示。STAT 为高时,表示 IC 工作在正常参数下。该引脚为 open-drain 输出,须外部拉高。

GND: 电源地。该引脚直接接到地平面上。

VX: switch node.该引脚为 IC 的输出,直接连接到输出电感上。

VDD: 电源。

R_SEL/ILOAD: 系统配置引脚。在该引脚与 GND 之间连接一个电阻,一个与输出电流成比例的电流会流经该电阻,从而建立一个与输出电压成比例的电压,用来在启动时对系统进行配置。

IRIPL:该引脚用来设置开关频率。在该引脚与 GND 之间连接一个电阻来设置开关频率。也可以将该引脚与 AVDD 或 AGND 相连来设置开关频率。

TEMP: 当该引脚浮空时,用来侦测模拟温度。并使得 IC 提供标准的软启动时序。 当该引脚接 AVDD 时,IC 提供快速启动时序,并且该引脚不再提供温度信息。

开关频率的计算:

$$Fsw = \frac{V_{OUT} \cdot (V_{IN} - V_{OUT})}{V_{IN} \cdot L_{OUT} \cdot I_{OUTRIPL}}$$
(3.4.1)

其中

$$I_{OUTRIPL} = I_{RIPL} \bullet KiLO + \left(\frac{V_{IN}}{L_{OUT}} \bullet 30ns\right)$$
 (3.4.2)

其中

 V_{OUT} = output voltage

 V_{IN} = input voltage

 L_{OUT} = output inductor value

I_{RIPL} = programmed ripple current

输出电压的调节:

V _{OUT} (V)	0.6	1.05	1.2	1.5	1.8	2.0	2.5	3.3
R_{DES} ($k\Omega$)	21.8	38.3	43.7	54.9	65.7	73.2	90.9	120.0
$R1^{1}(k\Omega)$	23.2	-	46.4	58.3	74.1	80.6	98.8	158.0
$R2^{1}$ (k Ω)	383.0	- T	768.0	887.0	576.0	768.0	1180.0	505.0

Note 1: For high accuracy, use R1 and R2 resistors in parallel as RDES.

表 3.4.1 R_{DES}的设置

V_{DES} 既可以由外部电压源提供,也可以内建。由外部提供时,外部电压源须能提供约 30μA 的电流。由内部建立时,按照式 3.4.3 选择 R_{DES} 即可。

$$V_{DES} = V_{REF} \bullet \left(\frac{R_{DES}}{44.2k\Omega}\right)$$
 (3.4.3)

为了保证 VDES 的正确建立, VDES 不应被设置低于 0.5V 或高于 VIN-1V。

下表提供了具体的外围电路器件的选择建议。

Component		Value	Quantity	Comments
	VT355	10μF	1	
Input	VT356	10μF	2	X5R or X7R 6.3V
Capacitor	VT357	10μF	3	73H 01 7/H 0.3V
	VT358	22μF	2	
Input HF	Bypass	1μF	1	X5R 0603 size
Capacitor		0.1μF	1	X311 0003 3iZe
AVDD Byp Capacitor		0.22μF	1	X5R 0603 size
EN Bypass Capacitor		0.01μF	1	X5R 0603 size
C _{DES} Cap	acitor	2200pF	1	X5R 0603 size
Output Ca	pacitors	See Figure 12 thru Figure 19		X5R or X7R 6.3V Low Profile
	VT355	See Table 4, 0.5%	1	0603 size
R _{SEL}	VT356	See Table 5, 0.5%	1	0603 size
Resistor	VT357	See Table 6, 0.5%	1	0603 size
	VT358	See Table 7, 0.5%	1	0603 size
R _{AVDD} Re	sistor	10Ω, 5%	1	0603 size

R _{AVDD} Re	sistor	10Ω, 5%	1	0603 size			
	VT355	330nH/470nH	1				
Output	VT356	200nH/300nH	1	See Table 10			
Inductor	VT357	150nH/200nH	1	See Table 10			
	VT358	150nH	1				
Output HF	Bypass	0.1μF	1	X5R, 0402 size			
Capacitor		6.8nF	1	X5R, 0402 size			

表 3.4.1 VT356 外围器件参考

根据上述信息,使用该IC进行设计已经很方便了。

3.5 VCC_CORE

在笔电电源架构中还要用到 1.05V、1.8V 等其他电压。转换方法大同小异。但 CPU 和 GPU 不同。由于这两个特殊器件所需要的电压及功耗随着所执行任务的变化而快速的变化,所以其供电线路的控制方式也有很大的不同。这节仍以 DELL 商务机种的线路,对 CPU 的供电线路经行具体介绍。

由于 CPU 是需要大功率的器件,为移动 CPU 设计的供电线路通常有三相电,台式机有更多相。

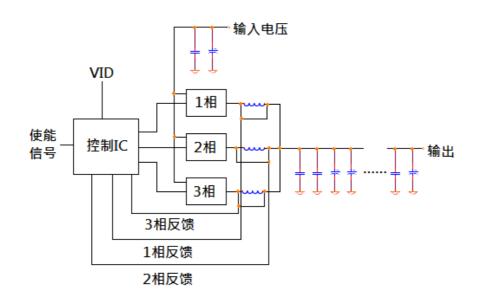


图 3.5.1 VCC_CORE 结构框图

VCC CORE 线路和其他线路的显著区别在于以下几点:

- 1.多相输出。关于多相输出,简单的说,就是将多个电流源的输出连接在一起,同时为 CPU 供电,以满足 CPU 的大电流需求。
- 2.输出电压的 VID 控制。由于 CPU 在不同时刻需要的工作电压是不同的,所以需要一种控制方式来实时的满足 CPU 对电压的要求。VID 实为一组并行数字信号。以 MAX17030 为例,VID 共有 7 位。不同的值对应不同的输出电压。
 - 3.反馈方式。VCC_CORE 的反馈主要检测的是输出电感两端的压降。

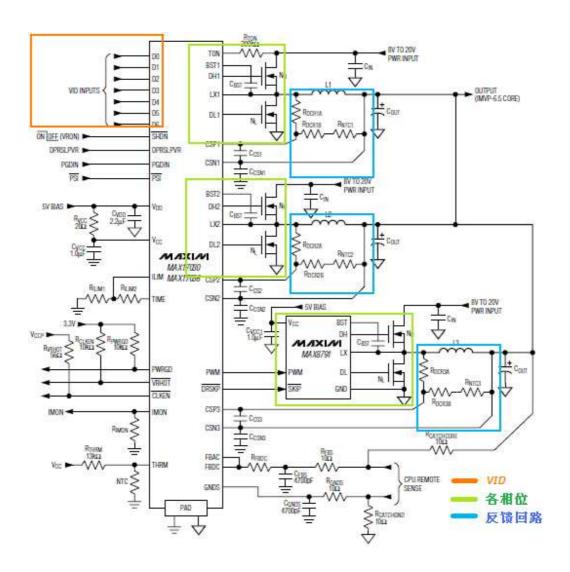


图 3.5.2 MAX17030 CPU 供电方案

MAX17030 为一种 3 相/2 相交替式降压控制器。采用 VID 调节输出电压。除了内部集成了两个驱动外,还提供了一个外部驱动的控制通道,从而可以通过外接第 3 个驱动(如 MAX8719)来实现可选择的 3 相/2 相交替式供电。它可以提供快速 PWM 控制,从而可以得到瞬时的负载电流变化相应。这使得 CPU 的瞬间大电流变化成为可能。

仍然从引脚定义讲起。

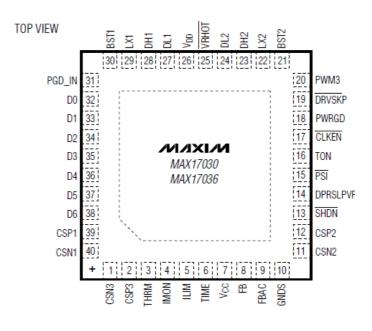


图 3.5.3 MAX17030

CSN3: 第 3 相电输出检测的负极。该引脚须接到输出侦测电阻的负极。在输出电感的直流阻抗被用作输出侦测电阻的情况下,该引脚接至输出滤波电容。

CSP3: 第 3 相电输出检测的正极。该引脚须接到输出侦测电阻的正极。当该引脚接 VCC 时, 第 3 相关闭。

THRM:内部比较器输入端。将一个电热调节器一端接地,另一段接 THRM,同时通过一个电阻接至 VCC。通过选择适当的器件,使得在需要的温度以上,THEM 端的电压降至 1.5V 以下。

IMON: 电流检测器输出端。该引脚输出电流为:

$$I_{IMON} = G_{M(IMON)} \times \Sigma V(CSP_, CSN_)$$
 (3.5.1)

 $G_{M(IMON)}$ 典型值为 1.6mS, Σ 指所有工作中的相位的总和。IMON 端通过一个电阻接到 GND 来设置电流检测器的输出电压:

$$V_{IMON} = I_{LOAD} \times R_{SENSE} \times G_{M(IMON)} \times R_{IMON}$$
(3.5.2)

 R_{SENSE} 为电流侦测电阻的有效值。选择适当的电阻值,使得在最大预期输出电流的情况下 V_{IMON} 不会超过 900mV。当 MAX17030 关闭时 IMON 为高阻。

ILIM: 限流调节输入。正限流电压谷值 V(CSP_,CSN_)为 V(TIME,ILIM)值的 1/10。负限流电压谷值典型值为相应的正限流电压谷值的-125%。若将 ILIM 接到 VCC 则限流电压被设为默认值 22.5mV。

VCC: IC 工作电压。一般为 4.5V 到 5.5V。通过最小 1μF 的旁路电容接地。

FB: 反馈输入。FB 电压与斜率控制目标电压相比较。在使用快速调节环路时斜率控制目标电压由误差比较器生成,在使用慢速精确调节环路时由内部电压积分器生成。使FB 端接收到充足的与电感电流同相位的纹波信号是保持工作周期稳定的基本条件。FB 外部连接与补偿取决于输出稳态(DC)及动态(AC)电压期望值的压降大小。若 DC DROOP=AC DROOP,则将 FB 与 FBAC 短接。若要避免 DC DROOP,可将 FB 端通过电阻 R接至偏置感应器输出端,并将 FBAC 的纹波通过电容 C 正反馈至 FB。R 与 C 的乘积须恒定为工作周期的 3 倍。

FBAC: 电压配置跨导放大器的输出端。将 FBAC 端通过一个电阻 R_{FBAC} 接至反馈旁路感应器来调节输出动态压降 AC DROOP,次项调节须依据稳态、负载动态响应、以及电压配置增益的需求:

$$R_{FBAC} = R_{DROOP,AC} / [R_{SENSE} \times Gm_{(FBAC)}]$$
 (3.5.3)

R_{DROOP,AC} 决定了一个合适的电压使得稳态和动态特性都得到权衡。Gm(FBAC) 典型值为 400μS。R_{SENSE} 为电流侦测电阻的有效值,用来提供电流侦测电压。R_{DROOP,AC} 最小值由稳态决定。若输出端没有坦电容,则最小值为 R_{ESR}+R_{DROOP},其中 R_{ESR} 为输出电容的等效串联阻抗。若使用无损耗感应器,要用电热调节电阻网络来补偿应温度产生的误差。IC 关闭时 FBAC 高阻。

GNDS: 反馈旁路感应器输入端的负极。通常直接连至负载端的 GND。

CSN2: 第 2 相电输出检测的负极。该引脚须接到输出侦测电阻的负极。在输出电感的直流阻抗被用作输出侦测电阻的情况下,该引脚接至输出滤波电容。

CSP2: 第 2 相电输出检测的正极。该引脚须接到输出侦测电阻的正极。当该引脚接 VCC 时,第 2 相关闭。

SHDN#: 关闭控制输入。接至 VCC 时使用默认操作,接至 GND 时靠外部输入信号来控制。

DPRSLPVR:深度睡眠 VR 控制输入端。该低电压逻辑信号与 PSI 信号共同设置电源模式,如下真值表所示。当 DPRSLPVR 被强制拉高时。IC 立刻进入单相位脉冲间隔模式。当 DPRSLPVR 被拉低时,IC 回复 PWM 模式,并回复输出可控。在 IC 进入小负载模式时,出书电压动态降低时,PWRGD 上限值清空,知道斜率控制的内部动态相关 PWRGD 空白周期结束。在该周期内,过压保护阈值由随动阈值(VID+300mV)转换为固定的 1.5V。

在启动时 IC 工作在多相小负载模式下;由启动状态转换到 VID 状态后工作在多相 PWM 模式下;软关闭时,DPRSLPVR 和 PSI 不再有效。同理,在 CSP2 与 CSP3 被拉至 VCC 使得 2、3 相位关闭时,单相位情况下 IC 在各状态工作模式同上。

DPRSLPVR	PSI#	MODE
1	0	Very low current (1-phase skip)
1	1	Low current (approx 3A) (1-phase skip)
0	0	Intermediate power potential (N-1-phase PWM)
0	1	Max power potential (full-phase PWM: N-phase or 1 phase as set by user
at CSP2, CSP3	5)	

PSI#: 该低电压逻辑信号与 PSI 信号共同设置电源模式。当 DPRSLPVR 被强制拉低时,若 PSI#为低,则 IC 进入 N-1 相位 PWM 模式。当 PSI#为高时回复多 N 相位 PWM 模式。

TON: 开关频率设置输入端。由一个电阻连接电源端与 TON 端来设置开关频率。 公式如下:

$$F_{SW} = 1/(C_{TON} \times (R_{TON} + 6.5k\Omega))$$
 (3.5.4)

其中 C_{TON} = 16.26pF.

该 R_{TON} 也要满足[VIN(MIN)/RTON] ≥ 10μA,其中 V_{IN (MIN)} 为最小 VIN 电压。在 IC 关闭后 TON 为高阻。

CLKEN#: 时钟使能逻辑信号的输出。该低有效引脚当输出电压在可控状态时为有效。当关闭或软开、软关时被强制拉高。在动态 VID 转换以及转换结束后的 20μS 内为低。除了在 CLKEN#拉低后的 5mS PWRGD 起电延时周期内,其他时间 CLKEN#与 PWRGD 反相。

PWRGD: 开漏极起电完毕信号输出。在输出电压改变以后,除了上电和掉电期间,若 FB 在可控状态下,PWRGD 为高阻。开上电过程中 PWRGD 为低,在输出稳定前一直保持低电平直到 CLKEN#变低 5mS 以后。PWRGD 在软关闭及关闭以后一直为低,在输出电压变换及变换结束后的 20uS 内都为高阻。

DRVSKP#:驱动器间隔控制输出。控制小负载模式下的驱动模式。当 DEVSKP#为高时,IC 工作在 PWM 模式下,为低时 IC 打开其过零点比较器,并工作在脉冲间隔模式下。在软关闭之后,该信号为低,以控制外部驱动器关闭。

PWM3: 第 3 相位的 PWM 输出信号。其电压值在 VDD 及 GND 中切换。在第 3 相关机时为高阻(关机、CSP3 接 VCC 或第 3 相操作远少于其他相时)。

BST2: 第 2 相升压电阻连接段。通过该信号可在 DH2 上为上桥 MOSFET 建立开启电压。当下桥开启时,在 VDD 与 BST2 之间的内部开关为升压电容充电。

LX2: 第 2 相位输出电感连接端。在 DH2 上为上桥 MOSFET 建立开启电压。同时也作为第 2 相的过零点比较器的输入端。

DH2: 上桥驱动端。其电压值在 LX2 和 BST2 中切换, 关机时为低。

DL2: 下桥驱动端。其电压值在 VDD 和 GND 中切换,关机时为低,输出电压异常时一直强制为高。在小负载模式下也为低,直到检测到电感电流过零点。

VRHOT#: 内部比较器的开漏极输出端。当 THRM 端电压低于 1.5V(30%Vcc)时 VRHOT#拉低。关机时为高阻。

VDD: 各相位驱动器的供工作电压。同时也作为各相位升压电容的充电电源。该引脚接至 4.5V 到 5.5V 的系统电源上。用高于 1μF 的坦电容旁路。

DH1: 上桥驱动端。其电压值在 LX1 和 BST1 中切换,关机时为低。

DL1: 下桥驱动端。其电压值在 VDD 和 GND 中切换,关机时为低,输出电压异常时一直强制为高。在小负载模式下也为低,直到检测到电感电流过零点。

BST1: 第1相升压电阻连接段。通过该信号可在 DH1 上为上桥 MOSFET 建立开启电压。当下桥开启时,在 VDD 与 BST1 之间的内部开关为升压电容充电。

LX1: 第1相位输出电感连接端。在DH1上为上桥 MOSFET 建立开启电压。同时也作为第1相的过零点比较器的输入端。

PGD_IN:上电完毕输入引脚。用来指示其他系统电的电源状态。同时为时序供电。PGD_IN 在软开启至启动电压时,输出电压保持在 VBOOT 值,CLKEN#及 PWRGD 分别保持高、低电平。当 PGD_IN 由低变高时,输出电压随即可由 VID 来控制,同时 CLKEN#由高变低。一般情况下,当 PGD_IN 由高变低时,CLKEN#及 PWRGD 立刻分别保持低、高电平,同时输出电压渐变至启动电压,直到关机或 PGD_IN 再次变高。

D0-D6: 低电压(1V)VID 数字信号输入端。D0-D6 信号无需 IC 内部拉高。该数字逻辑信号直接与 CPU 相应接口连接。输出电压由 VID 控制。1111111 对应关机。当 VID 由111111 变为其他值时,IC 随即开始启动时序。

CSN1: 第 1 相电输出检测的负极。该引脚须接到输出侦测电阻的负极。在输出电感的直流阻抗被用作输出侦测电阻的情况下,该引脚接至输出滤波电容。

CSP1: 第1相电输出检测的正极。该引脚须接到输出侦测电阻的正极。

下表为 VID 真值表

D6	D5	D4	D3	D2	D1	D0	OUTPUT VOLTAGE (V)	D6	D5	D4	D3	D2	D1	D0	OUTPUT VOLTAGE (V)
0	0	0	0	0	0	0	1.5000	1	0	0	0	0	0	0	0.7000
0	0	0	0	0	0	1	1.4875	1	0	0	0	0	0	1	0.6875
0	0	0	0	0	1	0	1.4750	1	0	0	0	0	1	0	0.6750
0	0	0	0	0	1	1	1.4625	1	0	0	0	0	1	1	0.6625
0	0	0	0	1	0	0	1.4500	1	0	0	0	1	0	0	0.6500
0	0	0	0	1	0	1	1.4375	1	0	0	0	1	0	1	0.6375
0	0	0	0	1	1	0	1.4250	1	0	0	0	1	1	0	0.6250
0	0	0	0	1	1	1	1.4125	1	0	0	0	1	1	1	0.6125
0	0	0	1	0	0	0	1.4000	1	0	0	1	0	0	0	0.6000
0	0	0	1	0	0	1	1.3875	1	0	0	1	0	0	1	0.5875
0	0	0	1	0	1	0	1.3750	1	0	0	1	0	1	0	0.5750
0	0	0	1	0	1	1	1.3625	1	0	0	1	0	1	1	0.5625
0	0	0	1	1	0	0	1.3500	1	0	0	1	1	0	0	0.5500
0	0	0	1	1	0	1	1.3375	1	0	0	1	1	0	1	0.5375
0	0	0	1	1	1	0	1.3250	1	0	0	1	1	1	0	0.5250
0	0	0	1	1	1	1	1.3125	1	0	0	1	1	1	1	0.5125
0	0	1	0	0	0	0	1.3000	1	0	1	0	0	0	0	0.5000
0	0	1	0	0	0	1	1.2875	1	0	1	0	0	0	1	0.4875
0	0	1	0	0	1	0	1.2750	1	0	1	0	0	1	0	0.4750
0	0	1	0	0	1	1	1.2625	1	0	1	0	0	1	1	0.4625
0	0	1	0	1	0	0	1.2500	1	0	1	0	1	0	0	0.4500
0	0	1	0	1	0	1	1.2375	1	0	1	0	1	0	1	0.4375
0	0	1	0	1	1	0	1.2250	1	0	1	0	1	1	0	0.4250
0	0	1	0	1	1	1	1.2125	1	0	1	0	1	1	1	0.4125
0	0	1	1	0	0	0	1.2000	1	0	1	1	0	0	0	0.4000
l n	. n	.1	1	. n	l n	. 1.	1 1975	1	. 0	1	1	l n	l n	1.	N 2875
0	0	1	1	0	1	0	1,1750	1	0	1	- 1	0	1	0	0.3750
0	0	1	1	0	1	1	1.1625	1	0	1	1	0	1	1	0.3625
0	0	- 1	1	.1	0	0	1.1500	1	.0	1	1	1	0	0	0.3500
0	.0	1.	1	1	0	1	1.1375	1	0	1	-3	1	0	1	0.3375
0	-0	1	1	1	1	0	1.1250	1	0	1	-1	1	1	0	0.3250
0	0	1	1	1	1	1	1.1125	1	0	1	1	1	1	1	0.3125
0	1	0	0	0	0	.0	1,1000	1	- 1	0	0	0	.0	0	0.3000
0	1	0	0	0	0	1	1.0875	1.	1	0	0	0	0	1	0.2875
0	1	0	0	0	1	0	1.0750	1	-1	0	0	0	1	0	0.2750
0	1	0	.0	0	1	1	1.0625	1	1	0	0	0	1	1	0.2625
0	1	0	0	1	0	0	1.0500	1	-1	0	0	-1	0	0	0,2500
0	1	0:	0	1	0	1	1.0375	1	1	0	0	1	0	1.	0.2375
0	1	0	0	1	1	0	1.0250	1	1	0	0	1	1	0	0.2250
0	1	0	0	1	1	1	1.0125	1	1	0	0	1	1	1	0.2125
0	1	0	1	0	0	0	1.0000	1	1	0	1	0	0	0	0,2000
0	1	0	1	0	0	1	0.9875	1	- 1	0	1.1	0	0	1	0.1875
.0	1	0	1	0	1	0	0.9750	1	1	0	3	0	1	0	0.1750
0	1	0	1	0	1	1	0.9625	1	1	0	1	0	1	1	0.1625
0	1	0	1	1	0	0	0.9500	1	1	0	1	1	0	0	0.1500
0	1	0	1	1	0	1	0.9375	1	1	0	4	1	0	1	0.1375
0	1	0	1	3.	1	0	0.9250	1	1	0	- 1	1	1	0	0.1250
0	1	0	1	1	1	1	0.9125	1	1	0	1	1	1	1 0	0.1125
0	1	1	0	0	0	0	0.9000	1	1	1	0	0	0	0	0.1000
0	1	1	0	0	0	1	0.8875	1	1	1	0	0	0	1	0.0875
.0	1/2	1	0	0	10	.0	0.8750	1	- 12	10	0	0	0.5	0	0.0750

D6	D5	D4	D3	D2	D1	D0	OUTPUT VOLTAGE (V)	D6	D5	D4	D3	D2	D1	D0	OUTPUT VOLTAGE (V)
0:	1	1	0	.0	15	15	0.8625	1	1	10	0	0	1	18	0.0625
0	1	1	0	1	0	.0	0.8500	1	1	1:	0	1	0	0	0.0500
0	1	1	0	1	0	1	0.8375	1	1	1	0	1	0	1	0.0375
0	. 1	1	0	-1	1	0	0.8250	1	1	- 1	0	1	1	0	0.0250
0	-1	- 1	0	.1	1	.1	0.8125	1	1	1)	.0	1	1	1	0.0125
0	1	1	1	-0	0	0	0.8000	1	1	1:	1	0:	0	0	0
0	1	1	1	0	0	1	0.7875	1	1	1	1	0	0	1	0
0	1	1	1	-0	1.	0	0.7750	1	- 1	1	1	0	1	0	- 0
0	1.1	1	1.	0	1	:1	0.7625	1	1	1	.1	0.	1.	10	0
0	1	.1	1	1	0	.0	0.7500	1	1	1	1.1	1	0	0.	.0
0	1	1	1	1	0	1	0.7375	1	1	1	1	1	0	1	0
0	1	1	1	- 12	1	0	0.7250	1	1	1	1	- 1	1	0	0
0	1	1	1.1	1.1	1	1	0.7125	1	1	10	1	1.	- 1	1	OFF

表 3.5.1 VID 真值表

由上述内容基本可以搭建起以 MAX17030 为控制 IC 的 CPU 供电线路。在 DELL 商务机种实际线路当中,IMON 接至 CPU 的 VSS_SENSE 及 ISENSE 端,同时 VSS_SENSE 通过一个电阻接 GNDS。VCC 及 VDD 接 5V。FB 及 FBAC 相连,并通过一个电阻接至 CPU 的VCC_SENSE 端。SHDN#接由 EC 发出的 IMVP_VR_ON 信号。DPRSLPVR 及 PSI#信号分别接由CPU 发出的 H_DPRSLPVR 及 H_PSI#信号。CLKEN#通过一个 MOSFET 反相后,接至时钟发生器的 CLK_PWRGD 端。PWRGD 接至 CPU 的 VCCPWRGOOD_1。VRHOT#接至 CPU 的PROCHOT#端。

MAX17030 通过输出端的侦测电阻或输出电感的等效电阻 R_{DCR} 来检测输出电流。利用 R_{DCR} 时可以得到更高的效率。R_{DCR} 的误差及温度系数必须使得输出电压的波动在设计允许范围内。这种电流侦测方法使用 RC 滤波网络从输出电感中取得所需的电流信息(如图 3.5.6)。该 RC 网络须与电感的时间常数(L/RDCR)相匹配:

$$R_{CS} = (R2/R1+R2) / R_{DCR}$$
 (3.5.5)

(3.5.6)

 R_{CS} 为所需的侦测电阻值, R_{DCR} 为电感的串联直流电阻。为了减小由电流侦测电路的输入旁路电流引起的侦测误差,需使得 R1/R2 小于 $2k\Omega$ 。并由下式决定侦测电容值 C_{EQ} :

$$L_{ESL}/R_{SENSE} = C_{EQ}R_{EQ}$$
 (3.5.7)

选则容值误差在5%以内的电容及误差在1%以内的电阻。

下表为 MAX17030 推荐使用的外围器件参数表

DESIGN PARAMETERS	IMVP-6.5 XE CORE 3-PHASE	IMVP-6.5 SV CORE 3-PHASE	IMVP-6.5 SV CORE 2-PHASE		
Circuit	Figure 1	Figure 1	Figure 2		
Input Voltage Range	8V to 20V	8V to 20V	8V to 20V		
Maximum Load Current	65A (48A TDC)	52A (38A TDC)	52A (38A TDC)		
Transient Load Current	ΤΒD Α (10Α/μs)	ΤΒD Α (10Α/μs)	TBD A (10A/µs)		
Load Line	-1.9mV/A	-1.9mV/A	-1.9mV/A		
POC Setting	110	101	101		
TON Resistance (RTON)	200kΩ (fsw = 300kHz)	200kΩ (fsw = 300kHz)	200kΩ (fsW = 300 kHz)		
Inductance (L)	0.36μH, 36A, 0.82mΩ (10mm x 10mm) Panasonic ETQP4LR36WFC NEC/TOKIN MPC1055LR36	0.36μH, 20A, 1.2mΩ (8.5mm x 8.5mm) Panasonic ETQP4LR36ZFJ	0.36μH, 36A, 0.82mΩ (10mm x 10mm) Panasonic ETQP4LR36WFC NEC/TOKIN MPC1055LR36		
High-Side MOSFET (NH)	Fairchildsemi 1x FDS6298 9.4mΩ/12mΩ (typ/max) Toshiba 1x TPCA8030-H 9.6mΩ/13.4mΩ (typ/max)	Fairchildsemi 1x FDS6298 9.4mΩ/12mΩ (typ/max) Toshiba 1x TPCA8030-H 9.6mΩ/13.4mΩ (typ/max	Fairchildsemi 1x FDS6298 9.4mΩ/12mΩ (typ/max) Toshiba 1x TPCA8030-H 9.6mΩ/13.4mΩ (typ/max)		
Low-Side MOSFET (NL)	Fairchildsemi 2x FDS8670 4.2mΩ/5mΩ (typ/max) Toshiba 2x TPCA8019-H	Fairchildsemi 1x FDS8670 4.2mΩ/5mΩ (typ/max) Toshiba 1x TPCA8019-H	Fairchildsemi 2x FDS8670 4.2mΩ/5mΩ (typ/max) Toshiba 2x TPCA8019-H		
Output Capacitors (COUT) (MAX17030 Only) Contact Maxim for MAX17036 reference design	4x 220μF, 7mΩ, 2.5V SANYO 2R5TPE220M7 28x 10μF, 6V ceramic (0805)	4x 220μF, 7mΩ, 2.5V SANYO 2R5TPE220M7 28x 10μF, 6V ceramic (0805)	3x 330μF, 6mΩ, 2.5V Panasonic EEFSX0D0D331XR 28x 10μF, 6V ceramic (0805)		
Input Capacitors (CIN)	6x 10µF 25V ceramic (1210)	4x 10µF 25V ceramic (1210)	4x 10µF 25V ceramic (1210)		
TIME-ILIM Resistance (RILIM2)	10kΩ	12kΩ	12kΩ		
ILIM-GND Resistance (R _{ILIM1})	133kΩ	133kΩ	133kΩ		
FB Resistance (RFB)	4.53kΩ	2.87kΩ	4.64kΩ		
IMON Resistance (R4)	13kΩ	9.76kΩ	15.7kΩ		
LX-CSP Resistance (RDCR_A)	3.32kΩ	1.5kΩ	2.1kΩ		
CSP-CSN Series Resistance (RDCR_B)	2.21kΩ	2.37kΩ	3.32kΩ		
DCR Sense NTC (R _{NTC})	10kΩ NTC B = 3380 TDK NTCG163JH103F	10kΩ NTC B = 3380 TDK NTCG163JH103F	10kΩ NTC B = 3380 TDK NTCG163JH103F		
DCR Sense Capacitance (CSENSE)	0.22μF, 6V ceramic (0805)	0.22µF, 6V ceramic (0805)	0.22µF, 6V ceramic (0805)		

表 3.5.2 MAX17030 推荐外围器件参数表

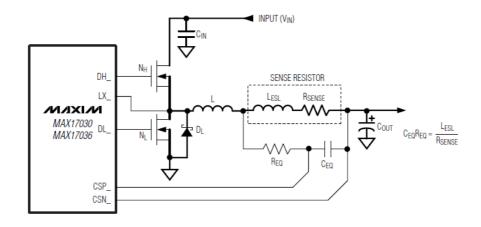


图 3.5.5 通过输出端接侦测电阻来实现输出电流侦测

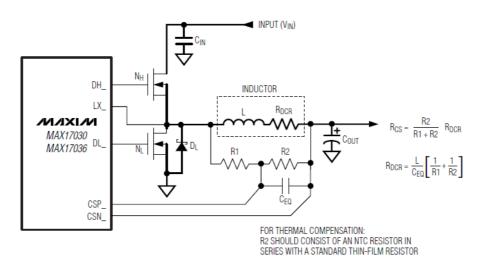


图 3.5.6 通过输出电感来实现输出电流侦测

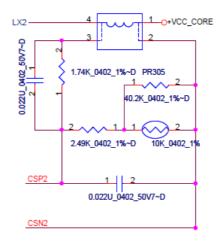


图 3.5.7 用 NTC 电热调节器来减小温度的影响

对这种侦测方式来说,温度补偿的设计很重要。需在电流侦测线路的输入端加入 NTC 电热调节器来减小温度的影响。

当使用侦测电阻来检测输出电流时,需使用另一种 RC 滤波网络,以降低因电阻的串联等效电感 L_{ESL} 引起的电压波动,该波动可能影响平均电流侦测电压。RC 滤波网络的时间常数需与 L_{ESL}/R_{SENSE} 相匹配。

$$L_{ESL}/R_{SENSE} = C_{EQ}R_{EQ}$$
 (3.5.8)

其中R_{SENSE}为电流侦测电阻,L_{ESL}为侦测电阻的等效串联电感,C_{EQ}R_{EQ}为时间常数匹配元件。

过压保护(Output Overvoltage Protection)

IC会实时的检测输出电压是否达到OVP标准。当输出电压高于当前VID对应输出电压值300mV,或在脉冲间隔模式下高于1.5V输出对应阈值时,IC启动OVP保护。当在多相位模式下(DPRSLPVR = low, PSI #= high)检测到OVP时,IC立即将DL1、DL2、DRVSKP拉高,PWM3、DH1、DH2拉低。这样使得占空比为100%,并迅速放空输出电容,使得输出被拉低。

欠压保护(Output Undervoltage Protection)

若输出电压低于当前标准值400mV,IC执行关机时序,同时设置失效标签。当输出降至0以后,将 DL1、 DL2、 DH1、 DH2拉低, PWM3三态, DRVSKP 拉低, 之后SHDN#钳位或将VCC拉低至0.5V以下以清除失效标签,重启IC。

过温保护(Thermal-Fault Protection)

过温保护的操作方式和欠压保护相似。当IC表面温度大于160℃时,IC执行软关机时序,同时设置失效标签。当输出降至0以后,将 DL1、 DL2、DH1 、 DH2拉低, PWM3三态, DRVSKP 拉低, 之后SHDN#钳位或将VCC拉低至0.5V以下以清除失效标签,重启IC。

3.6 GFX_CORE

和CPU一样,GPU也需要因当前任务的不同而改变工作电压。供电方案与CPU很类似。上述设计MAX17030的MAXIM也有专门的GPU供电方案,如MAX17028等。在这一节里我们参考intersil公司的ISL62881来讲述GPU供电方案。

VID控制,输出电流检测,除了对GPU一般使用单相供电外,和CPU的供电方式几乎相同。在检测输出电流时,也同样既可以使用侦测电阻方式,也可以使用输出电感DCR的方式(如图3.6.1)。

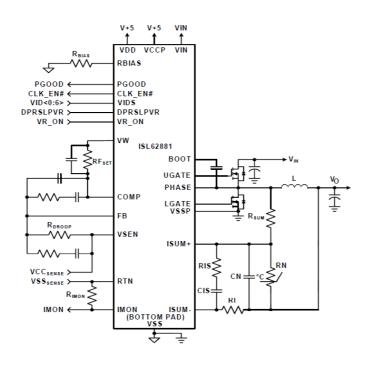


图3.6.1a ISL62881典型应用-输出电感DCR方式

ISL62881本身的特点在于intersil公司的R3(Robust Ripple Regulator)技术。相对于传统控制器来说,R3技术使得控制IC在负载变化时灵活调节工作频率,对负载的响应更快。在轻载情况下,IC能够降低工作频率以提高效率。

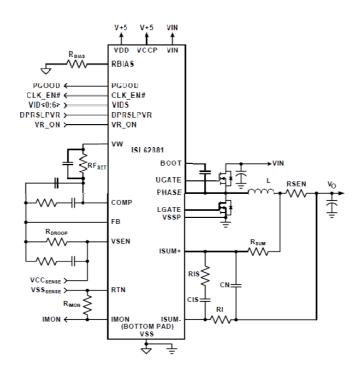


图3.6.1b ISL62881典型应用-侦测电阻方式

下面介绍ISL62881的部分引脚定义:

CLK_EN#: 用来作为系统时钟的使能信号。在输出电压达到启动电压V_{BOOT}的10%之后再过13个工作周期,该信号有效。

PGOOD: 在输出正常后,作为IC上电完毕的指示信号。需外部电阻拉高,可用 680Ω接VCCP,或者1.9kΩ接3.3V。

RBIAS:该引脚通过电阻接地来设置内部电流参考值。若为CPU供电,该引脚接 $147k\Omega$ 电阻,为GPU供电则接 $47k\Omega$ 。

VR TT#: 过热指示信号。

NTC: 为VR_TT#内部电流外接电热调节器。

VW: 从该引脚接一电阻至COMP端可调节工作频率(300kH时节8kΩ)。

COMP: 误差放大器的输出端。从该处接电阻到地可以设置过流保护的阈值。

FB: 误差放大器的反向输入端。

VSEN: 内核偏置电压感应器的输入端。

RTN: 内核偏置电压感应器的接地端。

ISUM- and ISUM+: 电流跌落感应器输入端。

VDD: 5V偏置电压。

VIN: 电池电压,用作正反馈。

IMON:该引脚输出一个与输出电流成比例的电流值。输出为模拟信号。

UGATE: 上桥MOSFET驱动的输出端,与上桥MOSFET的栅极连接。

PHASE: 为上桥MOSFET驱动提供电流回路。该引脚接至上桥源极,亦即下桥的漏极,并与输出电感直接相连。

VSSP: 为下桥MOSFET驱动提供电流回路。该引脚接至下桥源极。建议该回路与连接LGATE及下桥栅极的通路平行。

LGATE: 下桥MOSFET驱动的输出端,与下桥MOSFET的栅极连接。

VCCP: IC工作电压。建议用至少1µF陶瓷电容退偶。

VIDO, VID1, VID2, VID3, VID4, VID5, VID6: VID信号输入端(真值表见表3.6.1)。

VID6	VID5	VID4	VID3	VID2	VID1	VID0	Vo (V)	VID6	VID5	VID4	VID3	VID2	VID1	VID0	V _O (V)
0	0	0	0	0	0	0	1.5000	0	0	-1	1	0	. 1	0	1.1750
0	0	0	0	0	0	. 1	1.4875	0	0	1	1	0	1	- 1	1.1625
0	0	0	0	0	1	0	1.4750	0	0	1	1	1	0	0	1.1500
0	0	0	0	0	1	\t.	1.4625	0	0	1	1	1	0	1	1.1375
0	0	0	0	- P	0	0	1.4500	0	0	1	1	1	1	0	1.1250
0	0	0	0	1.40	0	000	1.4375	0	0	1	1	1	1	1	1,1125
0	0	0	0	.1	o.f	0	1.4250	0	1	0	0	0	0	0	1,1000
0	0	0	0	11	1	1	1.4125	0	1	0	0	0	0	11	1.0875
0	0	0	. 1	0	0	0	1.4000	0	. 1	0	0	0	1	0	1.0750
0	0	0	1_	0	0	1	1,3875	0	1	0	0	0	1	1	1.0825
0	0	0	1	0	1	0	1.3750	0	- 1	0	0	1	0	0	1.0500
0	0	0	1	0	1	1	1.3625	0	1	0	0	1	0	1	1.0375
0	0	0	1	107	0	0	1,3500	0	1	0	0	1	1	0	1.0250
0	0	0	1	1	0	1	1.3375	0	1	0	0	1	1	310	1.0125
0	0	0	1	1	1	0	1.3250	0	1	0	10	0	0	0	1.0000
0	0	0	1	1	1	- 1	1.3125	0	1	0	10	0	0	1	0.9875
0	0	1	0	0	0	0	1.3000	0	1	0	1	0	1	0	0.9750
0	0	1	0	0	0	1	1.2875	0	1	0	1	0	1	1	0.9625
0	0	1	0	0	1	0	1.2750	0	1	0	1	1	0	0	0.9500
0	0	1	0	0	1	1.	1.2825	0	1	0	1	1	0	1	0.9375
0	0	1	0	1	0	0	1.2500	0. 1	1	0	1	1	1	0	0.9250
0	0	1	0	1	0	1	1.2375	0	1	0	ī	1	1	1	0.9125
0	0	1	0	1	1	0	1.2250	0	1	-1	0	0	0	0	0.9000
0	0	1	0	1	1	1	1.2125	0	1	1	0	0	0	1	0.8875
0	0	1	1	0	0	0	1,2000	0	1	1	0	0	1	0	0.8750
0	0	1	1	0	0	1	1.1875	0	1	1	0	0	1	1	0.8625

VR_ON: IC使能端。高电平有效。

DPRSLPVR: 若R_{BIAS}接47KΩ电阻,该引脚控制输出电压的变化斜率。DPRSLPVR=0对应5mV/μS; DPRSLPVR=1对应105mV/μS。R_{BIAS}接147KΩ电阻时不再控制该特性。

VID6	VID5	VID4	VID3	VID2	VID1	VID0	Vo (V)	VID6	VID5	VID4	VID3	VID2	VID1	VID0	V _O (V)
0	1	-1	0	1	0	0	0.8500	1	0	0	0	1	0	.1	0.6375
0	. 1	1	0	1:	0	31	0.8375	1	0	0	0	1	1	0	0.6250
0	1	. 1	0	1	1	0	0.8250	1	0	0	0	1	1	- 1	0.6125
0	1_	1	0	1	1	1	0.8125	1	0	0	1	0	0	0	0.6000
0	1	1	1	0	0	0	0.8000	1	0	0	1	0	0	1	0.5875
0	1	1	1	0	0	1	0.7875	1	0	0	1	0	1	0	0.5750
0	1	1	1	0	1	0	0.7750	1	0	0	1	0	1	1	0.5625
0	1	1	1	0	1	1	0.7625	- 1	0	0	1	1	0	0	0.5500
0	1	-1	in the	1.	0	0	0.7500	1	0	0	-11	1	0	:1	0.5375
0	. 1	1	1	. 1	0	1	0.7375	1	0	0	1	. 1	1	0	0.5250
0	- 1	1	1	1	1	0	0.7250	1	0	0	1	- 1	- 1	1	0.5125
0	1	1	1	1	1	1	0.7125	1	0	-1	0	0	0	0	0.5000
1	0	0	0	0	0	0	0.7000	1	0	1	0	0	0	1	0.4875
1	0	0	0	0	0	1	0.6875	1	0	1	0	0	1	0	0.4750
1	0	0	0	0	1	0	0.6750	1	0	1	0	0	1	1	0.4625
1	0	0	0	0	1	1	0.6625	1	0	1	0	1	0	0	0.4500
1	0	0	0	1	0	0	0.6500	1	0	1	0	1	0	1	0.4375
- 1	0	1	. 0	1	1	0	0.4250	1	1	0	1	0	1	1	0.1625
1	0	1	0	1	1	1	0.4125	1	- 1	0	1	. 1	0	0	0.1500
1	0	1	1	0	0	0	0.4000	1	1	0	1	1	0	1	0.1375
1	0	1	- 1	0_	0	1	0.3875	1	1	0	1	1	1	0	0.1250
1	0	1	1 =	0	1	0	0.3750	1	1	0	1	1	1	.1	0.1125
1.	0	1.0	1	0	1	71	0.3625	1	1.	:1	0	0	0	0	0.1000
1	0	, T.	ď	Tag.	0	0	0.3500	1	1	-1	0	0	0	1	0.0875
. 1	0	1	1	1	0	1	0.3375	1	1	-1	0	0	1	0	0.0750
1	0	1	- 1	_1	1	0	0.3250	1	1	1	0	0	1	1	0.0625
1	0	1	16	1	1	10	0.3125	1	1	1	0	1	0	0	0.0500
1	1	0	0	0	0	0	0.3000	1	1	1	0	1	0	1	0.0375
1	1	0	0	0	.0	1	0.2875	.1	1	1	0	1	1	0	0.0250
1.	-1	0	0	0	1	0	0.2750	1	1	-1	0	1	1	- 1	0.0125
1	1	0	0	0	1	1	0.2625	1	1	-1	and,	0	0	0	0.0000
1	1	0	0	1	0	0	0.2500	1	1	1	10	0	0	1	0.0000
- 1	1	0	0	1	0	1	0.2375	1	1	. 1	1	0	1	0	0.0000
1	1	0	0	1	1	0	0.2250	1	1	1	1	0	1	1	0.0000
1	1	0	0	1	1	1	0.2125	(St.)	. 1	1	1	1	0	0	0.0000
1	1	0	1	0	0	0	0.2000	1	P1	1_	100	1	0	1	0.0000
1.	1	0	1	0	0	1	0.1875	7	1	1	1	1	1	0	0.0000
1	1	0	1	0	1	0	0.1750	1. 1	T	-69	1	7	1	1	0.0000

表3.6.1 VID真值表

ISL62881使用intersil的专利R3技术。该技术最大的优点是综合了固定工作频率和可调工作频率的优势。图3.6.2简要的给出了R3技术的线路图。图3.6.3为R3技术的基本原理。

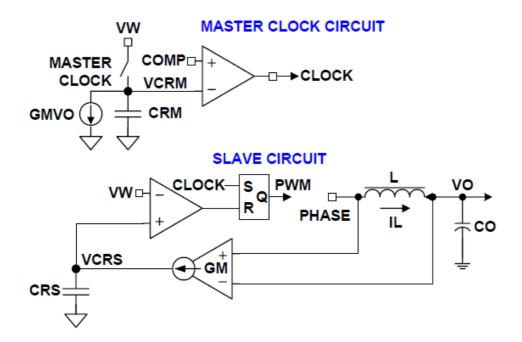


图3.6.2 R3技术线路框图

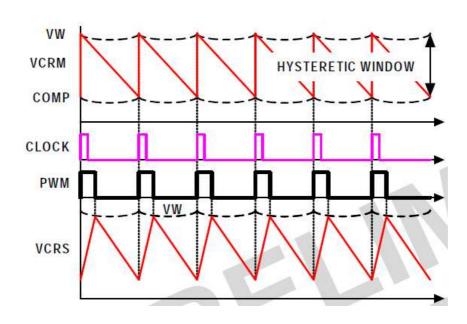


图3.6.3a R3技术稳态工作原理

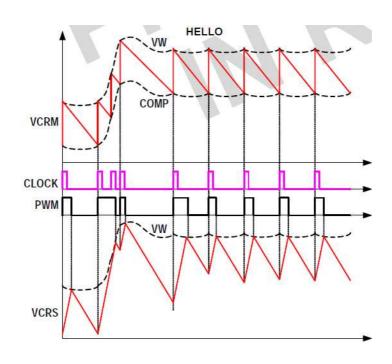


图3.6.3b R3技术动态工作原理

一个电流源流经VW及COMP端,在这两端间的电阻上建立了一个电压窗口,下文简称VW窗口。在IC内部电路中由主时钟电路产生时钟信号送给从线路。如图3.6.2所示,IC通过电流源GMVO来给纹波电容CRM放电。其中,GM为增益因数。CRM上的电压V_{CRM}为一穿过VW及COMP的锯齿波。在从线路中也有一个纹波电容CRS。其电压为输出纹波电压的模拟。一个增益为GM的放大器将电感电压转换进一个电流源来为CRS充放电。当接收到主时钟线路的时钟信号后从线路将其PWM信号拉高,当CRS上的电压达到VW值时PWM信号拉低。同时电流源将CRS放电。VCRS的使用使得IC相对于传统频率滞后模式及固定频率模式有更小的相位抖动。另外,误差放大器能使ISL62881的输出电压误差控制在0.5%以内。

对于动态负载的响应,在负载变化时,COMP上的电压跟着变化,同时引起CLOCK频率的同步变化(如图3.6.3b所示),于是实现了PWM频率跟随负载变化。VW电压与COMP的电压值同步变化,使得PWM脉冲变宽。在负载降低的过程中,随着COMP上电压的降低,时钟周期变大,导致PWM暂停,直到下一个时钟周期开始。在此期间VW电压与COMP电压同步降低,带动PWM脉宽减小。这样的方式使得ISL62881获得很快的响应速度。

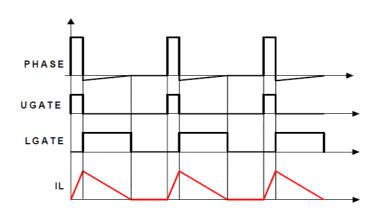
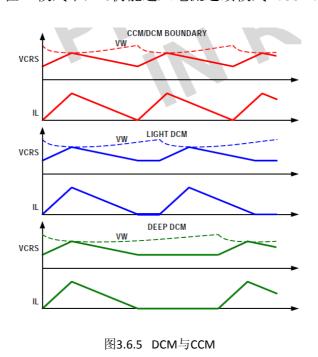


图3.6.4 DE模式的基本原理

类似与MAX17030的小负载模式(skip-mode),ISL62881会在小负载情况下进入DE模式(DIODE EMULATION)以提高工作效率。在该模式下,下桥MOSFET模拟二极管的作用,等LGATE信号为高时,下桥MOSFET只允许电流由S极流往D极,而不允许反向电流,即模拟二极管的续流作用。IC通过控制PHASE NODE的电压来控制输出电流。当PHASE反向电压回到0时,LGATE拉高,防止电感的反向电流和不必要的电能损耗(如图3.6.4)。当负载降低到一定程度时,IC进入电流断续模式(DCM)。负载特别小时,电感电压会在一定时间内降到0,直到下一个PWM脉冲的到来。随着负载的增大,电感电流可能不会再降至0,此时即使仍工作在DE模式下,IC仍能进入电流连续模式(CCM)如图3.6.5。



第四章 低压线性调节器(LDO)在主板中的应用

4.1 低压线性调节器(LDO)

不论用何种反馈方式,开关式电源最终是通过改变输出脉宽来调节输出电压的。改变PWM脉宽的根本方法是控制开关管(即同步开关模式中的上桥MOSFET)的导通与关断。使用分压反馈方式,用反馈信号来控制开关管的导通程度(开关管工作在非线性区也称为调整管),也可以实时调节输出电压。利用开关管的导通程度,通过损耗掉部分电能来调节输出电压的电路,我们称之为线性调节器。当然,实际使用中的线路往往还包括误差放大器、OVP、OCP、状态自检、延时安全供电等功能,使得线路更加稳定可靠。由于使用这种方式将会有部分电能损耗在开关管上,那么输入电压与输出电压的差值越大,则效率越低。除此之外,现代LDO相对于传统三端稳压器来说,由反馈电阻引起的接地电流也较大。这也是影响LDO效率的关键因素之一。所以通常应用在低电压,且输入输出变化不大的场合。因此也称为低压线性调节器(LDO)。下图为LDO基本原理框图。

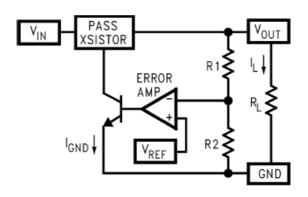


图4.1.1 LDO基本原理框图

误差放大器的同相端接入一个参考电压。该参考电压一般由LDO内部产生。误差放大器总是试图迫使其两个输入端的电压相等。为此,它控制调整管输出足够的电流来保证输出电压趋于稳定。

Vout=Vref(1+R1/R2) (4.1.1)

所有稳压器都使用反馈回路来保证输出的稳定性。反馈信号在经过回路之后再增益 和相位上都会有所变化。回路的稳定性及体现在这种变化上,一般将在单位增益(0dB) 频率上的相移总量来表示回路的稳定性。

4.1.1 波特图

回路的稳定性可以由波特图来描述。在波特图中,回路增益是频率的函数。图 4.1.2为一典型波特图。

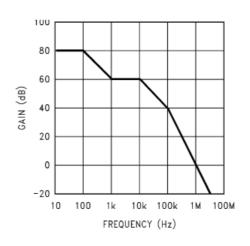


图4.1.2 波特图

可以用网络分析仪来测量回路增益。网络分析仪向反馈回路中输入正弦信号,在输出直流信号中找到增益下降到0dB处的频率来确定增益。要熟练应用波特图先要了解一下几个参数:环路增益、相位欲度、零点和极点。

回路增益及反馈信号通过回路之后的电压增益。如图4.1.3所示,将一正弦信号加入反馈回路中的AB两点,回路增益即两点电压的比值:

Loop Gain =
$$Va / Vb$$
 (4.1.2)

需要注意的是,从B点传出的信号,经反馈回路回到A点后会发生相移。这个相移 决定了反馈回路的稳定性。

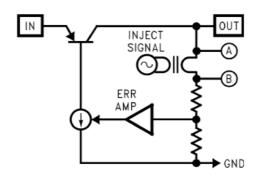


图4.1.3 向反馈回路中加入正弦信号

为了实现稳定就必须使用负反馈。这样输出信号的任何波动会与由此波动引起的反馈信号的负波动相抵消。若使用正反馈,则不但不能抵消相反会使波动加大,引起震荡。 图4.1.4形象的描述了这种作用。

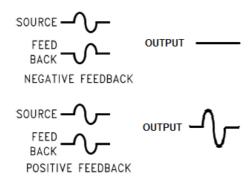


图4.1.4 正反馈与负反馈的作用

相位偏移即反馈信号经过反馈回路后,相对于起始点的相位偏差总和。理想的相位偏移为180°。

相位裕度定义为频率的回路增益为0dB时反馈信号的相位偏移与-180°的差。一个稳定的回路一般需要20°的相位裕度。相位裕度和相位偏移可以通过波特图中的零、极点计算得到。

极点定义为,相对于之前的频率曲线,出现-20dB/十倍频程变化的频点。在研究 极点的过程中需注意下两个特性:

- 1.每个极点都会在之前曲线斜率的基础上在增加-20dB/十倍频程的变化。也称为极点的叠加性。
- 2. 几乎由极点(或零点)引起的所有相移都集中在一个10倍频程以内。且一个极点在一个10倍频程内最多增加-90°的相移,所以至少需要两个极点才能达到-180°的相移。

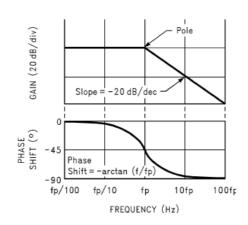


图4.1.5 极点的增益及相位图

零点定义为,相对于之前的频率曲线,出现+20dB/十倍频程变化的频点。和极点相同,零点的增加对曲线的斜率也具有叠加性。零点可以被理解为反极点,其在增益及相位上的影响与极点相反。

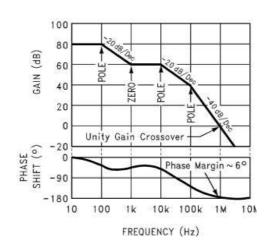


图4.1.6 带有零、极点的波特图

因此,在线路中经常需要人为的添加零点以抵消极点对线路稳定性的影响。图**4.1.6**以三个零点和一个极点来分析零极点对增益和相位的影响。

假设直流增益为80dB,第一个极点在100Hz处。增益曲线在此频率处的斜率为-20dB/十倍频程。1kHz处的零点试斜率回到0dB/十倍频程。第二和第三个极点使得斜率达到40dB/十倍频程。最终,在0dB处的交越频率为1MHz。0dB处的频率一般也被称为回路带宽。

相位偏移图描绘了零、极点的分布对反馈信号的影响。相位偏移图可以通过对零点、极点的计算得到。极点在任意频率上产生的相移:

极点相移 =
$$-\arctan(f/fp)$$
 (4.1.3)

零点在任意频率上产生的相移:

零点相移 =
$$\arctan(f/fp)$$
 (4.1.4)

判断该回路是否稳定,只需要知道0dB处的相移即可。前两个极点和一个零点对相位总贡献为-90°。最后一个极点在10倍频程内出现了0dB点。代入式4.1.3:

$$-\arctan(1MHz/100kHz) \approx -84^{\circ}$$

加上原来的-90°, 共为-174°。相位裕度为6°。所以该回路不稳定。

4.1.2 LDO稳压器的补偿

由于负载阻抗和输出容抗的影响,LDO会存在低频极点。该极点也称为负载极点,用PL表示。负载极点频率有下式给出:

$$f(PL) = 1 / (2\pi \times Rload \times Cout)$$
 (4.1.5)

传统NPN三端稳压器由于其内部调整管为共集电极连接方式,所以输出阻抗很低, 往往在较高频率处才产生极点(也称为功率极点)。因此,通常采用在低频处添加主极点 的方式来做补偿。现代LDO稳压器中的PNP调整管一般为共射极接法,输出阻抗较高。若 采用添加主极点的方式则不能良好的对环路加以补偿。下面用一个例子来解释原因。

假设一个5V/50mA的LDO,直流增益为80dB。最大负载电流时的输出阻抗 $R_L=100\Omega$,输出电容 $C_{OUT}=10\mu F$ 。在最大负载电流时负载极点PL的频率由下式给出:

$$PL = 1 / (2\pi \times Rload \times Cout)$$

$$=1/(2\pi \times 100 \times 10-5)=160$$
Hz

假设内部补偿在1kHz处加了一个极点(P1),由于PNP调整管和驱动电路的存在,会在500kHz处出现功率极点。由上述条件可以画出波特图。

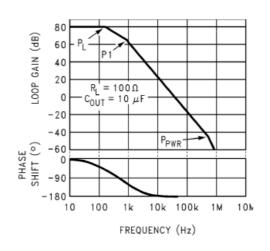


图4.1.7 为经增益的LDO波特图

由图4.1.7可知极点P1和PL分别产生了-90°的相移。在40kHz的0dB处总相移为-180°。回路是不稳定的。

LDO的环路补偿可以通过添加零点来实现。该零点通常通过输出电容的ESR来获得。

Fzero = 1 /
$$(2\pi \times \text{Cout} \times \text{ESR})$$
 (4.1.6)

假设输出电容 $COUT=10\mu F$, $ESR=1\Omega$ 。根据式4.1.6,零点出现在16kHz处。

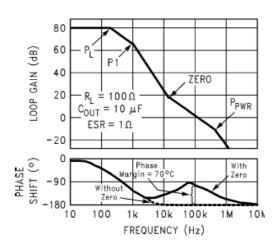


图4.1.8 LDO的ESR补偿

如图4.1.8所示,系统的带宽增加了。单位增益0dB频率从40kHz增加到100kHz。零点在100kHz处总共增加了81度的相移。500kHz处的功率极点在100kHz处造成了-11°的相移。累加所有零极点相移,总相移为-110°。相位裕度为70°,系统是稳定的。

通常所有LDO都会要求其输出电容的ESR在一定范围内以保证输出的稳定性。LDO制造商会提供一系列由输出电容和负载电流组成的定义稳定范围的曲线,作为选择电容时的参考。

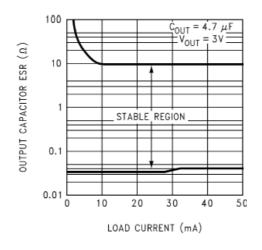


图4.1.9 输出电容ESR和负载电流的关系曲线

有图4.1.9可以看出,ESR太高或太低都会对环路稳定产生不良影响。同样使用上面的例子。若输出电容的ESR增加到20Ω。零点频率降低到800Hz。单位增益由100kHz增加到2MHz。于是功率极点进入了带宽以内。

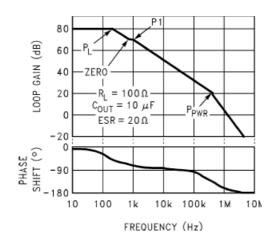


图4.1.10 高ESR对环路的影响

由图4.1.10可以看出,若将零点和p1、PL中任意一个极点拿掉,环路增益几乎不变。也就是说,环路增益只受到一个低频极点与功率极点的共同影响。此时相位裕度为14°。由于其他高频极点的影响(在此简单模型中未列出),系统很可能被引入不稳定。

若ESR很低,在上述例子中,若ESR仅为50mΩ。零点频率为320kHz,落在带宽以外,对环路增益不能产生影响。于是总相移为-180°。

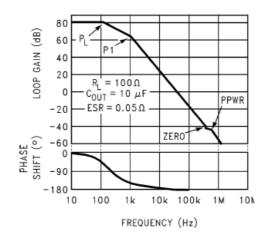


图4.1.11 低ESR对环路产生的影响

4.1.3 输出电容的选择

输出电容是起到对LDO进行环路补偿的作用。基本上所有LDO应用中的震荡都是由于输出电容ESR过高或过低导致的。通常钽电容时LDO输出电容的最佳选择。钽电容通常在较大温度变化范围内ESR变化较小,而铝电解电容的ESR在低温时曾指数增长。所以不适合做LDO的输出电容。通常较大容值的陶瓷电容(≥1μF)都有着极低的ESR(≤20mΩ),这几乎会使所有LDO产生震荡。若要选用陶瓷电容,就要串联电阻以增加ESR。大容值陶瓷电容温度特性很差,在一般工作温度范围内容值会成倍变化,一般不推荐使用。

4.2 0.75V

DDRIII工作电压为1.5V,参考电压为0.75V。在笔记本电脑中,0.75V一般通过LDO线路,由5V转换得到。常用LDO有TPS51100、RT9026等。这节以TPS51100为例,介绍一下LDO在NB主板中的实际应用。

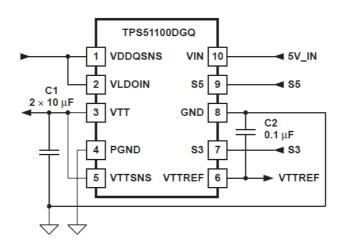


图4.2.1 TPS51100典型应用线路

TPS51100为一种转为要求高效率,小空间场合使用的LDO集成电路。其高集成度使得外围器件的数量很少。

引脚定义:

VDDQSNS: VDDQ信号输入端。

VLDOIN: 为VTT LDO和VTTREF提供输出电平。

VTT: LDO输出端。

PGND: 模拟地。

VTTSNS: 电压检测输入端,接至输出电容的正极。

VTTREF: VTT参考电压的输出端,通过0.1μF坦电容接地。

S3: S3信号输入端。

GND: 信号地。

S5: S5信号输入端。

VIN: 5V电源输入端。

TPS51100内部也集成有OVP、UVLO、Thermal shutdownd等功能。OVP点位3.8A,Thermal shutdownd点位160℃。UVLO和Thermal shutdownd都为无闭锁保护,即保护发生以后会自动恢复。

为保证平稳操作,tps51100输出电容需要不小于20μF。建议用两个10 μF的电容并 联以降低ESR和ESL的影响。若ESR大于2mΩ,则需要用RC滤波网络连接输出端和VTTSNS端 来保证环路稳定。该RC滤波网络的时间常数要完全等于或稍低于由输出电容即输出阻抗 组成的RC网络的时间常数。

输入电感值一般选用10μF钽电容,输入电感值随着输出电感值的改变而改变。总的来说,输出电感值为输入电感值的两倍。

电源旁路电容一般选用1.0μF和4.7μF。靠近IC电源输入端放置。