

## 第一章 数字逻辑基础

### 重点

- 模拟量、数字量、模拟信号、数字信号、格雷码、ASCII 码的概念;
- 数制及其转换;
- 8421BCD 码;
- 8421BCD 和余 3BCD 码的关系。

**例 1.1:**  $(12.4)_{10} = ( \quad )_2 = ( \quad )_8 = ( \quad )_{16} = ( \quad )_{8421BCD}$

### 习题 1.1

电工电子教研室 2015 年 6 月 9 日

## 第二章 逻辑运算与集成逻辑门电路

### 重点

- 与、或、非、异或、同或等基本逻辑运算；
- 常用逻辑门（与门、或门、非门、与非门、或非门等）；
- TTL 与非门电路输入端悬空、接地时分别相当于高电平还是低电平？
- “线与”的概念及应用；
- 三态门的输出有哪三种状态；
- 门电路多余输入端如何处理？
- 扇出数的计算；
- 了解逻辑门电路主要电气参数的概念、作用。

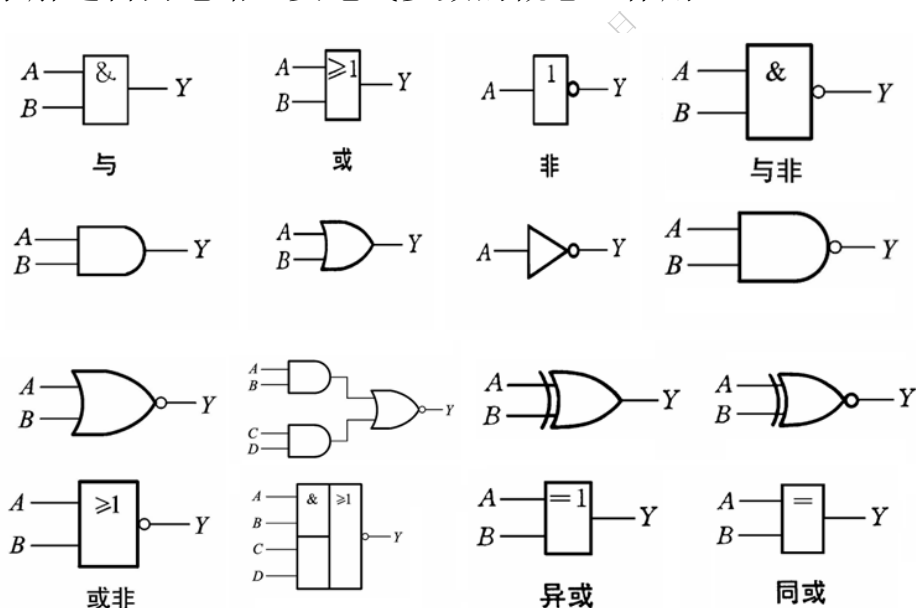


图 2-1 逻辑门符号

**例 2.1:** CMOS 带负载为 74LS 系列的 TTL 门电路，若  $I_{OH} = I_{OL} = 4mA$ ，而  $I_{IH} = 0.02mA$ ， $I_{IL} = 0.4mA$ ，计算扇出数。

**解：** 高电平输出时的扇出数：  $N_{OH} = \frac{I_{OH}}{I_{IH}} = 200$ ，

低电平输出时的扇出数：  $N_{OL} = \frac{I_{OL}}{I_{IL}} = 10$ ，

∴，扇出数为 10。

习题 2.1, 习题 2.2, 习题 2.6, 习题 2.7

电工电子教研室 2015 年 6 月 9 日

## 第三章 逻辑代数基础

### 重点

- 逻辑代数的基本公式和导出公式;
- 逻辑函数的化简 (公式法、卡诺图法);
- 具有无关项的逻辑函数化简要用卡诺图法;
- 逻辑函数形式的转换;
- 最小项、最大项的概念、特点。

### 3.1 常用公式

记熟表 3.1.1, 表 3.1.3.

表 3-1 常用公式

$A + AB = A$	$A(A + B) = A$
$A + \overline{A}B = A + B$	$AB + A\overline{B} = A$
$AB + \overline{A}C + BC = AB + \overline{A}C$	$AB + \overline{A}C + BCD = AB + \overline{A}C$

### 3.2 最小项

**例 3.1:** 将函数式  $Y = A\overline{B}\overline{C} + BD + A\overline{B}C\overline{D}$  化成最小项之和的形式。

**解:**

$$Y(A, B, C, D) = m_5 + m_7 + m_8 + m_9 + m_{10} + m_{13} + m_{15} = \sum m(5, 7, 8, 9, 10, 13, 15).$$

### 3.3 逻辑函数化简

**P46-47 例题, P52 例题, P54 例题**

**习题 3.6, 3.7**

## 第四章 组合逻辑电路

### 重点

- 组合逻辑电路的特点；
- 组合逻辑电路的分析；
- 组合逻辑电路的设计；
- 用 74138 和与非门实现组合逻辑函数；
- 用 74151 实现 3 输入变量的组合逻辑函数；
- 应用常用的组合逻辑功能器件（编码器，加法器，数值比较器），例如，用加法器设计 8421BCD 码与余 3BCD 码的相互转换；
- 竞争—冒险的识别。

### 4.1 基于 SSIC 的组合逻辑电路的分析

例 4.2.1 (P59)，例 4.2.3 (P61) 例 4.2.5 图 (a)(P64)，习题 4.1、4.2、4.5.

### 4.2 基于 74138/74151 的组合逻辑函数的分析和设计

例 4.4.3、例 4.4.4、例 4.4.5 (P86-87)，例 4.2.3 (P61) 例 4.2.5 图 (a)(P64)，习题 4.3、4.4、4.9、4.10、4.11.

### 4.3 竞争—冒险的识别

例 4.5.1、例 4.5.2(P92)

## 第五章 触发器

### 重点

- 正确识别各种触发器的逻辑符号;
- 触发器的分类;
- RS 触发器、JK 触发器、D 触发器、T 触发器的特性方程、逻辑功能;
- 电平触发、脉冲触发和边沿触发的电路波形图;
- 各种触发器相互转换。

### 5.1 触发器符号

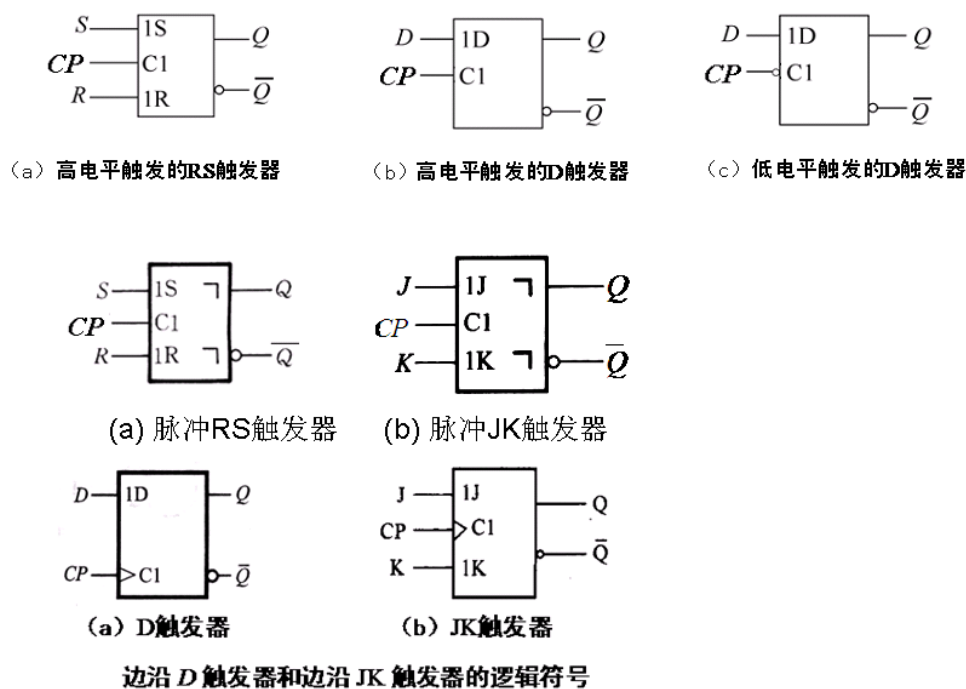


图 5-1 触发器符号

### 5.2 触发器的分类

**定义 5.1 (触发器):** 能够存储 1 位二值信号的基本单元电路。

- 1) 按逻辑功能: RS 触发器, D 触发器, JK 触发器, T 和  $T'$  触发器.
- 2) 按触发方式: 电平触发, 脉冲触发 (主从触发), 边沿触发.

### 5.3 触发器的特性方程

1) RS 触发器:

$$\begin{cases} Q^{n+1} = S + \overline{R}Q^n, \\ RS = 0. \end{cases} \quad (5-1)$$

2) JK 触发器:

$$Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n. \quad (5-2)$$

3) D 触发器:

$$Q^{n+1} = D. \quad (5-3)$$

4) T 触发器:

$$Q^{n+1} = T \oplus Q^n = T\overline{Q}^n + \overline{T}Q^n. \quad (5-4)$$

### 5.4 触发器的电路波形图

例 5.3.1, 例 5.3.2, 例 5.3.3, 例 5.3.4, 例 5.3.5, 例 5.3.6, 习题 5.3, 5.7, 5.8, 5.11.

### 5.5 各种触发器相互转换

例 5.6.1, 例 5.6.2, 例 5.6.3, 习题 5.14.

## 第六章 时序逻辑电路

### 重点

- 时序逻辑电路的特点;
- 时序逻辑电路的分析;
- 时序逻辑电路的设计;
- 移位寄存器的功能;
- 同步计数器的功能;
- 用集成计数器芯片 (74160、74161、74162、74163) 分析 / 设计任意进制计数器;
- 同步、异步、清零、置数的概念。

### 6.1 时序逻辑电路的特点

从功能上：任一时刻的输出不仅取决于该时刻的输入，而且还与电路过去的状态有关，具有记忆作用；

从电路结构上：由触发器（存储电路）和门电路（组合电路）组成。

### 6.2 时序逻辑电路的分析

#### 6.2.1 基于 SSIC 的时序逻辑电路的分析和设计

分析步骤：

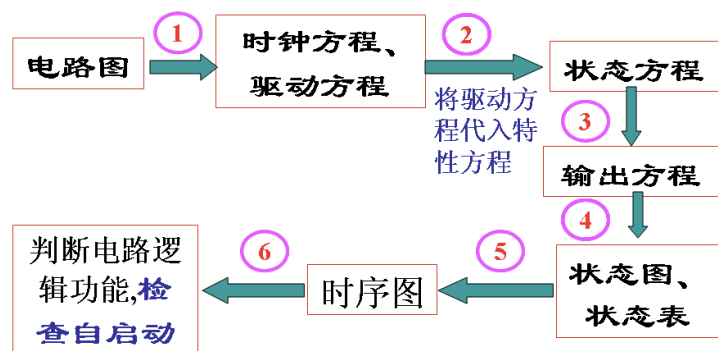


图 6-1 时序逻辑电路的分析步骤

设计步骤：



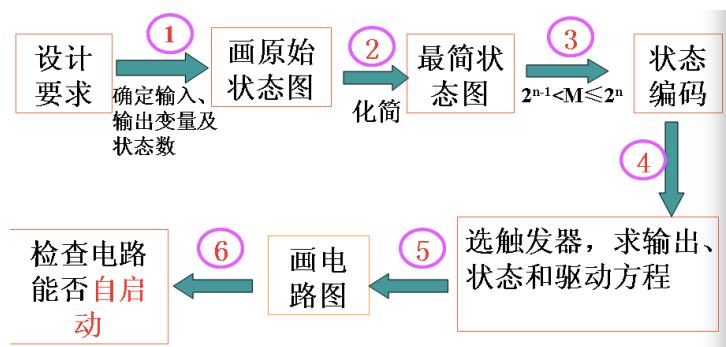


图 6-2 时序逻辑电路的设计步骤

例 6.2.1, 例 6.2.4, 习题 6.1, 6.2, 6.16。

### 6.2.2 移位寄存器的功能

**定义 6.1 (寄存器):** 数字电路中用来存放二进制数据或代码的电路。特点: 一个触发器可以存储 1 位二进制代码, 存放  $n$  位二进制代码的寄存器, 需用  $n$  个触发器来构成。

熟悉八位串行输入、并行输出移位寄存器的数据移动方式 (P138)。

### 6.2.3 集成计数器的分析与设计

**定义 6.2 (计数器):** 在数字电路中, 能够记忆输入脉冲个数的电路称为计数器。

#### 6.2.3.1 74160, 74161, 74162, 74163 的分析与设计

**74160, 74161 特点:** 均具有异步清零和同步置数的功能。

例 6.4.4, 例 6.4.7, 例 6.4.8, 习题 6.6, 6.7, 6.8, 6.10, 6.12。

### 6.2.4 几个概念

- 同步: 计数器中的触发器同时翻转。
- 异步: 计数器中的触发器非同时翻转。
- 清零: 当清零控制信号起作用时, 输出全恢复到零状态。
- 置数: 当置数功能起作用时, 数据输入端的数据被送入输出端。
- 异步清零: 当异步清零控制信号起作用时, 不管其他输入端的状态如何 (包括时钟信号), 计数器输出端被直接置零。

- 同步置数：当同步置数起作用，而清零信号不起作用，且同时有时钟脉冲作用时（如，上升沿触发方式的时钟 CP 的上升沿到达时），数据输入端的数据被并行送入计数器的输出端。

电工电子教研室 2015 年 6 月 9 日

## 第七章 半导体存储器和可编程逻辑器件

### 重点

- ROM/RAM 的字、位、存储容量、地址线、数据线的概念及关系；
- 存储器容量的扩展。

习题 7.1, 7.2, 7.3, 7.4。

电工电子教研室 2015 年 6 月 9 日

## 第八章

### 重点

- 施密特触发器的工作特点;
- 单稳态触发器的工作特点;
- 多谐振荡器的特点;
- 555 定时器的电路结构与功能;
- 555 定时器构成施密特触发器;

习题 8.2, 8.7, 8.8。

电工电子教研室 2015 年 6 月 9 日

## 第九章 数模和模数转换

### 重点

- 数—模（D/A）和模—数（A/D）转换的概念；
- 正确求出 D / A 转换的输出电压表达式（倒 T 型、权电流型）；
- A/D 转换器的四个过程：取样、保持、量化和编码。

### 9.1 倒 T 型电阻网络 DAC 的输出电压表达式

$$v_o = -\frac{V_{REF}}{2^n} \sum_{i=0}^{n-1} d_i \cdot 2^i = -\frac{V_{REF}}{2^n} D_n. \quad (9-1)$$

### 习题 9.1

### 9.2 权电流型网络 DAC 的输出电压表达式

$$v_o = \frac{IR_F}{2^n} \sum_{i=0}^{n-1} d_i \cdot 2^i = \frac{IR_F}{2^n} D_n. \quad (9-2)$$

### 9.3 A/D 转换

一次 A/D 包括四个过程：取样、保持、量化和编码。