

BF7112A

1 特性

- 工作电压：2.7~5.5V
- 工作温度：-40℃~+125℃
- 储存温度：-40℃~+150℃
- 32K 字节 FLASH
- 支持 2K 字节 EEPROM
- 256(内部)+768(外部)字节 SRAM
- 内置两路 RC 振荡电路(1MHz 与 32KHz)
- 支持 Timer3 外部 32768Hz 晶振输入
- 8051 内核，基于标准 8051 指令流水线结构的 8 位单片机
- 工作频率：24M，一个指令周期包括四个系统时钟周期
- 最大封装支持 23 个电容按键输入，所有按键输入口可以复用为 IO
- 最大封装支持 25 个双向输入/输出口
- 两路可单独配置的 16 位 PWM，支持两组 IO 映射
- 4 个 16 位定时器，具有溢出中断，其中定时器 0/1 使用系统时钟分频，定时器 2 时钟使用系统时钟分频和内部 RC 时钟(32kHz)时钟，定时器 3 使用内部 32KRC 或外部晶振时钟
- 3 个外部中断，外部中断 0 和 1 有低电平、高电平、上升沿、下降沿四种中断方式可选外部中断 2 仅支持上升沿、下降沿中断方式，外部中断 0、1 支持两组 IO 映射
- 低电压检测中断，下降沿 3.8V 产生中断
- 支持空闲模式，唤醒时间 18ms~2.3s
- 睡眠模式可通过外部中断 0/1/2、TIMER3 中断以及 IIC 从机中断唤醒
- IIC 硬件从机通信模式，可支持标准模式 100K 或快速模式 400K
- 2 路 8051 标准 UART 通信
- 两级中断优先级可选
- 中断源
 - 电容按键中断——外部中断 0，1，2
 - Timer0，Timer1，Timer2，Timer3
 - IIC 从机通信中断
 - UART 中断
 - LVDT 中断
 - 看门狗（WDT）中断
- 支持掉电复位，掉电电压 2.4V/3V 可选
- 看门狗定时器，使用内部 32KHz 时钟。
- 各按键的灵敏度可独立控制，配置灵活
- 内置抗 RF 加强模块
- 封装型号：TSSOP28

2、电气特性

2.1 AC 特性

OSC 时钟特性参数:

参数	符号	条件	OSC时钟	单位
基频	OSCCLK	VD=2.25~2.75V	1M±1%	Hz
		正常工作, Ta=27℃、VCC=3.3V	1M±1%	
		环境温度-40℃~125℃	1M±4%	
WDT时钟	WDTCLK	环境温度-40℃~125℃	32K±20%	Hz

2.2 DC 特性

Ta= 27℃、Vin = 3.3V:

参数	符号	条件	最小值	典型值	最大值	单位
工作电压	VCC	-	2.7		5.5	V
电流	I _{active}	无负载, 系统时钟24M, Ta= 27℃、VCC=3.3V	-	5	-	mA
	I _{sleep}	无负载, 睡眠模式, Ta= 27℃、VCC=3.3V	-	150	-	μA
	I _{idle}	进入空闲模式时, Ta= 27℃、VCC=3.3V	-	150	-	μA
I/O输入低电平电压	V _{IL}	VCC=3.3~5.5V	-	-	0.3*VCC	V
I/O输入高电平电压	V _{IH}	VCC=3.3~5.5V	0.7*VCC	-	-	V
INT0/1输入低电平电压	V _{IL}	VCC=3.3~5.5V	-	-	0.3*VCC	V
INT0/1输入高电压	V _{IH}	VCC=3.3~5.5V	0.7*VCC	-	-	V
输出低电压	V _{OL}	IOL=4mA@VC C=3.3V IOL=10mA@V CC=5V	-	-	0.1*VCC	V

输出高电压	V_{OH}	IOH=4mA@VC C=3.3V IOH=10mA@V CC=5V	0.9*VCC	-	-	V
输入漏电流	I_{IH}	VCC=5V	-	1	5	μA
	I_{IL}					
IO总驱动	I_O	VCC=5V	-	120	-	mA

2.3 极限参数

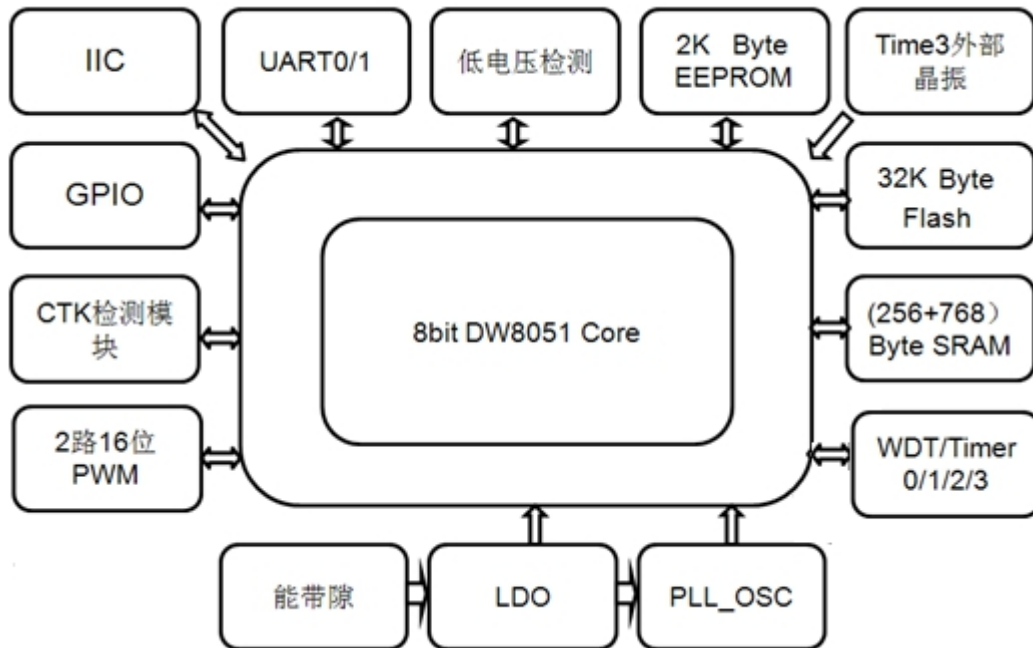
参数	符号	最小值	典型值	最大值	单位
非工作状态储存温度	T_{stg}	-40	-	150	$^{\circ}C$
工作温度	T_{otg}	-40	-	125	$^{\circ}C$
I/O输入电压	V_{in}	VSS-0.5	-	VDD+0.5	V
I/O锁存电流	LU	100	-	-	mA
端口静电放电电压	ESD(HBM)	4000	-	-	V
工作时供电电压	VCC	VSS+2.7	-	VSS+5.5	V

注：超过极限参数所规定的范围将对芯片造成损害，无法预期芯片在上述标示范围外的工作状态，而且若长期在标示范围外的条件下工作，可能影响芯片的可靠性。

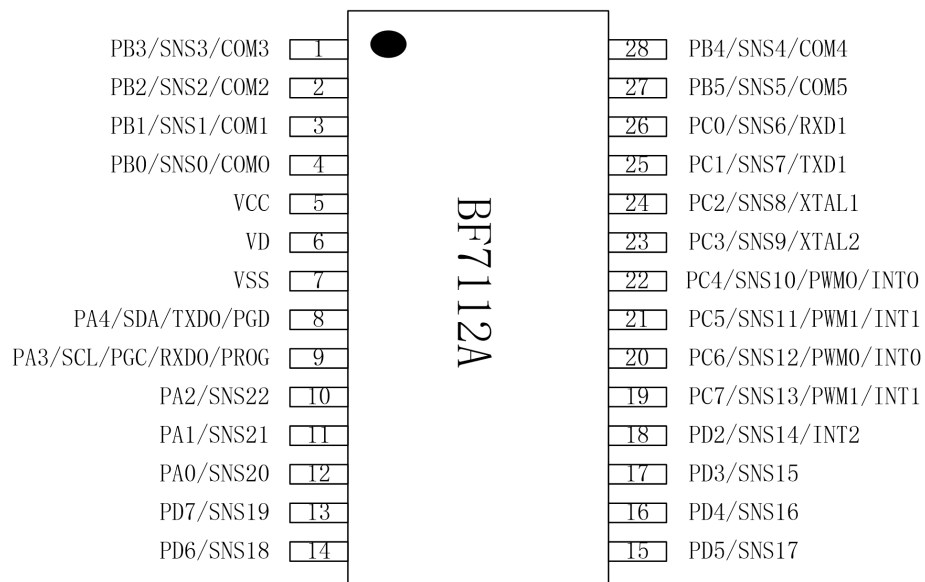
3、概述

BF7112A 是一款基于 8051 内核的通用型 8 位 Flash 存储 MCU，主频为 24MHZ，基于标准 8051 指令流水线结构，包含 32K 字节 FLASH、256 字节(内部)+768 字节(外部) SRAM 存储单元、2K 字节 EEPROM，最多可支持 25 个 I/O 及其他一些外围设备。

4、方框图



5、引脚配置



6、引脚描述

TSSOP28 PIN NO.	名称	功能描述
1	PB3/SNS3/COM3 (TSSOP28)	GPIOB<3> 自电容检测通道 COM3 (驱动能力 80mA)
2	PB2/SNS2/COM2 (TSSOP28)	GPIOB<2> 自电容检测通道 COM2 (驱动能力 80mA)
3	PB1/SNS1/COM1 (TSSOP28)	GPIOB<1> 自电容检测通道 COM1 (驱动能力 80mA)
4	PB0/SNS0/COM0 (TSSOP28)	GPIOB<0> 自电容检测通道 COM0 (驱动能力 80mA)
5	VCC	电源
6	VD	VD
7	VSS	地
8	PA4/SDA/TXD0/PGD	GPIOA<4> IIC (从) 数据端口 UART0 的 TXD0 烧录数据端口 (PGD)
9	PA3/SCL/RXD0/PGC/PROG	GPIOA<3> IIC (从) 时钟端口 UART0 的 RXD0 烧录时钟端口 (PGC) 烧录使能 (PROG)
10	PA2/SNS22 (TSSOP28)	GPIOA<2> 自电容检测通道
11	PA1/SNS21 (TSSOP28)	GPIOA<1> 自电容检测通道
12	PA0/SNS20 (TSSOP28)	GPIOA<0> 自电容检测通道
13	PD7/SNS19 (TSSOP28)	GPIOD<7> 自电容检测通道
14	PD6/SNS18 (TSSOP28)	GPIOD<6> 自电容检测通道
15	PD5/SNS17 (TSSOP28)	GPIOD<5>



		自电容检测通道
16	PD4/SNS16 (TSSOP28)	GPIO<4> 自电容检测通道
17	PD3/SNS15 (TSSOP28)	GPIO<3> 自电容检测通道
18	PD2/SNS14/INT2 (TSSOP28)	GPIO<2> 自电容检测通道 外部中断 2
19	PC7/SNS13/INT1/PWM1 (TSSOP28)	GPIO<7> 自电容检测通道 外部中断 1 (二选一) PWM1 (二选一)
20	PC6/SNS12/INT0/PWM0 (TSSOP28)	GPIO<6> 自电容检测通道 外部中断 0 (二选一) PWM0 (二选一)
21	PC5/SNS11/PWM1/INT1 (TSSOP28)	GPIO<5> 自电容检测通道 PWM1 (二选一) 外部中断 1 (二选一)
22	PC4/SNS10/INT0 (TSSOP28)	GPIO<4> 自电容检测通道 PWM0 (二选一) 外部中断 0 (二选一)
23	PC3/SNS9/XTAL2 (TSSOP28)	GPIO<3> 自电容检测通道 外部晶振端口
24	PC2/SNS8/XTAL1 (TSSOP28)	GPIO<2> 自电容检测通道 外部晶振端口
25	PC1/SNS7/TXD1 (TSSOP28)	GPIO<1> 自电容检测通道 UART1 的 TXD1
26	PC0/SNS6/RXD1 (TSSOP28)	GPIO<0> 自电容检测通道 UART1 的 RXD1
27	PB5/SNS5/COM5 (TSSOP28)	GPIOB<5> 自电容检测通道 GPIOB<5> COM5 (驱动能力 80mA)

	28	PB4/SNS4/COM4 (TSSOP28)	GPIOB<4> 自电容检测通道 COM4 (驱动能力 80mA)
--	----	-------------------------	---

注：“*”表示工作时必须使用的管脚，“-”表示工作时未使用的管脚

7、SFR 总表

地址	名称	写/读	默认/复位	功能说明
80H	DATA_C	W/R	1111_1111	PC 口数据寄存器
81H	SP	W/R	0000_0111	堆栈指针寄存器
82H	DPL	W/R	0000_0000	数据指针寄存器 0 低 8 位
83H	DPH	W/R	0000_0000	数据指针寄存器 0 高 8 位
84H	DPL1	W/R	0000_0000	数据指针寄存器 1 低 8 位
85H	DPH1	W/R	0000_0000	数据指针寄存器 1 高 8 位
86H	DPS	(----_---a)	0000_0000	数据指针选择寄存器
87H	PCON	(arr_r_r_a_a)	0011_0000	低功耗模式选择寄存器
88H	TCON	(r-ra_r_a_r_a)	0000_0000	定时器控制寄存器
89H	TMOD	(----_-aaa)	0000_0000	定时器模式寄存器
8AH	TL0	W/R	0000_0000	定时器 0 计数器低 8 位
8BH	TL1	W/R	0000_0000	定时器 1 计数器低 8 位
8CH	TH0	W/R	0000_0000	定时器 0 计数器高 8 位
8DH	TH1	W/R	0000_0000	定时器 1 计数器高 8 位
8EH	CKCON	(----_aaaa)	0000_0001	时钟控制寄存器
8FH	SPC_FNC	(----_---a)	0000_0000	烧录时写 FLASH 指令使能位
90H	IICCON	(---a_aaaa)	0001_0000	IIC 控制寄存器
91H	EXIF	(aaaa_----)	0000_1000	外部扩展中断标志寄存器
92H	MPAGE	W/R	0000_0000	寻址 XDATA 时，作为地址指针的高 8 位
94H	PWM0_L_L	W/R	0000_0000	PWM0 低电平宽度低 8 位寄存器
95H	PWM0_L_H	W/R	0000_0000	PWM0 低电平宽度高 8 位寄存器
96H	PWM0_H_L	W/R	0000_0000	PWM0 高电平宽度低 8 位寄存器
97H	PWM0_H_H	W/R	0000_0000	PWM0 高电平宽度高 8 位寄存器
98H	SCON0	W/R	0000_0000	串口 0 控制寄存器
99H	SBUF0	W/R	0000_0000	串口 0 数据缓冲寄存器
9AH	PWM1_L_L	W/R	0000_0000	PWM1 低电平宽度低 8 位寄存器
9BH	PWM1_L_H	W/R	0000_0000	PWM1 低电平宽度高 8 位寄存器
9CH	PWM1_H_L	W/R	0000_0000	PWM1 高电平宽度低 8 位寄存器
9DH	PWM1_H_H	W/R	0000_0000	PWM1 高电平宽度高 8 位寄存器
9EH	WDT_EN	(----_--aa)	0000_0000	WDT 使能控制寄存器



9FH	WDT_CTRL	(----_aaa)	0000_0111	WDT 时间寄存器
A0H	IICSTAT	(rrrr_rraa)	0100_0100	IIC 通信状态寄存器
A1H	IICADD	(aaaa_aaar)	0000_0000	IIC 地址寄存器
A2H	IICBUF	W/R	0000_0000	IIC 读写缓存寄存器
A3H	IICBUFFER	W/R	0000_0000	IIC 数据发送缓冲器
A4H	TIMER3_EN	(----_aaa)	0000_0000	TIMER3 计数使能寄存器
A5H	CTK_DS	(----_aaa)	0000_0100	检测速度寄存器
A6H	PRS_DIV	(----_aaaa)	0000_0010	前端充放电频率控制寄存器
A7H	RESO	(----_aaa)	0000_0111	CTK 计数位数寄存器
A8H	IE	(a---_aaaa)	0000_0000	中断使能寄存器
ABH	CTK_CEN1	W/R	0000_0000	通道 7-0 使能寄存器
ACH	CTK_CEN2	W/R	0000_0000	通道 15-8 使能寄存器
ADH	CTK_CEN3	W/R	0000_0000	通道 23-16 使能寄存器
AEH	CTK_CEN4	W/R	0000_0000	通道 26-24 使能寄存器
AFH	CTK_ADDR	W/R	0000_0000	扫描通道地址寄存器
B0H	DATAD	W/R	1111_1111	PD 口数据寄存器
B1H	CTK_CTRL	(----_aaa)	0000_0000	TK 扫描使能寄存器
B2H	RAWDATAL	R	0000_0000	当前检测通道采样值低 8 位
B3H	RAWDATAH	R	0000_0000	当前检测通道采样值高 8 位
B4H	PD_CTK	(----_aaa)	0000_0001	通道扫描供电使能寄存器
B5H	PD_ADC	(----_aaa)	0000_0001	AD 供电使能寄存器
B6H	TIMER3_SET_H	W/R	0000_0000	定时器 3 计数器高 8 位
B8H	IP	(-aaa_aaaa)	1000_0000	中断优先级寄存器
B9H	CTK_RV	(----_aaa)	0000_0000	CTK 参考电压寄存器
BAH	CTK_IREF	R/W	0000_0111	自适应电流步进寄存器
BBH	CTK_MIR	R/W	0000_0000	自适应电流大小寄存器
BCH	RB_SW	(----_aa)	0000_0011	RB 电阻选择寄存器
BEH	RST_STAT	W/R	RST_STAT	复位状态寄存器
BFH	TIMER3_SET_L	W/R	0000_0000	定时器 3 计数器低 8 位
C0H	SCON1	W/R	0000_0000	串口 1 控制寄存器
C1H	SBUF1	W/R	0000_0000	串口 1 数据缓冲寄存器
C2H	SOFT_RST	W/R	0000_0000	软件复位寄存器
C3H	EXT_INT_CON	(----_aaa)	0000_0000	外部中断触发模式选择寄存器
C4H	INT_CTK_STAT	(----_r)	0000_0000	CTK/ADC 中断状态寄存器
C5H	TEST_CLK_SEL	(----_aaa)	0000_0000	测试时钟选择寄存器
C6H	PD_XTAL	(----_aa)	0000_0010	外部 32768Hz 晶振使能寄存器
C7H	PD_OSC_WDT	(----_aa)	0000_0000	看门狗时钟控制寄存器
C8H	T2CON	(aaaa_aaaa)	0000_0000	定时器 2 控制寄存器
C9H	TIMER_CLK_SEL	W/R	0000_0000	定时器 3 时钟选择寄存器
CAH	RCAP2L	W/R	0000_0000	定时器 2 重载初值低 8 位寄存器



CBH	RCAP2H	W/R	0000_0000	定时器 2 重载初值高 8 位寄存器
CCH	TL2	W/R	0000_0000	定时器 2 数值低 8 位寄存器
CDH	TH2	W/R	0000_0000	定时器 2 数值高 8 位寄存器
CEH	BOR_CTRL	(----_aaa)	0000_0111	掉电/上电复位使能电压设置寄存器
CFH	PD_LVDT	(----_aaa)	0000_0001	低电压检测使能寄存器
D0H	PSW	R	0000_0000	程序状态字寄存器
D1H	CFG0	硬件只读	1111_1111	配置字 0
D2H	CFG1	硬件只读	1111_1111	配置字 1
D3H	CFG2	硬件只读	1111_1111	配置字 2
D4H	CFG3	硬件只读	1111_1111	配置字 3
D5H	CFG4	硬件只读	1111_1111	配置字 4
D6H	CFG5	硬件只读	1111_1111	配置字 5
D7H	TIMER3_RLD	(----_aaa)	0000_0000	TIMER3 自动重载使能寄存器
D8H	EICON	(a---_a---)	0100_0000	扩展中断控制寄存器
D9H	NUM_DATAL	R	0000_0000	CNT_EN 上升沿计数低 8 位
DAH	NUM_DATAH	R	0000_0000	CNT_EN 上升沿计数高 8 位
DCH	TRISA	(---a_aaaa)	0001_1111	PA 口方向寄存器
DDH	TRISB	(aaaa_aaaa)	1111_1111	PB 口方向寄存器
DEH	TRISC	W/R	1111_1111	PC 口方向寄存器
DFH	TRISD	W/R	1111_1111	PD 口方向寄存器
E0H	ACC	W/R	0000_0000	累加器
E1H	SELA	(----_aaa)	0000_0111	PA 口 IO 口/触摸通道选择寄存器
E2H	SELB	W/R	1111_1111	PB 口 IO 口/触摸通道选择寄存器
E3H	SELC	W/R	1111_1111	PC 口 IO 口/触摸通道选择寄存器
E4H	SELD	W/R	1111_1111	PD 口 IO 口/触摸通道选择寄存器
E5H	DATAA	W/R	0001_1111	PA 口数据寄存器
E6H	DATAB	W/R	1111_1111	PB 口数据寄存器
E8H	EIE	(---a_aaaa)	1110_0000	外部中断使能寄存器
E9H	INT_STAT	(----_aa)	0000_0000	LED/LVDT 中断状态寄存器
EAH	UART_IO_SEL	(----_aa)	0000_0000	UART/IO 功能选择寄存器
EBH	PWM_IO_SEL	(----_aaaa)	0000_0000	PWM/IO 功能选择寄存器
ECH	INT_IO_SEL	(---a_aaaa)	0000_0000	外部中断/IO 选择寄存器
EDH	SENSOR_CH_COM	(----_aaa)	0000_0000	COM 口 SNS 通道异步模式寄存器
EEH	SENSOR_CH_SEG	(----_aaa)	0000_0000	SEG 口 SNS 通道异步模式寄存器
EFH	INT_WT_TI_STAT	(----_aa)	0000_0000	WDT/TIMER3 中断状态寄存器
F0H	B	W/R	0000_0000	B 寄存器
F8H	EIP	(---a_aaaa)	1110_0000	外部中断优先级寄存器

注：W/R 可写可读；R 只读；'a'该位可写可读；'r'该位可读；'-'该位无定义；'x'该位不定态。

8、可位操作寄存器位描述

可位寻址		bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
F8H	EIP	1	1	1	PWDI	PX5	PX4	PX3	PX2
F0H	B	-	-	-	-	-	-	-	-
E8H	EIE	1	1	1	EWDI	EX5	EX4	EX3	EX2
E0H	ACC	-	-	-	-	-	-	-	-
D8H	EICON	SMOD1	1	-	-	WDTI	0	0	0
D0H	PSW	CY	AC	F0	RS1	RS0	OV	F1	P
C8H	T2CON	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
C0H	SCON1	SM0_1	SM1_1	SM2_1	REN_1	TB8_1	RB8_1	TI1	RI1
B8H	IP	1	PS1	PT2	PS0	PT1	PX1	PT0	PX0
B0H	DATAD	PD7	PD6	PD5	PD4	PD3	PD2	PD1	PD0
A8H	IE	EA	ES1	ET2	ES0	ET1	EX1	ET0	EX0
A0H	IICSTA T	IICS_S	IICS_P	IICS_RW	IICS_AD	IICS_BF	IICS_ACK	IICS_WCOL	IICS_RECOV
98H	SCON0	SM0_0	SM1_0	SM2_0	REN_0	TB8_0	RB8_0	TI_0	RI_0
90H	IICCON	-	-	-	RD_SCL_EN N	WR_SCL_EN	SCL_EN	SR	IICEN
88H	TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
80H	DATAC	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0

注：未使用的 SFR 位禁止读/写。

9、标准功能

9.1 CPU

BF7112A 采用 8051 核作为 MCU 核，8051 采用 4 时钟指令周期，相比于标准 8051 的 12 时钟指令周期，具有更快的运行速度，同时它完全兼容标准 8051 指令。

9.2 RAM

根据数据的取值方式，可将 RAM 分为三个模块：

- data 区：共有 256 字节，地址为 00H~FFH，其中包括工作寄存器组、位寻址区、缓冲以及 SFR，其中缓冲区包含了堆栈区。通过立即寻址方式来读取与写数据。
- idata 区：共有 128 字节，地址为 80H~FFH，该区域用户可以完全使用。通过工作寄存器间接寻址方式来读取与写数据。

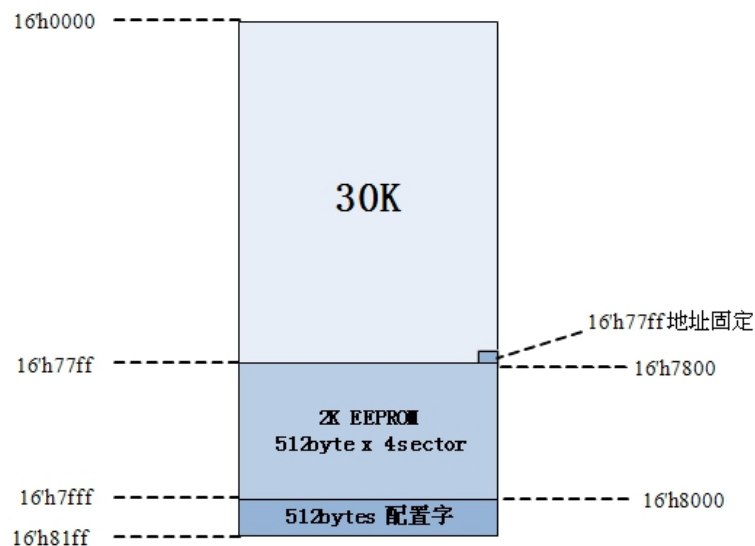
- **xdata 区**：共有 768 字节，地址为 0000H~02FFH，该区域用户可以完全使用。通过数据指针或者工作寄存器寻址方式来读取与写数据。在编写程序时注意预留堆栈空间，避免堆栈溢出导致程序跑飞。在使用 C 语言编程时，堆栈首地址由程序自动分配，但是一定存放在 **data** 或者 **idata** 里。Keil 中可在 STARTUP.A51 中设置堆栈的首地址。下表中列出了 RAM 中三个模块的取值方式：

DATA	MOV	A,direct
	MOV	direct,A
	MOV	direct,#data
	MOV	direct1,direct2
	MOV	Rn,direct
	MOV	direct,Rn
IDATA	MOV	A,@Ri
	MOV	@Ri ,A
	MOV	direct,@Ri
	MOV	@Ri,direct
	MOV	@Ri,#data
XDATA	MOVB	@DPTR,A
	MOVB	A,@DPTR

上表中，n 取值 0~7，i 取值 0~1。

9.3 Flash 程序存储器

Flash 结构示意图：



- Flash 内存包括两个 block：main_block 和 information_block；main_block 大小为 32k Bytes，information_block 大小为 512 Bytes；

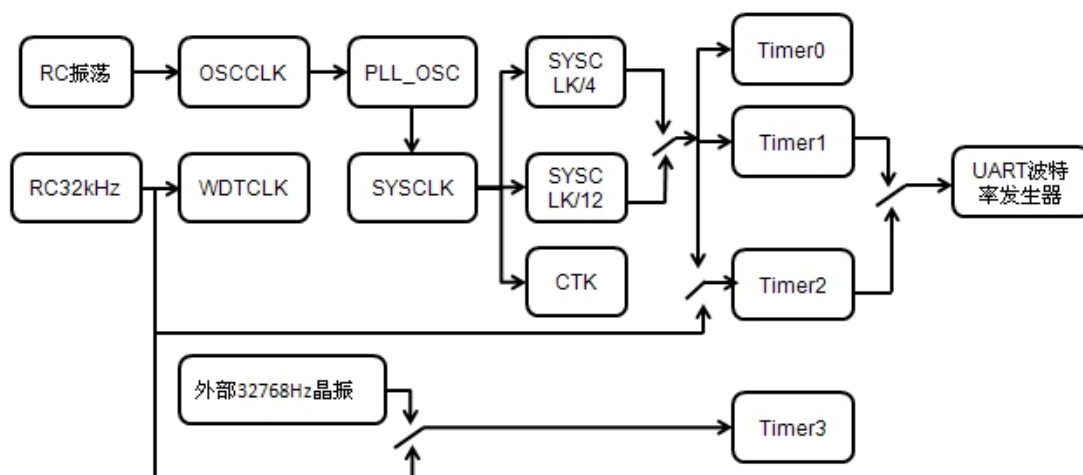
- 通过专用烧录器能进行正常的读写操作，应用代码不可操作。
- 支持 main_block 读保护和 information_block 写保护。
- 烧录端口附 8 位 CRC 校验码。
- 常温下数据保持年限为 100 年。

9.4 系统时钟和振荡器

9.4.1 特性

- 支持内部 RC 振荡器
- 内建 1MHz RC 振荡器
- Timer3 支持外部 32768Hz 晶振输入

9.4



时钟方框图

1、内部时钟定义：

- **OSCCLK**: 内置 RC 振荡器，频率为 1MHz。f_{OSC} 定义为 OSCCLK 的频率。T_{OSC} 定义为 OSCCLK 的周期。
- **WDTCLK**: 内置 32kHz 时钟，该时钟作为看门狗时钟以及定时器 3 时钟。f_{WDT} 定义为 WDTCLK 的频率。t_{WDT} 定义为 WDTCLK 的周期。
- **SYSCCLK**: 系统时钟 24M，是 OSCCLK 经过锁相环倍频后的输出时钟。这个时钟为 CPU 指令周期的时钟。F_{SYS} 定义为 SYSCCLK 的频率。T_{SYS} 定义为 SYSCCLK 的周期。

2、外部输入时钟定义：

- **XTALCLK**: 外部晶振输入时钟，频率为 32768Hz。f_{XTAL} 定义为 XTALCLK 的频率。T_{XTAL} 定义为 XTALCLK 的周期。

9.5 I/O 端口

可使用的 GPIO 口个数，与所选用的芯片型号和使用的触摸通道数有关。GPIO 端口的一些引脚和器件外设功能复用。通常情况下，当使能外设时，该引脚不能作为通用 IO 引脚使用。PORT 有 4 个寄存器，其中 X 可以为 A/B/C/D：

TRISX 寄存器（方向寄存器）：TRISX 置 1 将对应的引脚配置为输入，清零将对应的引脚配置为输出

DATAx 寄存器（数据寄存器）：DATAx 置 1 将对应的引脚配置输出高，清零将对应的引脚配置输出低

SELX 寄存器（复用功能选择寄存器）：SELX 置 1 将对应的引脚配置为 IO 口，清零将对应的引脚配置为触摸通道

将端口设置为 GPIO 时，需要对以上 3 组寄存器都进行相应的设置，使用 PB 口时，需要关闭 LED_EN 使能。

9.5.1 PA 端口

PA 端口是 5 位宽的双向端口，PA3 和 PA4 为漏极开路输出端口，使用时需外接上拉电阻。PA 的引脚复用情况：

PA 数据寄存器（DATAA）--地址：E5H

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DATAA	-	-	-	PA<4>	PA<3>	PA<2>	PA<1>	PA<0>
PRO	-	-	-	1	1	1	1	1

Bit7-5: 保留

PA 方向寄存器（TRISA）--地址：DCH

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TRISA	-	-	-	TRISA<4>	TRISA<3>	TRISA<2>	TRISA<1>	TRISA<0>
PRO	-	-	-	0	0	0	0	0

PA 复用功能选择寄存器（SELA）--地址：E1H

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SELA	-	-	-	-	-	SELA<2>	SELA<1>	SELA<0>
PRO	-	-	-	-	-	1	1	1

SELA<0>为 PA0 的复用功能选择寄存器，SELA<0>=1，选择 PA<0>作为 IO 口；SELA<0>=0，选择 PA<0>作为电容触摸通道。

9.5.2 PB 端口

PB 端口是 8 位有效的双向端口，每个端口都为推挽输出。LED 扫描模式下，LED_EN 为 PB 口大电流输入使能寄存器，为 1 则使能，LED 扫描模式下最大可承受 80mA 大电流输入，为 0 则关闭使能。在 IO 口功能模式下最大可承受 80mA 大电流输入。

PB 数据寄存器 (DATAB) --地址: E6H

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DATAB	DATAB <7>	DATAB <6>	DATAB <5>	DATAB <4>	DATAB <3>	DATAB <2>	DATAB <1>	DATAB <0>
PRO	1	1	1	1	1	1	1	1

PB 方向寄存器 (TRISB) --地址: DDH

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TRISB	TRISB <7>	TRISB <6>	TRISB <5>	TRISB <4>	TRISB <3>	TRISB <2>	TRISB <1>	TRISB <0>
PRO	1	1	1	1	1	1	1	1

PB 复用功能选择寄存器 (SELB) --地址: E2H

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SELB	SELB <7>	SELB <6>	SELB <5>	SELB <4>	SELB <3>	SELB <2>	SELB <1>	SELB <0>
PRO	1	1	1	1	1	1	1	1

PB 口大电流输入使能寄存器 (LED_EN) --地址: F1H

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
LED_EN	-	LED_E N<6>	LED_E N<5>	LED_E N<4>	LED_E N<3>	LED_E N<2>	LED_E N<1>	LED_E N<0>
PRO	0	0	0	0	0	0	0	0

9.5.3 PC 端口

PC 端口是 8 位有效的双向端口，每个端口都为推挽输出。

PC 数据寄存器 (DATAC) --地址: 80H

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DATAC	DATAC <7>	DATAC <6>	DATAC <5>	DATAC <4>	DATAC <3>	DATAC <2>	DATAC <1>	DATAC <0>
PRO	1	1	1	1	1	1	1	1

PC 方向寄存器 (TRISC) -地址: DEH

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TRISC	TRISC<	TRISC	TRISC	TRISC	TRISC	TRISC	TRISC	TRISC

	7>	<6>	<5>	<4>	<3>	<2>	<1>	<0>
PRO	1	1	1	1	1	1	1	1

注：其中 PC2 与 PC3 为 IO/XTAL/SNS 复用功能，使用时避免一路为 SNS，另一路为 IO，可设置为 PC2 与 PC3 均为 IO 或均为 SNS 使用。

PC 复用功能选择寄存器（SELC）-地址：E3H

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SELC	SELC <7>	SELC <6>	SELC <5>	SELC <4>	SELC <3>	SELC <2>	SELC <1>	SELC <0>
PRO	1	1	1	1	1	1	1	1

9.5.4 PD 端口

PD 端口是 8 位有效的双向端口，每个端口都为推挽输出。

PD 数据寄存器（DATAD）-地址：B0H

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DATAD	DATAD <7>	DATAD <6>	DATAD <5>	DATAD <4>	DATAD <3>	DATAD <2>	DATAD <1>	DATAD <0>
PRO	1	1	1	1	1	1	1	1

PD 方向寄存器（TRISD）-地址：DFH

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TRISD	TRISD <7>	TRISD <6>	TRISD <5>	TRISD <4>	TRISD <3>	TRISD <2>	TRISD <1>	TRISD <0>
PRO	1	1	1	1	1	1	1	1

PD 复用功能选择寄存器（SELD）-地址：E4H

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SELD	SELD <7>	SELD <6>	SELD <5>	SELD <4>	SELD <3>	SELD <2>	SELD <1>	SELD <0>
PRO	1	1	1	1	1	1	1	1

9.6 定时器

BF7112A 包含 4 个定时器（定时器 0、定时器 1、定时器 2、定时器 3）。定时器 0/1 的时钟为系统时钟的分频时钟，定时器 2 使用系统时钟分频或内部 32K RC 时钟，定时器 3 使用内部 32K RC 时钟或者外部晶振时钟。定时器最大可设置为 16 位计数器，分别通过两个字节配置：低字节（TL0、TL1、TL2）和高字节（TH0、TH1、TH2）。通过设置 IE 寄存器中的 ET0 位使能定时器 0 中断，通过设置 IE 寄存器中的 ET1 位使能定时器 1 中断，通过设置 IE 寄存器中的 ET2 位使能定时器 2 中断。定时器 3 与 WDT 中断复用。

- 定时器 0 –TL0和TH0
- 定时器 1 –TL1和TH1

- 定时器 2 –TL2和TH2
- 定时器 3 –TIMER3_SET_L和TIMER3_SET_H

9.6.1 定时器 0/1

通过设置IE寄存器中的ET0位使能定时器0中断，通过设置IE寄存器中的ET1位使能定时器1中断，通过TR0/1使能计数器工作，通过TF0/1判断是否定时器发生溢出中断。Timer0/1由寄存器TMOD和TCON控制，四种运行模式如下：

- 13 位定时器/计数器 (模式0)
- 16 位定时器/计数器 (模式1)
- 自动重载初值的8位计数器(模式2)
- 两个8位定时器/计数器 (模式3，只用于定时器/计数器0)

在本系统中，默认的定时器时钟是 $\text{clk}/12$ ，可选定时器时钟 $\text{clk}/4$ ，对于可选的计数器外部时钟(C/T 可选)输入端口 t0/t1 均接地，不使用。通过 CKCON(时钟控制寄存器)中的控制位(T0M/T1M)来设置计数器的时钟为 $\text{clk}/12$ 还是 $\text{clk}/4$ 。

Timer1可作为串口波特率生成器，详细波特率公式见串口说明。

TMOD寄存器 – SFR 89h

位	名称	R/W	功能描述	PRO
7	GATE	R/W	timer1 门控 0: 只有当 TR1=1 时 timer1 才有时钟，无论 int1_n 的状态是高或者低。 1: 只有当 int1_n=1 并且 TR1=1 时，timer1 才有时钟。	0
6	C/T	R/W	count/timer 选择。 0: timer1 的计数时钟是 $\text{clk}/4$ 或者 $\text{clk}/12$ ，主要决定于 T1M 的状态。 1: timer1 的时钟是 t1 pin。	0
<5:4>	M1:M0	R/W	Timer1 模式选择位。 00: mode0 13 位计数器 01: mode1 16 位计数器 10: mode2 8 位自动重载计数器 11: mode3 两个 8 位计数器	0
3	GATE	R/W	timer0 门控 0: 只有当 TR0=1 时 timer0 才有时钟，无论 int0_n 的状态是高或者低。 1: 只有当 int0_n=1 并且 TR1=0 时，timer0 才有时钟。	0
2	C/T	R/W	count/timer 选择。	0

			0: timer0 的计数时钟是 clk/4 或者 clk/12, 主要决定于 T0M 的状态。 1: timer0 的时钟是 t0 pin。	
<1:0>	M1:M0	R/W	Timer0 模式选择位。 00: mode0 13 位计数器 01: mode1 16 位计数器 10: mode2 8 位自动重载计数器 11: mode3 两个 8 位计数器	0

TCON寄存器—SFR 88h

位	名称	R/W	描述	PRO
7	TF1	R/W	timer1 溢出标志。当 timer1 计数溢出时置 1, 当 CPU 进入中断服务程序时被清除。	0
6	TR1	R/W	timer1 运行控制。 0: 不使能 timer1 计数 1: 使能 timer1 计数	0
5	TF0	R/W	timer0 溢出标志。当 timer0 计数溢出时置 1, 当 CPU 进入中断服务程序时被清除。	0
4	TR0	R/W	timer0 运行控制。 0: 不使能 timer0 计数 1: 使能 timer0 计数	0
3	IE1	R/W	中断 1 边沿检测。 如果外部中断 1 被配置成边沿触发(IT1=1), 当 int1_n pin 的一个下降沿被检测到时, IE1 置 1, 当 CPU 进入相应的中断服务程序时自动被清除。在沿触发模式下, IE1 也可以通过软件清除。 如果外部中断 1 被配置成电平触发 (IT1=0), 当 int1_n 是低电平时被设置, 当 int1_n 是高时被清除。在电平 模式下, 软件不能写 IE1	0
2	IT1		中断 1 触发类型选择。 0: 低电平触发 1: 下降沿触发	
1	IE0		中断 0 边沿检测。 如果外部中断 0 被配置成边沿触发(IT0=1), 当 int0_n pin 的一个下降沿被检测到时, IE0 置 1, 当 CPU 进入相应的中断服务程序时自动被清除。在沿触发模式下, IE0 也可以通过软件清除。	

			如果外部中断 1 被配置成电平触发 (IT0=0)，当 int0_n 是低电平时被设置，当 int0_n 是高时被清除。在电平 模式下，软件不能写 IE0	
0	IT0		中断 0 触发类型选择。 0: 低电平触发 1: 下降沿触发	

CKCON-SFR 8EH

位	名称	R/W	描述	PRO
7:6	Reserved	Reserved	Reserved	Reserved
5	T2M	R/W	timer2 时钟选择 0: timer2 选择 clk/12 1: timer2 选择 clk/4	0
4	T1M	R/W	timer1 时钟选择 0: timer1 选择 clk/12 1: timer1 选择 clk/4	0
3	T0M	R/W	timer0 时钟选择 0: timer0 选择 clk/12 1: timer0 选择 clk/4	0
2:0	MD2,MD1,MD0	R/W	控制外部 MOVX 指令的周期数	0

模式 0:13 位定时器/计数器

在模式 0 中，定时器为 13 位的计数器，其 0-4 位为 TL0，另外 8 位为 TH0。TCON 寄存器中的使能位(TR0)来控制定时器的开启和关闭。C/T 位用来选择定时器/计数器的时钟源。

当 13 位计数器计数累积到 1FFFh(全 1 时)，计数器清 0(全 0)，并且 TF0 置位。

在模式 0 中，TL0 的高 3 位是不确定的，在读计数值时应屏蔽掉或忽略这 3 位。

模式 1:16 位定时器/计数器

在模式 1 中，定时器为 16 位的计数器。LSB 寄存器(TL0)的所有 8 位都被使用。当计数器计数累计至 FFFFh 时，计数器清为全 0。除此之外，模式 1 和模式 0 是相同的。

模式 2:自动重载初值的 8 位计数器

在模式 2 中，定时器为一个带有自动重载初值的 8 位计数器。这个计数器就是 LSB 寄存器(TL0)，需要重载的初值保存在 MSB 寄存器(TH0)中。在模式 2 中，当 TL0 累计至 FFh，保存在 TH0 中的值重载至 TL0。

9.6.2 定时器 2

通过设置IE寄存器中的ET2位使能定时器2中断，通过TR2使能计数器工作，通过TF2判断是否定时器发生溢出中断。Timer2由寄存器T2CON，RCAP2L，RCAP2H，TL2，TH2控制，运行模式如下：

- 16位定时器/计数器
- 自动重载初值的16位计数器
- 波特率发生器

其中，TL2，TH2分别是timer2计数器的低8位和高8位，在自动重载模式下，RCAP2L,RCAP2H分别存放TL2，TH2的重载初值。

对于本系统中的timer2时钟，外部接口t2可选内部RC或系统时钟分频，当配置C/T2=0时timer2的计数时钟可选clk/4或者clk/12，决定于CKCON.5的状态，此时timer2不能处于波特率生成模式。当作为波特率生成时，计数时钟为clk/2，不受CKCON.5的约束。

T2CON寄存器—SFR C8H

位	名称	R/W	描述	PRO
7	TF2	R/W	Timer2 溢出标志。当 timer1 计数溢出时硬件自动置 1，当 CPU 进入中断服务程序时被清除。 TF2 只有在 RCLK 和 TCLK 都为 0 时才会有效。 如果 TF2 有效，可以通过写 1 来生成一个 timer2 中断	0
6	保留	保留	保留	0
5	RCLK	R/W	接收时钟标志。 用来决定串口 0 接收时钟在串口工作模式 1 或 3 时采用的波特率由 timer1 或 timer2 产生。 1: 表示选择 timer2 溢出信号作串口 0 接收端时钟 0: 表示选择 timer1 溢出信号作串口 0 接收端时钟	0
4	TCLK	R/W	发送时钟标志。 用来决定串口 0 发送时钟在串口工作模式 1 或 3 时采用的波特率由 timer1 或 timer2 产生。 1: 表示选择 timer2 溢出信号作串口 0 发送端时钟 0: 表示选择 timer1 溢出信号作串口 0 发送端时钟	0
3	EXEN2	R/W	Timer2 外部时钟使能。 EXEN2=1 使能由 t2ex 接口的一个高到低转换能引起重置，当然此时 timer2 不能用来生成波特率。 EXEN2=0 则会使 timer2 忽略 t2ex 接口的变化	0
2	TR2	R/W	Timer2 运行控制。 0: 不使能 timer2 计数 1: 使能 timer2 计数	0

1	C/T2	R/W	count/timer 选择。 0: timer2 的计数时钟是 clk/4 或者 clk/12, 主要决定于 CKCON.5 的状态, 此时 timer2 不能处于波特率生成模式。当作为波特率生成时, 计数时钟为 clk/2, 不受 CKCON.5 的约束。 1: timer2 的计数时钟是 t2 pin。	0
0	CP/RL2	R/W	RCLK = 0, TCLK = 0, CP/RL2 = 1, TR2 = 1 时, Timer2 作为 16 位定时器/计数器; RCLK = 0, TCLK = 0, CP/RL2 = 0, TR2 = 1 时, Timer2 作为自动重载初值的 16 位计数器;	0

工作模式选择:

RCLK	TCLK	CP/RL2	TR2	工作模式
0	0	1	1	16位定时器/计数器
0	0	0	1	自动重载初值的16位计数器
1	X	X	1	波特率发生器
X	1	X	1	波特率发生器
X	X	X	0	Off
X = 无效值				

TL2

16bits 计数器的低 8 位

TH2

16bits 计数器的高 8 位

9.6.3 定时器 3

TIMER3 模块起定时作用, 其内部主要结构为一个 16 位的计数器, 通过对输入时钟的计数达到定时的功能, TIMER3 的计数原则为累加计数, 当计数器计数到设定值时产生中断; TIMER3 的计数时钟可选则外部 XTAL 时钟和内部 32K RC 时钟; TIMER3 有两种工作模式: 单次定时模式和自动重装载模式, 无论哪种模式, 计时完成均会产生中断。

单次定时模式:

在一次定时完成后硬件会自动拉低 TIMER3_EN, 停止计时。

自动重装载定时模式:

硬件将自动重载设置值, TIMER3_EN 继续维持高, 重新开始下一次计时; 软件通过向寄存器 TIMER3_EN 写 0 操作停止 TIMER3 计数, 或者中途修改定时模式。

注意: 任意配置 TIMER3_SET_H, TIMER3_SET_L 或 TIMER3_EN 均可清零计数器。

TIMER3_EN-SFR A4H

地址	名称	位宽	R/W	功能描述	PRO
0xA4	TIMER3_EN	1	RW	TIMER3 计数使能寄存器 配置 1 开启定时，配置 0 停止定时 在单次定时模式下会在定时完成后 硬件自动清零该寄存器 扫描过程中配置该寄存器会重新计数	1'h0

单次定时模式下，定时完成，发出中断，中断下降沿自动清零该寄存器；

自动重载模式下，定时完成，发出中断，使能寄存器保持不变，自动进行下一轮定时。

任意时刻配置该寄存器均会对计数器进行复位，故在发出中断后配置该寄存器会自动清零计数器和中断标记，如果此时配置为 1 则会从 0 开始计数。

TIMER3_RLD-SFR D7H

地址	名称	位宽	R/W	功能描述	PRO
0xD7	TIMER3_RLD	1	RW	TIMER3 自动重载使能寄存器 1: 自动重载模式 0: 手动重载模式	1'h0

自动重载模式下，如要精确计时，则不能在中断处理函数中配置定时相关寄存器，因为一旦有配置操作，会使计数器清零。

TIMER3_SET_H/L-SFR B6H/BFH

地址	名称	位宽	R/W	功能描述	PRO
0xB6	TIMER3_SET_H	8	RW	TIMER3 计数值配置寄存器，高 8 位， 扫描过程中配置该寄存器会重新计数	8'h00
0xBF	TIMER3_SET_L	8	RW	TIMER3 计数值配置寄存器，低 8 位， 扫描过程中配置该寄存器会重新计数	8'h00

这两个寄存器即配置定时时间。

TIMER3 定时时长公式为：

$$T_{\text{TIMER3}} = T_{\text{TIMER3_CLK}} * \{\text{TIMER3_SET_H}, \text{TIMER3_SET_L}\}$$

注： $T_{\text{TIMER3_CLK}}$ 外部晶振 = 1/32768 (s)

注： $T_{\text{TIMER3_CLK}}$ 内部 32K = 1/32000 (s)

TIMER_CLK_SEL-SFR C9H

地址	名称	位宽	R/W	功能描述	PRO
0XC9	TIMER_CLK_SEL	8	RW	TIMER 时钟选择寄存器 TIMER_CLK_SEL = 0x02，选择外部 XTAL 时钟（32.768kHz）。	8'h00

				TIMER_CLK_SEL = 其它，选择内部 RC 时钟（32kHz）	
--	--	--	--	--------------------------------------	--

通过对寄存器 TIMER_CLK_SEL 设置可以完成 TIMER3 计数时钟选择的操作：

TIMER_CLK_SEL = 0x02，选择外部 XTAL 时钟（32.768kHz）。

TIMER_CLK_SEL = 其它，选择内部 RC 时钟（32kHz）。

默认选择内部 RC 时钟。

INT_WT_TI_STAT-SFR EFH

地址	名称	位宽	R/W	功能描述	PRO
0XEF	INT_WT_TI_STAT	2	RW	中断状态寄存器 bit0: int_wdt 中断状态，1: 产生 wdt 中断，0: 没有产生 wdt 中断 bit1: int_timer3 中断状态，1: 产生 timer3 中断，0: 没有产生 timer3 中断	2'h0

PD_XTAL-SFR C6H

地址	名称	位宽	R/W	功能描述	PRO
0XC6	PD_XTAL	2	RW	当且仅当 PD_XTAL<1:0> = 0x02 时，关闭外部晶振输入使能。使能外部晶振，设置 PD_XTAL<1:0>为 0x02 以外任意值。	2'h2

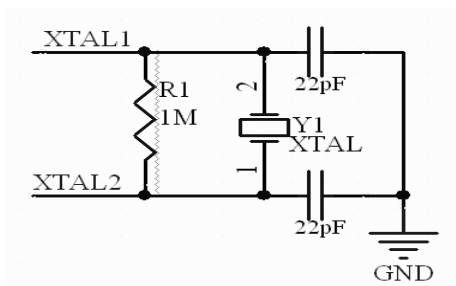
晶振时钟使能寄存器（PD_XTAL）

当且仅当 PD_XTAL<1:0> = 0x02 时，关闭外部晶振输入使能。默认值：0x02

注：在使用外部晶振时钟并关闭内部 32KHz 时钟时，必须按照以下顺序配置：

- 1、使能外部晶振，即设置 PD_XTAL<1:0>为 0x02 以外任意值
- 2、选择定时器时钟为外部晶振，即设置 TIMER_CLK_SEL<1:0>=0x02
- 3、延时 50us 后关闭内部 32KHz 时钟，即设置 PD_OSC_WDT<1:0>=0x02

以上必须按照顺序配置，否则外部晶振不能正常工作。



外部晶振参考电路

9.7 UART

芯片提供了两路串口。

串口能工作在同步模式或异步模式。在同步模式下，芯片产生串行时钟和串口在半双工模式中操作。在异步模式中，串口在全双工模式中操作。在所有的模式中，8051 缓冲器接收数据在 holding register 中，保证 UART 在读前一个值前接收下一个 word。

UART_IO_SEL-SFR EAH

位	名称	R/W	描述	PRO
7-2	Reserved	Reserved	Reserved	Reserved
1	uart_io_sel[1]	R/W	PC 口功能选择，1 为 UART,0 为普通 IO	0
0	uart_io_sel[0]	R/W	PA 口功能选择，1 为 UART,0 为普通 IO	0

SCON0-SFR 98H

位	名称	R/W	描述	PRO
7	SM0_0	R/W	串口 0 的模式选择位 0	0
6	SM1_0	R/W	串口 0 的模式选择位 1 选择模式： <div style="display: flex; justify-content: space-around;"> <div>SM0_0</div> <div>SM1_0</div> <div>mode</div> </div> <div style="display: flex; justify-content: space-around;"> <div>0</div> <div>0</div> <div>0</div> </div> <div style="display: flex; justify-content: space-around;"> <div>0</div> <div>1</div> <div>1</div> </div> <div style="display: flex; justify-content: space-around;"> <div>1</div> <div>0</div> <div>2</div> </div> <div style="display: flex; justify-content: space-around;"> <div>1</div> <div>1</div> <div>3</div> </div>	0
5	SM2_0	R/W	在模式 2 和 3 中多处理机通信使能位。在模式 2 和 3 中，若 SM2_0=1 且接收到的第 9 位是 0，则 RI_0 不会被激活。在模式 1 中，若 SM2_0=1 且没有接收到有效的停止位，则 RI 不会被激活。在模式 0 中，SM2_0 建立波特率：0：波特率是 clk/12;1:波特率是 clk/4。	0
4	REN_0	R/W	允许接收位，置 1 表示允许接收，0 表示禁止接收。	0
3	TB8_0	R/W	该位是模式 2 和 3 中要发送的第 9 位数据。	0
2	RB8_0	R/W	该位是模式 2 和 3 中已接收的第 9 位数据，在模式 1 中，它表示停止位，在模式 0 中，该位未用。	0
1	TI_0	R/W	发送中断标记。 在模式 0 中，在发送完第 8 位数据时置 1；在其它模式中，在发送停止位之初就置 1。	0

			TI=1 申请中断，cpu 响应中断后发送下一帧数据。在任何模式下，都必须由软件来清除 TI。	
0	RI_0	R/W	接收中断标记 在模式 0 中，在接收第 8 位数据结束时置 1； 在模式 1 中，在接收停止位的采样后置位，同时受制于 SM2_0，SM2_0=1 且没有接收到有效的停止位，则 RI 不会被激活。 在模式 2 和 3 中，在 RB8_0 最后一次采样结束后置位。 在任何模式下，都必须由软件来清除 RI。	0

SCON1-SFR C0H

位	名称	R/W	描述	PRO
7	SM0_1	R/W	串口 1 的模式选择位 0	0
6	SM1_1	R/W	串口 1 的模式选择位 1 选择模式： SM0_1 SM1_1 mode 0 0 0 0 1 1 1 0 2 1 1 3	0
5	SM2_1	R/W	在模式 2 和 3 中多处理机通信使能位。在模式 2 和 3 中，若 SM2_1=1 且接收到的第 9 位是 0，则 RI_1 不会被激活。在模式 1 中，若 SM2_1=1 且没有接收到有效的停止位，则 RI 不会被激活。在模式 0 中，SM2_1 建立波特率：0：波特率是 clk/12;1:波特率是 clk/4。	0
4	REN_1	R/W	允许接收位，置 1 表示允许接收，0 表示禁止接收。	0
3	TB8_1	R/W	该位是模式 2 和 3 中要发送的第 9 位数据	0
2	RB8_1	R/W	该位是模式 2 和 3 中已接收的第 9 位数据，在模式 1 中，它表示停止位，在模式 0 中，该位未用。	0
1	TI_1	R/W	发送中断标记。 在模式 0 中，在发送完第 8 位数据时置 1；在其它模式中，在发送停止位之初就置 1。 TI=1 申请中断，cpu 响应中断后发送下一帧数据。在任何模式下，都必须由软件来清除 TI。	0
0	RI_1	R/W	接收中断标记 在模式 0 中，在接收第 8 位数据结束时置 1；	0

			在模式 1 中，在接收停止位的采样后置位，同时受制于 SM2_1，SM2_1=1 且没有接收到有效的停止位，则 RI 不会被激活。 在模式 2 和 3 中，在 RB8_1 最后一次采样结束后置位。 在任何模式下，都必须由软件来清除 RI。	
--	--	--	---	--

PCON 寄存器-SFR 87h

位	功能	PRO
PCON.7	SMOD0 位，UART0 波特率选择位。Timer1 作为波特率发生器时，SMOD=0，波特率为用户设置的值，SMOD=1，波特率为用户设置值的两倍。	8'h30

EICON 寄存器-SFR D8h

位	功能	PRO
EICON.7	SMOD1-UART1 波特率翻倍使能。1=翻倍；0=不翻倍	0

模式 0

串口的模式 0 提供同步半双工串行通信。对串口 0，数据输出口是 rxd0_out，数据输入口是 rxd0_in，txd0 提供同步移位时钟。

模式 0 的波特率由寄存器 SM2_0 决定，是 clk/12 还是 clk/4。0：波特率是 clk/12；1：波特率是 clk/4

写寄存器 SBUF0 后数据传输即开始，uart 移位传输，低位在先，以设定的波特率传输 8 位数据。

模式 0 的数据接收开始于 REN_0=1 且 RI_0=0 时，移位时钟被激活，移位数据在每个时钟的上升沿发送，直到接收 8 位完成。在 8 个 bit 传输完成后的一个机器周期，置位 RI_0 并停止接收直到软件清除 RI_0 位。

模式 1

模式 1 是标准的异步，全双工通信，10bits 传输：1 个开始位+8 个数据位+1 个结束位。对于接收操作，停止位是存储在 RB8_0 中的，数据是低位在先。

模式 1 波特率

波特率来源于 timer，Timer 计数器达到最大值，产生中断的输出信号 tx_ofl 作为时钟，在串口输入端做 16 分频后得到串口波特率。须注意这里的 timer1 的计数时钟可选 clk/12 或 clk/4 或 t1；当 timer1 作为波特率生成器时，我们一般采用自动重载模式，但其它模式也可用。

串口 0 可以用 timer1 和 timer2 生成波特率：

timer1 生成波特率公式：Baud rate = $2^{\text{smod0}} \cdot 24 / (32 \cdot 12 \cdot (256 - \text{TH1}))$ mb/s;

timer2 生成波特率公式：Baud rate = $24 / (32 \cdot (65536 - \{\text{RCAP2H}, \text{RCAP2L}\}))$ mb/s;

串口 1 用 timer1 生成波特率：

timer1 生成波特率公式：Baud rate = $2^{\text{smod1}} \cdot 24 / (32 \cdot 12 \cdot (256 - \text{TH1}))$ mb/s;

24MHz 为系统频率, $1\text{mb/s}=10^6\text{b/s}$ 。

模式 1 发送

发送过程是由执行任何一条以 SBUF 为目的寄存器的指令引起的。发送过程开始于在写 SBUF 后 16 分频计数器的第一次翻转, 故每位的发送过程是与 16 位分频计数器同步的。发送接口为 txd0, 发送顺序是开始位+8bits 数据位 (LSB 先)+结束位, TI_0 会在结束位发送后的 2 个时钟周期后被置位。

模式 1 接收

接收过程开始于 rxd0_in 检测到一个下降沿, 实际上, 对于任何波特率接收端会对每一位采样 16 次。CPU 对 rxd 不断采样, 采样频率为波特率的 16 倍。一旦检测到负跳变, 16 分频计数器就立刻复位。计数器复位的目的是使计数器翻转的时间恰好与输入位的边沿对准。如果接收的第一位不是 0, 说明它不是一帧数据的起始位, 该位被摒弃, 接收电路被复位, 等待另一个负跳变的到来。

在接收停止位的中间, 串口检查 1. RI_0=0 (表示上一帧数据接收完成时发出的中断请求已被响应, SBUF 中的上一帧数据已被取走) 2. SM2_0=0, 或者 SM2_0=1 且接收停止位为 1 如果上述两个条件都满足, 串口将接收到的数据写入 SBUF 寄存器, 并且停止位进入 RB8_0, 中断位 RI_0 置 1。如果任何一个条件不满足, 所接收到的数据帧就会丢失, 不再恢复, 上述寄存器均不会置位。

停止位采样完毕后, 串口就可以检测下一个 rxd0_in 的负跳变了。

模式 2

模式 2 提供异步、全双工通信, 每个数据字节共使用 11 位: 一个起始位、8 个数据位 (LSB 在先)、一个可编程的第九位和一个停止位。

在发送时, 第九数据位由 TB8 (SCON.3) 中的值决定。它可以被赋值为 PSW 中的奇偶标志 P。在接收时, 第九数据位进入 RB8 (SCON.2), 停止位被忽略。

当执行一条向 SBUF 寄存器写入一个字节的指令时开始数据发送。在发送结束时 (停止位开始) 发送中断标志 TI (SCON.1) 置位。在接收允许位 REN (SCON.4) 被设置为 1 后的任何时间都可以开始数据接收。收到停止位后如果 RI 为 0 并且满足下述条件之一则数据字节将被装入到接收寄存器 SBUF:

SM2 为 0;

SM2 为 1, 接收的第九位为 1, 并且接收到的地址与 UART0 的地址匹配。

如果上述条件满足, 则 8 位数据被存入 SBUF, 第九位被存入 RB8, RI 标志被置位。如果这些条件不满足, 则不装入 SBUF 和 RB8, RI 标志也不被置 1。如果中断被允许, 在 TI 或 RI 置位时将产生中断。模式 2 波特率为 $\text{clk}/32$ 或 $\text{clk}/64$, 由寄存器 PCON 中的 SMOD0 位决定。

模式 2 波特率 = $2^{\text{SMOD0}} * \text{CLK} / 64$

模式 3

模式 3 使用方式 2 的传输协议, 波特率的确定方式与模式 1 相同。模式 3 操作使用 11 位: 一个起始位、8 个数据位 (LSB 在先)、一个可编程的第九位和一个停止位。用定时器 1 溢出产生波特率。模式 3 的发送接收的工作方式与模式 2 类似, 而波特率产生的方式跟方式 1 相似, 因此模式 3 是模式 1 的波特率产生方式与模式 2 协议组合而成的一种工作方式。

在核的时钟停止的情况下，系统的三个 timer 和串口均不能工作，因为它们的控制都是在系统时钟域下工作的。

Timer1 作为波特率发生器时建议配置如下：

BuadRate (bp/s)	$TH1=256.5-(MCU \text{ 频率 (Mhz)} * 2^{\wedge}SOMD) / (32 * \text{Timer1 分频} * BuadRate)$
2400	0X64
4800	0XB2
9600	0XD9

Timer2 作为波特率发生器时建议配置如下：

BuadRate (bp/s)	$T2(RCAP2H, RCAP2L)=65536.5-(MCU \text{ 频率 (Mhz)}) / (32 * BuadRate)$
2400	0XFEC8
4800	0XFF64
9600	0XFFB2
14400	0XFFCC
19200	0XFFD9

建议配置 BuadRate (bp/s)=9600。

9.8 中断

9.8.1 中断源及入口地址

BF7112A中使用的中断信息如表2所示：

中断源	中断向量	优先级	中断号	中断标志	使能位	优先级控制
int0_n (外部中断 0)	03h	1	0	TCON.1(IE0)	IE.0	IP.0
TF0(timer0 中断)	0Bh	2	1	TCON.5(TF0)	IE.1	IP.1
int1_n (外部中断 1)	13h	3	2	TCON.3(IE1)	IE.2	IP.2
TF1(timer1 中断)	1Bh	4	3	TCON.7(TF1)	IE.3	IP.3
TI_0 / RI_0(UART0 中断)	23h	5	4	SCON0.0 (RI_0) SCON0.1 (TI_0)	-	-
TF2(TIMER2 中断)	2Bh	6	5	T2CON.7 (TF2)	-	-
保留	33h	-		-	-	-
TI_1 / RI_1(UART1 中断)	3Bh	7	7	SCON1.0 (RI_1) SCON1.1	-	-

				(TI_1)		
int2 (外部中断 2)	43h	8	8	EXIF.4(IE2)	EIE.0	EIP.0
int3_n (IIC 中断)	4Bh	9	9	EXIF.5(IE3)	EIE.1	EIP.1
int4 (CTK)	53h	10	10	EXIF.6(IE4)	EIE.2	EIP.2
int5_n(LVDT)	5Bh	11	11	EXIF.7(IE5)	EIE.3	EIP.3
WDTI(看门狗 /TIMER3 中断)	63h	12	12	EICON.3	EIE.4	EIP.4

9.8.2 中断 SFR

中断控制中用到的 SFR 有：

- IE---SFR 地址 A8h
- IP---SFR 地址 B8h
- EXIF---SFR 地址 91h
- EICON---SFR 地址 D8h
- EIE---SFR 地址 E8h
- EIP---SFR 地址 F8h
- INT_IO_SEL --SFR 地址 ECh
- EXT_INT_CON---SFR 地址 C3h

IE 和 IP 寄存器用来提供标准中断源的使能位和控制中断源的优先级。EXIF、EICON、EIE 和 EIP 寄存器位扩展的中断源提供标志位、允许控制位和优先级控制位。以下为各寄存器的介绍。

IE 寄存器-SFR A8h

位	功能	PRO
IE.7	EA-中断允许位。EA=0 屏蔽所有的中断(EA 优先于中断源各自的中断使能位)。EA=1，中断打开，每个中断源的中断请求是允许还是被禁止，还需由各自的允许位确定。	0
IE.6	ES1-串口 1 中断允许位。ES1=0 时，禁止串口 1 申请中断(TI_1 和 RI_1)。ES1=1，允许 TI_1 和 RI_1 标志位申请中断。如果串口 1 没有启用(serial=0)，ES1 存在但不使用。	0
IE.5	ET2-定时器 2 溢出中断允许位。ET2=0，禁止定时器 2(TF0)申请中断。ET2=1，允许 TF2 标志位申请中断。	0
IE.4	ES0-串口 0 中断允许位。ES0=0 时，禁止串口 0 申请中断(TI_0 和 RI_0)。ES0=1，允许 TI_0 和 RI_0 标志位申请中断。如果串口 0 没有启用(serial=0)，ES0 存在但不使用。	0
IE.3	ET1-定时器 1 溢出中断允许位。ET1=0，禁止定时器 1(TF1)申请中断。ET1=1，允许 TF1 标志位申请中断。	0

IE.2	EX1-INT_EXT1 允许位。EX1=0, 禁止 INT_EXT1 申请中断。EX1=1, 允许 INT_EXT1 申请中断。	0
IE.1	ET0-定时器 0 溢出中断允许位。ET0=0, 禁止定时器 0(TF0)申请中断。ET0=1, 允许 TF0 标志位申请中断。	0
IE.0	EX0-INT_EXT0 允许位。EX0=0, 禁止 INT_EXT0 申请中断。EX0=1, 允许 INT_EXT0 申请中断。	0

IP 寄存器-SFR B8h

位	功能	PRO
IP.7	保留	1
IP.6	PS1-串口 1 中断优先级选择位。PS1=0 时, 为低优先级。PS1=1 时, 为高优先级。如果串口 1 没有启用(serial=0), ES1 存在但不使用。	0
IP.5	PT2-定时器 2 中断优先级选择位。PT2=0 时, 为低优先级。PT2=1 时, 为高优先级。	0
IP.4	PS0-串口 0 中断优先级选择位。PS0=0 时, 为低优先级。PS0=1 时, 为高优先级。如果串口 0 没有启用(serial=0), ES0 存在但不使用。	0
IP.3	PT1-定时器 1 中断优先级选择位。PT1=0 时, 为低优先级。PT1=1 时, 为高优先级。	0
IP.2	PX1-INT_EXT1 优先级选择位。PX1=0 时, 为低优先级。PX1=1 时, 为高优先级。	0
IP.1	PT0-定时器 0 中断优先级选择位。PT0=0 时, 为低优先级。PT0=1 时, 为高优先级。	0
IP.0	PX0-INT_EXT0 优先级选择位。PX0=0 时, 为低优先级。PX0=1 时, 为高优先级。	0

EXIF 寄存器-SFR 91h

位	功能	PRO
EXIF.7	LED/LVDT 中断标志	0
EXIF.6	CTK/ADC 中断标志。	0
EXIF.5	IIC 中断标志。	0
EXIF.4	外部中断 2 标志。	0
EXIF.3-0	EXIF.3 保留, 默认为 1; EXIF.(2-0)保留, 默认为 000。	1000

EICON 寄存器-SFR D8h

位	功能	PRO
EICON.7	SMOD1-UART1 波特率翻倍使能。1=翻倍; 0=不翻倍	0
EICON.6	保留	1
EICON.5	保留	0
EICON.4	保留	0

EICON.3	WDTI-看门狗定时器中断标志位。WDTI=1 表示在 wdti 脚检测到中断申请。WDTI 位在中断返回之前由中断程序清 0。否则，中断会再一次发生。如果中断允许，可以通过软件置位 WDTI 来产生中断。	0
EICON.2-0	保留，默认为 000。	000

EIE 寄存器-SFR E8h

位	功能	PRO
EIE.7-5	保留，默认为 1	111
EIE.4	EWDI-看门狗定时器中断允许位。EWDI=0，禁止 wdti 申请中断。EWDI=1，允许 wdti 申请中断。	0
EIE.3	EX5-LED/LVDT 中断使能。1=使能；0=不使能。	0
EIE.2	EX4-CTK/ADC 中断使能。1=使能；0=不使能。	0
EIE.1	EX3-IIC 中断使能。1=使能；0=不使能。	0
EIE.0	EX2-外部中断 2 使能。1=使能；0=不使能。	0

EIP 寄存器-SFR F8h

位	功能	PRO
EIP.7-5	保留，默认为 1	111
EIP.4	PWDI-看门狗定时器中断优先级选择位。PWDI=0，wdit 中断为低优先级。PWDI=1，wdit 中断为高优先级。	0
EIP.3	PX5-LED/LVDT 中断优先级选择位。1=高；0=低。	0
EIP.2	PX4-CTK/ADC 中断优先级选择位。1=高；0=低。	0
EIP.1	PX3-IIC 中断优先级选择位。1=高；0=低。	0
EIP.0	PX2-外部中断优先级选择位。1=高；0=低。	0

IO/复用功能选择寄存器（INT_IO_SEL）-SFR ECh

位	功能	PRO
INT_IO_SEL.7-5	保留	000
INT_IO_SEL.4	INT2 输出使能，INT_IO_SEL[4]: PD2 口选择 1: 选择 INT2, 0: 选择 IO 通信	0
INT_IO_SEL.3-2	INT1 输出使能，INT_IO_SEL[3]: PC7 口选择； INT_IO_SEL[2]: PC5 口选择 1: 选择 INT1, 0: 选择 IO 通信 默认两个口均不用 INT1 功能，配置 2 ‘b11 时选择 PC5 口做 INT1 口	0

INT_IO_SEL.1-0	INT0 输出使能, INT_IO_SEL[1]: PC6 口选择; INT_IO_SEL[0]: PC4 口选择 1: 选择 INT0, 0: 选择 IO 通信 默认两个口均不用 INT0 功能, 配置 2 'b11 时选择 PC4 口做 INT0 口	0
----------------	--	---

外部中断触发极性选择寄存器 (EXT_INT_CON) -SFR C3H

位	功能	PRO
EXT_INT_CON.7-3	保留	00000
EXT_INT_CON.2	外部中断 2 触发极性选择: INT2_POLARITY=0: 下降沿 INT2_POLARITY=1: 上升沿	0
EXT_INT_CON.1	INT1_POLARITY: 外部中断 1 触发极性选择, 该位搭配 IT1 位共同决定外部中断 1 触发极性。 INT1_POLARITY=0, IT1=0: 外部中断 1 为低电平触发中断 INT1_POLARITY=0, IT1=1: 外部中断 1 为下降沿触发中断 INT1_POLARITY=1, IT1=0: 外部中断 1 为高电平触发中断 INT1_POLARITY=1, IT1=1: 外部中断 1 为上升沿触发中断	0
EXT_INT_CON.0	INT0_POLARITY: 外部中断 0 触发极性选择, 该位搭配 IT0 位共同决定外部中断 0 触发极性。 INT0_POLARITY=0, IT0=0: 外部中断 0 为低电平触发中断 INT0_POLARITY=0, IT0=1: 外部中断 0 为下降沿触发中断 INT0_POLARITY=1, IT0=0: 外部中断 0 为高电平触发中断 INT0_POLARITY=1, IT0=1: 外部中断 0 为上升沿触发中断	0

9.8.3 中断响应

当发生中断申请时，CPU根据中断服务程序(ISR)来确定中断的种类，中断地址和优先级如表2所示。CPU完整的执行ISR，除非有优先级高的中断源申请中断。每个ISR后有RETI(中断返回)指令。执行RETI指令后，CPU继续执行在中断没有发生之前的程序。

ISR 只能被优先级更高的中断申请中断。也就是，低优先级的 ISR 能被高优先级的中断申请中断。

BF7112A 执行完当前指令后才响应中断请求。如果正在执行的指令是 RETI 指令，或者访问 IP、IE、EIP、EIE 寄存器时，需要执行一条其他指令后才会响应中断请求。

9.8.4 中断优先级

BF7112A 有两个中断优先级：中断级和默认优先级。中断级(高级和低级)优先于默认优先级。所有的中断源可以设置为高优先级或者低优先级。

每个中断源既可以分配优先级(高或者低)，还有默认的优先级。同一级别中的中断源(例如都为高优先级)的优先级由默认的优先级决定。

正在进行的中断服务程序只能被优先级高的中断请求中断。

9.8.5 中断采样

当每 1 个指令周期的第 4 个时钟周期(C4)结束时，在 sysclk 的上升沿对外部中断进行采样。为了确保边缘触发型的中断被检测到，相应的端口要首先保持 4 个时钟的高电平，然后保持 4 个时钟的低电平。电平触发中断不锁存，要保持电平状态直到中断响应。

9.8.6 中断等待

中断的响应时间由 BF7112A 当前状态决定。最快的响应时间是 5 个指令周期：1 个周期用来检测中断请求，其他 4 个用来执行长调用(LCALL)至 ISR。

当 BF7112A 在执行 RETI 指令，并且后面为 MUL 或者 DIV 指令时，中断等待的时间最长(13 个指令周期)。这 13 个指令周期分别为：1 个周期用来检测中断请求，3 个用来完成 RETI 指令，5 个用来执行 DIV 或者 MUL 指令，4 个用来执行长调用(LCALL)至 ISR。在这种情况下，响应时间为 $13 \times 4 = 52$ 个时钟周期。

10、增强功能

10.1 类 EEPROM

BF7112A 将 FLASH main block 中的一段地址(16'h7800~16'h7fff, 512*4bytes)隔离出来, 用于存储用户信息。在 cpu 工作过程中得到的用户信息, 可以将其保存到 FLASH 中, 防止掉电之后用户信息丢失。

类 EEPROM 的擦除次数大于 20000 次, 数据保持力为 10 年, 工作电压 2.7~5.5V。

类 EEPROM 存储空间分为 4 个扇区:

扇区 0 对应的 FLASH 物理地址: 16'h7800~16'h79ff;

扇区 1 对应的 FLASH 物理地址: 16'h7a00~16'h7bff;

扇区 2 对应的 FLASH 物理地址: 16'h7c00~16'h7dff;

扇区 3 对应的 FLASH 物理地址: 16'h7e00~16'h7fff;

硬件电路 EEPROM_CTRL 完成一次 EEPROM 的擦除和烧写所需时间为大概 50ms, 需注意这一偏差会跟随系统时钟的偏移而偏移, 在擦除和烧写期间, 其它模块的时钟暂停, 等擦除和烧写完成后恢复时钟运行。

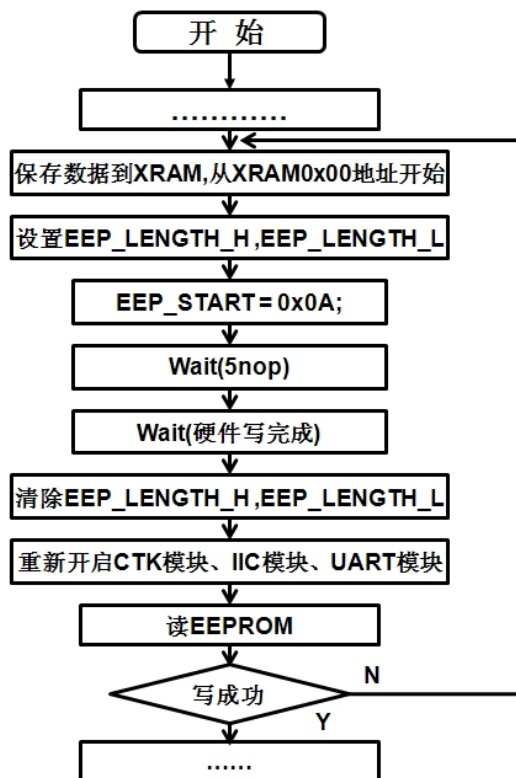
一次的 EEPROM 存储工作只能操作一块扇区, 在 EEPROM_SEL 配置字开启时, EEPROM 模块使能相关寄存器操作才有效。

模块使能相关寄存器:

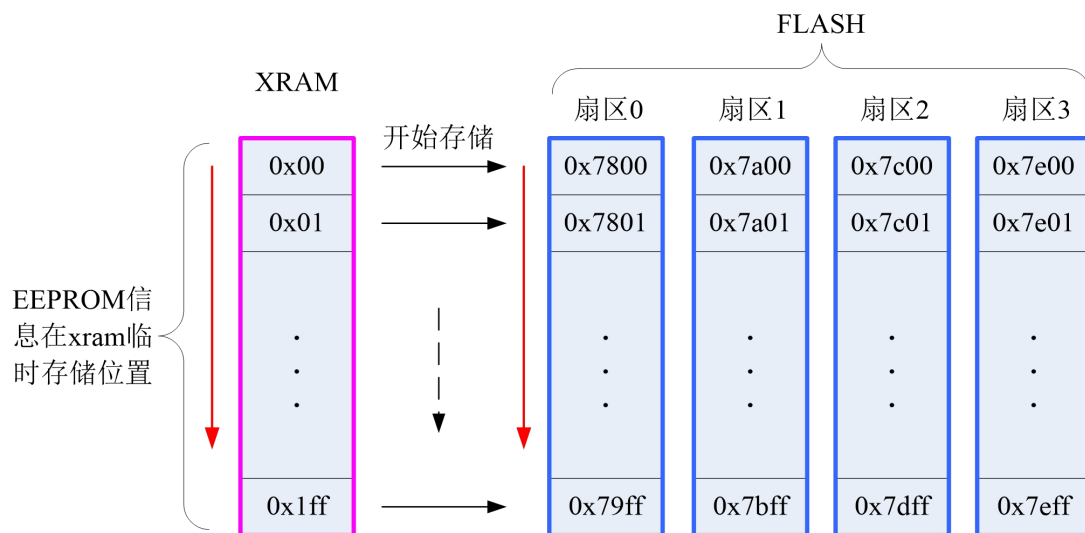
ADDR	NAME	BIT(S)	R/W	SPEC	PRO
0xFD	EEP_LENGTH_H	[2:0]	R/W	EEP_LENGTH_H[2:1]: EEPROM 扇区选择。0~3 对应扇区 0~3。默认选择 0 扇区。 EEP_LENGTH_H[0]: EEPROM 存储信息的长度最高位。	0x01
0xFE	EEP_LENGTH_L	[7:0]	R/W	EEPROM 存储信息的长度为: $eep_length = EEP_LENGTH_H[0] * 256 + EEP_LENGTH_L + 2$ (单位 byte)。范围 2-512 bytes, 默认长度为 512	0xff
0xFF	EEP_START	[3:0]	R/W	EEPROM 存储开始寄存器。配置该寄存器 0a, EEPROM 存储功能开始工作, 从 EEPROM 存储信息起始地址 0x000 开始, 正序存储长度为 eep_length (bytes) 的信息。	0x00

以上 3 组寄存器在配置时, 需要按照唯一配置顺序进行配置。需存储的数据 (例如数组) 必须以 0x0000 为首地址依次写入 XRAM。

完成一次写和读程序流程:



XRAM 到 FLASH 的位置映射:



- 1.从第一个地址开始存储 (0x000)
- 2.向下存储的数据个数为eep_length, 最多512 bytes。

读扇区示例:

//函数名称: void EepromWrite(uchar rank,uint length)

//函数功能: Eeprom 读数据

//输入参数: uchar rank: 选择将要写入的扇区; uint Byte_N: 读取扇区的第 Byte_N 字节;

//返回值: 返回读取扇区的第 Byte_N 字节的内容;

uchar EepromRead_Byte(uchar rank,uint Byte_N)

```
{  
    uchar code *P_Rank;  
    P_Rank = rank*512 + 0x7800;  
    return (*(P_Rank + Byte_N));  
}
```

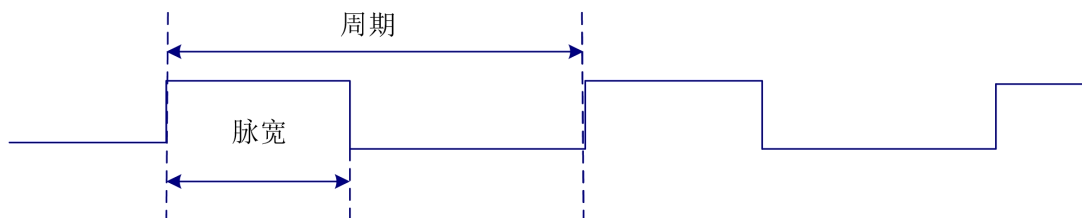
关于 XRAM 内存位置说明:

EEPROM 数据在 XRAM 内的存储位置是从第一个地址 0x000 开始的, 如果存储数据的长度小于 512bytes, 可以释放掉下面的 XRAM 地址空间。例如 EEPROM 数据的长度为 32 bytes, EEPROM 数据在 XRAM 内的存储位置就可以分配为 0x000~0x01f 地址段, 下面的 0x020~0x2ff 地址空间 就可以释放掉了。

10.2 PWM 输出模块

BF7112A 包含两路 PWM, 每路的周期和脉宽都可以单独配置。PWM0、PWM1 分别使用寄存器组 (PWM0_L_L、PWM0_L_H、PWM0_H_L、PWM0_H_H; PWM1_L_L、PWM1_L_H、PWM1_H_L、PWM1_H_H) 来设置高电平及低电平的宽度。

PWM 输出波形如下图所示:



PWM 周期计算公式:

$$\text{PWM 周期} = (\text{PWM_H} + \text{PWM_L}) * T_{\text{MCU}}$$

$$\text{PWM 频率} = 1/\text{PWM 周期}$$

脉宽的计算公式:

$$\text{占空比} = \text{PWM_H}/(\text{PWM_H} + \text{PWM_L})$$

与 PWM 模块相关寄存器如下:

PWM0_L_L-SFR 94H

寄存器名称	读写	功能描述	PRO
PWM0_L_L	R/W	pwm0 低电平控制寄存器(低 8 位)	8'h00

PWM0_L_H-SFR 95H

寄存器名称	读写	功能描述	PRO
-------	----	------	-----

PWM0_L_H	R/W	pwm0 低电平控制寄存器（高 8 位）	8'h00
----------	-----	----------------------	-------

PWM0_H_L-SFR 96H

寄存器名称	读写	功能描述	PRO
PWM0_H_L	R/W	pwm0 高电平控制寄存器（低 8 位）	8'h00

PWM0_H_H-SFR 97H

寄存器名称	读写	功能描述	PRO
PWM0_H_H	R/W	pwm0 高电平控制寄存器（高 8 位）	8'h00

PWM1_L_L-SFR 99H

寄存器名称	读写	功能描述	PRO
PWM1_L_L	R/W	pwm1 低电平控制寄存器（低 8 位）	8'h00

PWM1_L_H-SFR 9AH

寄存器名称	读写	功能描述	PRO
PWM1_L_H	R/W	pwm1 低电平控制寄存器（高 8 位）	8'h00

PWM1_H_L-SFR 9EH

寄存器名称	读写	功能描述	PRO
PWM1_H_L	R/W	pwm1 高电平控制寄存器（低 8 位）	8'h00

PWM1_H_H-SFR 9FH

寄存器名称	读写	功能描述	PRO
PWM1_H_H	R/W	pwm1 高电平控制寄存器（高 8 位）	8'h00

IO/复用功能选择寄存器（PWM_IO_SEL）-SFR EBH

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM_IO_SEL	-	-	-	-	PWM1_IO_SEL<3:2>		PWM0_IO_SEL<1:0>	
PRO	0	0	0	0	0	0	0	0

Bit7-Bit4: 保留

PWM_IO_SEL[1]: PC6 口选择; PWM_IO_SEL[0]: PC4 口选择 1: 选择 PWM0 输出, 0: 选择 IO 通信。

PWM_IO_SEL[3]: PC7 口选择; PWM_IO_SEL[2]: PC5 口选择 1: 选择 PWM1 输出, 0: 选择 IO 通信。

设置流程:

1、设置 PWM_IO_SEL 选择 PWM 输出。

2、设置 PWM 的周期和占空比,必须按照 PWM0_L_L、PWM0_L_H、PWM0_H_L、PWM0_H_H 的顺序配置寄存器。

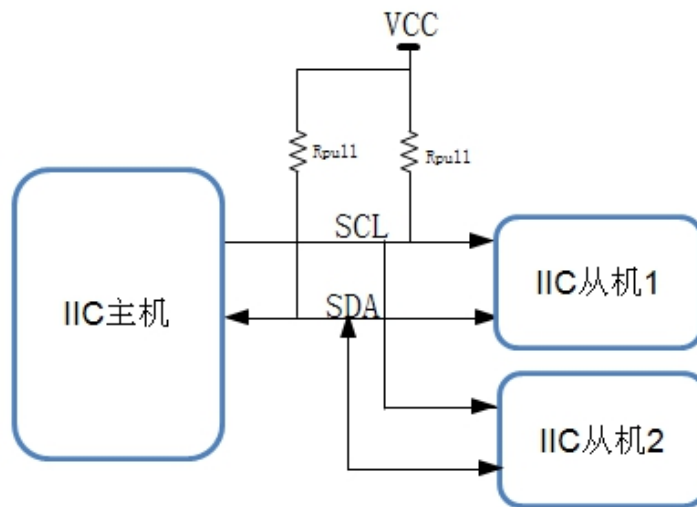
10.3 IIC 通信

本章节介绍电容传感器的标准通信模式。BF7112A 包含一路 IIC 硬件从机，支持标准 IIC 通信和快速 IIC 通信，

BF7112A 中 IIC 从机通信具有以下特点：

- IIC 从机支持 7 位的寻址方式
- 传输速率：100Kbps、400Kbps
- 中断机制，可在 Idle 模式、Sleep 模式唤醒芯片
- 延长时钟低电平的功能
- 异常通信情况的诊断

如图 2 所示，主机和从机之间由 SCL(串行时钟)线、SDA(串行数据)线连接，SCL、SDA 必须接上拉电阻。



IIC 应用

IIC 模块一共用到 5 组寄存器，它们分别是：

IIC 状态寄存器（IICSTAT） –SFR A0H

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IICSTAT	STAT_S	STAT_P	STAT_RW	STAT_DA	STAT_BF	ACKSTAT	WCOL	RECOV
PRO	0	1	0	0	0	1	0	0

IIC 状态寄存器，用于反应通信过程中的状态。其中 Bit0、Bit1 可读可写，其它位只读。

STAT_S（对应位寄存器 **IICS_S**）：始信号状态位。当检测到起始信号，**STAT_S=1**。

STAT_P（对应位寄存器 **IICS_P**）：停止信号状态位。当检测到停止信号，**STAT_S=1**。

STAT_RW（对应位寄存器 **IICS_RW**）：读写标志位。当主机进行读从机时，**STAT_RW=1**；当主机写从机时，**STAT_RW=0**。

STAT_DA（对应位寄存器 **IICS_AD**）：地址数据标志位。当接收或者发送的字节是数据时，**STAT_DA=1**；当接收或者发送的字节是地址时，**STAT_DA=0**。

STAT_BF（对应位寄存器 **IICS_BF**）：缓冲器满标志位。当缓冲器为满时，**STAT_BF=1**；当缓冲器为空时，**STAT_BF=0**。

ACKSTAT（对应位寄存器 **IICS_ACK**）：应答状态位。当主机发送有效应答时，

ACKSTAT=0；当主机发送无效应答时，ACKSTAT=1。

WCOL（对应位寄存器 IICS_WCOL）：写冲突标志位。当 IICBUF 满时，对 IICBUF 进行写操作，会造成写冲突，WCOL 置位，数据不能写入 IICBUF。此标志位需要软件清零。

RECOV（对应位寄存器 IICS_RECOV）：接收溢出标志位。当 IICBUF 满时，IIC 接收到新的数据，会发生接收溢出，RECOV 置位，同时 IICBUF 里的数据不会被更新。此状态位也需要软件清零。

该寄存器位状态详细变化请查看 IIC 从机时序图。

IIC 地址寄存器（IICADD）—SFR A1H

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IICADD	IICADD<7:1>							RW
PRO	0	0	0	0	0	0	0	0

IIC 地址寄存器，高 7 位可读可写，最低位为 RW 位。RW 位为 0 时表示主机将数据写入从机，为 1 时表示主机从从机读取数据。

IIC 发送接收缓冲器（IICBUF）—SFR A2H

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IICBUF	IICBUF<7:0>							
PRO	0	0	0	0	0	0	0	0

IIC 数据收发缓冲器，可读可写的寄存器。在主机的同步时钟作用下，数据依次移位发送/接收，高位在前。

IIC 数据发送缓存寄存器（IICBUFFER）—SFR A3H

名称	R/W	描述	PRO
IICBUFFER	R/W	IIC 数据发送的缓冲器	0x00

具体应用过程如下：

在 RD_SCL_EN 为 0 的情况下，主机读取数据时，在产生中断后 2 个 clk 之后将 IICBUFFER 中的数据送到从机发送缓存寄存器中，作为从机发送的数据。故在中断产生之前，IICBUFFER 中的数据要准备好，一般情况下是在上一个中断服务程序中准备好，设备地址产生中断发送数据为初始化化中准备。

IIC 控制寄存器（IICCON）—SFR 90H

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IICCON	保留			RD_SCL_EN	WR_SCL_EN	SCLEN	SR	IICEN
PRO	0	0	0	1	0	0	0	0

IIC 控制寄存器。

RD_SCL_EN:主机读拉低时钟线控制位。1 为使能主机读中断拉低时钟线功能，0 为不使能。

WR_SCL_EN: 主机写拉低时钟线控制位。1 为使能主机写中断拉低时钟线功能，0 为不

使能。

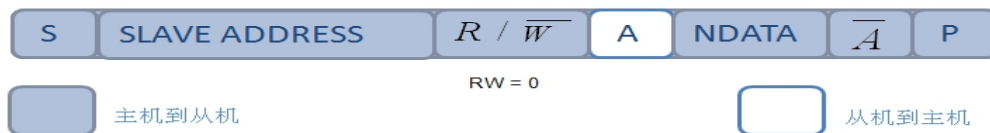
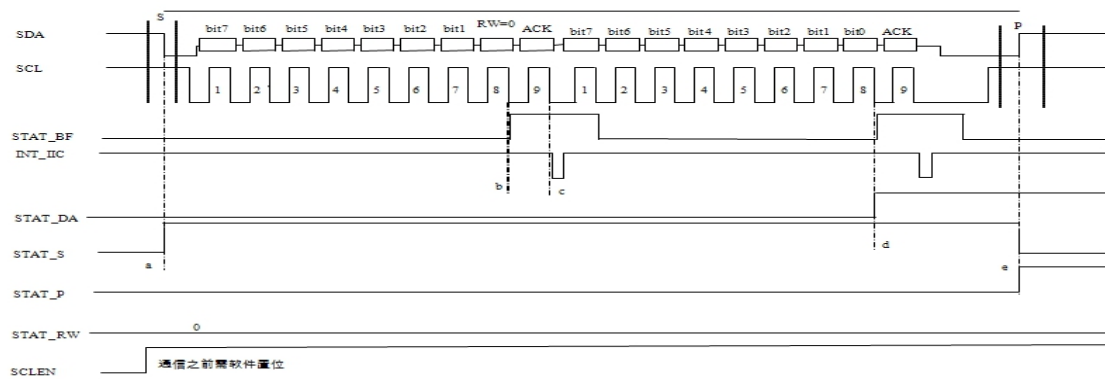
SCLen: 时钟使能控制位。SCLen=0 时钟线被锁定在低电平，使主机进入等待从机数据处理完成；SCLen=1 释放时钟线。

SR: 转换速率控制位，SR=1 转换速率控制关闭，端口适应于 100Kbps 的通信，SR=0 转换速率打开，端口适应于 400Kbps 的通信。

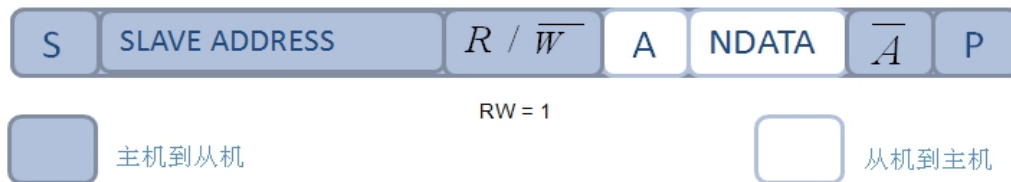
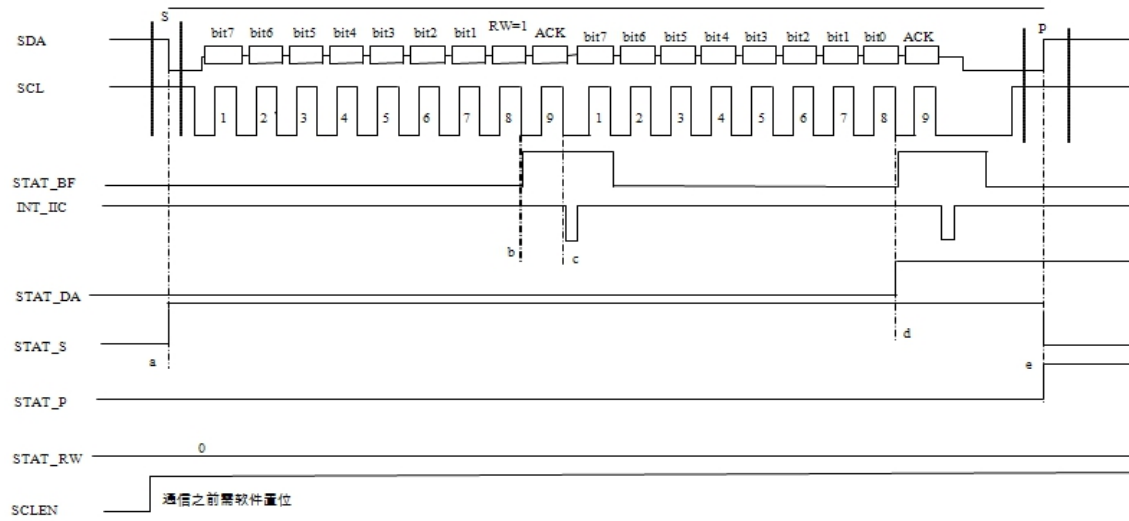
IICen: IIC 模块的使能信号，只有 IICen=1 时，电路才工作。

IIC 从机时序说明：

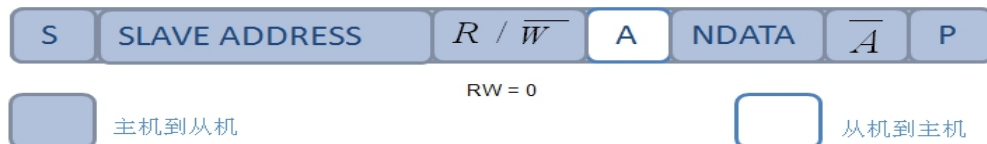
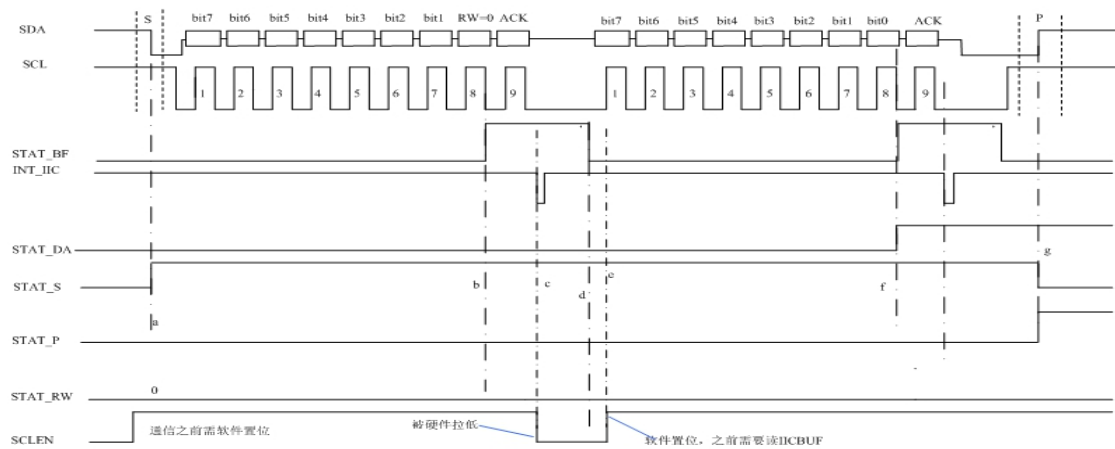
BF7112A 采用硬件从机。当主机读/写数据时，从机接收到地址后，如果地址匹配，则产生中断，发送有效应答信号。并在主机写数据的第八个时钟后产生中断，主机应在第九个时钟稍加延时(60us~300us)让从机准备将要发送的数据，主机发送停止信号时将不会产生中断信号。下面是 IIC 通信的简单时序图：



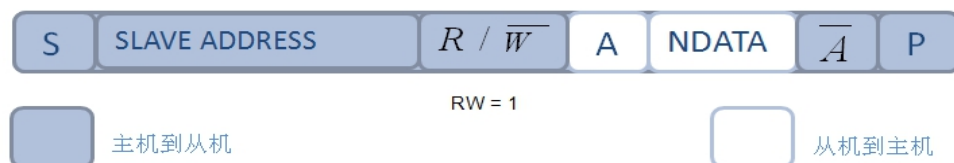
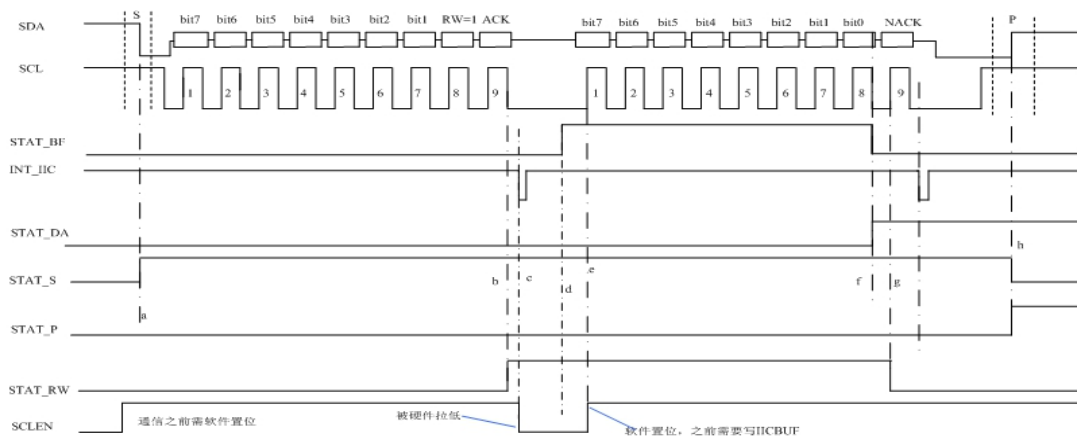
主机写示意图



主机读示意图



主机“写拉低”示意图



主机“读拉低”示意图

10.4 电容式按键(CTK)寄存器

BF7112A通过一系列的寄存器来实现多种功能的应用。电容检测相关量与SFR值的关系如下：

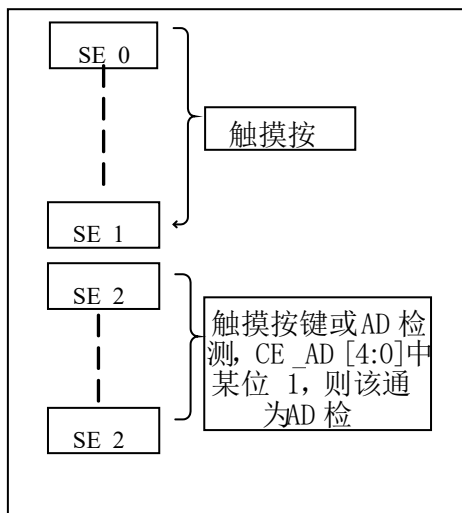
计数值大小与RESO、由RB_SW设定的电阻值、CTK_MIR成正比，与CTK_RV、CTK_IREF成反比。在保证充放电完成的情况下(测量SNS引脚检测波形充电最高点是否达到VD电压)，与通过PRS_DIV设定的充放电频率与计数值成正比。

通道触摸变化量与RESO、由RB_SW设定的电阻值，与CTK_RV成反比。在保证充放电完成的情况下，与通过PRS_DIV设定的充放电频率与触摸变化量成正比。

触摸检测的信噪比与CTK_RV成正比，与CTK_DS成反比。在充放电不完全时，与通过PRS_DIV设定的充放电频率与信噪比成反比。

单个按键检测的时间与RESO、与CTK_DS成正比。

检测是以点扫描的方式进行，即软件每给出一个地址然后扫描相应通道。



PD_CTK: 通道扫描供电使能寄存器 –SFR B4H

寄存器名称	位宽	R/W	功能描述	PRO
PD_CTK	1	R/W	CTK 工作控制信号 PD_CTK=0, CTK 模块正常工作 PD_CTK=1, CTK 模块不工作	1'H1

INT_CTK_STAT: CTK/ADC 中断状态寄存器–SFR C4H

寄存器名称	位宽	R/W	功能描述	PRO
INT_CTK_STAT	2	R/W	CTK/ADC 中断状态寄存器 INT_CTK_STAT = 1, CTK 中断标志; INT_CTK_STAT = 2, ADC 中断标志	2'H0

志;

自适应电流源寄存器(CTK_MIR) –SFR B4H

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CTK_MIR	CTK_MIR<7:0>							
PRO	0x00							

配置通道的自适应电流源。当CTK_MIR为0xFF时，自适应电流源关闭。下拉电流大小 $= (256 - \text{CTK_MIR}) * \text{CTK_IREF}$ ，下拉电流越大，计数值越小。

默认值：0xFF。当ADC扫描时必须关闭

自适应电流源步进寄存器(CTK_IREF) –SFR BAH

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CTK_IREF	-	-	-	-	-	CTK_IREF<2:0>		
PRO	0	0	0	0	0	1	1	1

配置通道的自适应电流源步进值。

默认值：0x07。当ADC扫描时必须关闭。

CTK_IREF<2:0>与自适应电流源步进关系如下表：

CTK_IREF<2:0>	自适应电流源步进
000	1.75 uA
001	1.5 uA
010	1.25 uA
011	1 uA
100	0.75 uA
101	0.5 uA
110	0.25uA
111	关闭电流源

CTK_DS: 采样频率寄存器 –SFR A5H

寄存器名称	位宽	R/W	功能描述	PRO
DS	4	R/W	计数时钟频率	04H

DS <3:0>	cnt_clk(Hz)
0000	24M
0001	12M

0010	6M
0011	4M
0100	3M
0101	2M
0110	1M
0111	500k
1000	250k
Others	3M

PRS_DIV :充放电频率选择寄存器 –SFR A6H

寄存器名称	位宽	R/W	功能描述	PR O
PRS_DIV	5	R/W	PRS_DIV[4]: 前端充放电时钟开关控制 1: 关闭 sw_clk; 0: 打开 sw_clk PRS_DIV[3:0]: 前端充放电时钟频率选择	5'H 02

PRS_DIV<3:0>	时钟类型	SW_CLK (Hz)		
0000	固定时钟	200k		
0001		400k		
0010		1M		
0011		2M		
0100		3M		
0101		4M		
0110		6M		
0111		12M		
		最高频率	最低频率	中心频率
1000	PRS 时钟	4M	1M	1.5M
1001		4M	1M	3.5M
1010		6M	1.09M	5M
Other	固定时钟	1M		

RESO:计数器位数选择寄存器 –SFR A7H

寄存器名称	位宽	RD/WR	功能描述	PRO
RESO	3	R/W	计数器位数选择	3'H7

RESO<2:0>	计数器位数
000	9

001	10
010	11
011	12
100	13
101	14
110	15
111	16

CTK_RV: 参考电压选择寄存器 –SFR B9H

寄存器名称	位宽	RD/WR	功能描述	PRO
CTK_RV	3	R/W	CTK 参考电压选择	3'H0

该寄存器用来设置参考电压值，参考电压值增大，灵敏度降低，SNR提高。 $V_{TH} = (4 + CTK_RV_{<2:0>}) / 16 * V_D$ ，默认值：0x00。

当VCC大于2.6V时，VTH电压与CTK_RV配置关系如下：

CTK_RV<2:0>	VTH(V)
000	0.625
001	0.78125
010	0.9375
011	1.09375
100	1.25
101	1.40625
110	1.5625
111	1.71875

CTK_CEN(1~4): 通道使能寄存器 –SFR ABH~ AEH

寄存器名称	R/W	地址	功能描述	PRO
CTK_CEN1	R/W	0xAB	对应 CTK 通道 0~7 1: 通道使能 0: 通道不使能	8'H00
CTK_CEN2	R/W	0xAC	对应 CTK 通道 8~15 1: 通道使能 0: 通道不使能	8'H00
CTK_CEN3	R/	0xAD	对应 CTK 通道 16~23 1: 通道使能	8'H00

	W		0: 通道不使能	
CTK_CEN4	R/ W	0xAE	对应 CTK 通道 24~26 1: 通道使能 0: 通道不使能	8'H00

芯片管脚作检测通道使用时对应位置 1，否则置 0。

CTK_ADDR: 扫描通道地址选择器—SFR AFH

寄存器名称	位宽	R/W	功能描述	PRO
CTK_ADDR	5	R/W	检测通道的地址选择，对应通道号 0~26	5'H00

检测通道的地址，必须保证 $CEN[CTK_ADDR]=1$ 同时 $CTK_ADDR \leq 26$ ，否则将会停止检测。

外部通道		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26
内部 SNS	TSSOP2																											
	8	0	1	2	3	4	5	8	9	10	11	12	13	14	15	18	19	20	21	22	23	24	25	26	-	-	-	-

CTK_CTRL: CTK 启动/停止寄存器—SFR B1H

寄存器名称	位宽	R/W	功能描述	PRO
CTK_CTRL	1	R/W	扫描开关 1: 扫描使能 0: 扫描停止	1'H0

CTK 扫描完全由软件控制（寄存器 CTK_CTRL），软件拉高则开启扫描，软件拉低则停止扫描。并且每次扫描结束后需要用软件拉低来停止扫描，若要开启下一次扫描，需要软件重新拉高使能。

扫描过程中若置 CTK_CTRL=0，则此次扫描停止，模块内部相关信号复位，即若要随时停止 CTK 扫描，只需要软件配置 CTK_CTRL=0。

注：每一通道的扫描时间约为 $T=584t+1/f_{cnt_clk} \cdot 2^N$ ，其中 t 为系统时钟， f_{cnt_clk} 为数字滤波的频率（即计数频率）， N 为计数器位数。

RAWDATA: 扫描计数值寄存器—SFR B2H~B3H

寄存器名称	R/W	地址	功能描述	PRO
RAWDATA_L	R	0xB2	CTK 计数值低 8 位	8'H00
RAWDATA_H	R	0xB3	CTK 计数值高 8 位	8'H00

NUM_DATA: cnt_en 上升沿计数值寄存器—SFR D9H~DAH

寄存器名称	R/W	地址	功能描述	PRO
NUM_DATA_L	R	0xD9	CNT_EN 上升沿	8'H00

			计数值低 8 位	
NUM_DATAH	R	0xDA	CNT_EN 上升沿 计数值高 8 位	8'H00

NUM_DATA 用于 ADC 辅助补偿计算用。

通过灵敏度参数配置得到较好信噪比的一组参数，从而提高按键判断的准确性。

- RESO: 0~7 CTK 电容扫描分辨率，计数器位数：(RESO +9)位，CTK 电容扫描分辨率越大，①Rawdata 的变化量越大，②同时引入的噪声也会随之增大，反之相反。
- CTK_RV : 0~7 参考电压， $V_{TH} = (4 + CTK_RV) / 16 * 2.5V$ ，参考电压越小，Rawdata 的变化量越大，同时引入的噪声也会随之增大，反之相反。
- CTK_DS : 检测速度 0:24M,1:12M,2:6M,3:4M,4:3M,5:2M,6:1M,7:500K,8:250K,其它:3M，检测速度越小，采样 Rawdata 的时间越慢，反之相反。建议默认 12M 最快，检测速度至少为 2 倍的 PRS 时钟。
- PRS_DIV : 设置 PRS 时钟 0:200K,1:400K,2:1M,3:2M,4:3M,5:4M,6:6M,7:12M,8:1M-1.5M-4M,9:1M-3.5M-4M,10:1.09M-5M-6M,其他:1M，PRS 时钟越大，Rawdata 的变化量越大，同时引入的噪声也会增大，反之相反。
- RB_SW: RB 电阻选择: 0:15K,1:20K,2:5K,3:10K。电阻越大，Rawdata 的变化量越大，同时引入的噪声也会随之增大，反之相反。
- CTK_MIR: 配置通道的自适应电流源。当CTK_MIR为0xFF时，自适应电流源关闭。
下拉电流源大小= $(256 - CTK_MIR) * CTK_IREF$ ，下拉电流越大，计数值越小。默认值: 0xFF。当ADC扫描时必须关闭。
- CTK_IREF: 配置通道的自适应电流源步进值。默认值: 0x07。当ADC扫描时必须关闭。

注: ①Rawdata 为 CTK 电容计数器的实时原始计数值。

②“同时引入的噪声也会随之增大”并不代表信噪比不好，实际应用中需要通过烧录调试软件查看数据并进行参数对比得到信噪比较好的一组参数。

10.5 复位

BF7112A 中有五种复位模式：上电/掉电复位(POR_BOR_N)、flash 编程复位(PRO_EN)、软件复位(SOFT_RST)、看门狗定时器溢出复位(WDT_RST)、PC 指针溢出复位(ADDR_OVERFLOW)。只要其中任意一种复位发生，系统的全局复位信号就会让整个芯片复位。可由复位标志寄存器来确定芯片进行了何种复位，复位标志位需软件清零。上掉电复位使能以及上掉电复位的电压由寄存器 BOR_CTRL 控制。

SOFT_RST 软件复位寄存器-SFR C2H

SFR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
SOFT_RST	-	-	-	-	-	-	-	-
PRO	0	0	0	0	0	0	0	0

当寄存器 SOFT_RST=0x55 时，芯片将产生软复位。

RST_STAT 寄存器-SFR BEH

SFR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
RST_STAT	--	--	SOFT_F	PRO_EN_F	ADDROF_F	BO_F	PO_F	WDTRST_F

WDTRST_F：看门狗复位的标志位，在看门狗复位发生时，此位的值是 1。

BO_F：掉电复位的标志位，在掉电复位发生时，此位的值是 1。

PO_F：上电复位的标志位，在上电复位发生时，此位的值是 1。

ADDROF_F：地址溢出复位标志位，在地址溢出复位发生时，此位的值是 1。

PRO_EN_F：编程器复位标志位

SOFT_F：软复位标志位，当寄存器 SOFT_RST=0x55 时，复位完成后，此位的值是 1。

BOR_CTRL 寄存器-SFR CEH

SFR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
BOR_CTRL	-	-	-	-	-	BOR_CTRL<2:0>		
PRO	0	0	0	0	0	1	1	1

BOR_CTRL.7-3：保留

BOR_CTRL.2：掉电复位使能位。BOR_CTRL.2=0，开启掉电复位功能；BOR_CTRL.2=1，关闭掉电复位功能。

BOR_CTRL.1-0：掉电复位电压选择位。

BOR_CTRL<1:0>=0，保留；

BOR_CTRL<1:0>=1，设置掉电复位电压为 2.4V；

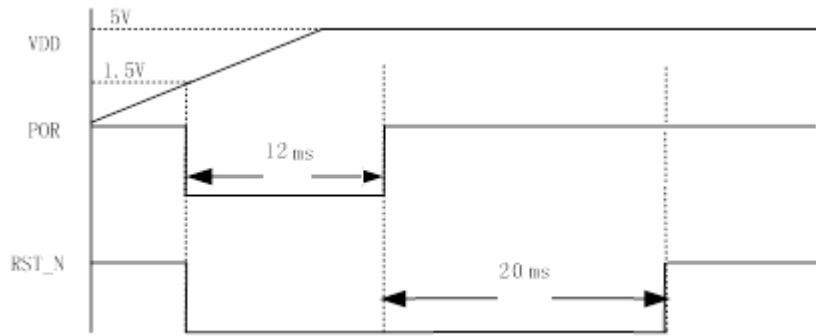
BOR_CTRL<1:0>=3，设置掉电复位电压为 3V。

除了 RPO 复位信号，芯片产生复位信号后 BOR_CTRL 保持复位前的值。

10.5.1 上电、掉电复位

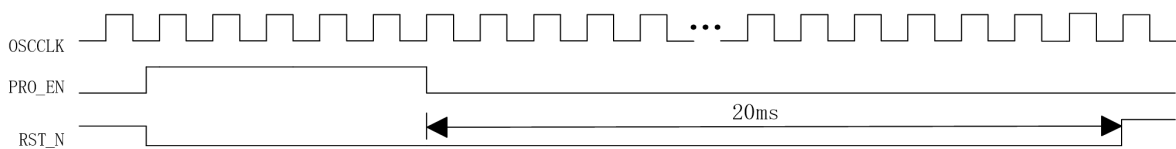
系统发生上电、掉电复位后，系统产生 POR_BOR_N 信号（低电平）并持续 12ms。

POR_BOR_N 为低时整个芯片处于复位状态，变高后全局复位信号继续有效 20ms。



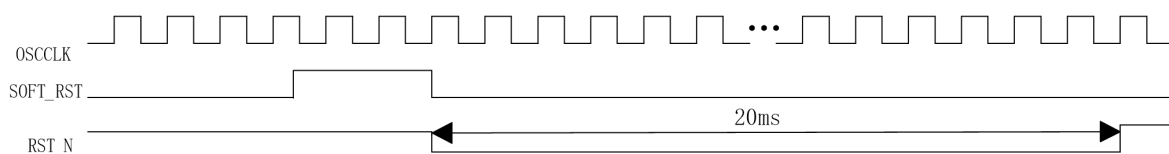
10.5.2 FLASH 编程复位

PRO_EN 为高时为 flash 的编程模式，此时全局复位信号有效，变低后全局复位信号继续有效 20ms。



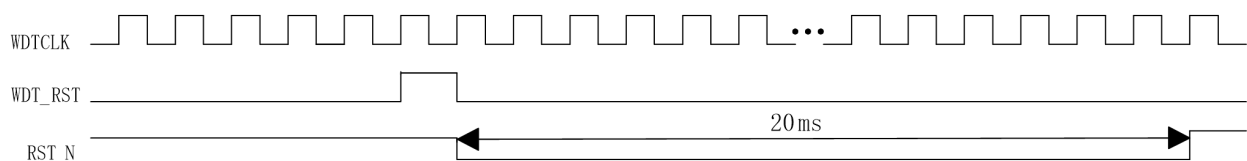
10.5.3 软件复位

通过向 SOFT_RST SFR 中写入 0x55 使软复位信号 SOFT_RST 有效，使全局复位信号有效 20ms。



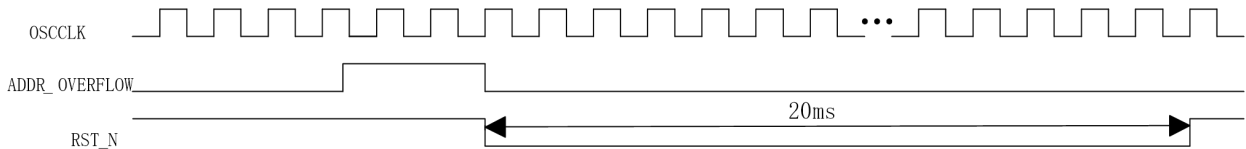
10.5.4 看门狗定时器溢出复位

看门狗定时器溢出后 WDT_RST 信号变高，使全局复位 20ms。



10.5.5 PC 指针溢出复位

若 MCU 寻址程序存储器时 PC 指针超出了 flash 有效的地址范围，ADDR_OVERFLOW 信号变高，使全局复位 20ms。



10.6 WDT

BF7112A 内部有一个使用系统时钟可编程看门狗定时器 (WDT)。MCU 处于 idle mode 时看门狗溢出输出中断信号 (INT_WDT) 唤醒 MCU；其他情况下看门狗溢出输出复位信号 (WDT_RST) 使系统复位 20ms。

非 Idle 模式下，当看门狗定时器溢出时，WDT 将强制 CPU 进入复位状态。为了防止复位，必须在溢出发生前由应用软件重新触发 WDT。看门狗的功能由看门狗使能寄存器 (WDT_EN) 和看门狗定时器控制寄存器 (WDT_CTRL) 控制。看门狗定时时间为 18ms 至 2304ms。WDT 中断服务使能为 EIE.4(EWDI)，EIE.4(EWDI 设置为 1 使能 WDT 中断，EIE.4(EWDI 设置为 0 不使能中断。

看门狗使能寄存器 (WDT_EN) -SFR 9EH

SFR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
WDT_EN	保留						WDT_EN<1:0>	
PRO	0	0	0	0	0	0	0	0

当且仅当 WDT_EN<1:0>=0x02 时，才能关闭看门狗。默认值：0x00

看门狗时钟选择寄存器 (PD_OSC_WDT) -SFR C7H

SFR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
PD_OSC_WDT	保留						WDT_EN<1:0>	
PRO	0	0	0	0	0	0	0	0

当且仅当 PD_OSC_WDT<1:0>=0x02 时，关闭内部 RC 时钟。默认值 0x00

INT_WT_TI_STAT-SFR EFH

地址	名称	位宽	R/W	功能描述	PRO
0XE F	INT_WT_TI_STAT	2	RW	中断状态寄存器 bit0: int_wdt 中断状态, 1: 产生 wdt 中断, 0: 没有产生 wdt 中断 bit1: int_timer3 中断状态, 1: 产生 timer3 中断, 0: 没有产生 timer3 中断	2'h0

看门狗定时时间设定寄存器 (WDT_CTRL) -SFR 9FH

SFR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
WDT_CTRL	-	-	-	-	-	WDT_CTRL<2:0>		
PRO	0	0	0	0	0	1	1	1

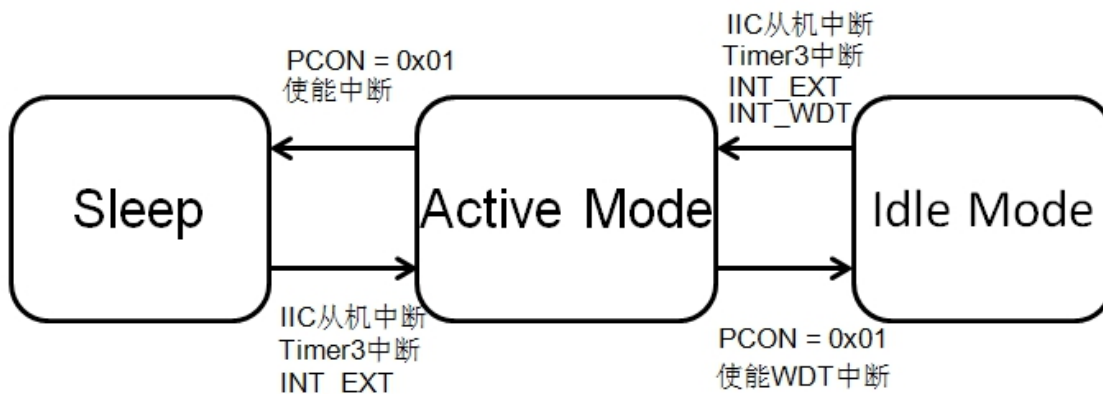
WDT_CTRL<2:0>分别对应的时间如下：默认值：0x07

WDT_CTRL<2:0>	间隔(ms)
000	18
001	36
010	72
011	144
100	288
101	576
110	1152
111	2304

看门狗定时器在复位结束后一直工作，看门狗定时器清零是通过写 WDT_CTRL 寄存器完成的，无论向此寄存器中写入何值都会使看门狗定时器清零。

10.7 工作模式

BF7112A 可以在激活模式(Active Mode)、空闲模式(Idle Mode)、睡眠模式(Sleep Mode)、之间切换。在空闲模式、睡眠模式中，将没有使用的端口包括不用来唤醒的 SNS 设置为 IO 口并输出低可以降低功耗，在被唤醒后，再将状态还原。



BF7112A 工作模式切换

10.7.1 激活模式

BF7112A 在激活模式下，OSCCLK、WDTCLK、SYSCLK 正常运行。在配置下，各个模块正常工作。

10.7.2 空闲模式

空闲模式：BF7112A 向特殊功能寄存器 PCON 的最低位写入 1，使 MCU 进入空闲模式（idle mode）。进入 idle 模式后，OSCCLK 时钟间歇运行，WDTCLK 时钟运行。复位或有效中断均可退出空闲模式。

在空闲模式下，BF7112A 可以由以下中断进行唤醒：INT_WDT（看门狗中断）、INT_EXT0（外部中断 0）、INT_EXT1（外部中断 1）、INT_EXT2（外部中断 2）、INT_IIC、Timer3 中断。在使用 WDT 唤醒芯片时，先唤醒 OSCCLK，1ms 延时后唤醒 MCU。为了 CTK 在唤醒后正常扫描，进入 idle 模式前，将 CTK 的扫描使能信号拉低，芯片唤醒后再开启扫描。在进入空闲模式之前建议将定时器以及其他中断关闭，在唤醒后再开启相应的中断。

10.7.3 睡眠模式

BF7112A 在睡眠模式下功耗最低，OSCCLK、WDTCLK、SYSCLK 都不运行。睡眠模式可以通过 INT_EXT0、INT_EXT1、TIMER3 以及 INT_IIC 中断唤醒。

10.8 低电压检测模块

BF7112A 中包含一个低电压检测模块。当电源电压低于设定的检测电压值时，BF7112A 将产生中断，当电源电压下降至 3.8V 时，BF7112A 会产生 LVDT 中断，并且将对应的中断标志置位。

低电压检测模块使能信号（PD_LVDT）-SFR CFH

地址	寄存器名称	位宽	R/W	功能描述	PRO
0XE9	PD_LVDT	1	RW	低电压检测模块使能位。 PD_LVDT.0=0，使能低电压检测模块； PD_LVDT.0=1，关闭低电压检测模块。	1'h1

INT_STAT: LED/LVDT 中断状态寄存器-SFR E9H

地址	寄存器名称	位宽	R/W	功能描述	PRO

0XE9	INT_STAT	2	RW	中断状态寄存器 bit0: int_lvdt 中断状态, 1: 产生 lvdt 中断, 0: 没有产生 lvdt 中断 bit1: int_led 中断状态, 1: 产生 led 中断, 0: 没有产生 led 中断	2'h0
------	----------	---	----	--	------

11、指令系统

当 MCU 核运行时，以下几组寄存器需要注意使用：

PSW 寄存器-SFR D0h

位	功能																
PSW.7	CY- 进位标志。当做加减运算时，有从最高位向更高位进位或由从更高位向最高位借位时，CY=1，否则 CY=0。在 CPU 进行移位操作时也会影响到 CY。	PRO															
PSW.6	AC-辅助进位标志，又称为半进位标志。当进行加减运算时，有从 bit3 向 bit4 进位或有从 bit4 向 bit3 借位时，AC=1，否则 AC=0。	8'h00															
PSW.5	F0-用户标志位。该标志位由用户自己设定。一旦设定后，便可由用户程序检测，用以决定用户程序的流向。																
PSW.4-3	RS1、RS0-寄存器选择位。在 8051 内部有四组工作寄存器，每组有八个 8 位的寄存器，分别命名为 R0,R1,...R7。这四组工作寄存器分别有自己的物理地址，并且利用 RS1 和 RS0 的编码来选择。具体选择下： <table><tr><td>RS1RS0</td><td>R0~R7 组号</td><td>各组 R0~R7 物理地址</td></tr><tr><td>00</td><td>0</td><td>00H~07H</td></tr><tr><td>01</td><td>1</td><td>08H~0FH</td></tr><tr><td>10</td><td>2</td><td>10H~17H</td></tr><tr><td>11</td><td>3</td><td>18H~1FH</td></tr></table>		RS1RS0	R0~R7 组号	各组 R0~R7 物理地址	00	0	00H~07H	01	1	08H~0FH	10	2	10H~17H	11	3	18H~1FH
RS1RS0	R0~R7 组号		各组 R0~R7 物理地址														
00	0		00H~07H														
01	1	08H~0FH															
10	2	10H~17H															
11	3	18H~1FH															
PSW.2	OV-溢出标志位。当 CPU 进行算术运算产生溢出时，OV=1，否则 OV=0。即当累加器 A 中的运算结果小于-128 或大于+127 时，即发生溢出。																
PSW.1	F1-用户标志位。该标志位由用户自己设定。一旦设定后，便可由用户程序检测，用以决定用户程序的流向。																
PSW.0	P-奇偶标志位。若运算结果累加器 A 中 1 的个数为偶数，则 P=0，否则 P=1。																

DPS 寄存器-SFR 86h

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-----	------	------	------	------	------	------	------	------

DPS	-	-	-	-	-	-	-	SEL
PRO	0	0	0	0	0	0	0	0

8051 增加了一组数据指针（DPTR1），地址为 84h 和 85h。当 SEL=0,指令使用的 DPTR 选择 DPL0 和 DPH0。当 SEL=1,指令使用的 DPTR 选择 DPL1 和 DPH1。

PCON 寄存器-SFR 87h

位	功能	PRO
PCON.7	SMOD0 位，波特率选择位。Timer1 作为波特率发生器时，SMOD=0，波特率为用户设置的值，SMOD=1，波特率为用户设置值的两倍。	8'h30
PCON.6	保留	
PCON.5-4	保留，默认为 11	
PCON.3-2	GF1、GF0。通用标志位，提供给用户使用。	
PCON.1	保留，必须写 0。	
PCON.0	IDLE 位。当 IDLE=1 时，进入空闲模式；当 IDLE=0 时，不进入空闲模式。	

SP 寄存器-SFR 81h

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SP	SP<7~0>							
PRO	0	0	0	0	0	1	1	1

堆栈指针 SP。这是一个 8 位的寄存器。堆栈是在单片机内部 RAM 中定义的一个存储区域，用于临时存放数据。由于 8051 中 RAM 区的地址为 00H~7FH，堆栈只能在此范围内定义。堆栈操作总是遵循“先进后出”的原则。堆栈指针 SP 总是指向堆栈的顶。当栈中无数据时，栈顶与栈底重合。

MPAGE 寄存器-SFR 92h

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
MPAGE	MPAGE <7~0>							
PRO	0	0	0	0	0	0	0	0

该寄存器使用域为对外部 RAM 寻址。当使用工作寄存器组来对外部 RAM 寻址时，由于工作寄存器为 8 位寄存器，所以当寻址超过 8 位时，由 MPAGE 作为寻址的高 8 位，工作寄存器为低 8 位，组成 16 位地址，来对外部 RAM 寻址。BF7112A 保留该功能。

SPC_FNC 寄存器-SFR 8Fh

SFR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SPC_FNC	-	-	-	-	-	-	-	SPC_FNC<0>
PRO	0	0	0	0	0	0	0	0

该寄存器使用于烧录过程中。当 SPC_FNC<0>=0 时，flash 不可以使用 MOVX 指令进行写操作；当 SPC_FNC<0>=1 时，flash 可以使用 MOVX 指令进行写操作。

11.1、指令编码

BF7112A 的指令分为单字节指令、双字节指令和三字节指令。

- 单字节指令：单字节指令由 8 位二进制编码构成。指令中只有指令操作码，没有指令操作数或者至指令操作数隐含于指令操作码。该类指令共有 49 条。
- 双字节指令：双字节指令由两个字节构成，一个为操作码，另一个为操作数(或操作数的地址)，在程序存储器中按顺序存放。该类指令共有 46 条。
- 三字节指令：三字节指令由一个字节的指令操作码和两个字节的操作数(或操作数的地址)构成。该类指令共有 16 条。

11.2、指令集

为了描述指令方便，在指令中使用了一些符号，这些符号的含义说明如下：

addr 11	低 11 位地址
addr 16	16 位地址
direct	直接寻址，8 位内部数据及地址(包括特殊功能寄存器)
bit	位地址
#data	8 位立即数
#data16	16 位立即数
rel	带符号的 8 位相对位移量
n	数字 0~7
Rn	当前寄存器组的 R0~R7 工作寄存器
i	数字 0、1
Ri	工作寄存器 R0、R1
@	寄存器间接寻址
←	数据传送方向
∧	逻辑“与”
∨	逻辑“或”
⊕	逻辑“异或”
✓	对标志位有影响
×	对标志位无影响

提供使用的汇编指令、各指令的功能、占用的字节数、指令执行周期以及对相应标志位的影响如下表所示：

8 位数据传送类指令：

助记符	功能	对标志位影响				字节数	周期数
		P	OV	AC	CY		

MOV A	Rn	$A \leftarrow (Rn)$	√	×	×	×	1	1
	direct	$A \leftarrow (\text{direct})$	√	×	×	×	2	1
	@Ri	$A \leftarrow ((Ri))$	√	×	×	×	1	1
	#data	$A \leftarrow \text{data}$	√	×	×	×	2	1
MOV Rn	A	$Rn \leftarrow (A)$	×	×	×	×	1	1
	direct	$Rn \leftarrow (\text{direct})$	×	×	×	×	2	2
	#data	$Rn \leftarrow \text{data}$	×	×	×	×	2	1
MOV direct1,	A	$\text{direct1} \leftarrow (A)$	×	×	×	×	2	1
	Rn	$\text{direct1} \leftarrow (Rn)$	×	×	×	×	2	2
	direct2	$\text{direct1} \leftarrow (\text{direct2})$	×	×	×	×	3	2
MOV direct,	@Ri	$\text{direct} \leftarrow ((Ri))$	×	×	×	×	2	2
	#data	$\text{direct} \leftarrow \text{data}$	×	×	×	×	3	2
MOV @Ri	A	$(Ri) \leftarrow (A)$	×	×	×	×	1	1
	direct	$(Ri) \leftarrow (\text{direct})$	×	×	×	×	2	2
	#data	$(Ri) \leftarrow \text{data}$	×	×	×	×	2	1

16 位数据传送类指令：

助记符	功能	对标志位影响				字节数	周期数
		P	OV	AC	CY		
MOV DPTR,#data16	$DPTR \leftarrow \text{data16}$	×	×	×	×	3	2

外部数据传送与查表类指令：

助记符		功能	对标志位影响				字节数	周期数
			P	OV	AC	CY		
MOVX @DPTR,A		$(DPTR) \leftarrow (A)$	×	×	×	×	1	2
MOVC A,	@A+DPTR	$A \leftarrow ((A) + (DPTR))$	√	×	×	×	1	2
	@A+PC	$A \leftarrow ((A) + (PC))$	√	×	×	×	1	2
MOVX A,	@DPTR	$A \leftarrow (DPTR)$	√	×	×	×	1	2

注：MOVX 指令的周期数以及字节数可通过寄存器 [CKCON<2:0>](#) 配置。

交换类指令：

助记符		功能	对标志位影响				字节数	周期数
			OV	AC		CY		
XCH A,	Rn	$(Rn) \leftarrow (A)$	√	×	×	×	1	2
	direct	$(A) \leftarrow (\text{direct})$	√	×	×	×	2	1
	@Ri	$(A) \leftarrow ((Ri))$	×	×	×	×	1	1
XCHD A,@Ri		$(A)_{3 \sim 0} \leftrightarrow ((Ri))_{3 \sim 0}$	√	×	×	×	1	1
SWAP A		$(A)_{7 \sim 4} \leftrightarrow (A)_{3 \sim 0}$	√	×	×	×	1	1

算术运算类指令：

助记符		功能	对标志位影响				字节数	周期数
			P	OV	AC	CY		
ADD A,	Rn	$A \leftarrow (A) + (Rn)$	√	√	√	√	1	1
	direct	$A \leftarrow (A) + (\text{direct})$	√	√	√	√	2	1
	@Ri	$A \leftarrow (A) + ((Ri))$	√	√	√	√	1	1
	#data	$A \leftarrow (A) + \text{data}$	√	√	√	√	2	1
ADDC A,	Rn	$A \leftarrow (A) + (Rn) + (C)$	√	√	√	√	1	1
	direct	$A \leftarrow (A) + (\text{direct}) + (C)$	√	√	√	√	2	1
	@Ri	$A \leftarrow (A) + ((Ri)) + (C)$	√	√	√	√	1	1
	#data	$A \leftarrow (A) + \text{data} + (C)$	√	√	√	√	2	1
INC	A	$A \leftarrow (A) + 1$	√	×	×	×	1	1
	Rn	$Rn \leftarrow (Rn) + 1$	×	×	×	×	1	1
	direct	$\text{direct} \leftarrow (\text{direct}) + 1$	×	×	×	×	2	1
	@Ri	$(Ri) \leftarrow ((Ri)) + 1$	×	×	×	×	1	1
	DPTR	$DPTR \leftarrow ((DPTR)) + 1$	×	×	×	×	1	2
DA A		BCD 码调整	√	×	√	√	1	1
SUBB A	Rn	$A \leftarrow (A) - (Rn) - (C)$	√	×	×	×	1	1
	direct	$A \leftarrow (A) - (\text{direct}) - (C)$	√	√	√	√	2	1
	@Ri	$(A) \leftarrow (A) - ((Ri)) - (C)$	√	√	√	√	1	1
	#data	$A \leftarrow (A) - \text{data} - (C)$	√	√	√	√	2	1
DEC	A	$A \leftarrow (A) - 1$	√	×	×	×	1	1
	Rn	$Rn \leftarrow (Rn) - 1$	×	×	×	×	1	1
	direct	$\text{direct} \leftarrow (\text{direct}) - 1$	×	×	×	×	2	1
	@Ri	$(Ri) \leftarrow ((Ri)) - 1$	×	×	×	×	1	1
MUL AB		$BA \leftarrow (A) * (B)$, 执行乘法运算后, 结果低字节存于 A, 高字节存于 B	√	√	×	0	1	4
DIV AB		$A \leftarrow (A) / (B)$ B←余数	√	√	×	0	1	4

注：DA 指令使用时，调整规则如下：若累加器 A 低 4 位大于 9 或者 AC=1，则 $A \leftarrow A + 06H$ ；若累加器 A 高 4 位大于 9 或者 CY=1，则 $A \leftarrow A + 60H$ 。

逻辑运算类指令

助记符		功能	对标志位影响				字节数	周期数
			P	OV	AC	CY		
CLR A		$A \leftarrow 00H$	√	×	×	×	1	1
CPL A		$A \leftarrow (\bar{A})$	√	×	×	×	1	1
ANL A,	Rn	$A \leftarrow (A) \wedge (Rn)$	√	×	×	×	1	1

	direct	$A \leftarrow (A) \wedge (\text{direct})$	√	×	×	×	2	1
	@Ri	$A \leftarrow (A) \wedge ((Ri))$	√	×	×	×	1	1
	#data	$A \leftarrow (A) \wedge \text{data}$	√	×	×	×	2	1
ANL direct,	A	$\text{direct} \leftarrow (A) \wedge (\text{direct})$	×	×	×	×	2	1
	#data	$\text{direct} \leftarrow (\text{direct}) \wedge \text{data}$	×	×	×	×	3	2
ORL A,	Rn	$A \leftarrow (A) \vee (Rn)$	√	×	×	×	1	1
	direct	$A \leftarrow (A) \vee (\text{direct})$	√	×	×	×	2	1
	@Ri	$A \leftarrow (A) \vee ((Ri))$	√	×	×	×	1	1
	#data	$A \leftarrow (A) \vee \text{data}$	√	×	×	×	2	1
ORL direct,	A	$\text{direct} \leftarrow (\text{direct}) \vee (A)$	×	×	×	×	2	1
	#data	$\text{direct} \leftarrow (\text{direct}) \vee \text{data}$	×	×	×	×	3	2
XRL A,	Rn	$A \leftarrow (A) \oplus (Rn)$	√	×	×	×	1	1
	direct	$A \leftarrow (A) \oplus (\text{direct})$	√	×	×	×	2	1
	@Ri	$A \leftarrow (A) \oplus ((Ri))$	√	×	×	×	1	1
	#data	$A \leftarrow (A) \oplus \text{data}$	√	×	×	×	2	1
XRL direct,	A	$\text{direct} \leftarrow (\text{direct}) \oplus (A)$	×	×	×	×	2	1
	#data	$\text{direct} \leftarrow (\text{direct}) \oplus \text{data}$	×	×	×	×	3	2

循环、移位类指令

助记符	功能	对标志位影响				字节数	周期数
		P	OV	AC	CY		
RL A	A 中内容循环左移一位	×	×	×	×	1	1
RLC A	A 中内容带进位循环左移一位	√	×	×	√	1	1
RR A	A 中内容循环右移一位	×	×	×	×	1	1
RRC A	A 中内容带进位循环右移一位	√	×	×	√	1	1

调用、返回类指令

助记符	功能	对标志位影响				字节数	周期数
		P	OV	AC	CY		
LCALL addr16	$(PC) \leftarrow (PC) + 3, (SP) \leftarrow (PC),$ $(PC) \leftarrow \text{addr16}$	×	×	×	×	3	2
ACALL addr11	$(PC) \leftarrow (PC) + 2, (SP) \leftarrow (PC),$ $(PC_{10 \sim 0}) \leftarrow \text{addr11}$	×	×	×	×	2	2
RET	$(PC) \leftarrow ((SP))$	×	×	×	×	1	2
RETI	$(PC) \leftarrow ((SP))$ 从中断返回	×	×	×	×	1	2

转移类指令

助记符	功能	对标志位影响				字节数	周期数
		P	OV	AC	CY		

LJMP	addr16	$PC \leftarrow \text{addr}_{15 \sim 0}$	×	×	×	×	3	2
AJMP	addr11	$PC_{10 \sim 0} \leftarrow \text{addr}_{10 \sim 0}$	×	×	×	×	2	2
SJMP	rel	$PC \leftarrow (PC) + \text{rel}$	×	×	×	×	2	2
JMP	@A+DPTR	$PC \leftarrow (A) + (DPTR)$	×	×	×	×	1	2
JZ	rel	$PC \leftarrow (PC) + 2$, 若(A)=0, $PC \leftarrow (PC) + \text{rel}$	×	×	×	×	2	2
JNZ	rel	$PC \leftarrow (PC) + 2$, 若(A)≠0, $PC \leftarrow (PC) + \text{rel}$	×	×	×	×	2	2
JC	rel	$PC \leftarrow (PC) + 2$, 若(CY)=1, $PC \leftarrow (PC) + \text{rel}$	×	×	×	×	2	2
JNC	rel	$PC \leftarrow (PC) + 2$, 若(CY)=0, $PC \leftarrow (PC) + \text{rel}$	×	×	×	×	2	2
JB	bit,rel	$PC \leftarrow (PC) + 3$, 若(bit)=1, $PC \leftarrow (PC) + \text{rel}$	×	×	×	×	3	2
JNB	bit,rel	$PC \leftarrow (PC) + 3$, 若(bit)=0, $PC \leftarrow (PC) + \text{rel}$	×	×	×	×	3	2
JBC	bit,rel	$PC \leftarrow (PC) + 3$, 若(bit)=1, 则 bit←0, $PC \leftarrow (PC) + \text{rel}$	×	×	×	×	3	2
CJNE	A, direct,rel	$PC \leftarrow (PC) + 3$, 若(A) ≠ direct 则 $PC \leftarrow (PC) + \text{rel}$ 若(A)<(direct), 则 CY←1	×	×	×	×	3	2
	A, #data,rel	$PC \leftarrow (PC) + 3$, 若(A) ≠ data 则 $PC \leftarrow (PC) + \text{rel}$ 若(A)<(data), 则 CY←1	×	×	×	×	3	2
	Rn, #data,rel	$PC \leftarrow (PC) + 3$, 若(Rn) ≠ data 则 $PC \leftarrow (PC) + \text{rel}$ 若(Rn)<(data), 则 CY←1	×	×	×	×	3	2
	@Ri, #data,rel	$PC \leftarrow (PC) + 3$, 若((Ri)) ≠ data 则 $PC \leftarrow (PC) + \text{rel}$ 若((Ri))<(data), 则 CY←1	×	×	×	×	3	2
DJNZ	Rn,rel	$PC \leftarrow (PC) + 2$, $Rn \leftarrow (Rn) - 1$, 若(Rn) ≠ 0, 则 $PC \leftarrow$ $(PC) + \text{rel}$	×	×	×	×	2	2
	direct,rel	$PC \leftarrow (PC) + 3$, (direct)←(direct)-1,	×	×	×	×	3	2

		若(direct) $\neq 0$, 则 $PC \leftarrow (PC) + rel$						
--	--	--	--	--	--	--	--	--

堆栈、空操作类指令

助记符	功能	对标志位影响				字节数	周期数
		P	OV	AC	CY		
PUSH direct	$SP \leftarrow (SP) + 1, (SP) \leftarrow (direct)$	×	×	×	×	2	2
POP direct	$direct \leftarrow (SP), SP \leftarrow (SP) - 1$	×	×	×	×	2	2
NOP	空操作	×	×	×	×	1	1

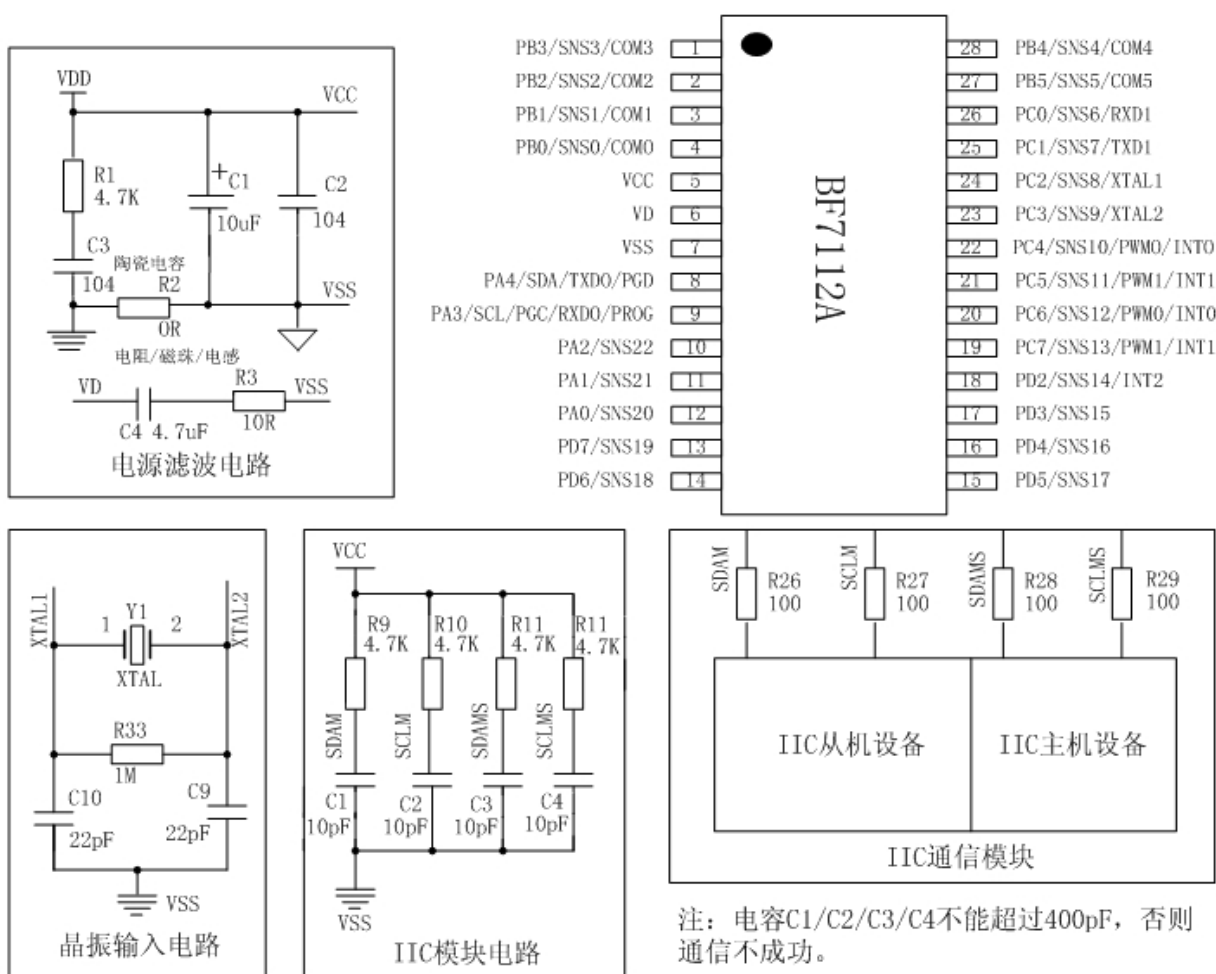
位操作类指令

助记符		功能	对标志位影响				字节数	周期数
			P	OV	AC	CY		
MOV	C, bit	$CY \leftarrow bit$	×	×	×	√	2	1
	bit, C	$bit \leftarrow CY$	×	×	×	×	2	1
CLR	C	$CY \leftarrow 0$	×	×	×	√	1	1
	bit	$bit \leftarrow 0$	×	×	×	×	2	1
SETB	C	$CY \leftarrow 1$	×	×	×	√	1	1
	bit	$bit \leftarrow 1$	×	×	×	×	2	1
CPL	C	$CY \leftarrow \overline{(CY)}$	×	×	×	√	1	1
	bit	$bit \leftarrow \overline{(bit)}$	×	×	×	×	1	1
ANL	C, bit	$C \leftarrow (C) \wedge (bit)$	×	×	×	√	2	2
	C, /bit	$C \leftarrow (C) \wedge \overline{(bit)}$	×	×	×	√	2	2
ORL	C, bit	$C \leftarrow (C) \vee (bit)$	×	×	×	√	2	2
	C, /bit	$C \leftarrow (C) \vee \overline{(bit)}$	×	×	×	√	2	2

伪指令

助记符	指令格式	功能说明
ORG	【标号:】 ORG addr16	规定标号的起始地址
EQU	标号 EQU 数值或标号	为标号赋值
DB	【标号:】 DB 项或项表	用于定义内存一个单元或一批单元的字节内容
DW	【标号:】 DW 项或项表	用于定义内存某两单元或多个两个单元构成的 16 位字内容
DS	【标号:】 DS 表达式	规定从标号开始留下若干个存储单元
BIT	标号 BIT 位地址	把位地址赋给标号
END	END 放在汇编语言程序的最后,用以告诉汇编程序,源程序到此为止。没有 END 结束的源程序将进入死循环	

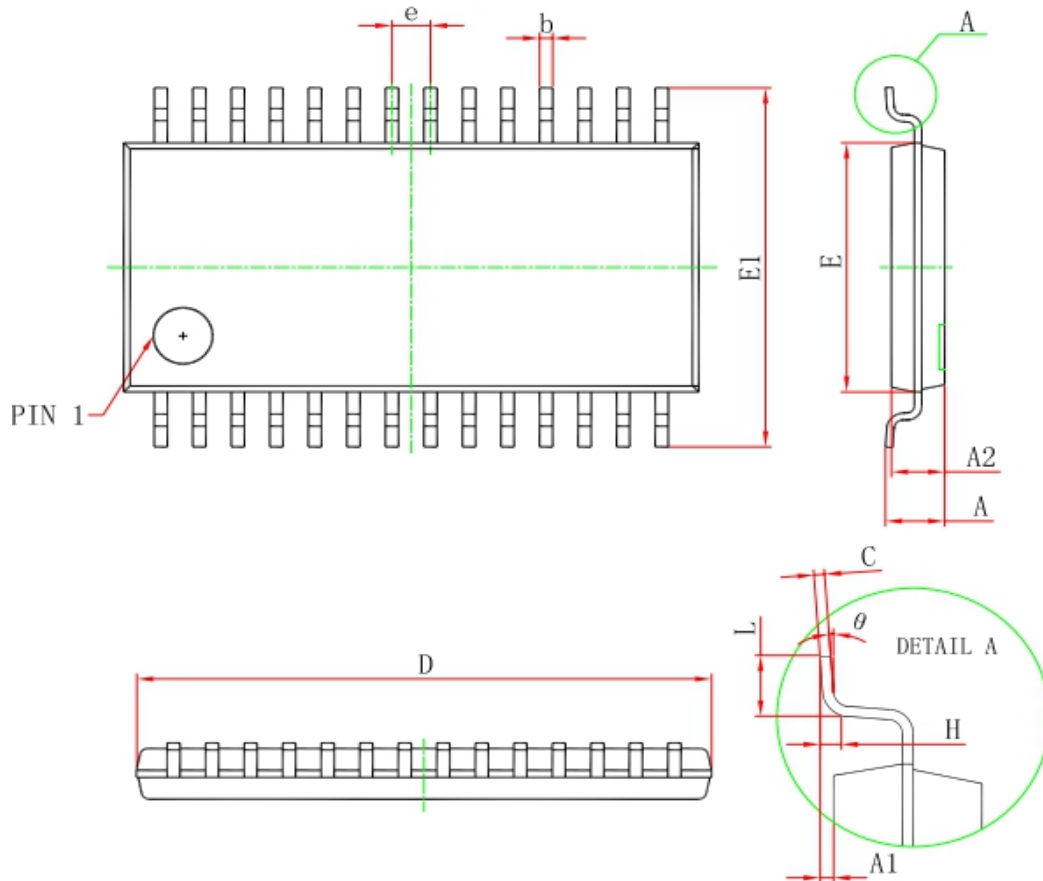
13、应用电路（仅供参考）



参考原理图

14、封装信息

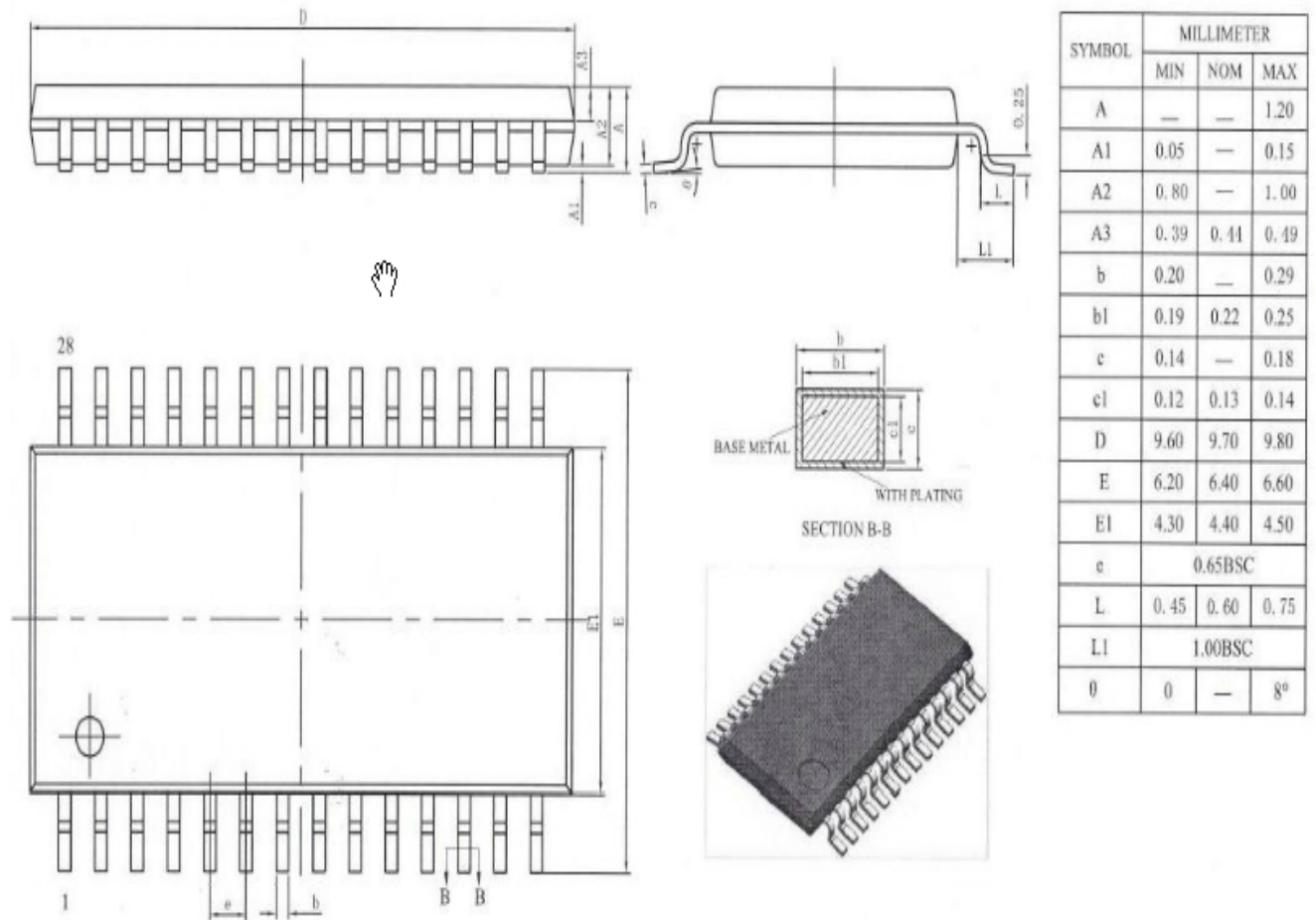
14.1. TSSOP28-JCST



封装尺寸:

Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
D	9.600	9.800	0.378	0.386
E	4.300	4.500	0.169	0.177
b	0.190	0.300	0.007	0.012
e	0.090	0.200	0.004	0.008
E1	6.250	6.550	0.246	0.258
A		1.200		0.047
A2	0.800	1.000	0.031	0.039
A1	0.050	0.150	0.002	0.006
e	0.65 (BSC)		0.026 (BSC)	
L	0.500	0.700	0.020	0.028
H	0.25 (TYP)		0.01 (TYP)	
θ	1°	7°	1°	7°

14.2 TSSOP28-TSHT





改版记录

改版日期	改版内容	改版人	备注
2018.6.1	初稿。	Yp	V1.0
2021.04.20	改版发行，因文控要求用最新版本，内容无修改。	Ynn	V2.0

免责声明

- 1、此文档中的信息可以在不通知用户时进行修改及更新
- 2、比亚迪半导体股份有限公司将竭尽最大的努力保证本公司产品的高质量与高稳定性。尽管如此，由于一般半导体器件的电气敏感性及其易受到外部物理伤害等固有特点，本公司产品有可能在这些情况下出现故障或失效。当使用本公司产品时，使用者有责任遵从安全规则来设计一个安全及稳定的系统环境。使用者可通过去除多余器件、故障预防及火灾预防等措施来避免可能发生的意外、火灾及公共伤害。在用户使用该产品时，请遵从本公司最新说明书上规定的操作步骤来使用该产品。
- 3、在此文档中的比亚迪半导体股份有限公司的产品是为一般电气应用（电脑、个人工具、办公工具、测量工具、工业机械器件、家用电器等）所设计的。本公司该产品不能及禁止应用在一些需要极高稳定性及质量的特殊设备上，以免导致人员伤亡等意外发生。产品不能应用范围包括原子能控制设备、飞机及航空器件、运输设备、交通信号设备、燃烧控制设备、医药设备以及所有安全性设备等等。使用者在以上列举的非产品应用范围内使用时造成的损失与伤害，本公司概不负责。