

计算机组成原理平时作业

- 作业请拍照或者电子版直接问卷上传即可，截止日期为考试前。

1. 请整理课上所讲知识的思路图，主要包括以下知识点：

- ① 几大部件间的关系；
- ② 总线；
- ③ 存储器（分类、地址正确、数据正确、如何提速）
- ④ 运算器（码制、浮点定点、定点计算加减、移位、乘除）

2. 写出内存电路的设计原则，并练习以下题目。

题目一：

在实际应用 CPU 与存储芯片时,还会遇到两者时序的配合、速度、负载匹配等问题,下面用一个实例来剖析 CPU 与存储芯片的连接方式。

例 4.1 设 CPU 有 16 根地址线、8 根数据线,并用 \overline{MREQ} 作为访存控制信号(低电平有效),用 \overline{WR} 作为读/写控制信号(高电平为读,低电平为写)。现有下列存储芯片:1 K×4 位 RAM、4 K×8 位 RAM、8 K×8 位 RAM、2 K×8 位 ROM、4 K×8 位 ROM、8 K×8 位 ROM 及 74138 译码器和各种门电路,如图 4.36 所示。画出 CPU 与存储器的连接图,要求如下:

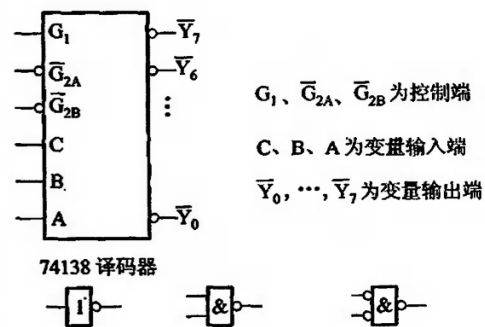


图 4.36 译码器和门电路

① 主存地址空间分配:

6000H ~ 67FFH 为系统程序区。

6800H ~ 6BFFH 为用户程序区。

② 合理选用上述存储芯片,说明各选几片。

③ 详细画出存储芯片的片选逻辑图。

题目二：

4.15 设 CPU 共有 16 根地址线,8 根数据线,并用 \overline{MREQ} (低电平有效)作访存控制信号, R/\overline{W} 作读/写命令信号(高电平为读,低电平为写)。现有这些存储芯片:ROM(2 K×8 位,4 K×4 位,8 K×8 位),RAM(1 K×4 位,2 K×8 位,4 K×8 位)及 74138 译码器和其他门电路(门电路自定)。

试从上述规格中选用合适的芯片,画出 CPU 和存储芯片的连接图。要求如下:

- (1) 最小 4 K 地址为系统程序区,4096 ~ 16383 地址范围为用户程序区。
- (2) 指出选用的存储芯片类型及数量。
- (3) 详细画出片选逻辑。

3. 写出运算器的计算原理，并练习以下题目。

6.20 用原码一位乘、两位乘和补码一位乘

(1) $x = 0.110111, y = -0.101110$ 。

(4) $x = 0.11011, y = -0.11101$ 。

计算 $x * y$ 的结果。