

华中科技大学

实验报告

课程名称：通信电子线路

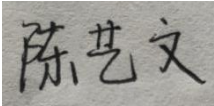
实验名称：高频谐振小信号放大器仿真

指导教师：黄佳庆

学院：电子信息与通信学院

专业/班级：提高 2001 班

学生学号：U202013830

学生姓名：

成绩/等级：

实验日期：2022 年 10 月 25 日

一、实验目的

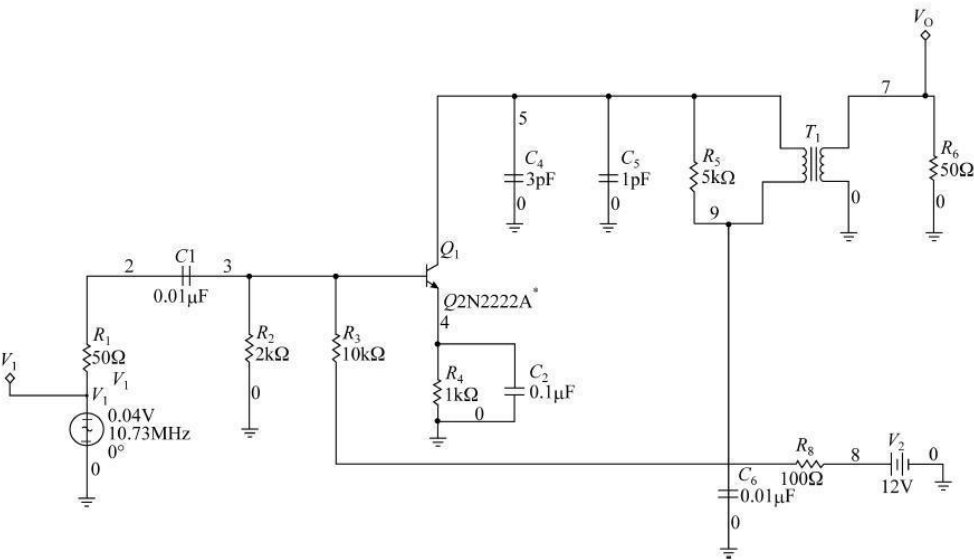
- 1. 进一步熟悉 Multisim 电路仿真软件的使用;
- 2. 学会用 Multisim 仿真软件观察高频小信号放大电路的静态工作点;
- 3. 熟悉使用 Multisim 仿真软件观察高频小信号放大电路的时域波形;
- 4. 熟悉使用 Multisim 仿真软件观察电路的幅频和相频响应;

二、实验内容

- 1. 时域特性：显示该电路主要关键点时域波形，包括但不限于：输入/输出信号的电压波形；选频网络中电感/电容的波形(电流或电压)等；
- 2. 频域特性：显示该电路主要关键点的频谱，包括但不限于：输入/输出信号的频谱；LC 并联谐振回路的幅频特性（并标记 0.707 带宽）和相频特性曲线；
- 3. 验证品质因素 QL、通频带 B 和电压增益 Avo 之间的关系，在 LC 并谐回路中增加一并联电阻，通频带如何变化？增益如何变化？（附上仿真结果截屏）
- 4. 输入信号频率至少为 10MHz。

三、实验原理

1. 原理电路图



单级单调谐回路共发射极放大器

图 3-1 实验原理图

2. 仿真电路图

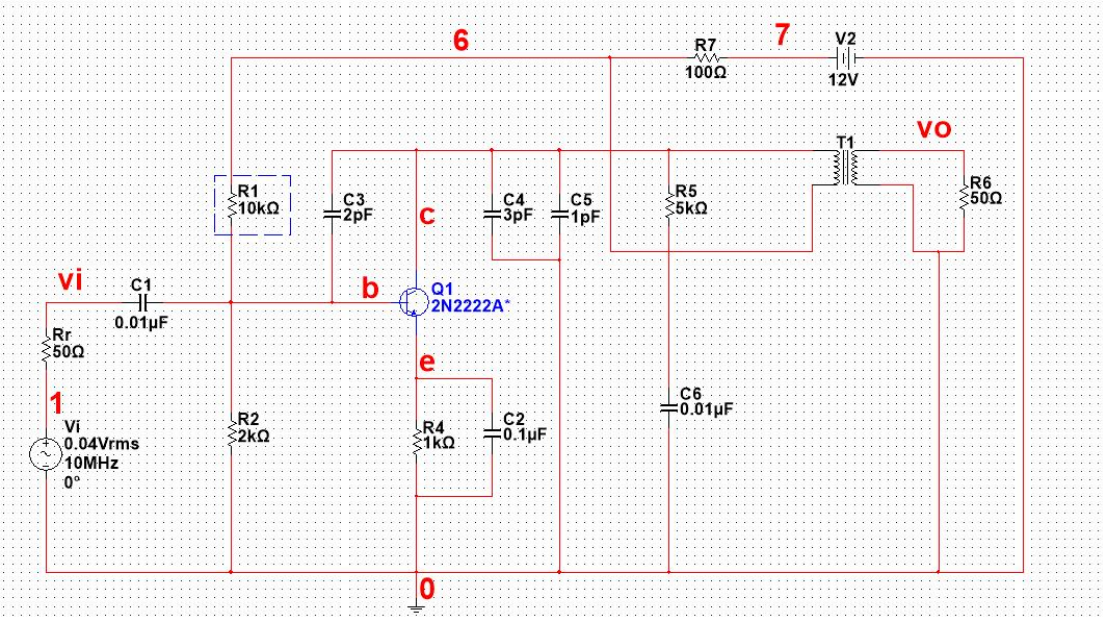


图 3-2 仿真电路图

3. 设计原理

电路采用共发射极 BJT 三极管(NPN)进行信号放大。输入信号 v_i 从基极输入，通过集电极连接的并联谐振回路，再经过电感耦合输出到下一级电路。(设置晶体管最大正向放大倍数为 100)

四、实验步骤、结果及分析

1. 电路的搭建

RefDes	电路图	系列	值
C1	高频谐振小信号放大器	CAPACITOR	0.01μF
C2	高频谐振小信号放大器	CAPACITOR	0.1μF
C3	高频谐振小信号放大器	CAPACITOR	2pF
C4	高频谐振小信号放大器	CAPACITOR	3pF
C5	高频谐振小信号放大器	CAPACITOR	1pF
C6	高频谐振小信号放大器	CAPACITOR	0.01μF
Q1	高频谐振小信号放大器	BJT_NPN	2N2222A*
R1	高频谐振小信号放大器	RESISTOR	10kΩ
R2	高频谐振小信号放大器	RESISTOR	2kΩ
R4	高频谐振小信号放大器	RESISTOR	1kΩ
R5	高频谐振小信号放大器	RESISTOR	5kΩ
R6	高频谐振小信号放大器	RESISTOR	50Ω
R7	高频谐振小信号放大器	RESISTOR	100Ω
Rr	高频谐振小信号放大器	RESISTOR	50Ω
T1	高频谐振小信号放大器	TRANSFORMER	
V2	高频谐振小信号放大器	POWER_SOURCES	12V
Vi	高频谐振小信号放大器	POWER_SOURCES	0.04Vrms 10MHz 0°
地线	高频谐振小信号放大器	POWER_SOURCES	

图 4-1 电路元器件各参数

其中耦合电感线圈 T1 中初级回路电感为 $21\mu\text{H}$ ，次级回路电感为 $1\mu\text{H}$ ，耦合系数 $k=1$ ，BJT 的 $\beta=100$ 。

2. 静态工作点

再进行直流静态工作点的仿真

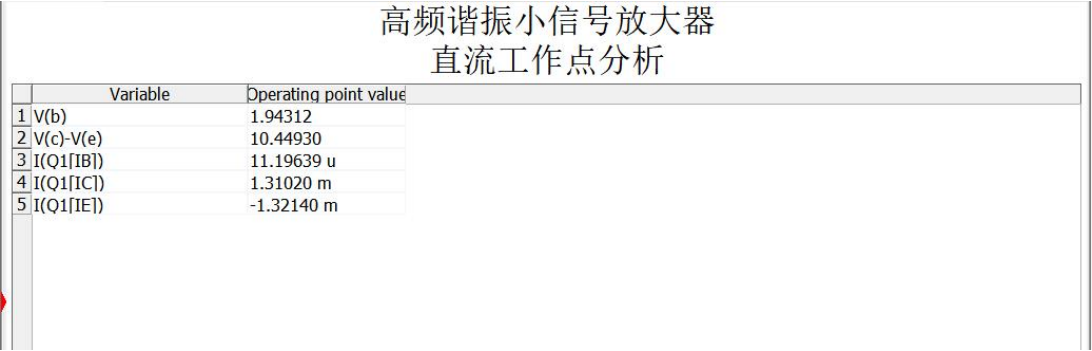


图 4-2 电路静态工作点

参数说明：IC：集电极电流、IB：基极电流、IE：发射极电流

Vb：基极电压、Vc-Ve：集电极与发射极之间的电压

$IC/IB \approx 117$ ，可知 IB 被放大了 100 倍左右，基极电压 Vb 接近 2V，电压较大，而同时 Vc - Ve 压降在 10V 左右，可知晶体管工作于正向放大区。

3. 时域特性分析

设置仿真的起始时间(Start time)为 $5\mu\text{s}$ ，结束时间(End time)为 $6\mu\text{s}$ ，再进行瞬态分析。

1) 输入输出信号的电压波形：输入 V(i)（红）、V(o)（绿）

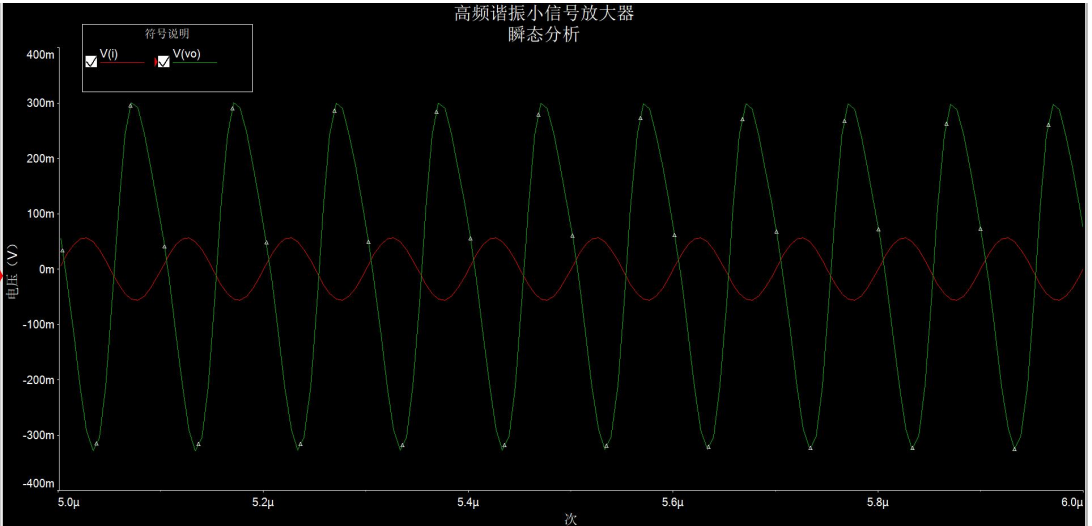


图 4-3-1a 输入输出信号时域图

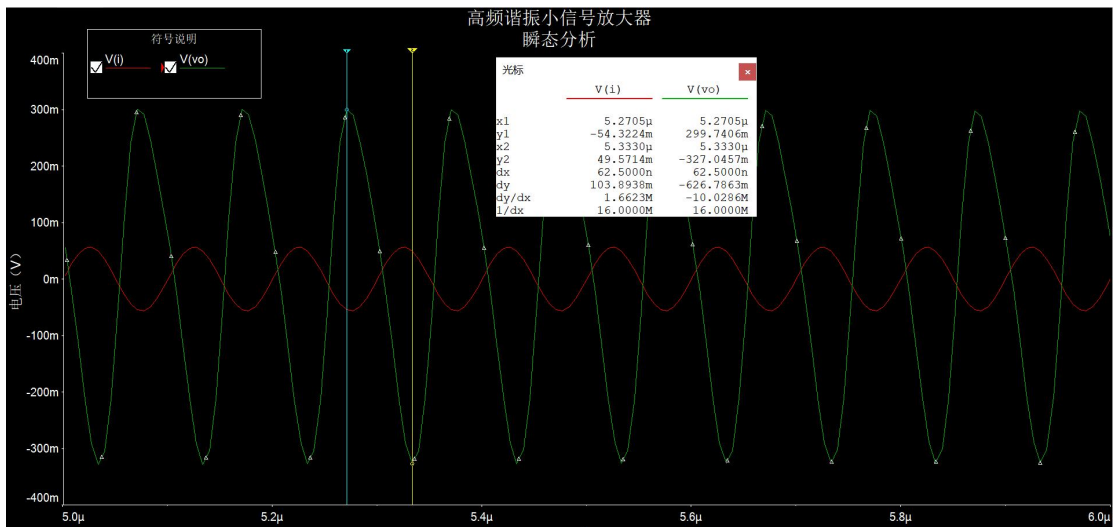


图 4-3-1b 输出信号峰值

如图 4-3-1b 的光标所示，可以得到输出信号的峰峰值约为 626.79mV。

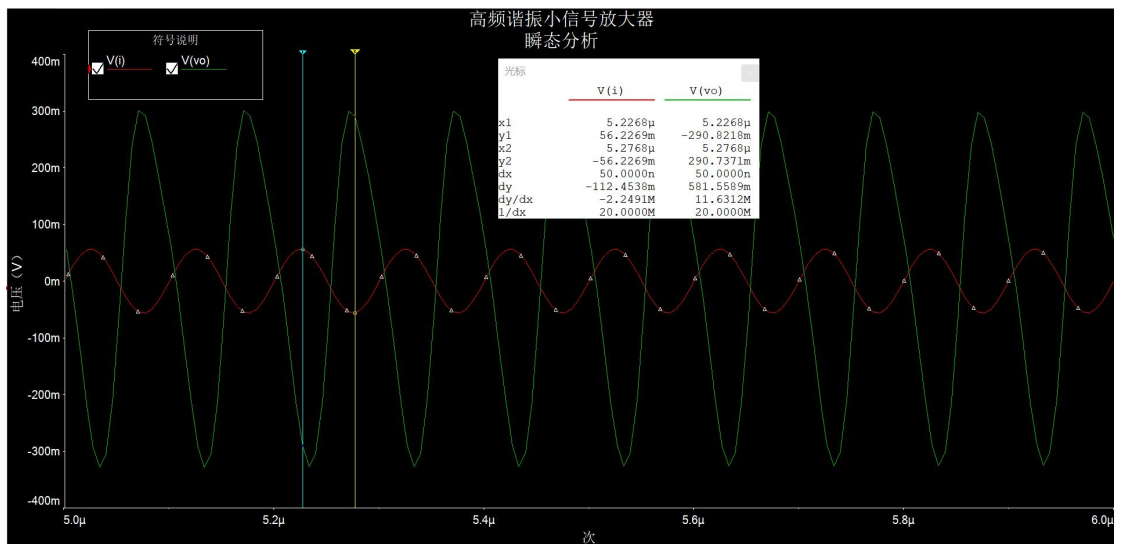


图 4-3-1c 输入信号峰值

如图 4-3-1c 的光标所示，可以得到输入信号的峰峰值约为 112.45mV。

因此，放大器的放大倍数约为 5.57 倍。

2) 选频网络中电感电容的电流波形

电容的电流波形： $I(C) = I(C4) + I(C5)$

电感的电流波形： $I(L) = I(R5) - I(C4) - I(C5)$

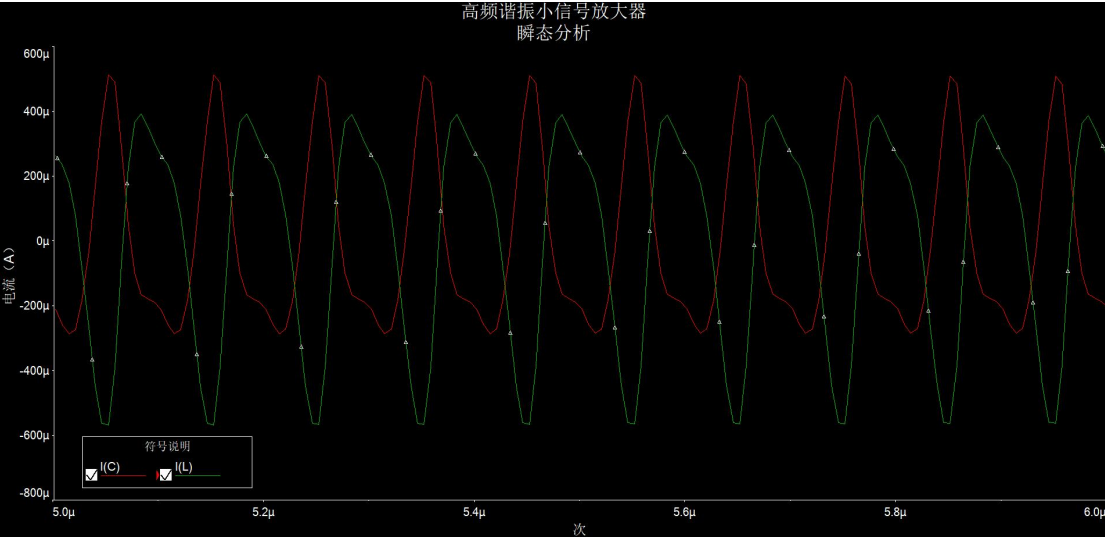


图 4-3-2 并联谐振回路中电感电容电流波形

从图 4-3-2 可以看出通过电感的电流与通过电容的电流基本等大反向，即满足并联谐振时的要求

4. 频域特性分析

1) 输入信号的频谱

傅里叶仿真分析，输入信号 V_i 频谱：

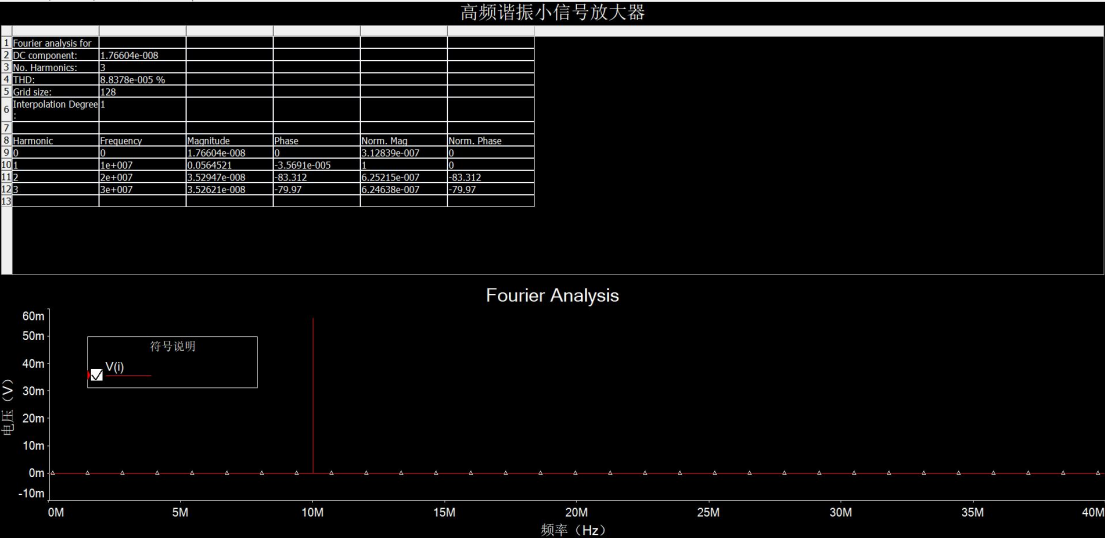


图 4-4-1 输入信号频谱分析

如图 4-4-1 中所示，基频（一次谐波）的频率分量最高，这也与理论分析相符合

2) 输出信号的频谱

傅里叶仿真分析，输出信号 V_o 频谱：

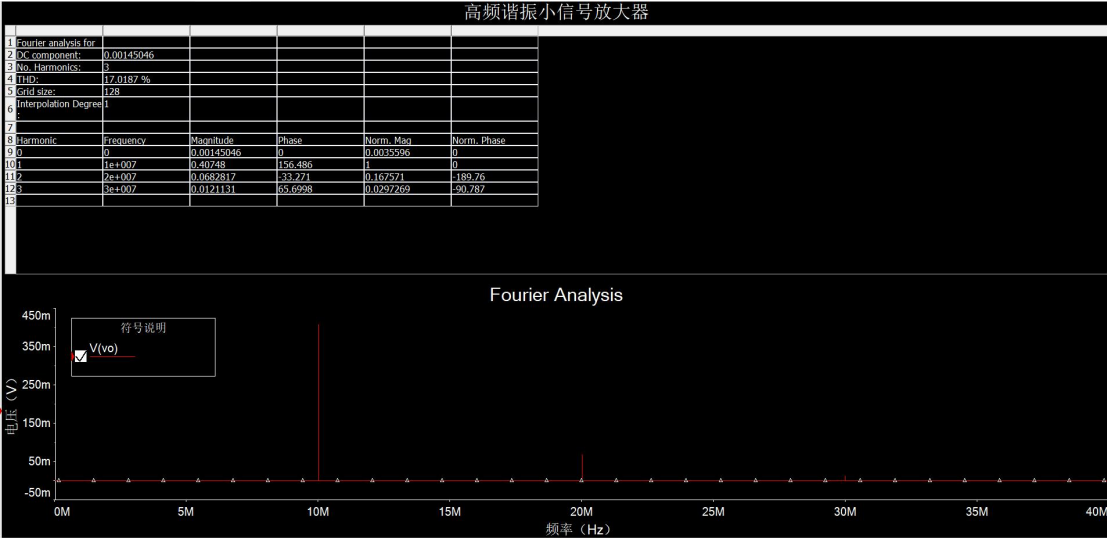


图 4-4-2 输出信号频谱分析

由图 4-4-2 的输出信号频谱图可知，基波频率 10MHz 频率分量最高，其中还包括了二次谐波 20MHz 的频率分量，这说明了谐振回路成功将所需频率选择出来

3) 信号增益的频率响应

增益 = V_o / V_i

通过交流分析（400kHz --> 100MHz）得到幅频响应和相位响应

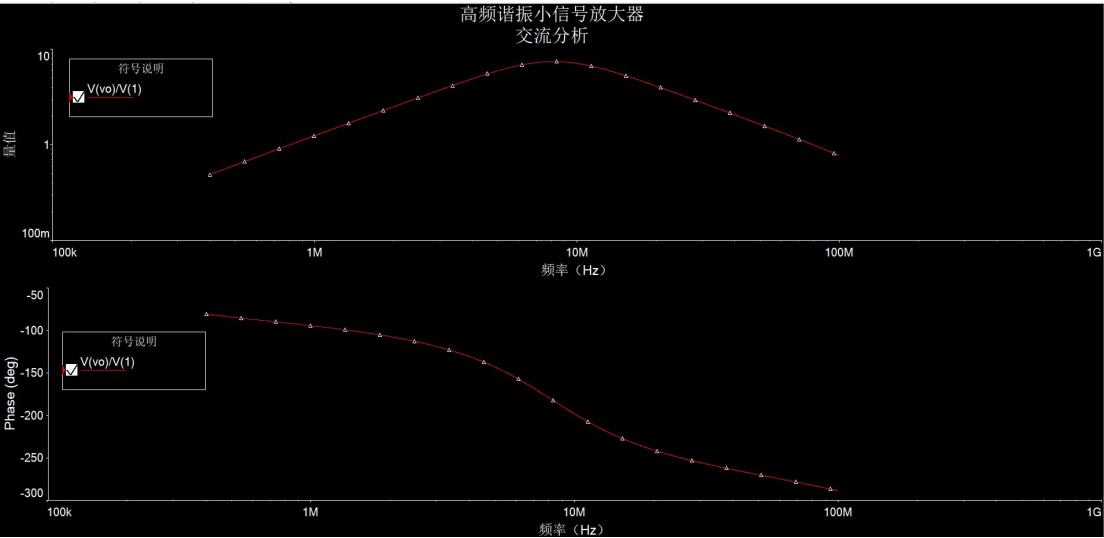


图 4-4-3a 信号增益的频率响应

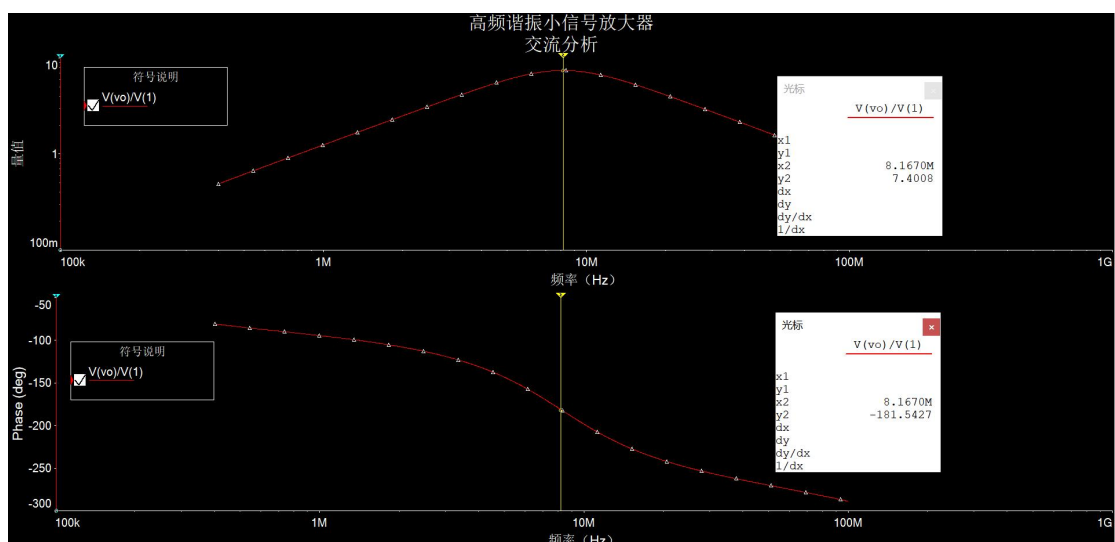


图 4-4-3b 增益最大值

由图 4-4-3b 可得到：增益最大值再 $f = 8.1670 \text{ MHz}$ 处，最大增益为 7.4 左右。

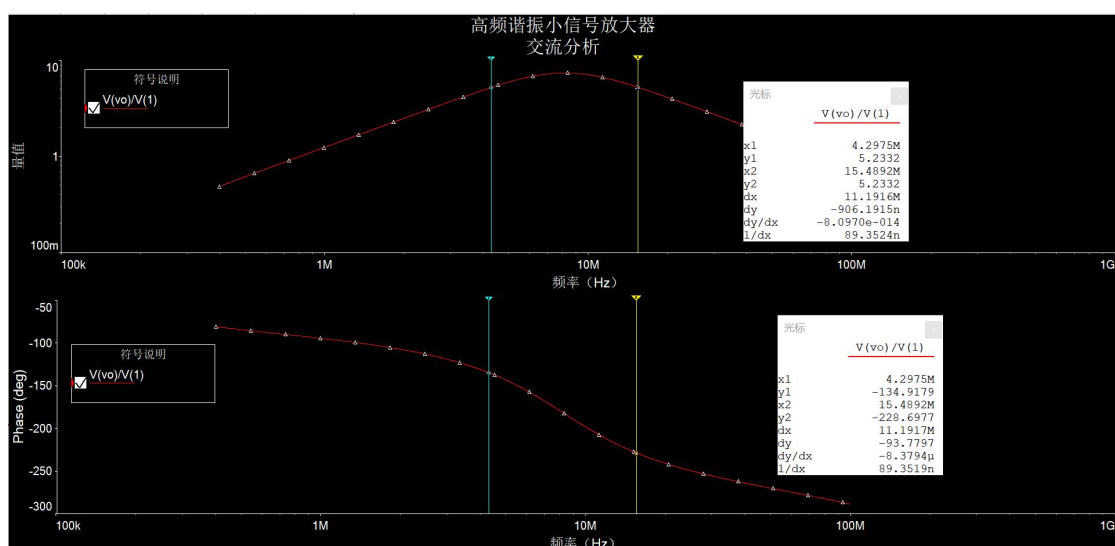


图 4-4-3c 增益带宽

由图 4-4-3c 可知：增益的-3dB 带宽约为 11.1917MHz。

4) LC 并联谐振回路的幅频特性和相频特性

同样通过交流分析（400kHz --> 100MHz）得到 LC 并联谐振回路的幅频响应和相位响应

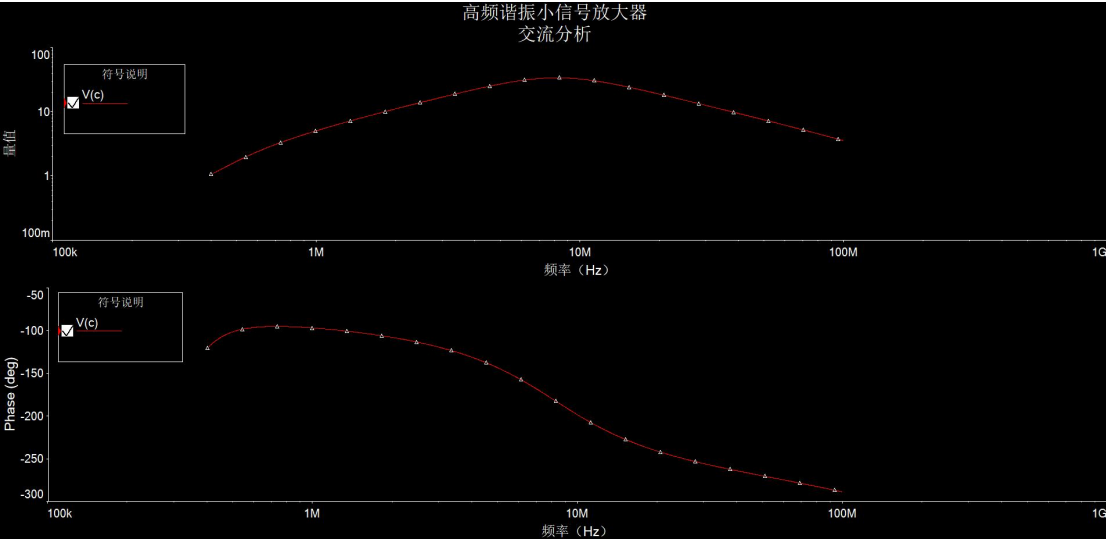


图 4-4-4a LC 并联谐振回路的幅频响应和相频响应

计算谐振频率：

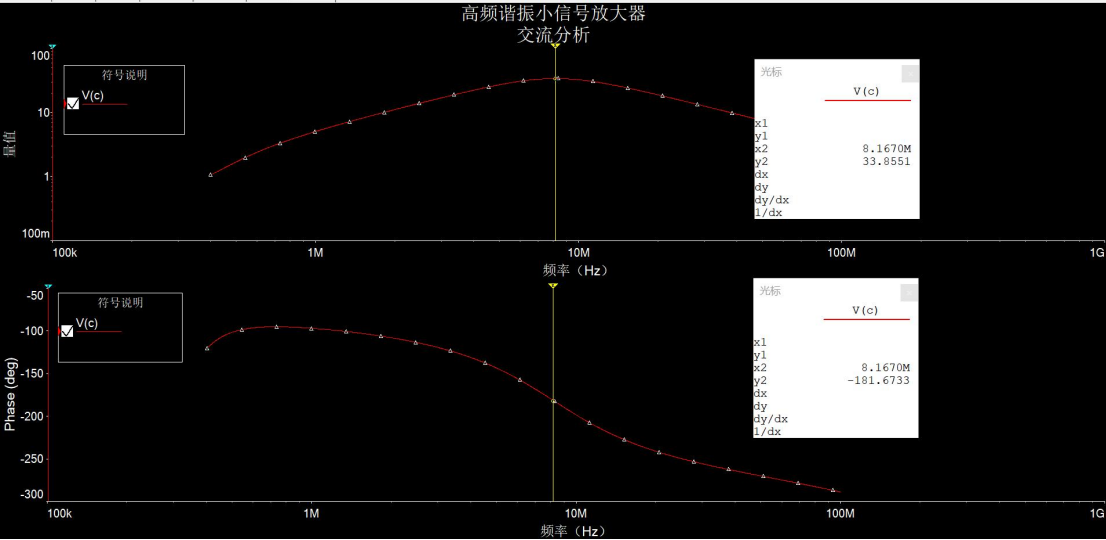


图 4-4-4b 谐振频率

由图 4-4-4b 可知，LC 并联谐振回路的谐振频率约为 8.1670MHz。

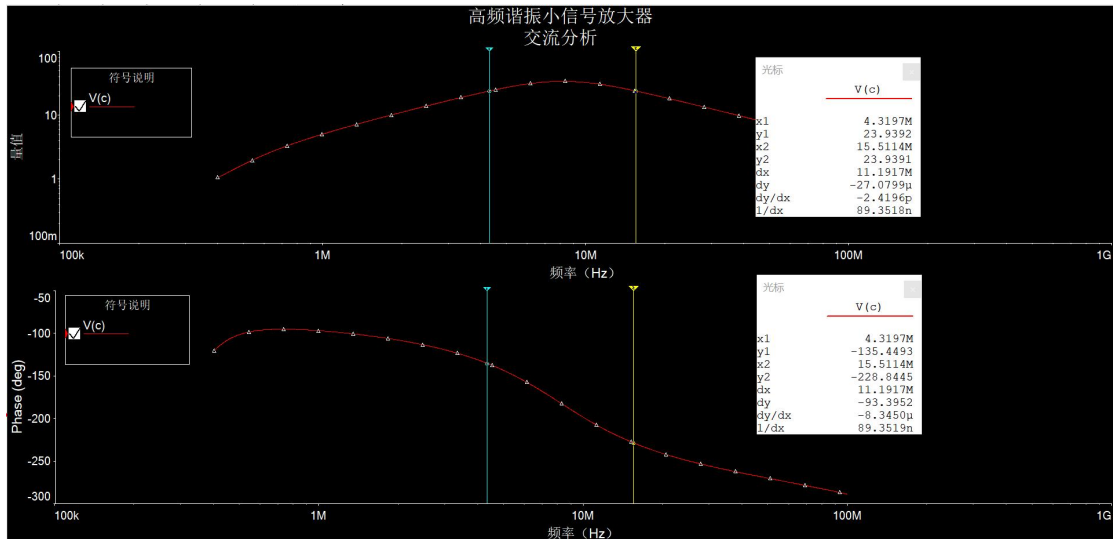


图 4-4-4c 带宽

由图 4-4-4c 可知，LC 并联谐振回路的带宽约为 11.1917MHz。

5) 验证 Q_L 、 B 、 A_{v0} 之间的关系

验证品质因素 Q_L 、通频带 B 和电压增益 A_{v0} 之间的关系，在 LC 并谐回路中增加一并联电阻，通频带如何变化？增益如何变化？

未添加并联电阻前：

$$f_L = 8.1670\text{MHz} \quad A_{v0} = 7.4008 \quad B = 11.1917\text{MHz}$$

并联电阻后：

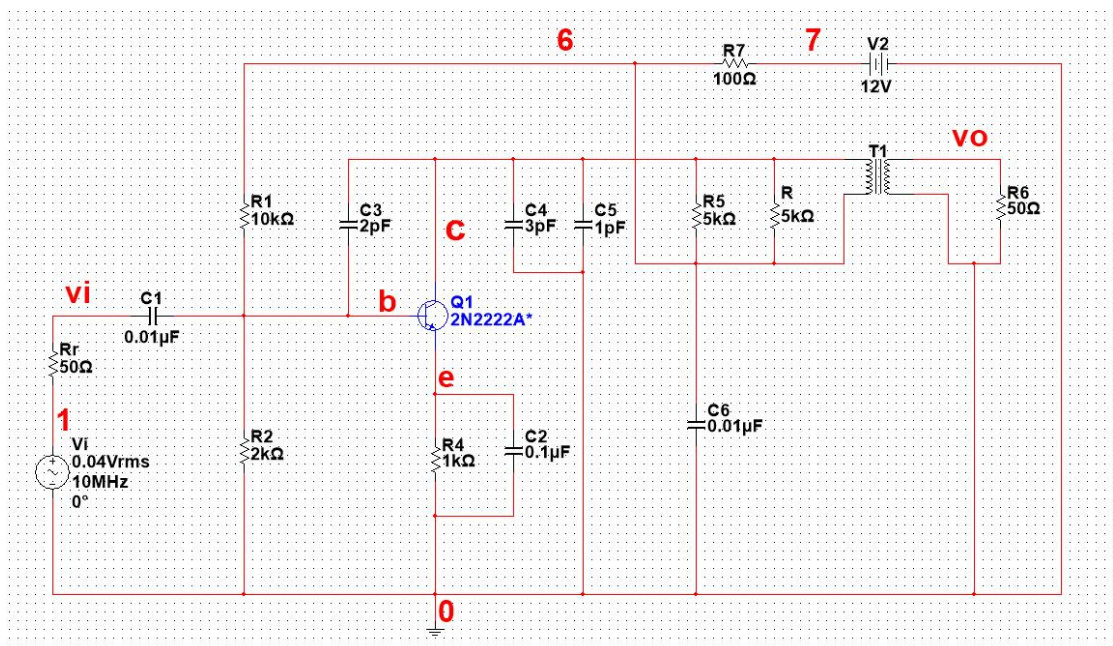


图 4-4-5a 并联电阻 R 后的新的电路图

交流扫描分析 Q_L 、 B 、 A_{vo} ：

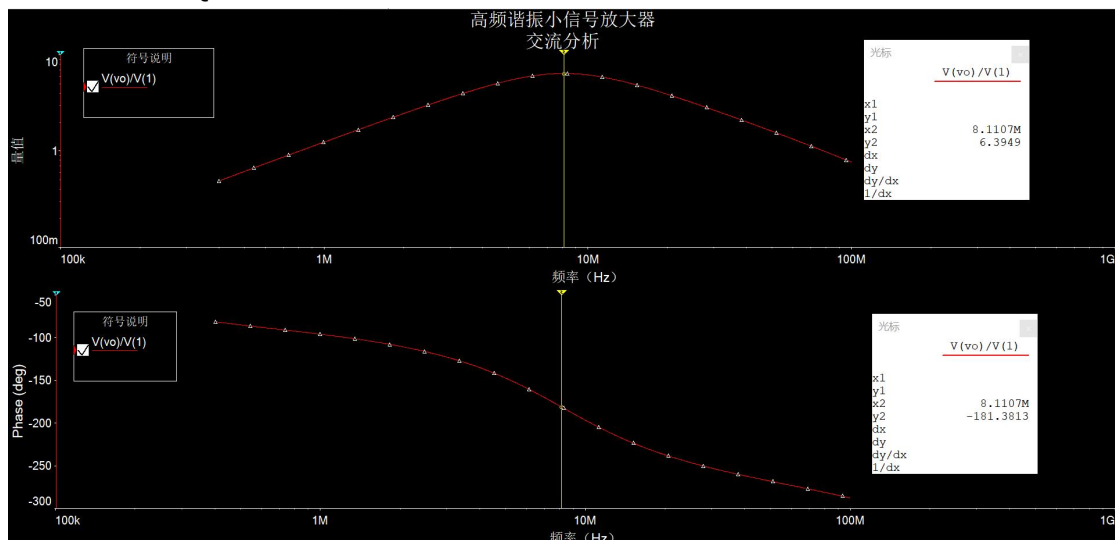


图 4-4-5b 并联电阻 R 后的增益最大值

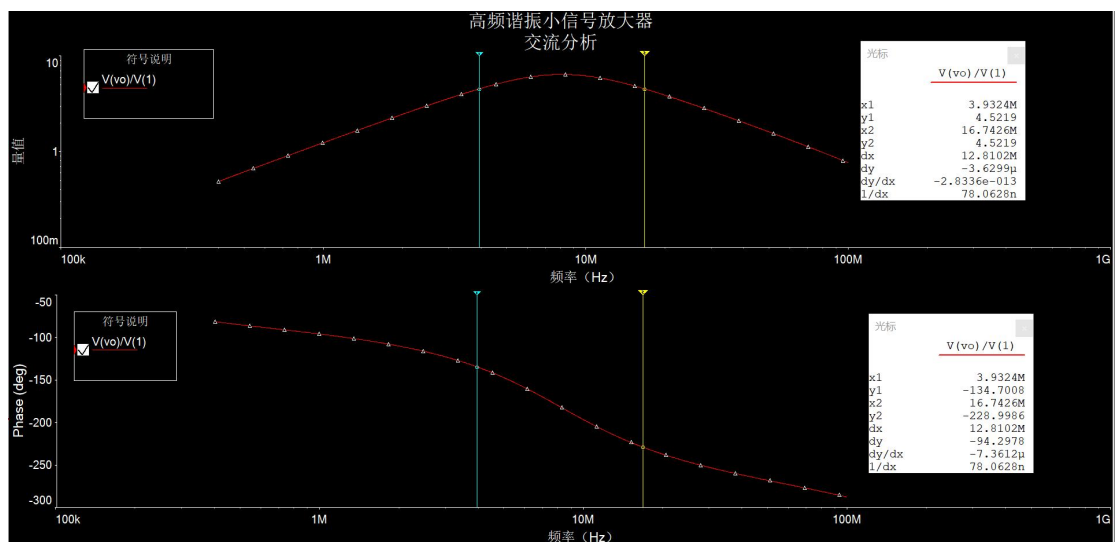


图 4-4-5c 并联电阻 R 后的带宽

因此，从图 4-4-5b 和图 4-4-5c 中可知，并联电阻后：

$f_L' = 8.1107\text{MHz}$ $A_{vo}' = 6.3949$ $B' = 12.8102\text{MHz}$ 增益变小，带宽增加。

对比：未添加并联电阻前： $f_L = 8.1670\text{MHz}$ $A_{vo} = 7.4008$ $B = 11.1917\text{MHz}$

原来的增益带宽积： $A_{vo} * B = 82.8275$

新的增益带宽积： $A_{vo}' * B' = 81.9199$

两者增益带宽积可以说是基本不变。这是因为回路电阻阻值减小，导致 Q_L 减小。 Q_L 减小会导致通频带增大，电压增益减小，增益带宽积基本为常数，与实验结果相符。

五、小结

这次实验对我来说，首先是我对 Multisim 软件各种功能的使用更加熟练了；其次是我对高频小放的原理和电路更加熟悉，相比于之前只是做题，对于高频小放，看多了非常好看的高频等效电路图，现在回过头来，才发现原来他本身的电路图也不简单，也有很多细节需要注意；另外对波形的时域频域的仿真也让我进一步熟悉了时域和频域之间的密切关系；最后在对实验的验证过程中，我进一步巩固了自己在课堂上学习到的知识，对高频小放尤其加深了印象。