

TD-SCMA多载波系统可行性研究

作者: Brad Brannon、Bill Schofield和Yang Ming

摘要

本应用笔记旨在阐明实现TD-SCDMA多载波收发机的可行性以及子系统的主要性能要求。

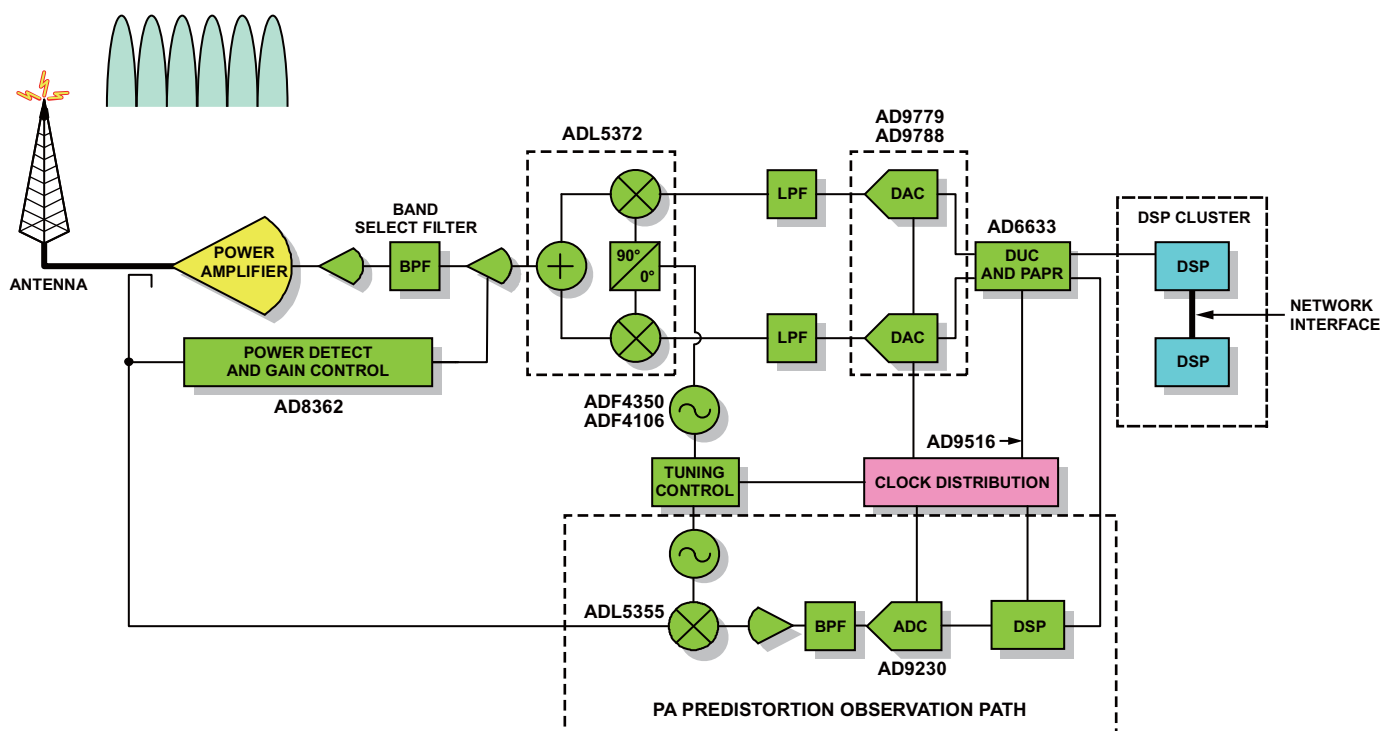


图 1: 直接上变频架构

目录

摘要	1	功率放大器线性化	11
发射部分	3	ACLR	14
通用架构	3	信号链分析	15
载波配置	3	接收部分	21
频率误差	3	通用架构	21
物理层结构	4	接收机要求	24
功率控制	5	接收及工作条件	24
码域形成	6	假设条件	24
发射调制	6	ADC无杂散动态范围(SFDR)要求	25
发射分集	7	关于固定或可变增益	26
峰均比(波峰因素)	9	验证	26
峰均功率比抑制	9	6载波接收机余量	27

发射部分

通用架构

发射信号路径架构设计有多种方法。本文首先介绍影响发射信号单元的因素，之后再对不同架构进行讨论。图1仅给出了初始参考点的直接变频架构。3GPP TS 25.105第6部分详细介绍了本文所涉及的发射信号要求。

载波配置

TD-SCDMA是一种采用非对称带宽结构的时分系统；上行/下行同步分配相同的带宽，允许发射或接收动态分配时隙。利用非对称通信负载技术，可以大幅改善频谱资源的利用效率。如果高下行业务负载可以占用负载较小的上行链路频谱，则可以有效避免下行链路拥塞问题。此标准支持三种码片速率：1.28 Mcps、3.84 Mcps和7.68 Mcps。通常1.28 Mcps属于TD-SCDMA低码片速率(LCR)，每帧包含7个

主要时隙；而3.84 Mcps属于TD-SCDMA高码片速率(HCR)，每帧包含15个时隙。信道栅一般采用200 kHz，对于3.84 Mcps和7.68 Mcps码片速率情况，则需要100 kHz信道栅；如果需要处理各种码片速率，应采用100 kHz信道栅。各种码片速率的信道间隔分别为1.6 MHz、5 MHz和10 MHz(参见图2)。

频率误差

每个基站都需要按指定的频率分配范围居中设置载波频率，广域网载波设置频率误差为 ± 0.05 ppm。针对这一要求，基站通常会根据同一时钟参考源获取所有时序；因为，接收和发射使用相同的时钟参考源可以保证接收和发射的频率分配相同。转换器采样速率一般为1.28 Mcps的倍数，例如：30.72 MSPS、61.44 MSPS、76.8 MSPS和122.88 MSPS，各倍频系数表示分别为24、48、60和96。

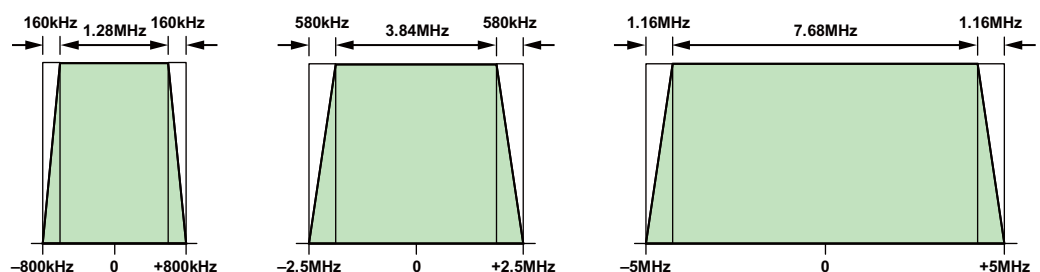


图2：TD-SCDMA载波配置

物理层结构

如图5所示，物理层包括720 ms超帧，由72个无线帧组成，每帧长10 ms。无线帧又分为两个5ms的子帧。对于1.28 Mcps码片速率，一个子帧有6400码片和7个时隙(TS0-6)、下行导频时隙(DwPTS)、上行导频时隙(UpPTS)和保护时隙(GP)构成。DwPTS用于下行同步和小区初搜。共有32个不同的下行同步码，用于区分不同的基站。

UpPTS用于建立上行初始同步和随机访问，以及越区切换时邻小区测量。共有256种不同的同步码，每8个码一组，共分为32个码组。基站通过此信号获得初始波束形成参数，以实现智能天线技术。子帧中的第一个时隙(TS0)总是分配为下行业务；TS1分配为上行业务。DwPTS和UpPTS时隙之间通过转换点分开，该点无发射功率，天线切换至接收机；保护时隙(GP)用于转换后保护。由于采用动态时隙分配，第二个转换点位置会在TS1后出现在子帧任意位置。通过改变上行和下行时隙数量，TD-SCDMA可以灵活适应对称或非对称负载业务。

对于1.28 Mcps码片速率，每个时隙包含两个数据符号字段(每个字段有352个数据符号)、1个长度为144个码片的中间码及长度为16个码片的保护时隙(参见图3)。中间码作为训练序列可用于信道估计、功率测量以及同步。数据中插入的符号为传送格式组合指示符(TFCI)，可以改善变码率、同步偏移(SS)，用于指示发射机调整时序；传输功率控制(TPC)符号用于严格控制功率水平。保护时隙用于避免时隙多径干扰。3.84 Mcps和7.68 Mcps码片速率均采用15个时隙，可动态分配用于发射或接收。

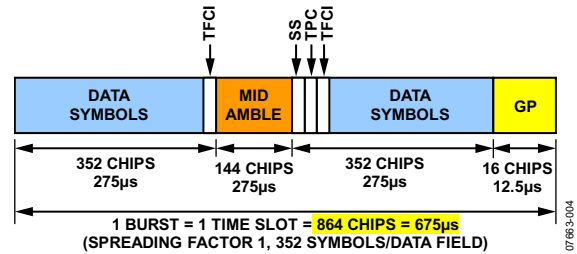


图3：时隙数据格式

每个时隙中，最多可向单个用户或多个用户分配16个码道(参见图4)。基本资源单位(RU)由频率、时隙、码道和扩频因子定义。基本RU的扩频因子范围为1至16。

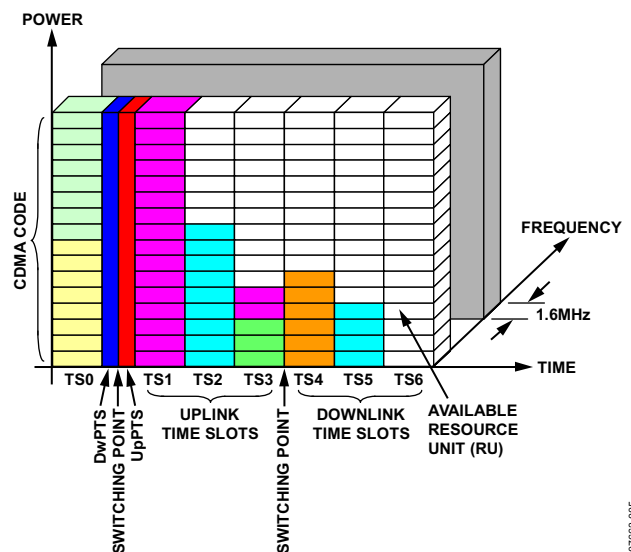


图4：资源单位

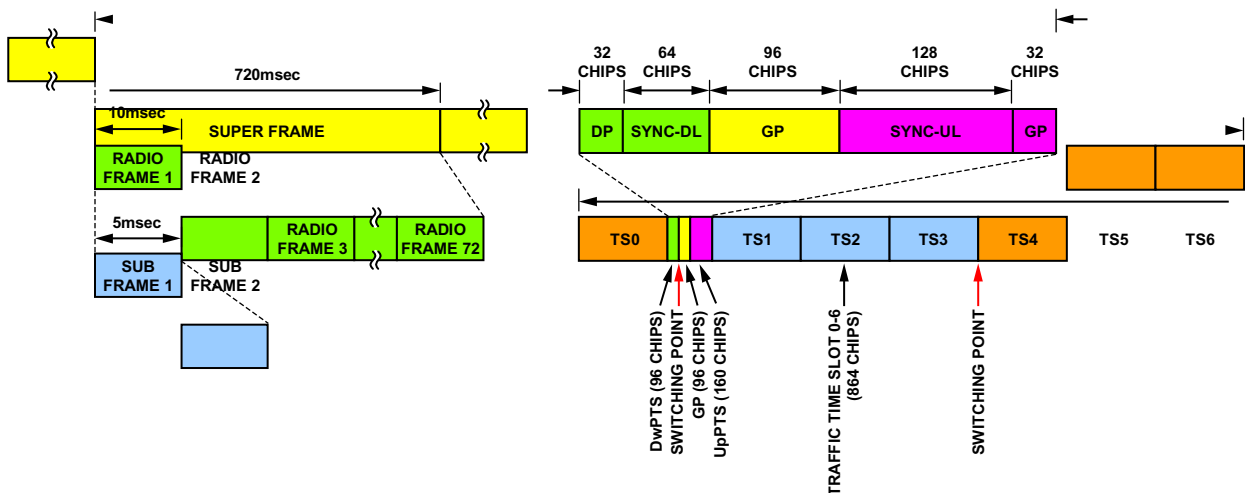


图5：TD-SCDMA物理层结构

功率控制

功率控制可帮助用户在不同的信道和负载条件下实现最佳功率发射，满足服务质量要求。功率控制可以提高系统整体性能，因为CDMA系统对用户所分配的主要资源既非时隙，也非频隙，而是发射功率。另外，功率控制可以延长移动终端的电池使用寿命。从基站角度来看，功率控制有三种形式。

第一种是闭环功率控制，LCR系统的闭环功率控制工作频率是200Hz，HCR系统则为100Hz；其主要目的是确保基站发射最佳大小的功率，以便在目标码道获得想要的信噪比(SNR)。移动终端通过接收链路向基站反馈SNR信息，要求基站调整功率水平；而基站则指示移动终端调整功率，直到最终获得满意的信噪比，这就是闭合的回路。闭环功率控制旨在降低快速衰落效应。下行链路发射功率控制位(TPC)插入信道数据流中，但该功率控制位不会对误码率产生太大影响。

外环功率控制根据移动终端码道的服务质量要求，设置闭环功率控制比特误码率的阈值。通过监控移动终端的误帧率，降低衰落波动。

开环功率控制用于克服慢衰落效应；基站根据收到信号的功率反比例调节发射功率。另外，当闭环功控失败时，开环功控还能作为安全保障机制。当正向链路丢失后，闭环反向链路功控会失去控制，移动终端会对邻小区产生干扰。而在接近邻小区时，开环可以降低终端功率，限制可能产生的不良影响。

最大射频输出功率指测量天线每路载波的平均功率水平。对于广域基站，1.28 MHz整合带宽的平均功率应大于38 dBm。满足此技术参数既能针对每个天线载波进行功率控制，也能

基于码道改善对用户的服务质量。每载波功控范围至少为30 dB。对于每个DAC使用单一载波的系统，用可变增益放大器(VGA)实现动态功率控制可最大程度优化DAC动态控制范围。对于多载波系统，所有载波均采用相同的功率控制，并基于VGA进行调节。多载波系统中除了一个载波以为，其他载波都低于单载波系统中的30 dB(参见图6)；如果单个载波和多个载波频谱性能都能在最大动态功率条件下获得，那么这种情况将不会再对DAC动态范围要求造成影响。

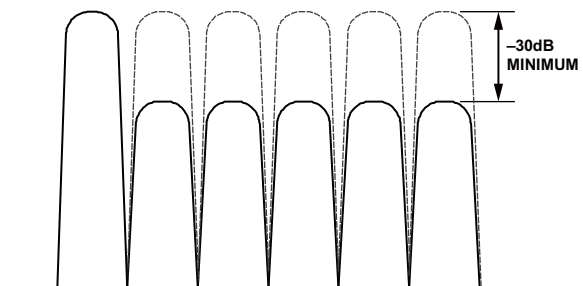


图6: TD-SCDMA载波功率控制

对于码域功率控制，要求下行链路使用10个连续的1 dB TPC符号调整，发射机码域功率需要介于8 dB至12 dB之间。每个码道功率控制至少为30 dB。

在发射和接收之间转换时，必须控制功率以防对接收机产生干扰。保护时隙(GP)用于转换瞬变保护。 -144 dBm/Hz 左右的关闭功率从基带到天线只能实现30 dB增益(热噪声限值)。由于这一增益无法达到热噪声限值的平均功率，需要将发射功率放大器与天线进行隔离，或者在发射关闭功率期间进行转换(参见图7)。

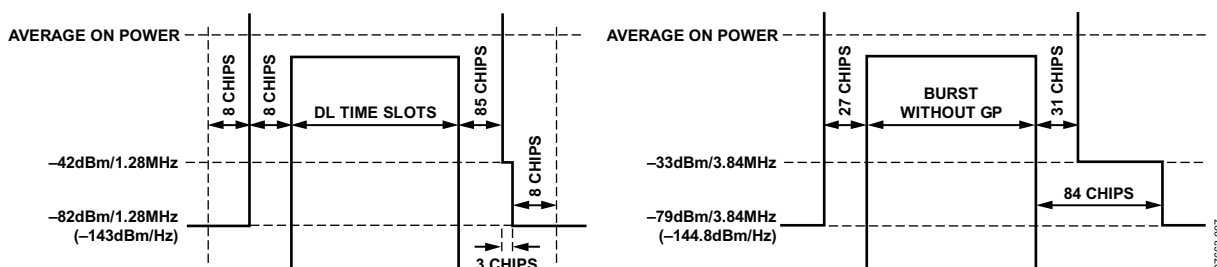


图7: TD-SCDMA转换

码域形成

每个用户业务信道均为CRC纠错，卷积编码，在位加扰及映射到具体资源单位(RU)前具有匹配速率。生成的业务层数据符号被传送到物理层；在物理层，发射功率控制(TPC)、传送格式组合指示(TFCI)以及同步偏移符号被压缩插入到业务层数据符号中。之后，数据包映射成QPSK符号，并由信道化码扩频(正交可变扩频因子，OVSF)。码片速率数据进一步通过16码片复扰码扩频，基站发射机的复扰码可以采用1或16。然后在数据包之间插入中间码，再拆分极数/复数据流，利用根升余弦滤波器进行脉冲整形，最后经过上变频获得想要的载波频率(参见图8)。

发射调制

TD-SCDMA技术规范定义了两种调制精度测量方法。第一种是峰值码域误差，用于评定码道扩频及保持正交的性能。峰值码域误差要考虑码域噪声；如果码域噪声太高，会降低接收机正确去除信道相关性的能力。码域噪声应保持在最低水平，以确保每个用户的服务质量。如果码片速率1.28 Mcps和3.84 Mcps都采用扩频因子16，则PCDE应为-28 dB。

第二种调制精度衡量指标是误差矢量幅度(EVM)。通过分析星座图并取测量点与参考位置之间的位移作为误差向量(参见图9)，可评估调制精度。参考位置由参考信号决定，要获得参考信号则首先要将接收信号解调成符号，再对这些符号重新调制形成理想的参考星座图。误差矢量信号的均方根值以总信号幅度百分比表示，称为误差矢量幅度(参见图9)。

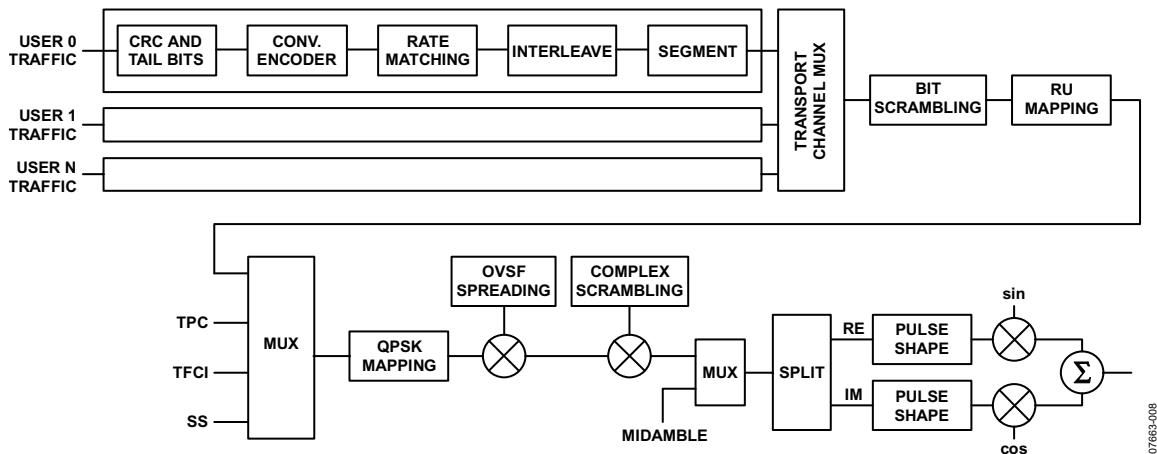


图8：码域形成

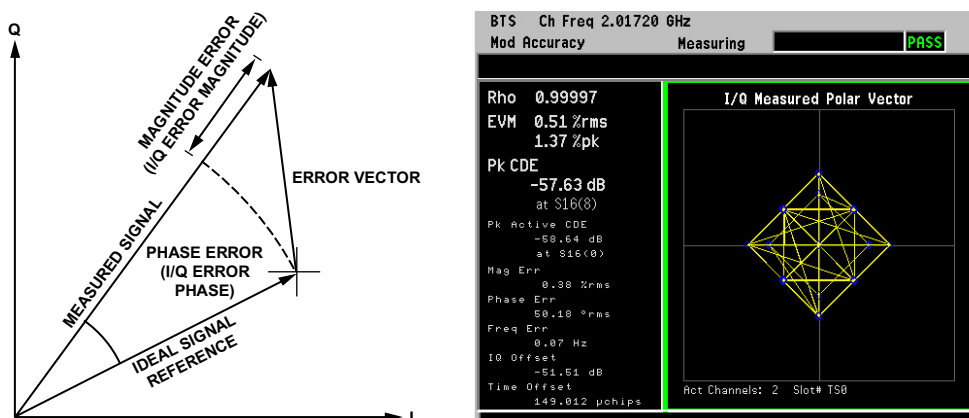


图9：TD-SCDMA信号的EVM和星座图

EVM有编码EVM或未编码EVM两种计算方法。对于未编码EVM，参考信号直接由接收位计算获得，因此不会检测编码误差。但是，未编码EVM容易受到基带滤波器、I/Q调制器和发射机IF/RF部分影响。编码EVM通过对测量信号解扰解扩获得参考信号。TD-SCDMA技术规范使用编码EVM，最大值为12.5%。

EVM和PCDE的关系可通过以下公式表示。EVM可定义为峰均比(PAR)和邻道泄漏比(ACLR)的函数。

$$EVM = \frac{1}{\sqrt{PAR}} \times 10^{\frac{ACLR(dB)}{20}} \times 100$$

$$PCDE = 10 \log_{10} \left(\frac{EVM^2}{SF} \right)$$

发射分集

分集技术是一种常用的抗信道衰落方法。基站信号通过相距足够远的多天线发射，这样每个天线发射出去的信号可以假定为具有独立衰落路径。对于移动终端，如果其中一条路径出现深度衰落，可利用另一条辅助路径(无深度衰落)为移动终端恢复信号。天线间距和移动终端的移动速度会影响移动终端处的信号的相关度。天线间距较大，约为几个载波波长时，则衰落不相关，此时如果移动终端的移动速度不大(如：步行环境)，则可获得最优性能；此信道具有平坦衰落特性。如果天线间距小于载波波长(一般为半波长)，可使用波束成形方法，这种方法特别适用于快速移动终端(例如：开车环境)；此信道具有频率选择特性。

发射分集有两种常用方法(参见图10)。时间(延迟)分集(见图10(1))指在一个天线上发射信息比特流后，经过一个或多个采样周期再从另一个天线上发射相同的信息比特流。对于慢衰落信道，延迟分集可以允许移动终端充分利用两

个衰落信息，获得更强的接收信号。但是这种方法需要多次发射相同的信号，耗费时间，数据吞吐量不大。第二种是频率分集(参见图10(2))，即采用多个载波发射信号副本，通过足够大的载波频率间隔保证独立衰落。慢衰落信道的频率分集效果与时间分集类似，可以使移动终端协调使用两个衰落信道进行解调。由于频率分集要探测两种频率分配，除增大成本外，无论是发射机还是接收机的复杂程度也会增加；因此对于有限带宽频谱资源，实现比较困难。

TD-SCDMA系统中的发射分集一般采用时间分集，利用扩频码的正交性，并可以在一个符号周期内获得时间分集的延迟量。

TD-SCDMA的发射分集可分为两种类型。在开环发射分集中(例如：图11(1)的正交发射分集)，编码数据流分为两个不同的数据流，用不同的发射天线同时发射。两个数据流利用不同的扩频码保持正交性。在单天线配置系统中，为保证每个用户的扩频码的有效数量，扩频码长度会采用双倍处理。第二种发射分集类型为闭环发射分集(例如：图11(2)的选择发射分集)。在衰落条件下，移动终端接收功率可能无法获得最大信噪比。理想状态下，发射机应选择具有最大接收信噪比的天线。但是，发射机并不知道基站和移动终端间的信道状态；所以需要建立一条由移动终端至基站的反馈信道，指出哪两个天线具有更高接收信噪比。

在TD-SCDMA使用的这两种发射分集类型中，开环方案更适用于快速移动终端，而闭环方案有利于平坦衰落信道，适用于慢速移动终端。使用波束成形技术的主要优势是降低小区内干扰，它可以使发射功率只指向所需的特定移动终端，而在其他移动终端的方向没有发射功率。这一点对控制发射功率，提高移动终端接收灵敏度非常有效(参见图12)。

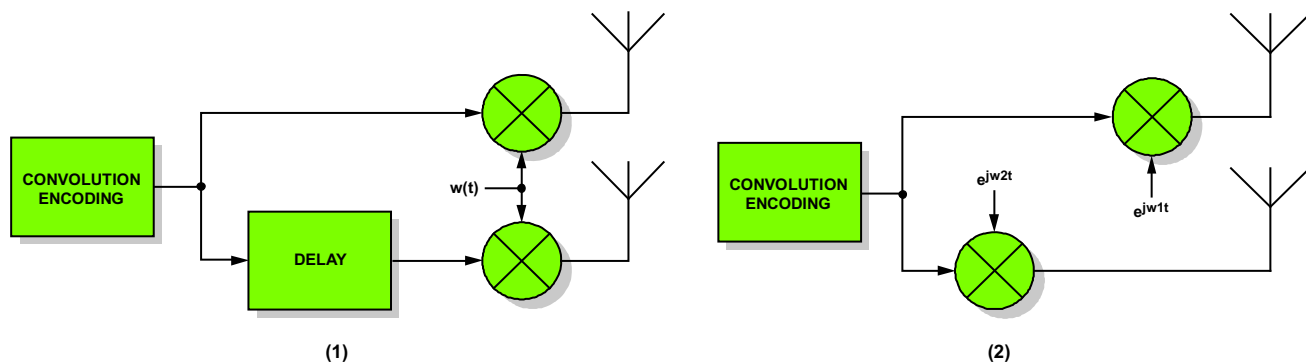


图10: 常见发射分集方案

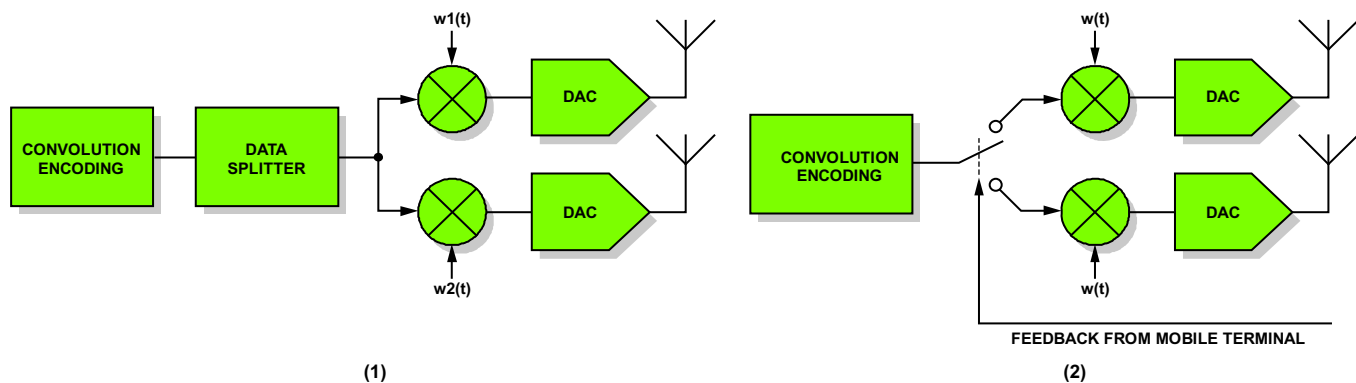


图11: 发射分集

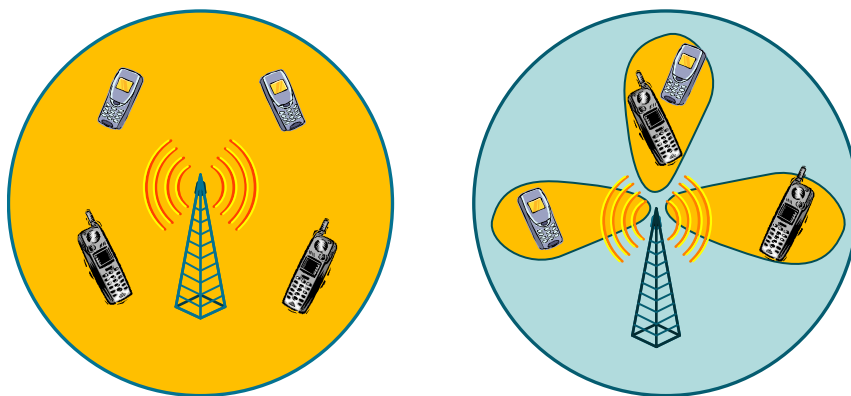


图12: 波束成形

随着天线阵列中单元数量的增加,可以获得更大的方向控制精度。此外,天线数量增加,对于相同有效全向辐射功率(EIRP)可以降低天线每个功率放大器的功率。低功率的PA线性度更强,所以,对某个点增加天线数量,则可以对功率放大器做线性化处理。图13给出了三个发射信道,每个信道发射10 W功率,总输出功率30 W。

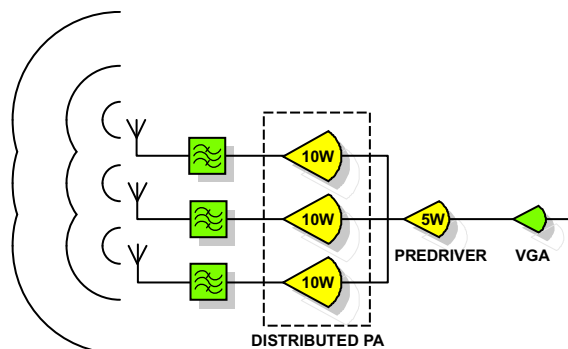


图13: 多天线配置获得更大发射功率

对于转换器，DAC数量应与正在使用的天线数量匹配，如果能具有匹配的传递函数会更好。因此，AD9767、AD9777和AD9779单芯片双DAC是两天线系统的理想选择。

峰均比(波峰因素)

对于驱动天线的功率放大器，效率和线性度是两个相互矛盾的性能指标。放大器工作在饱和区效率最高，不过线性度也最差。另一方面，放大器工作在线性区效率也最低。通常，需要在线性度和效率之间找到平衡；设置这一平均工作点，以使得信号峰值功率略低于放大器可以发射的最大输出饱和功率。确定和保持PAR以及功率放大器线性度是基站设计的主要难点。

载波波形通过脉冲整形生成一种带限波形。根据用户数量和正在发送的信息类型，如果分量信号以同相增加，则此波形可能会产生非常高的PAR波形。多载波应用还能进一步增加相位对准的概率和PAR值。如果需要保持一定的线性度水平，PAR增大会降低功率放大器的效率。

由于PAR受信道通信负载影响非常大，TD-SCDMA技术规范定义了一个频谱一致性试验用测试模式(参见图14)。要确定波形PAR，可利用互补累积分布函数(CCDFF)显示此范围内的峰值功率发生概率。通常可接受的概率水平为 10^{-4} ，小于此概率水平的峰值功率对放大器的实际交调性

能产生的影响很小，通常是使放大器进入饱和或在数字处理过程中削波。对于单载波配置，利用上述模型可知 10^{-4} 概率下的功率峰均比大约为9.26 dB。图14给出了测量的CCDF结果。对于多载波配置，如果不注意PAR，最终PAR结果可能会很高。图14利用测试模型分别针对6个等功率相邻载波在不同扰码条件下绘制出了模拟CCDF曲线。合理选择加扰码，可以最大程度减少复合峰均比，图14给出的复合PAR值为13.43 dB。

峰均功率比抑制

峰均比(PAR)越低，同等效率下可获得平均功率就越高。峰均功率比抑制技术(PAPR)可以降低峰值功率，同时不会造成带外失真。降低PAPR的典型办法是削波后滤波。但是，削波会严重影响调制精度(EVM)，生成新的频谱信号必须进行滤波。AD6633的峰均功率比抑制技术无需对基带或中频信号削波，该器件利用带内选择性失真技术降低峰值功率，不会造成相邻频带失真。这就实现了调制精度与信号压缩之间进行折衷，不会产生邻道失真。另外，在多信道应用中，调制精度性能降低的总量，可以不同地分配给每个载波，使得不同载波有不同的服务质量。例如，声音载波可以配置为低调制精度，这样有助于高速数据载波在高速数据传输条件下获得更高的调制精度。这是削波和滤波技术无法实现的。

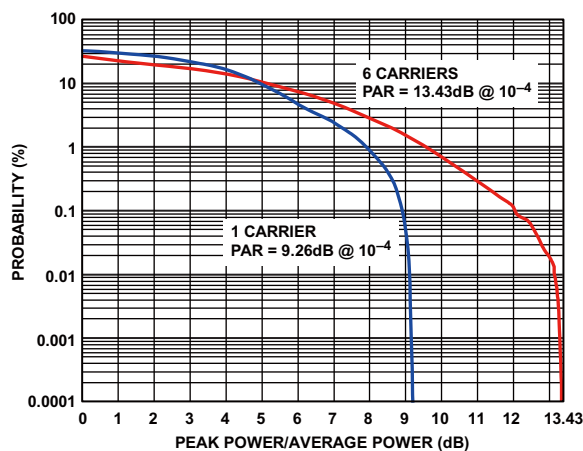


图14: 互补累积分布函数

PARAMETER	VALUE/DESCRIPTION
TDD DUTY CYCLE	TS i; i = 0, 1, 2, 3, 4, 5, 6: TRANSMIT, if i IS 0, 4, 5, 6; RECEIVE, if i IS 1, 2, 3.
TIME SLOTS UNDER THE TEST	TS4, TS5 AND TS6
BS OUTPUT POWER SETTING	PRAT
NUMBER OF DPCH IN EACH EACH TIME SLOT UNDER TEST	8
POWER OF EACH DPCH	1/8 OF BASE STATION OUTPUT POWER
DATA CONTENT OF DPCH	REAL LIFE (SUFFICIENT IRREGULAR)

07663-014

图15给出了AD6633使用三个等功率邻道测试模型载波的性能情况。图15(1)时域曲线清楚地显示出PAPR的影响。图15(2)的CCDF曲线在 10^{-4} 概率条件下，未压缩的峰值功率和大约比压缩峰值功率和大4 dB。在给定的概率条件下，载波越多，PAR抑制效率也越高。图15(3)显示了未受PAPR算法影响的信道外频谱。

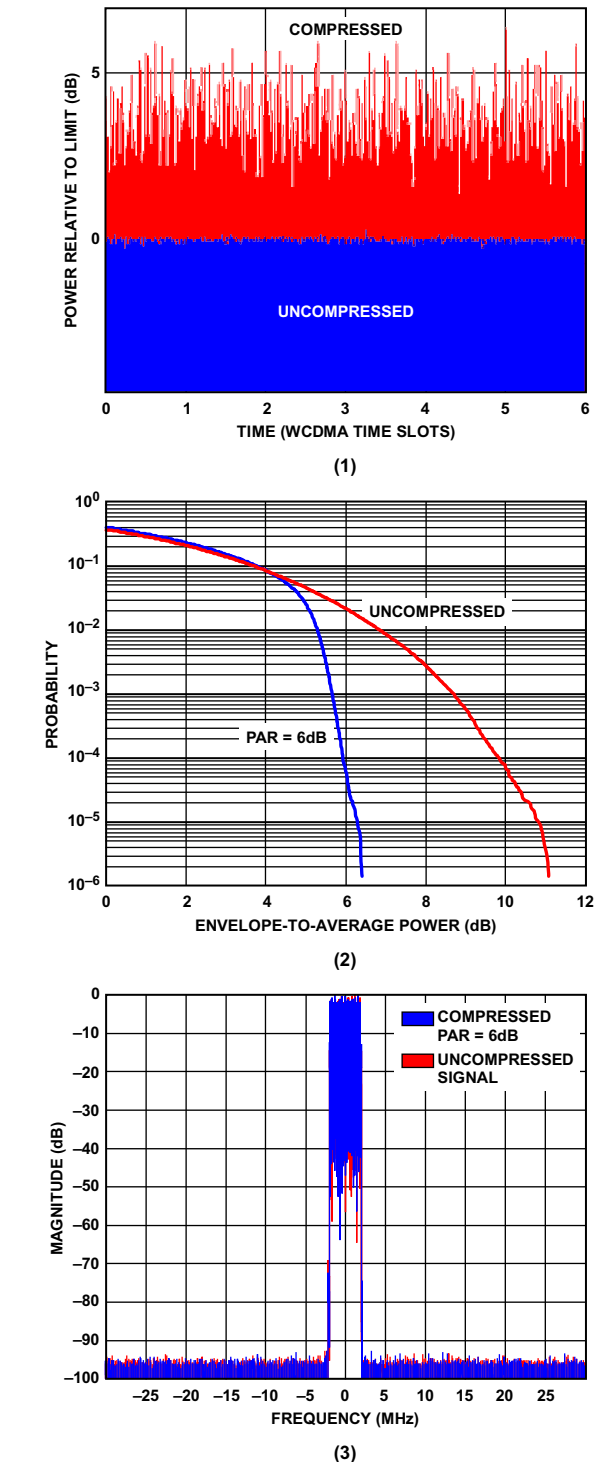


图15: AD6633的峰均比(PAR)性能

AD6633最重要的特性之一就是对误差的合理分配。与削波和滤波算法不同(削波造成频谱再生，随后再经过滤波)，AD6633产生的误差可以分配到活动信道间的任意位置。这些误差可以分配到相关信道或任何其他活动信道，从而实现服务质量(QoS)分级。例如，如果AD6633处理声音和数据两个信道，压缩数据信道的误差可以放入声音信道。这样可以通过降低声音信道的性能以保证数字通信信道质量的。但这并不意味着声音信道会变得无法使用。表1给出了误差在4个不同信道(FA)之间的分配方法以及误差矢量按信道分配的方法示例及产生的误差矢量幅度。

表1: EVA和EVM

FA	1	2	3	4
EVA	25%	25%	25%	25%
EVM	4.7%	4.5%	4.5%	4.7%
EVA	22%	24%	26%	28%
EVM	4.2%	4.3%	4.7%	5.1%
EVA	15%	20%	30%	35%
EVM	3.0%	3.7%	5.3%	6.3%

第一行表示误差在各信道之间均衡分配，产生的EVM约为4.6%，与削波/滤波技术相比是个不错的结果。但是，最后一行的大部分误差分配到了信道4，信道1的负载很小。这样，信道1的EVM大约提高了50%，而信道4则略有降低。由于这些误差分配方法可由用户设置，因此系统可以根据所需的QoS和EVM进行优化配置；这一点与削波/滤波技术不同，削波/滤波无论QoS和EVM要求如何，都会强制生成一致受限的EVM。这种灵活性使得用户可对性能要求较高的信道优化EVM，并且在不产生频谱再生的情况下保持其他信道有可接受的整体EVM水平。

功率放大器线性化

提高功率放大器效率的另一种方法是让放大器更接近饱和，同时对产生的失真进行补偿。实现PA线性化有两种主要方法。模拟前馈技术通过在主功率放大器周围增加前馈线性补偿放大器解决失真问题，提供足够的线性度使频谱再生不会影响邻道。这种方法通常会获得不到10%的效率，实现过程很复杂，但方便管理，另外需要考虑的是前馈放大器线性化的模拟问题(参见图16)。

改善PA线性的第二种方法是数字预失真技术(DPD，参见图17)。这种方法概念非常简单，用数字表示具有更好的线性和可预测性，并且不会对工作环境造成影响。因此，如果可以确定PA的传递函数，通过与相等的反向传递函数求和可以产生非常高的线性系统响应，并且不会产生噪声或失真。另外，也不再需要模拟前馈放大器而可以使用低成本的数字处理。

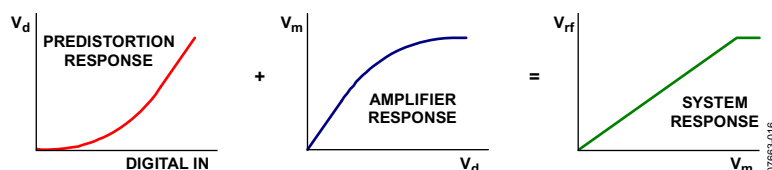


图16：功率放大器线性化

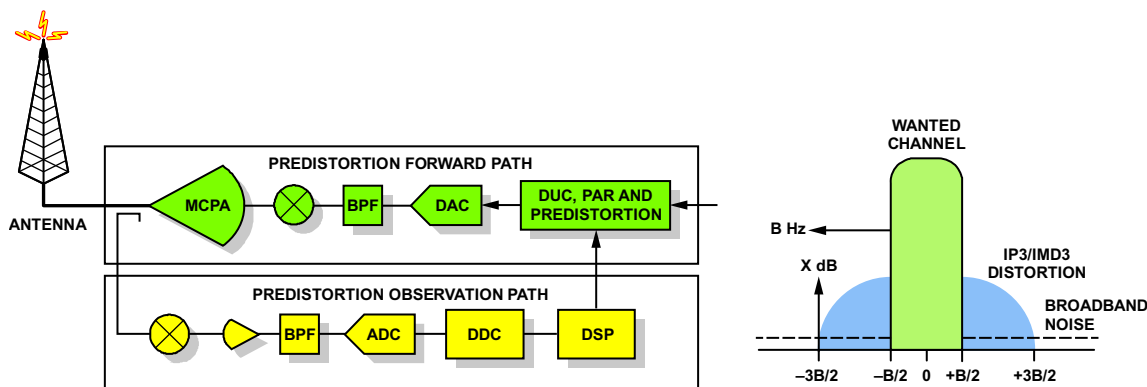


图17：数字预失真

实施数字预失真的系统需要考虑对转换器的影响。首要考虑即是前向通道。任何通过功率放大器的信号都通过两种途径被干扰；首先，信号中引入加性噪声；第二，非线性PA传递函数产生奇次交调产物。

对于TD-SCDMA信号，这些影响都会造成相邻和相间信道频谱再生。三阶交调产物会造成载波带宽3倍扩频失真；五阶交调失真范围为5倍带宽；七阶交调失真范围为7倍带宽。对于单载波配置，如果期望带宽1.28 MHz，三阶交调失真所占据的频带为期望信道中心任意侧的活动信道频率边缘至3倍半带宽范围(0.64 MHz和1.92 MHz)，参见图18。邻道中会出现三阶交调失真及加性宽带噪声。第一个相间信道不受三阶交调失真影响，但会受到宽带噪声影响。五阶和七阶交调失真产物也会产生类似情况，随着交调失真阶数增大，受影响的信道也会增加。对于6载波应用配置，失真信号带宽为27.84 MHz(6个频率分配，减去2个过渡带乘以3)。

因此，三阶交调失真影响的范围为信号带宽频率中心任意侧的4.64 MHz至13.92 MHz；三阶交调失真会更更多地影响相间信道，甚至有可能涉及相邻频率分配，详见图24。另外，对于固定DAC的IMD性能，随着载波器数量增加，相间信道能量也会增加，相对于单载波配置，ACLR按系数 $10\log_{10}(\text{载波数})$ 降低。由于数字预失真的目的是避免失真，采用数字预失真的系统需要大于 $10\log_{10}(\text{载波数})$ 的IMD性能才能保持与单载波相同的ACLR。另外，对于3倍、5倍和7倍信号带宽控制需要完全消除三阶、五阶和七阶

交调产物影响。对于6载波TD-SCDMA，信号带宽9.28 MHz (9.6 MHz - 0.32 MHz)，如果关心五阶交调产物，需要控制46.4 MHz带宽，另外与单载波相比，需要优于7.8 dB ($10\log_6$)的IMD性能。

在观察路径中，无失真发射信号保存在一个FIFO中，RF输出信号样本下混频后保存在另一个FIFO中。线性化算法通常受到DSP计算时间或具体的硬件模块限制，因此如有必要无失真发射信号样本及RF采样信号可采用突发处理，或者通过空闲时间获取大量样本。观察路径的目的是在PA输出端再现失真，不受噪声限制。因此，获取大量样本可降低观察路径的噪声要求，因为观察路径的噪声被平均，噪声会降低 $3\log_2(N_{AV})$ (N_{AV} 是参与平均的数量)。ADC的噪声通常可以降低至8-10 ENOB。大量采样还可消除具有可变峰均比的波形中常见的快速功率变化问题。

RF样本则进行时序校准，与无失真发射信号对齐，并求差值。DSP利用差值结果来修改预失真系数，优化其他前向通道参数，比如群延迟或正交调制误差。预失真自适应算法可利用多项式乘法或一个查找表生成经校正的传递函数。一旦确定结果，可以进行反向失真计算，修改后来的查找表或多项式系数。系数更新只需要数秒钟时间即能完成，不仅可捕获载波功率曲线失真，还能获得温度和老化的影响。

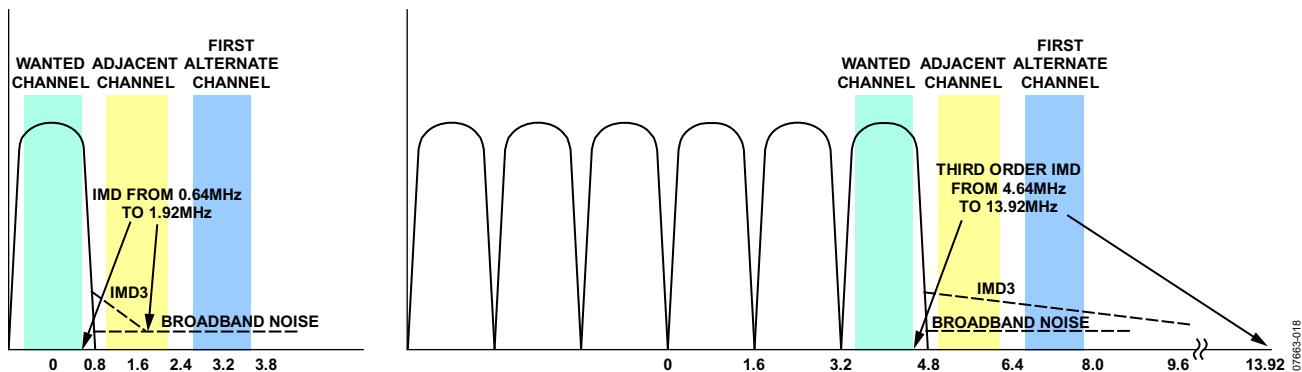


图18：TD-SCDMA的非线性功率放大器交调失真

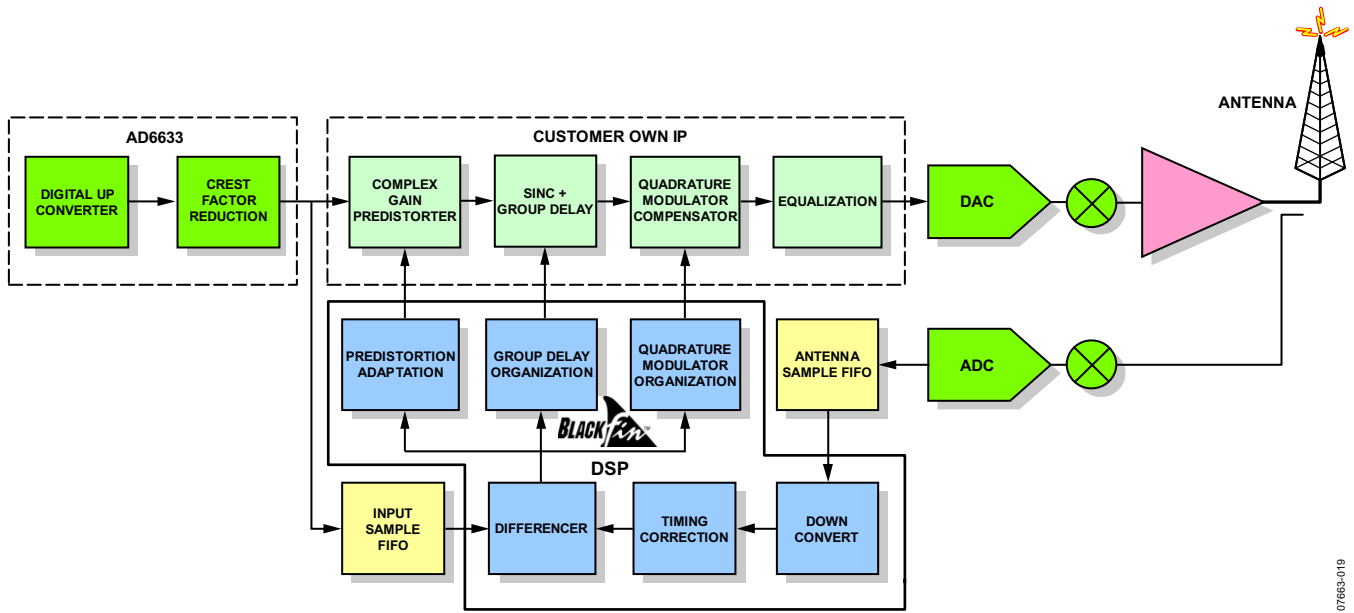


图19：带DPD环路的发射机框图

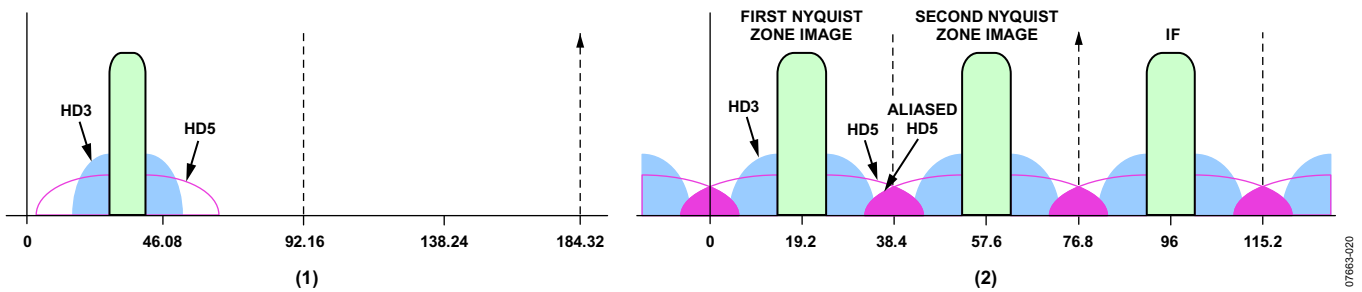


图20：观察路径采样

有多种方法可对发射信号失真进行数字化处理。最直接的方法是将发射信号下混频至高速ADC的第一奈奎斯特频率区，参见图20(1)。这样可以最大程度保障ADC性能。理想状态下，此ADC的采样速率应有足够的速率，能够对与失真产物相等的带宽进行数字化处理，达到期望的修正目标。例如，要捕捉6个连续载波的五阶失真至少需要46.4 MHz奈奎斯特频率带。虽然，奈奎斯特定理指出采样速率需要两倍带宽，标准的ADC设计一般将采样速率设计为奈奎斯特频率的3倍，以满足模拟滤波器要求。因此，典型采样速率大约为139.2 MHz。七阶校正采样速率大约为194.88 MHz。

另一种方法是在高中频条件下对信号采样。这种方法具有更简单的RF链路，可能只需要单一的下变频转换。不足之处是ADC性能将难以达到。虽然有合适的ADC产品(例如：AD9230)，但是，外部时钟抖动和相位噪声等因素使这种方法应用相对困难。这种方法的采样速率保持相同。

唯一不同之处在于采样过程需要使用更高的奈奎斯特频率带。采样后的计算过程也相同。

还有一种方法是下混频至低中频，并对发射信号进行欠采样，参见图20(2)。利用这种方法，ADC无混叠地采样信号和三阶失真项；五阶或更高阶的失真项可在三阶基础上混叠，由系数进行控制补偿。此技术的优势在于可以使用较低的ADC采样速率。缺点是校正算法更加复杂，必须整理出相互混叠的各阶失真。

其他对子带频谱进行数字化的方法主要依靠DSP技术从子带中提取信息。子带按顺序采样后在DSP中整合，最后进行校准分析，参见图21。一旦完成频谱整合，DSP处理与使用快速ADC对整个频谱采样过程并无差别。这种方法的优点在于如果没有较快速度的器件，可以使用低采样速率。不足之处在于必须使用调谐电路逐个通过一个或多个子带完成数字化过程。

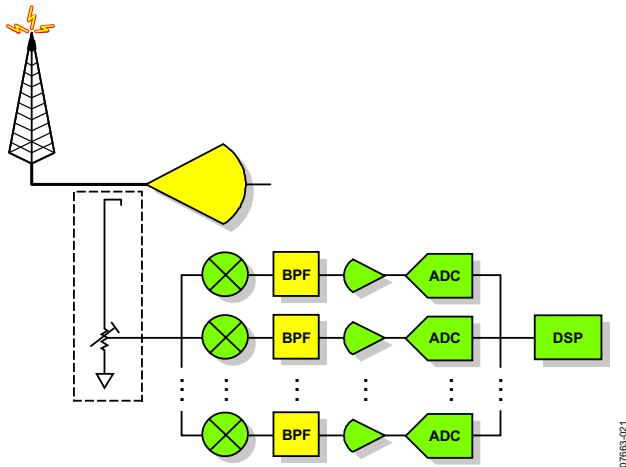


图21: 子带DPD测量回路

如果多天线单元需要进行PA线性化处理, 前向通道校正系数需要同时更新, 否则会影响相干空间合成性能。线性化引擎可同时作用于所有天线单元; 或按时序作用于各天线单元, 仅同时更新一个天线单元系数。无论是哪种方法, 模拟信号链应相同, 以消除多个模拟信号链之间性能不匹配。要实现这一点, 模拟信号链应在各天线单元之间依次切换, 采样样本按时间偏差保存(参见图23)。之后线性引擎对所有样本按时间对齐, 再与按时间对齐的输入样本进行比较, 计算更新线性系数。根据数字线性化引擎的计算时间, 可减少用于平均计算的每个天线单元中的样本; 这时, 模拟信号链中的噪声性能应优于单个信道的信号链。

无论具体采用什么样的方法, ADC仅对线性度和噪声性能有要求, 平均后应大于天线中正在测量的结果。

ACLR

上面重点介绍了降低复合信号PAR的重要性。本文认为要提高20 dB的ACLR可以通过PA线性化实现。下列公式给出

了ACLR、PAR (ξ)和IIP3三者之间的关系; 注意此公式仅对单载波第一邻道有效。正如前文所述, 使用 $10\log_{10}$ (载波数)可通过多载波ACLR推出单个载波要求。

$$ACLR = -20.75 + 1.6\xi + 2(PIN - IIP3)$$

对于DAC, 交调截点仅与输出相关, 因此上述公式可简化为:

$$ACLR = -20.75 + 1.6\xi - IMD [dBc]$$

但是, 之前的公式无法得知ACLR上的噪底。图22给出了W-CDMA单载波针对AD8349利用测试模式1进行信道功率扫描的情况。当信道功率降至-15 dBm左右时, ACLR计算公式有效, AD8349的IP3大约为+18 dBm。随着信道功率下降, ACLR受噪声影响逐渐增大, ACLR性能逐步降低, 参见图22。

对于LCR指标, 要求在天线中测量的第一邻道ACLR为40 dB, 相间信道ACLR为45 dB。对于HCR, 这两项参数分别是45 dB和55 dB。

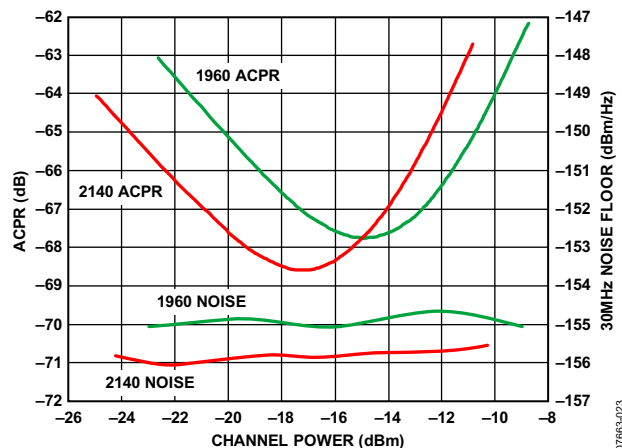


图22: 单载波W-CDMA, 1960 MHz和2140 MHz, 30 MHz载波偏移时的ACPR和噪底(dBm/HZ) vs. 和信道功率

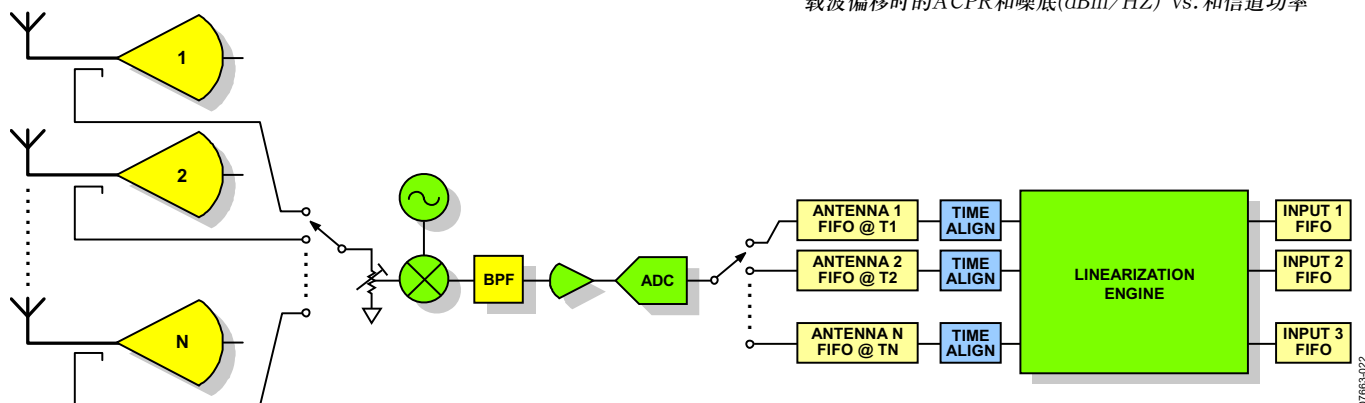


图23: 多天线系统的DPD测量环路

信号链分析

现在对两种信号链进行分析。第一种情况针对：单一单元天线，输出功率24W，数字预失真PA线性化和峰均功率比抑制。第二种情况针对六单元天线，4W功率放大器，假定满足线性要求，无需进行专门的线性处理；但是峰均功率比抑制仍要使用。两种情况都应给出大致相同的EIRP，并且两者都假定有LCR系统和简化信号链，如图24所示。

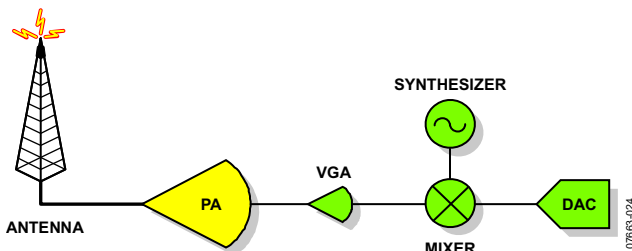


图24：发射机信号链

单一单元天线，前向通道分析

带外发射

带外发射指因发射机调制过程和非线性原因产生的、刚超出必要带宽的无用发射，但不包括杂散发射。3GPP技术规范第6.6.2.1节详细介绍了发射屏蔽。

首先分析单载波情况(参见图25)。假定PAR为9.26 dB，如前文所述；使用PAPR可以恢复3 dB的PAR；同时假定DAC

处理预失真有3 dB开销。这样即可确定PA输出的峰值功率以及DAC动态范围计算的整个范围。3GPP技术规范根据每个载波的输出功率定义了具体的频谱发射要求。根据6.6.2.1.2节对单个载波规定，载波功率大于34 dBm/1.28 MHz时，30 kHz积分带宽需要-28 dBm；比规定的-31dBm功率多出3dB余量，这就要求杂散功率不大于-14.7 dBm/1.28 MHz。因此，DAC所需的动态范围为128.83 dBFS/Hz。另外，杂散发射规定的频率偏移覆盖邻道，需要-58.5 dBc的ACLR (-67.76 dBFS + 9.26 dB)。

现在再看看六载波情况(参见图26)。对于相同的总平均输出功率，载波输出功率要低7.78 dB。另外PAR也略高于单载波情况，峰值功率达到了57.23 dBm (43.8 dBm + 13.43 dB)。技术规范定义了从最外一个载波中心位置开始的频率偏移噪声密度。对于单载波配置，假定三阶失真占主要地位，由于线性度超出2.4 MHz，噪声密度没有增加。但是，对于六载波配置，三阶失真存在于偏离最外载波2.4 MHz以外，因此噪声密度要求也不相同：-13 dBm/MHz。发射技术规范同样规定了3 dB余量，DAC的杂散水平为-14.93 dBm。这样有效的提高了对DAC动态范围的要求，达到132.23 dBFS/Hz，更重要的是，邻道ACLR现在要求为-50.95 dBc (71.16 dBFS - 12.43 dB - 7.78 dB)，如果考虑单载波配置加7.78 dB，相邻ACLR即为-58.73dBc (-71.16 dBFS + 12.43 dB)。

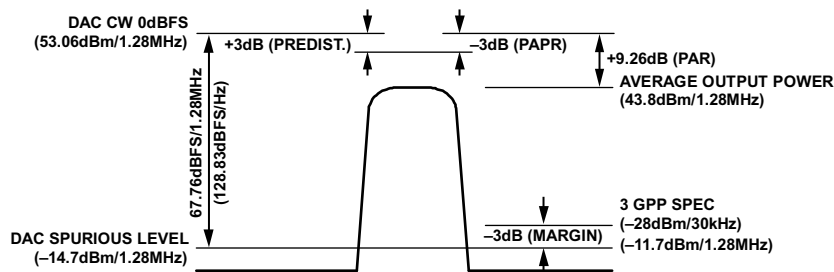


图25：单载波带外发射

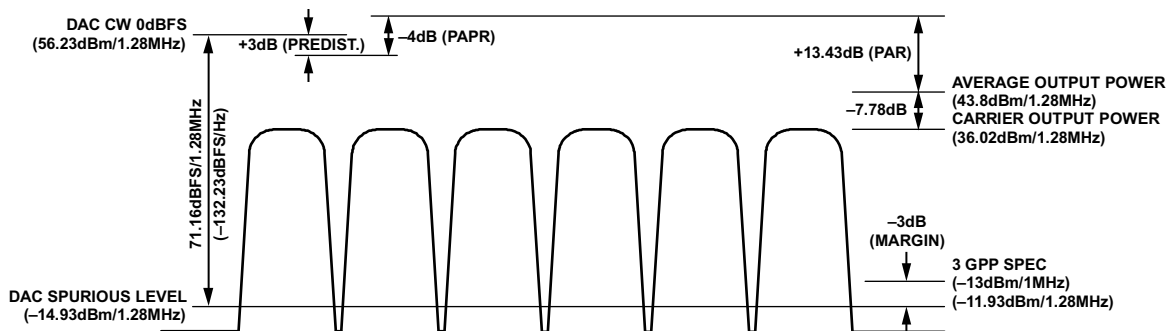


图26：六载波带外发射

杂散发射

本部分概括地介绍了信道如何影响其它无线电，包括基站接收机。如果单一载波位于频带边缘，如图27(1)所示。根据B类发射要求，在偏离载波10MHz处要求-30dBm/MHz。在此频率偏移条件下，由于宽带噪声，不会有任何谐波或噪声密度影响。如果是多载波系统，-30dBm/MHz要求仍然存在，如图27(2)所示。但在这种情况下，频带可能会受到五阶失真影响。但是，如果系统主要受三阶失真影响，此频率偏移下的任何噪声能量都是由宽带噪声带来的。

图28为单载波配置，正如前文所述具有相同的峰值功率水平；现在要求有-30dBm/MHz(-28.93dBm/1.28MHz)，如果

同样使用3dB余量，则杂散发射不能大于-31.93dBm/1.28MHz。由于此频率偏移太接近载波范围，以致任何滤波过渡范围都无法生效；这一要求也决定了最低宽带噪声要求和ACLR要求，相间信道的ACLR为-75.73dBc (-84.99dBFS+9.26dB)。

对于六载波情况(参见图29)，峰值功率水平大于单载波，结合低杂散要求，DAC最低动态范围应为-149.23 dBFS/Hz。此项要求还会增加对六载波相间ACLR的要求：-67.95 dBc (-88.16 dBFS + 7.78 dB + 12.43 dB)。

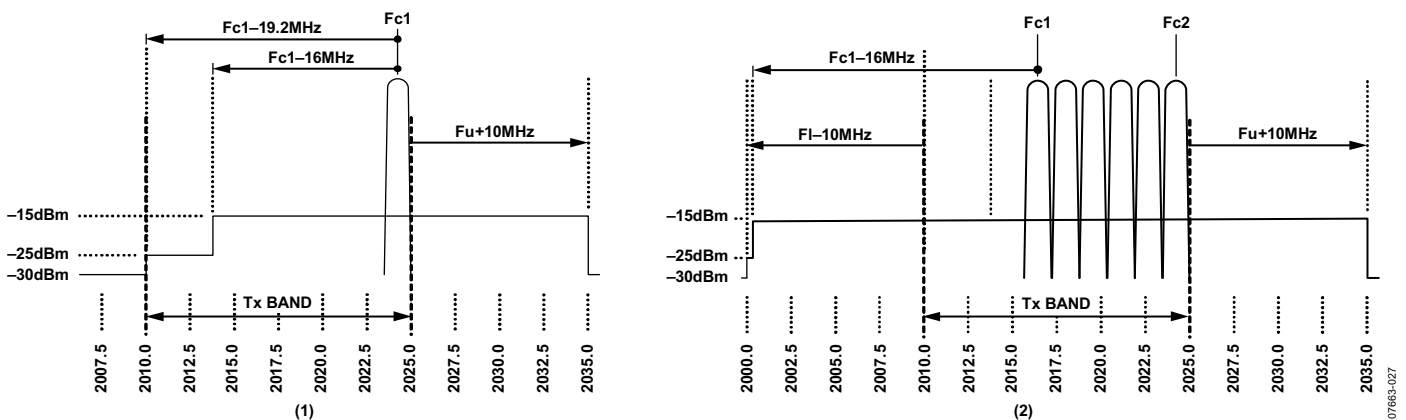


图27：杂散发射限值

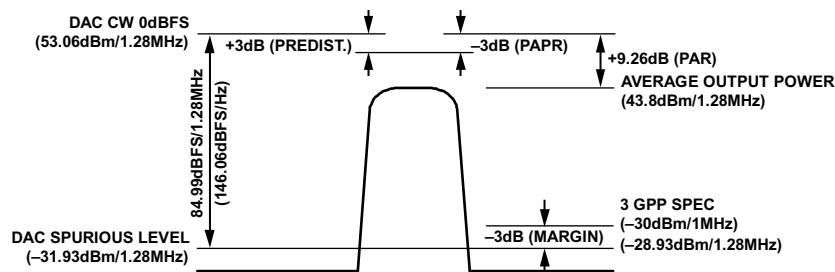


图28：单载波、单一单元天线杂散发射

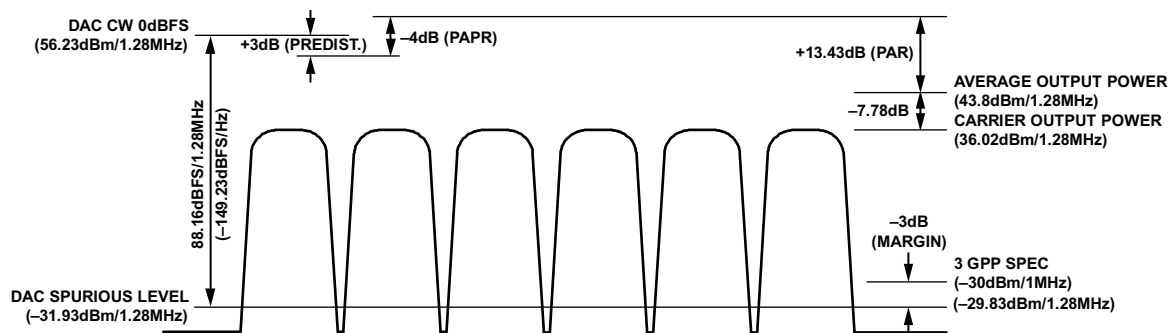


图29：六载波、单一单元天线杂散发射

前向通道验证

邻道最低ACLR由带外发射功率决定。将六载波邻道最低ACLR的-50.95 dBc加上7.78 dB 可得出单载波要求，再加上邻道宽带噪声1 dB余量，则单载波邻道ACLR为-59.73 dBc。相间信道ACLR通过杂散发射技术指标获得。此处要求值为-75.73 dBc。

我们假定六载波系统使用不同扰码测试模型，复合波形PAR为13.43 dB，PAPR将PAR降低至9.43 dB。另外，我们假定使用PA线性化改善PA的OIP3(三阶交调截点)。如果使用类似于ADL5372的混频器/调制器，则输出信道功率应为-13 dBm。如果对VGA分配17 dB增益，则需要PA有40 dB增益以使从DAC输出的信号传递功率大约为+44 dBm 。目前市面上具有这些特性的PA和VGA产品噪声系数大约为3 dB。计算PA输出的级联OIP3结果为+71.01 dBm；如果假定前级无失真，由于交调原因，级联OIP3在邻道中产生的ACLR为-59.69 dBc(宽带噪声对相邻信道ACLR的影响非常小，可以忽略不计)。

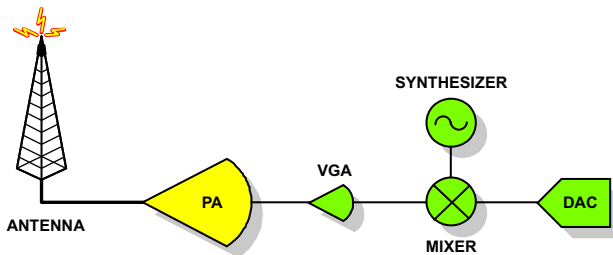
考虑VGA和PA噪声和增益，要获得-75.73 dBc相间信道ACLR，混频器总的输出噪声应为-154.6 dBm/Hz左右。在DAC中均匀分配噪声预算，混频器和合成器可以产生-75.77 dBc相间信道ACLR。根据上述要求，DAC满量程输出为-3.57 dBm，要求DAC的动态范围为-153.4dBFS/Hz。

采用这种信道编排，-41.47 dB的PCDE和3.37%的EVM超出了规范要求。

单一单元天线，PA线性化观察通道分析

对于观察通道的唯一要求就是具有更高的线性化程度，超出所需天线线性化要求，噪声性能不会影响线性测量。图31以黑色线显示了六载波带外发射要求；以红色线显示了观察通道要求。观察通道线性度与前向通道线性度相比，有6 dB余量，另外观察通道噪声比观察通道线性度要求低6 dB。根据上述线性度和噪声要求，需要衰减43.8 dBm的平均输出功率以保证在观察通道接收机ADC满量程范围内。使用60 dB固定衰减，由40 dB(典型值)定向耦合器衰减和20 dB步进衰减两部分构成，可使RF部分获得部分增益。ADC之前RF部分9 dB增益可使平均输出功率达到-7.2 dBm。使用2 V p-p差分ADC满量程，同时假定输入阻抗200 Ω，ADC满量程输入功率为4 dBm/7 dBm(峰值)。如果前向通道预失真余量3 dB，峰均比9.43 dB，则观察通道ADC中的峰值信号功率为5.23 dBm；这为ADC压缩留有一定的余量。

观察通道测量的天线噪声应为-88 dBm/Hz(参见图32)，以使混频器输入噪声系数达到26 dB，输入ADC的噪声密度为-139 dBm/Hz。要使ADC噪声影响比RF噪声影响低10 dB，需要ADC有-149 dBm/Hz的噪声密度。4 dBm满量程产生的ADC噪声密度为-153 dBFS/Hz。由于噪声无需即刻修正，RF和ADC的噪声可以经过多个周期平均，这样RF和ADC上的噪声要求可放松为 $3 \times \log_2(N_{av})$ ，其中 N_{av} 为平均样本数量。



功率放大器		可变增益放大器		混频器		数模转换器		合成器	
输出功率	44	输出功率	4	输出功率	-13	输出功率	-13		
输入功率	4	输入功率	-13	输入功率	-13	输入功率	-13		
增益	40	增益	17	增益	0	增益	0		
IIP3	35	IIP3	20	IIP3	19	IIP3	29		
OIP3	75	OIP3	37	OIP3	19	OIP3	29		
NF	3	NF	3	NSD	-157	NSD (dBm/Hz)	-157	NSD	-157
						IMD3	70	1.6MHz偏移	
						PAR开销	9.43		
整体OIP3	71.01					0dBFS (dBm)	-3.57		
ACLR (IP3)	-59.69	整体ACLR(邻道)	-59.69			NSD (dBFS/Hz)	-153.4		
ACLR(噪声)	-75.77	整体ACLR(相间通道)	-75.77						

图30：前向通道电平规划

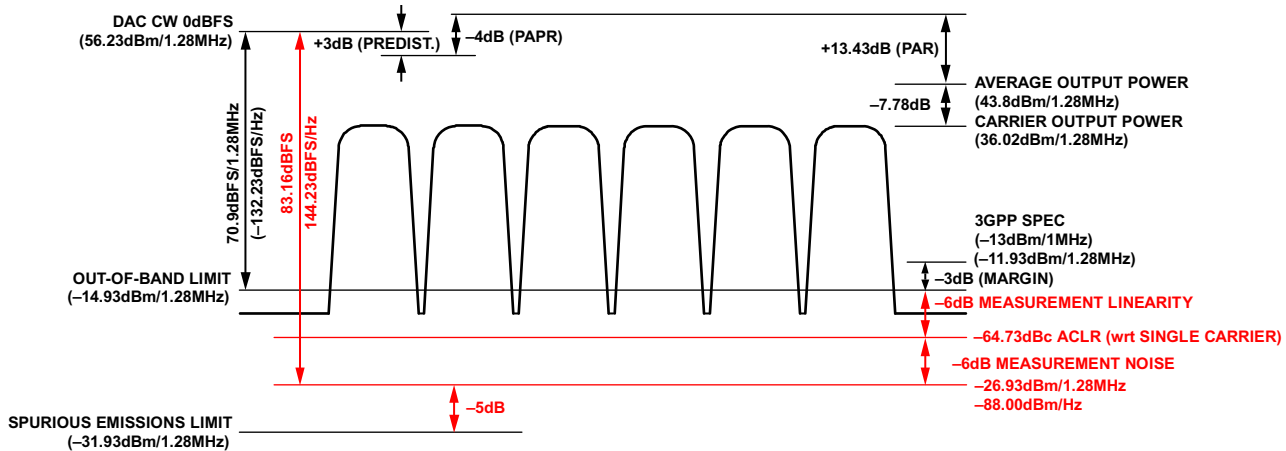


图31: DPD测量回路要求

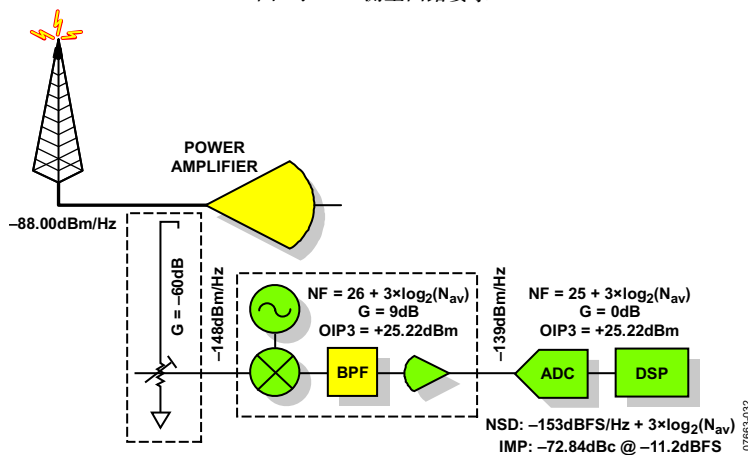


图32: 观察通道信号链

如果考虑观察通道的线性余量，对于单载波应用，需要-64.73 dBc的邻道ACLR。这与输入ADC的+22.22 dBm的IP3相符合。如果在RF和ADC之间均分，则ADC可获得+25.22 dBm的IIP3。当ADC输入功率为-7.2 dBm(-11.2 dBFS)时，可产生-72.84 dBc双音IMD。

根据不同的观察通道方法，AD9230采样速率可达250 MSPS，或者使用更为方便的245.76 MSPS采样速率，即有122.88 MHz奈奎斯特频率区。奈奎斯特频率区可容许9.6 MHz信号带宽的六载波进行三次和五次谐波分量数字化处理，占用总带宽48 MHz。超出48 MHz带宽可以进行简单抗混叠滤波。AD9230在140 MHz中频条件下具有-78 dBc双音IMD，两个-7 dBFS信号完全满足上述要求。在140 MHz中频条件下，AD9230信噪比为63.5 dB；也即在122.88 MHz奈奎斯特频率区噪声密度为-144.4 dBFS/Hz。使用AD9230至少要求8个样本平均，产生9 dB处理增益，使AD9230噪声密度降低至-153 dBFS/Hz要求以下。

六单元天线，前向通道分析

带外发射

3GPP技术规范根据天线端口情况编制，因此，即使六单元天线和单一单元天线对每个用户的辐射功率都相同，六个天线端口和1/6功率单天线端口有不同的频谱要求。两种天线配置的信号峰均比相同，不同之处在于六单元天线假定无需PA线性处理，因此无需用于线性算法的余量。因此DAC输出峰值信号为42.28 dBm/1.28 MHz。对于每个载波功率36.02 dBm (4 W)的单载波配置，规定与24 W情况有相同的噪声水平；根据技术规范留有相同的3 dB余量时，56.98 dBFS/1.28 MHz的总动态范围要求邻道的ACLR为-50.72 dBc。参见图33。

对于六载波配置，每路载波功率大约为28.24 dBm，与单载波相比具有不同的频谱要求。频谱噪声需要比1 MHz测量带宽的载波低47 dB，通过载波测量和1.28 MHz测量带宽对比获得。要求距离最外侧载波-17.69 dBm/1.28 MHz 2.4 MHz。由此将动态范围提高到66.14 dBFS，并要求邻道达到-48.93 dBc，对于单载波配置，邻道ACLR为-56.71 dBc。参见图34。

杂散发射

杂散发射与功率水平无关，因此单一单元天线使用的B类杂散发射同样适用于六单元天线配置。由于六单元天线中的平均输出功率较低，因此总的动态范围要求可以大幅降至74.21 dBFS/128 MHz。相间信道ACLR为-67.95 dBc。参见图35。

对于6载波配置(参见图36)，总动态范围也显著降低，相间信道ACLR为-60.17 dBc，而单载波为-67.95 dBc，两者基本相同。

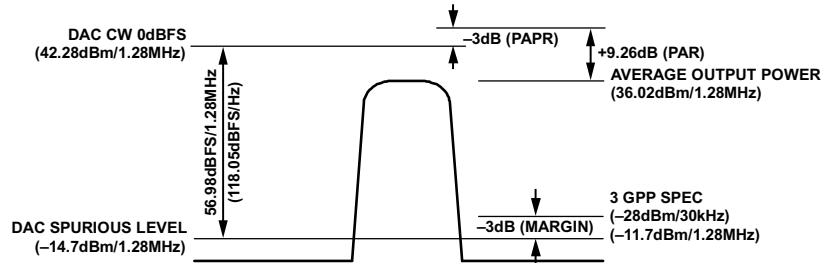


图33: 单载波带外发射

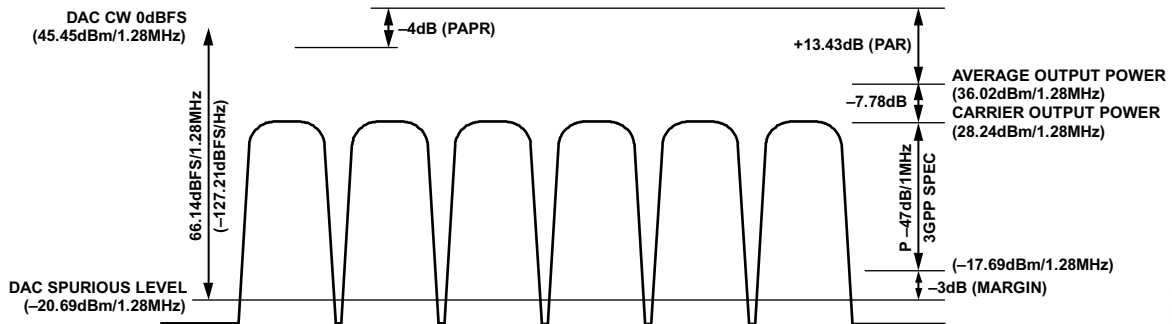


图34: 六载波带外发射

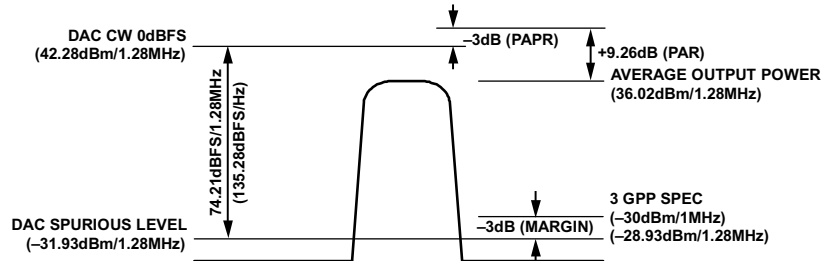


图35: 单载波杂散发射

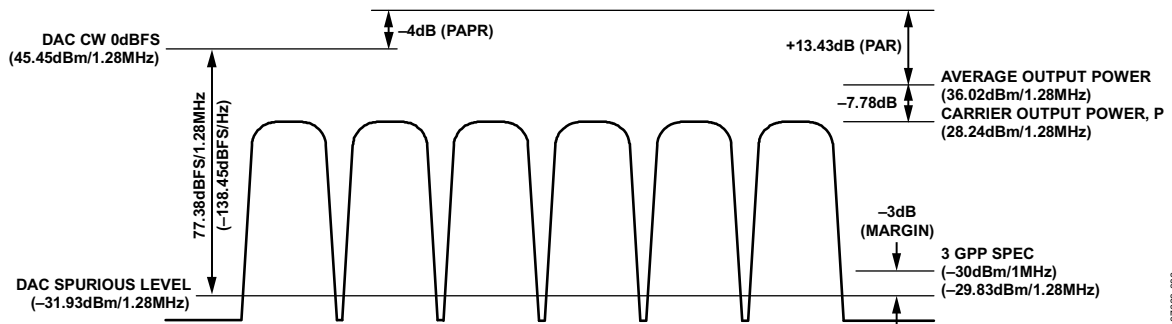
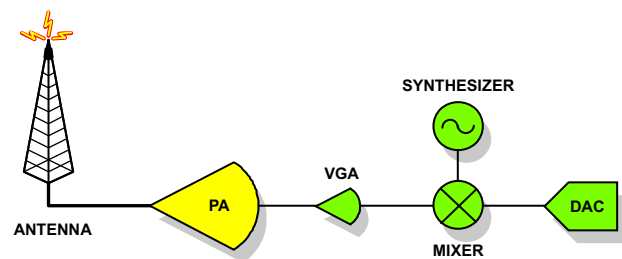


图36: 六载波杂散发射

前向通道验证

邻道ACLR取决于六载波带外发射-56.71 dBc；单载波和六载波相间信道ACLR相同：-67.95 dBc。利用上述同样方法，

由于无需进行PA线性化处理，如果允许10 dB功率放大器IP3损耗，单个天线配置信号链会更宽松。



功率放大器		可变增益放大器		混频器		数模转换器		合成器	
输出功率	36	输出功率	-4	输出功率	-16	输出功率	-16		
输入功率	-4	输入功率	-16	输入功率	-16	输入功率	-16		
增益	40	增益	12	增益	0	增益	0		
IIP3	25	IIP3	15	IIP3	15	IIP3	29		
OIP3	65	OIP3	27	OIP3	15	OIP3	29		
NF	3	NF	3	NSD	-152	NSD (dBm/Hz)	-152	NSD	-152
						IMD3	70	1.6MHz偏移	
整体OIP3	61.41					PAR开销	9.43		
ACLR (IP3)	-56.48	整体ACLR(邻道)	-56.46			0dBFS (dBm)	-6.57		
ACLR(噪声)	-67.77	整体ACLR(相间通道)	-67.77			NSD (dBFS/Hz)	-145.4		

图37：前向通道电平规划

接收部分

通用架构

图38给出了接收部分的功能框图。虽然实际应用有很多设计变化，但是该架构基本体现了接收部分的主要内容。该架构是一套的灵活的无线电平台，可用于包括 TD-SCDMA、W-CDMA、CDMA2000和WiMAX在内的多种通信标准。

此功能框图中的AD6655既能满足高中频采样，也能满足低中频采样。除具有ADC的采样功能外，AD6655还具有数字调谐、数字抽取以及固定滤波功能，能够提供22.8%的频谱 f_s (f_s 为AD6655的时钟频率，单位MHz)，阻带抑制 > 100 dB。其他特性包括低延时峰值功率检测和均方根信号测量，而这两项功能也是实现精确AGC控制的关键。

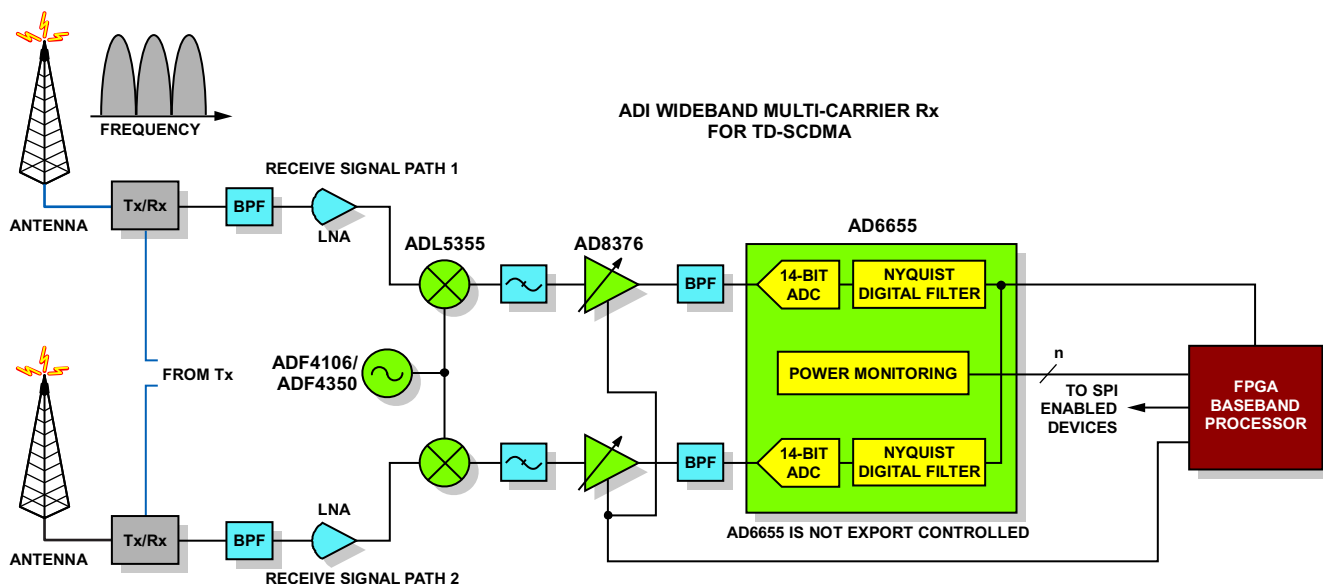


图38: AD6655多中频采样

07663-038

此外, AD6655还能用于直接变频(参见图39)。尽管多载波TD-SCDMA、WCDMA和CDMA2000很难实现直接变

频,但是对于WiMAX, 由于没有直流子载波, 因此非常容易实现。

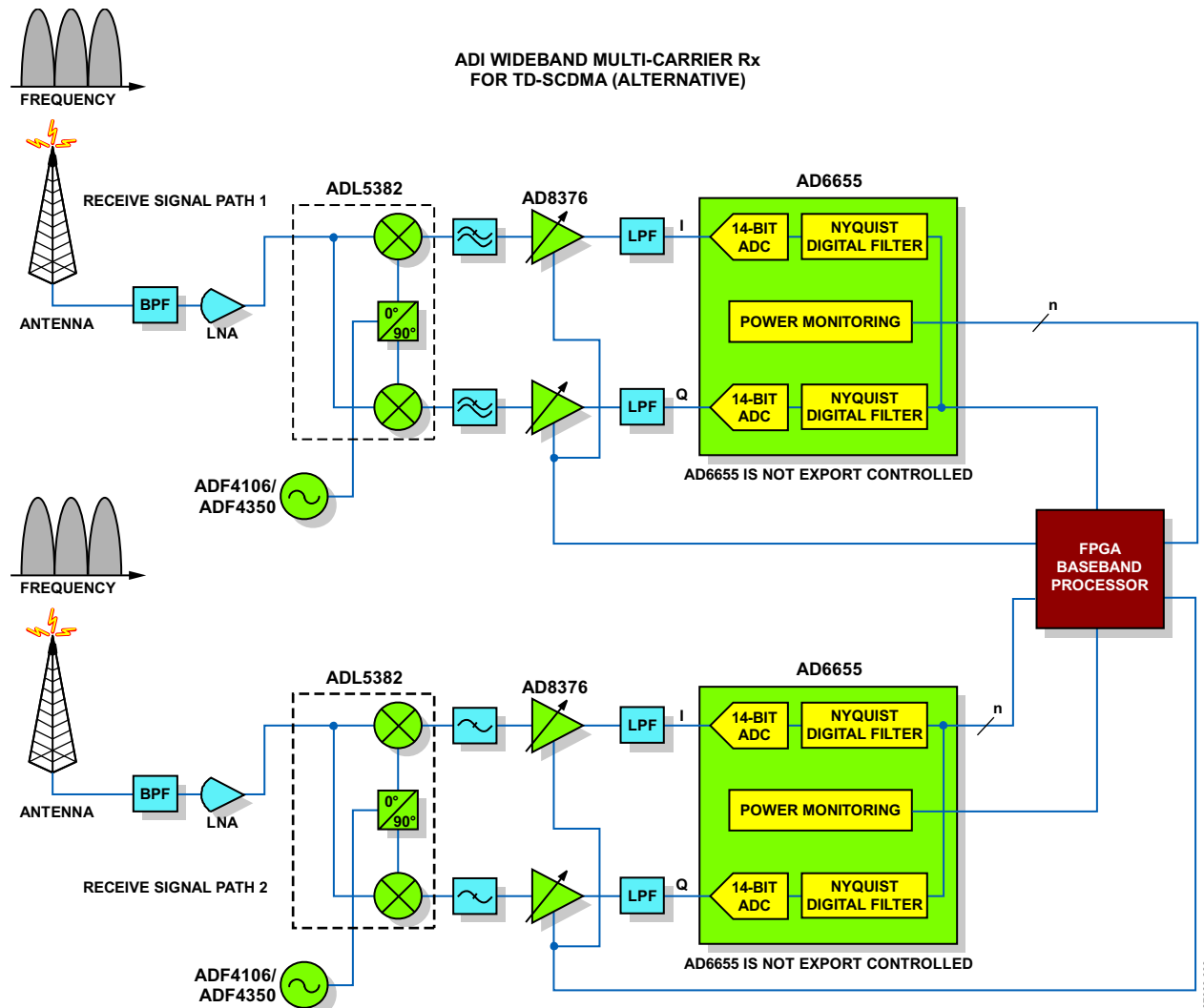


图39: AD6655分集基带采样

另外, 还可以使用其他架构。包括使用4/8路ADC, 例如AD9228和AD9259, 以及AD9222和AD9252。这些产品可以分别对两路和四路接收信号通道进行数字化处理(一个

或两个主要和分集通道, 参见图40)。最后一种架构可以使用AD6654, 该器件包括一个中频采样ADC和4/6路DDC(参见图41)。

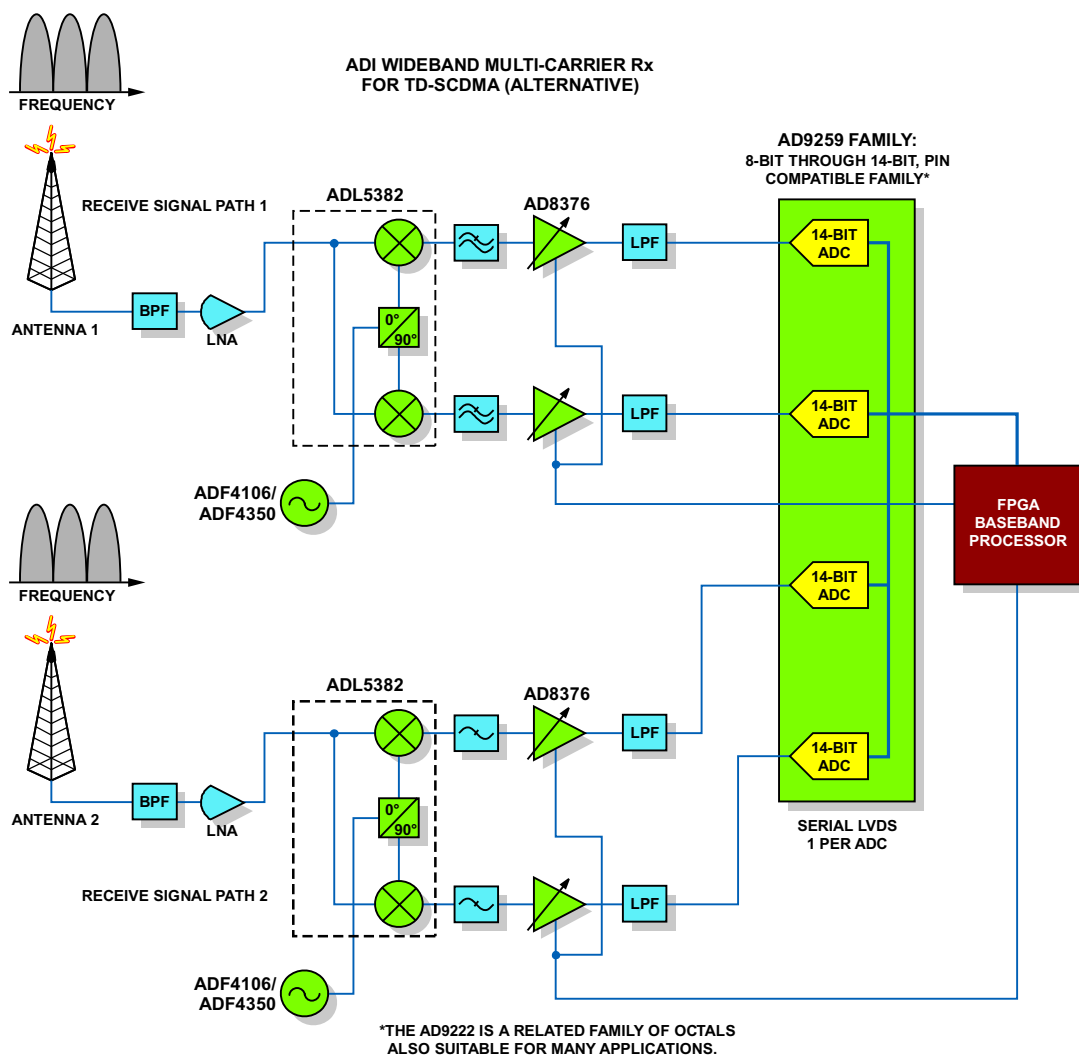


图40: AD9259(AD9228)分集基带采样
(AD9222或AD9252允许使用一个ADC实现四个接收信号通道基带采样)

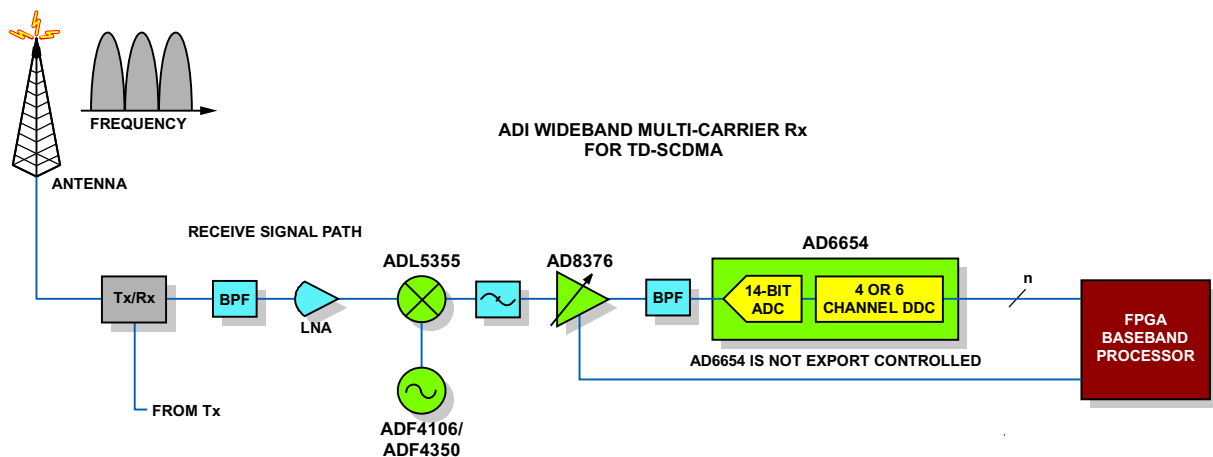


图41: AD6654中频采样(一个AD6654支持一路接收信号)

每种解决方案都具有很高的集成度。部分解决方案可以集成多个ADC，ADC和数字模块，或者ADC和模拟模块。还有些解决方案，比如AD6655，可在同一芯片上同时集成模拟和数字内容。注意以下章节相关讨论。通用讨论适用于其他配置，只有AD6655能够提供紧凑全面的集成解决方案。对于其他解决方案，不同的架构具有不同的优势。

接收机要求

本报告参照了3GPP TS 25.105 V7.7.0对广域基站(BS)要求，特别是第7章内容。此标准的关键技术规格是参考灵敏度、频带布置和阻塞要求。假定Node B终端无需同时满足不同平台的灵敏度和阻塞要求。我们可能需要在满足广域基站灵敏度的同时达到局域基站阻塞要求，但这并不是本文讨论的内容。需要注意的是中域和局域基站Node B终端与广域基站有类似的动态范围要求，不同之处在于需要增大电平规划，以满足更大的预期信号电平要求。利用相同的设计，增加电平规划即可做到这一点，因为这些方案容许噪声增加。

接收机工作条件

标准定义了如下条件：

- 1.28 MHz信道带宽静态参考灵敏度为-110 dBm。也即每赫兹信号密度-171.1 dBm/Hz。
- 有邻道(相差1.6MHz)的灵敏度降为-104 dBm，邻道功率-55 dBm。
- 邻道外(≥ 3.2 MHz)有载波的灵敏度为-104 dBm，窄带CDMA阻塞-40 dBm。
- -15 dBm CW带外阻塞灵敏度为-104 dBm。与GSM配置时为+16 dBm，与UTRA-FDD配置时为+13 dBm，两者均以CW音表示。
- 两个-48 dBm交调信号灵敏度(一个CW，另一个TD-SCDMA)应为-104 dBm。

假设条件

本文主要讨论内容是ADC的要求。因此，配置和带外阻塞必须在接收机的RF和IF部分利用有效的模拟滤波技术解决大部分问题。即便如此，仍有一部分配置信号有可能通过RF和IF信号，特别是邻道的分配情况，导致信号衰减只有30 dB至40 dB。如果假定邻近的配置杂散可以降低到-40 dBm，GSM可以降低56 dB左右，则可以满足带内阻塞要求。根据接收机的部署频带，紧邻的频带边缘可能需要满足配置要求。考虑到这一点，模拟滤波可能无法完全消除通过ADC中的频谱信号。因此，ADC必须具有足够的过采样速率，以保证奈奎斯特滤波器清除剩余的配置信号，防止对ADC有用频谱混叠。理想状态下，如果RF和IF滤波可以将输入配置阻塞降至-40 dBm(56 dB衰减)，即可以满足

带内阻塞要求，即使最差情况也只需要3 dB裕量。

第二个假设：ADC满量程为2 V p-p输入200 Ω 负载。这就要求正弦波RMS驱动值为4 dBm，或者峰值7 dBm。

如果假定带内信号最高为-40 dBm，则可计算出最小转换增益。如果ADC满量程为4 dBm rms，峰值7 dBm，最大带内信号均方根值-40 dBm，峰值-30 dBm左右，则最大阻塞增益可以使用37 dB。另外，考虑到器件差异和带外阻塞不足3 dB开销，最小增益则为34 dB。如果需要，非阻塞环境中可以使用更高的增益，但是高增益并不能完全满足要求。例如，最高增益可达49 dB。(注意：-55 - 7 + 10 + 3 = 49；-55 dBm为相邻载波功率；7 dBm是ADC峰值输入功率；10 dB为PAR；3 dB为余量)。AD6655等产品包含一些高级特性，可以大大简化支持这些操作的AGC。即使无需AGC功能，也可能需要衰减保护接收机，防止接收机过度驱动。

由于目前的接收机一般都集成了LNA、无源混频器和滤波元件，典型下行转换器有可能阻塞这一增益，噪声系数为3 dB，不包括ADC部分。利用这些数字可进行如下计算。表2给出了使用不同NF时的各项平衡结果以及需要满足的ADC要求。对于转换器，采样速率可以达到122.88 MSPS。1.28 MSPS、3.84 MSPS和7.68 MSPS均为此采样速率的系数，都会产生丰富的二次因子，如果在数字域中使用整数抽取实现信道滤波，此采样速率会是一个不错的选择。另外采样速率也可以是92.16 MSPS和76.8 MSPS，两个采样速率都包括很多二的整数幂次抽取。

ADC信噪比要求

如果采用前述转换增益和噪声系数，即可计算出ADC的信噪比。假定天线信号频谱密度为-171.1 dBm/Hz，ADC为-137.1 dBm/Hz (-171.1 + 34)，采用前述转换增益和噪声系数，ADC输入的噪声频谱密度(NSD)为-137 dBm/Hz (-174 + 34 + 3)。这里假定ADC奈奎斯特频带之外的噪声使用抗混叠滤波器过滤，以防止ADC采样时出现混叠前端热噪声。如果ADC本底噪声比前端噪声低10 dB，则对接收机整体噪声系数影响约为0.1 dB。因此，理想的ADC本底噪声应为-147.1 dBm/Hz (-137.1 - 10)左右。可以使用本底噪声较高的ADC，但由于ADC噪声会影响接收机的本底噪声，参见2001年6月《在线无线设计和开发》在线版“DNL及其对转换器性能的影响”中介绍的一些非线性因素，接收机的性能会受到影响，特别是信号功率估算。因此，ADC本底噪声应尽可能小，设计值不应过大。ADC的本底噪声最大不能超过-142 dBm/Hz。如果超过这一限值，很可能会产生在线文章中所述问题。

对于中频采样，ADC奈奎斯特频带总噪声可通过简单积分确定。采样频率61.44 MHz(122.88 MHz奈奎斯特带宽)，本底噪声-147 dBm时的总噪声水平-69.1 dBm；-142 dBm/Hz时为-64.1 dBm。如果ADC满量程均方根值为4 dBm，则最小满量程信噪比应分别为73.1 dB 和68.1 dB。表2列出了不同的NF和ADC噪声余量条件下的信噪比情况。

总得来说，ADC至少要有68 dB左右的信噪比，此处假定ADC和RF本底噪声之间有5 dB余量值。如果此余量值增加至10 dB，ADC信噪比可以达到73.1 dB。

表2：34 dB增益和122.88 MSPS采样速率的ADC信噪比要求

前端噪声系数	5 dB余量	10 dB余量	参考灵敏度估计值
3 dB	68.1	73.1	-125 dBm
4 dB	67.1	72.1	-124 dBm
5 dB	66.1	71.1	-123 dBm
6 dB	65.1	70.1	-122 dBm
7 dB	64.1	69.1	-121 dBm
8 dB	63.1	68.1	-120 dBm

如果没有阻塞，可以增大转换增益，降低对ADC的性能要求。如前文所述，利用快速检测输出位，AD6655可以实现此目的。

对于这些情况，邻道选择度不应有问题。如果增益为34 dB，邻道-55 dBm，则在ADC看来，邻道的结果为-21 dBm(峰值-11 dBm)，则期望的信号为-70 dBm(天线端为-104 dBm)。在这些条件下，信道化滤波器需要提供65 dB的抑制。由于对于数字滤波器而言，达到100 dB抑制也不是很困难，所以更高的抑制要求也可以做到。如前文所述，如果与期望的载波偏移更大，信号电平为-40 dBm，需要信道化滤波器提供80 dB抑制能力。图42给出了TD-SCDMA频谱。

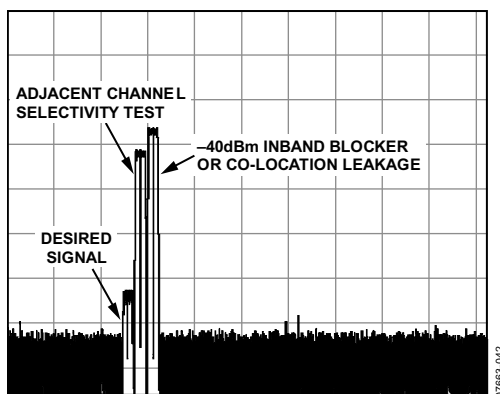


图42：邻道和带内阻塞TD-SCDMA频谱

ADC无杂散动态范围(SFDR)要求

在规格说明中，杂散性能不是很明显。不过，标准中对SFDR提出了几条指导要求。主要是单音和双音阻塞技术规范。无论杂散来源如何，合成音不应影响接收机灵敏度。在所有存在阻塞和干扰的测试情况中，期望的信号比参考灵敏度高6 dB。如果杂散能量可以与本底噪声相等，整体灵敏度降低3 dB；但是，信号可以增加6 dB，留有3 dB余量。

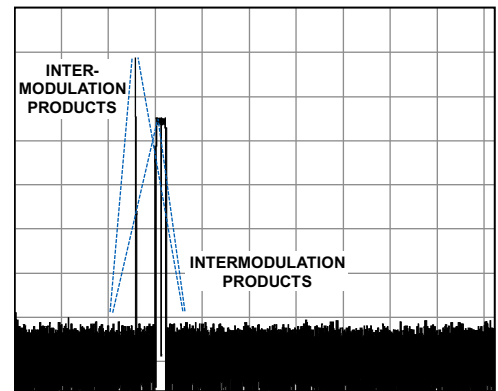


图42：邻道和带内阻塞TD-SCDMA频谱

要降低杂散产物的影响，杂散影响不应超过热本底噪声影响。图43给出了交调产物位置。天线中1.28 MHz的热噪声为-112.93 dBm/ 1.28 MHz。包括34 dB转换增益和3 dB的NF，ADC输入为-75.93 dBm/1.28 MHz。因此，反映到ADC的输入端，其交调和杂散产物不应大于-76 dBm或-80 dBFS。由于这是总的杂散能量，所以必须在ADC和模拟前端之间分摊。因此，ADC需要再增加3 dB或更多余量，使ADC总的杂散性能达到-83 dBFS。无论杂散源如何(SFDR、IMD和其他)，必须满足这一杂散性能要求。表3列出了ADC所需的SNR和SFDR。

表3：防止ADC非线性因素影响性能的最低要求

	信噪比 (SNR)	杂散 (SFDR、IMD和其他)
最低ADC性能要求	最低 68 dBFS	最低 83 dBFS

关于固定或可变增益

根据本文，TD-SCDMA应用可以采用固定增益。即使无需增益控制，也要提供输入削波保护。无论何种要求，利用转换器快速检测位，AD6655可以支持增益控制和削波保护。转换器快速检测位与溢出位类似。主要区别在于前者可以编程检测峰值介于0 dBFS至−30 dBFS的对数信号。此功能延迟仅两个时钟周期，通过缩短延迟时间提高对峰值信号的快速响应。另外，芯片还增加了低域值检测和停留时间设置功能，检测包络何时低于编程设置值，允许削波后增大增益。低域值延迟时间更长，与内置迟滞功能有关的保持时间共同使用可以防止发生信号再调制(参见图44)。除各种电平检测器可用于增益控制外，器件还提供了全功能功率测量电路。此电路可测量主信号和分集信号的功率，以及I和Q信号的功率。通过SPI寄存器或者专用的高速串行接口(SMI端口)可以读取功率值，该功能对于需要严格控制检测信号功率、全自动增益控制以及功率测量的系统具有重要意义。

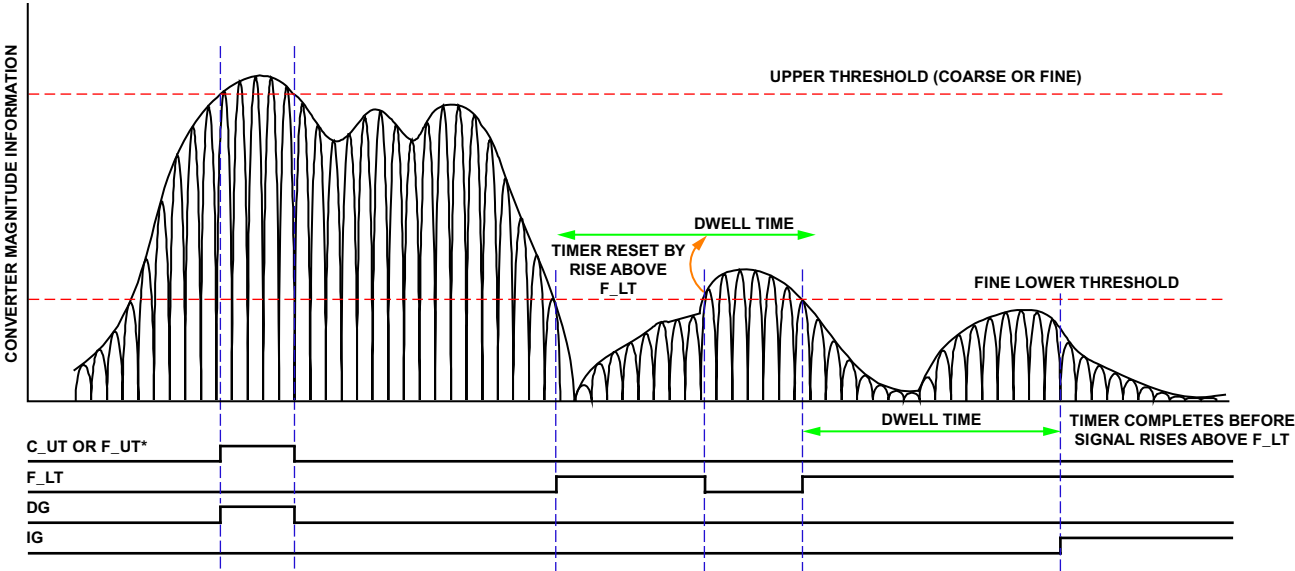
验证

如果增益为34dB，模拟前端噪声系数为3dB，性能水平会如何？另外，如果增益增加或减少6dB，性能又会发生什么样的变化？表4给出了残留SNR和ADC削波点与系统增益的对应变化关系。注意与本底噪声(−83dBFS)有同等功率的带内杂散会使系统性能降低3dB。有足够的余量容许ADC与模块前端失真以及时钟抖动和系统相位噪声带来的6dB性能下降。关于系统相位噪声和时钟抖动详细信息可参见AN-501和AN-756。

表4：ADC削波点与系统增益的变化关系

增益	AFE 噪声 系数	0dB SNR (1.28 MCPS)	有效SNR @ −110dBm ¹	ADC 削波点 (CW音)
28 dB	6 dB	−106.93 dBm	−3.07	−24 dBm
34 dB	3 dB	−109.93 dBm	−0.07	−30 dBm
40 dB	3 dB	−109.93 dBm	−0.07	−36 dBm

¹不包括解扩频因子。解扩频功能通过解扩频或改变增益可以改善SNR。



*C_UT AND F_UT DIFFER ONLY IN ACCURACY AND LATENCY. SEE TEXT FOR MORE DETAILS.

NOTES

1. OUTPUTS FOLLOW THE INSTANTANEOUS SIGNAL MAGNITUDE AND NOT THE ENVELOPE AND ARE GUARANTEED ACTIVE FOR A MINIMUM OF 2 ADC CLOCK CYCLES.

图44：AD6655增益控制特性

07583-044

六载波接收机余量

本部分讨论的所有内容均以宽带接收机为例，SNR和SFDR要求也均以此为基础。通过增加模拟信道滤波(SAW滤波器)可以获取性能平衡，但本文假定没有窄带滤波。

如果宽带接收机采用六载波，每个信号的最大电平必须相应受到限制。如果增益为34 dB，最大rms输入为-30 dBm rms。如果信号中有五个是-40 dBm，则天线总的均方根功率为-33 dBm，或者ADC输入为1 dBm 均方根值。根据峰均比曲线，峰值功率约大4 dB至6 dB，仅低于ADC在7 dBm条件下的削波点。如果第六个信号是期望的最低电平信号，则不会造成ADC或者信号链削波。假定由于ADC性能或者合成器相位噪声原因，不存在本底噪声，则-110 dBm的信号到ADC为-76 dBm。如果按之前讨论的3 dB噪声系数，信道带宽内的总噪声为-75.9 dB，也即解扩频前SNR近似为0 dB。解扩频结果可以提供20.2 dB的SNR改善。

如果需要5 dB的SNR，最低灵敏度大约要低15 dB左右，约为-125 dBm。但是，由于大信号和相位噪声特性，实际数字可能会略差，只是理论上能达到。对于存在其他大信号的情况，比如六载波以上的接收机，可能需要略微降低转换增益。对于这些情况，转换增益每降低1 dB，都会进一步影响参考灵敏度。另外，转换增益每次降低会需要增加1 dB的SNR，以避免ADC主导接收机噪声。虽然这些测试取自最差情况，却能反映出接收机的最差性能预期。对于标准应用或实际应用，条件会变得简单一些。因此，如果接收机能够满足这些输入条件，通过符合性测试不会有太大问题。总得来看，即使出现阻塞，使用12至14位ADC，包括像AD6655和AD6654这样集成器件，TD-SCDMA接收链路也能设计并获得出色的灵敏度。转换器必须满足本文表3中的规定。

注释