各位老师好，我是杨晓明。我的论文题目是面向抗干扰通信的SC-FDE和OFDM

组合传输方案设计与实现。

我将从以下几个方面来描述论文的主要工作内容。选题的背景与可行性，研究内容及过程，研究成果展示，最后是论文总结。

一 **首先是第一部分，选题的背景与可行性**：

本文面向军用无线通信中的人为窄带干扰，高速信息传输，及低信噪比下的同步问题。由于多径传输效应，能使码间干扰可以忽略的最大信息传输速率受到多径信道时延扩展的影响。SC-FDE和OFDM是高速无线通信中的两种实现方案。本文主要研究这两种技术如何协同工作，共存于一个通信系统中，尽可能的抵抗窄带干扰，实现高速率的可靠通信。

SC-FDE系统结构与OFDM系统非常相似，二者都采用了分块传输技术和FFT/IFFT运算模块，同时都采用了循环前缀来消除码间干扰。不同之处在于SC-FDE系统发送的是单路数据流，它的IFFT模块位于接收端，是为了将经过频域均衡之后的频域数据变成时域数据；OFDM系统的IFFT模块位于发送端，是为了实现多路数据的数字基带调制。

由于OFDM系统的多路正交调制，存在高峰均比和载波同步敏感的问题。

**二 第二部分是主要的研究内容及研究过程**

**系统参数设计**：

OFDM系统基带信号采样率为40.96MHz，FFT点数为2048，子载波间隔为20kHz，那么1ms内共有采样点数40960。一帧数据共19个OFDM符号，导频位于第一个符号。剩余2048个样点分布在19个OFDM符号的CP中，导频部分CP122，数据部分CP107。

SC-FDE系统基带信号采样率为20.48MHz，FFT点数为2048。SC-FDE系统以10ms为单位发送一帧数据，10ms内共有采样点204800，一帧由1个导频帧和90个数据帧组成，实际发送数据会在10帧范围内进行重复，以获得抗干扰增益。

**仿真实现-系统设计：**

本文系统分为业务信道和控制信道两部分，业务信道通过OFDM技术实现，控制信道通过SC-FDE技术实现。

业务系统通过Turbo编码和速率匹配实现不同码率的信道编码，本文设计了两种调制方式16QAM和QPSK，假设在3/4子载波资源可用的情况下，支持的信息速率分别是54Mbps，36Mbps，18Mbps。子载波调度也可以支持更多的MCS等级，可以根据干扰情况判断使用哪种等级。

控制系统负责传递业务信道中使用的码率和子载波调度信息。考虑到低信噪比下的同步问题，使用Turbo-Hadamard编码，采用4个分量码编码器，编码前长度为192，码率近似1/8。一个数据帧中包含一个编码块，数据部分发送序列为码块的重复。

**仿真实现-导频设计：**

业务信道使用块状导频Zadoff-Chu序列，Zadoff-Chu序列本身具有良好的自相关性、互相关性、对称性和横幅特性。块状导频的优势是使信道估计可以获得全频带的信道冲激响应，频域连续的导频也具有良好的抗频率选择性衰落的能力。但是块状导频只能应用于时间慢衰落信道。

控制信道使用广义分层格雷序列，其迭代公式如下，根据延迟向量D与权重向量W，我们遍历了所有组合方式，根据自相关旁瓣的峰值确定了最终的D向量和W向量。为了减少接收端匹配滤波器的规模和资源消耗，我们需要在中间做一次截断，最终生成的GHG序列的自相关特性如图所示，在b(7)=a(7)处做1次截断，旁瓣峰值为0.103。

**仿真实现-同步仿真：**

接收端信号经过GHG滤波器后做归一化处理，将I路和Q路的数据模方结果做4096点的分段处理。在每段数据中，找到最大值的点，用这个点的数据除以其他位置的数据的和的均值得到相对值，再将相对值与相对门限比较，由此判断此点是否为数据帧的起始位置。

**仿真实现-信道建模：**

瑞丽信道建模使用正弦波叠加法，为了简化实现复杂度，使用了插值思想；对于莱斯信道，只需要在瑞丽信道正弦波叠加的基础上叠加一条固定相位的直射路径。

**硬件实现-发送端：**

模块间使用fifo进行数据缓存，比如Turbo编码模块中第二校验位的生成需要通过交织模块，与信息位相比存在时延，可以通过fifo缓存，待数据对齐之后一起送入速率匹配模块；

将上位机传递的信道干扰信息解析为2048个0/1序列，值为1的子载波代表可用，进行躲干扰调制；

最终的数据待发送fifo对数据最高位添加指示信号，帧头用10表示，中间数据用00表示，结尾用01表示，发送时再去掉，最后由上位机控制同时发送。

**硬件实现-接收端：**

控制信道的同步结果作用于业务信道，成功捕获后业务信道往后续模块发送数据，待子载波调度信息和码率信息都有效后解调的功能模块开始正常运作。

**硬件实现-模块举例：**

Turbo编码模块分量码编码器采用状态机的思想，3级寄存器共8个状态，根据输入的数据进行状态转移和校验位输出。QPP交织器通过查表法来实现，将信息位数据顺序存入RAM，将交织后的数据在原数据中的地址存入ROM，按序读出交织结果。Ready信号作用于上级数据缓冲。

速率匹配的交织采取与QPP交织器相同的实现方法，两路校验位的输出写入位宽为2的RAM中，等待信息位输出完成后按序输出，其中读使能由信息位的最后一个输出和码率要求的位数来共同控制。

**三 第三部分**

所谓理想信道估计就是指信道参数完全已知（本系统中仿真信道的系数可以得知），但即使是理想信道估计，由于信道深衰落和AWGN的影响，也只是接近理想性能。

本系统中LS算法之后我们对每15点系数取了平均，可以平滑噪声的影响。对信道系数取平均虽然平滑了噪声的影响，但是也平滑了信道系数的变化，所以平滑点数的选取非常重要

传统的基于DFT的时域去噪只是消除了信道冲激响应中循环前缀长度之外的噪声。

我们使用基于DFT的信道估计改进算法。首先使用LS算法对4段长度为2048的导频序列分别进行信道估计，对估计得到的4段信道系数值取平均值，提高估计精度。

在DFT去噪阶段，首先与原算法一样，得到IFFT变换后的时域信道估计值，那么循环前缀长度以外的数据全部为干扰噪声，可以根据这些值求出时域干扰噪声方差。循环前缀长度内的信道系数还包含噪声，我们设定一个阈值进行过滤。第一部分是第一步得到的噪声方差，另一部分是循环前缀内所有路径的信道响应幅度的模平方在循环前缀内的平均分布；最后用这个门限对循环前缀内的数据做进一步的去噪处理：把小于门限的值置零。