

بسم الله الرحمن الرحيم

پروژه پایانی درس FPGA

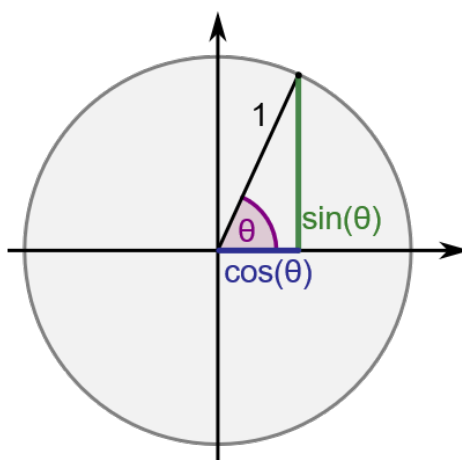
دکتر شریفیان

ترم اول ۱۳۹۸

پیاده‌سازی الگوریتم CORDIC به عنوان یک IP

۱ مقدمه

توابع مثلثاتی و هایپربولیک در پردازش سیگنال نقش مهمی ایفا می‌کنند. یک الگوریتم موثر و رایج برای محاسبه این توابع، الگوریتم CORDIC^۱ است. نکته مهم در مورد این الگوریتم سادگی آن و در عین حال کارآمدی آن است به طوری که این الگوریتم علاوه بر توابع مثلثاتی قابلیت محاسبه جذر، توابع لگاریتمی، تخمین مقدار ویژه و ... را نیز دارد. مساله دیگر در مورد این الگوریتم آن است که در آن از ضرب‌کننده استفاده نمی‌شود؛ در نتیجه این الگوریتم برای پیاده‌سازی بر روی سخت‌افزار ساده مناسب است. به صورت کلی در شرایطی که ضرب‌کننده نداشته باشیم یا لازم باشد که گیت‌های لازم برای طراحی کمینه باشند، الگوریتم کوردیک بهترین نتیجه را خواهد داشت. در این پروژه تمرکز ما بر روی محاسبه سینوس و کسینوس یک زاویه به کمک این الگوریتم است و بقیه توابع قابل پیاده‌سازی توسط این الگوریتم مد نظر ما نیستند.



شکل ۱: سینوس و کسینوس یک زاویه در دایره واحد

^۱ COordinate Rotation DIgital Computer

برای توضیحات بیشتر به لینک‌های زیر مراجعه کنید.

Sine-Cosine Computation Using CORDIC Algorithm

Using a CORDIC to calculate sines and cosines in an FPGA

CORDIC Wikipedia

۲ شرح پروژه

۱.۲ بخش اول: ماژول اصلی

در این بخش از پروژه شما باید ماژول اصلی را به صورت pipeline طراحی کنید. این ماژول پس از دریافت زاویه α (به رادیان) مقدار $\sin(\alpha)$ و $\cos(\alpha)$ را خروجی می‌دهد.

این ماژول یک ورودی Start دارد که با لبه بالارونده آن، شروع به کار می‌کند و در انتهای عملیات خود نیز خروجی Done را یک می‌کند.

مقدار زاویه ورودی به صورت Fixed-Point Sign Magnitude با طول n که به صورت generic در نظر گرفته می‌شود، به ماژول داده می‌شود؛ بدین صورت که از این n بیت، بیت اول بیت علامت خواهد بود و ۲ بیت نیز به عنوان بخش صحیح در نظر گرفته می‌شوند.

اگر به شرح عملکرد الگوریتم CORDIC برای محاسبه سینوس و کسینوس توجه کنید، زاویه ورودی باید در محدوده خاصی (convergence) باشد تا این الگوریتم به پاسخ نهایی برسد. در نتیجه باید در صورت لزوم، زاویه ورودی به ماژول، به این محدوده مپ شود و در انتها پس از رسیدن به پاسخ، تغییرات لازم بر جواب بدست آمده اعمال شود تا مقدار نهایی سینوس و کسینوس درست باشند.

همچنین خواهید دید که این الگوریتم در هر iteration (معمولاً) به اندازه یک بیت به جواب نهایی خود میل می‌کند، در نتیجه تعداد iteration که در نظر می‌گیریم نیز، طول جواب را مشخص می‌کند. این پارامتر را نیز با نام m به صورت generic در نظر بگیرید.

در انتهای این بخش به کمک یک testbench مناسب برای چند زاویه مشخص، درستی عملکرد ماژول خود را نشان دهید.

۲.۲ بخش دوم: ساخت یک IP

می‌دانیم IP^۲ ها، توابع منطقی از پیش آماده‌ای هستند که می‌توانند در طراحی یک Block Design در نرم‌افزار Vivado مورد استفاده قرار بگیرند و کار طراحی را ساده کنند.

در این بخش می‌خواهیم به وسیله بخش Create and Package IP Wizard در نرم‌افزار Vivado ماژول طراحی شده

²Intellectual Property

در بخش قبل را به صورت یک AXI Slave Peripheral طراحی کنیم تا بتوان از آن به صورت یک IP آماده، در طراحی یک Block Design همراه با MicroBlaze بهره ببریم. برای این بخش پروژه خود را برای برد Kintex-7 KC705 تنظیم کنید تا بتوانید در بخش Block Design از Automation های نرم افزار Vivado استفاده کنید و کار خود را ساده کنید. شما در این بخش باید ابتدا یک AXI Slave Peripheral بسازید که الگوریتم پیاده سازی شده در بخش اول را انجام دهد.

سپس یک Block Design ساده شامل یک MicroBlaze و IP که خود ساختید، طراحی کنید و آن را کامل کنید.

۳ توضیحات

۱. می توانید پروژه را به صورت تک نفره یا در گروه های دو نفره انجام دهید. با مراجعه به **این لینک** نام اعضای گروه خود را در ستون اول و شماره دانشجویی اعضا را در ستون دوم وارد کنید. توجه داشته باشید که با گروه قبلی یک خط فاصله بیاندازید تا هر خط خالی جداکننده گروه ها از یکدیگر باشد. (با کامل شدن لیست، به هر گروه یک Team ID اختصاص داده می شود).
۲. نمره ای که از پروژه به هر گروه تعلق می گیرد، با توجه به فایل های ارسالی، گزارش کار و تحویل حضوری پروژه توسط دانشجو مشخص می شود. بدیهی است که اگر هر یک از بخش ها انجام نشود، نمره کل پروژه صفر خواهد بود.

۳. فایل تحویلی هر گروه باید شامل موارد زیر باشد:

- تمامی فایل های ایجاد شده برای پروژه توسط نرم افزار Vivado در پوشه ای به نام Vivado
- گزارش کار به فرمت PDF

در نهایت تمام فایل های ذکر شده را در پوشه ای با نام به فرمت TeamID_FPGAProject قرار دهید و آن را به صورت rar یا zip و با همین نام فشرده کنید.

۴. در صفحه اول گزارش کار ارسالی باید نام و نام خانوادگی و شماره دانشجویی تمام اعضای گروه، عنوان درس و پروژه، تاریخ (پاییز ۹۸) را ذکر کنید. همچنین گزارش کار باید شامل یک قسمت به عنوان توضیح الگوریتم پیاده شده در بخش اول پروژه و عملکرد هر یک از بخش های کد، یک قسمت شامل نتایج حاصل از شبیه سازی بخش اول پروژه و یک قسمت نهایی شامل توضیحات کامل روند انجام بخش دوم پروژه و شبیه سازی آن باشد.

۵. **نمره دهی پروژه:** نمره پروژه از ۱۰۰ محاسبه خواهد شد. تاثیر این نمره در نمره نهایی — نمره است.

۴ تحویل پروژه

تحویل فایل پروژه از طریق سامانه courses.aut.ac.ir صورت می‌گیرد.

مهلت تحویل فایل پروژه، **سه‌شنبه ۸ بهمن ساعت ۸ صبح** است و تحویل حضوری نیز در همان روز صورت می‌گیرد.

در تحویل حضوری باید بر عملکرد کد تسلط داشته باشید و بتوانید هر بخش را تحلیل کنید و به سوالات پاسخ دهید.

بازه زمان تحویل حضوری برای هر گروه متعاقبا مشخص می‌گردد.

موفق باشید

بیات