

数电实验三：组合电路实验报告

一、实验目的

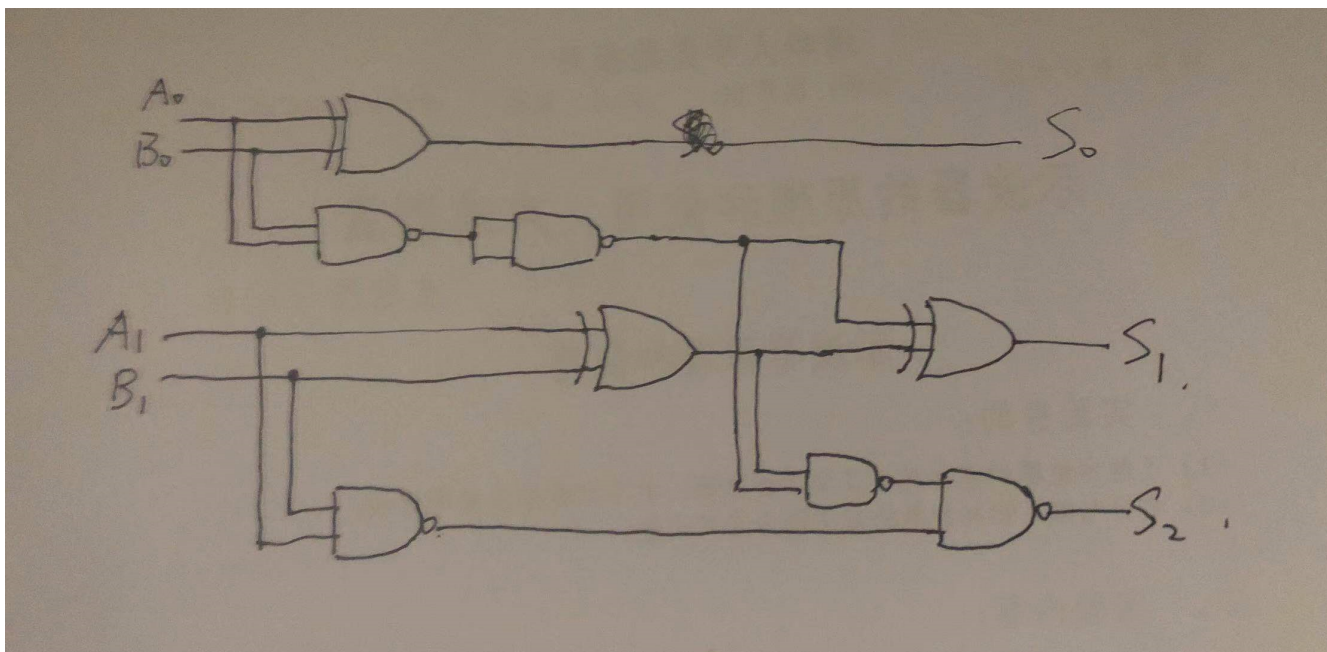
- 实践用中小规模数字IC实现组合逻辑电路的分析与设计方法；
- 体会二进制补码的用途，掌握用补码实现减法运算的方法；
- 学习组合逻辑电路的调试方法。

二、实验内容

- 利用与非门芯片4011和异或门芯片7486实现加法运算；
- 利用与非门芯片4011和异或门芯片7486实现减法运算（补码形式和原码形式）；
- 测量并比较两个电路的传输延迟时间。

三、实验原理

- 加法运算：通过一个半加器和一个全加器构成二位加法器（如图）



- 减法运算： $S = A - B$
 - 补码形式
取-B的补码C（符号位 $C_2 = ((B_0 B_0)'(B_1 B_1'))'$, $C_1 = B_0 \oplus B_1$, $C_0 = B_0$ ），利用前面的加法器，计算二位加法 $A_1 A_0 + C_1 C_0$ ，得到 C_0, S_1, S_0 ，最后， $S_2 = C_0 \oplus C_2$ 为补码的符号位。
 - 原码形式
即将补码形式的 S_2, S_1, S_0 转化为原码形式，
符号位 $S_{原2} = S_2$ ，
 $S_{原1} = ((S_2(S_0 \oplus S_1))'((S_2 S_2)' S_1))'$ （意思为 S_2 为1时， $S_{原1} = S_0 \oplus S_1$, S_2 为0时， $S_{原1} = S_1$ ），
 $S_{原0} = S_0$
- 测量并比较两个电路的传输延迟时间：

- 组合电路加法器

选取 $A_0 = 1, A_1 = 1, B_1 = 0$, B_0 输入 $100kHz$ 的 TTL 波, 用示波器测量 B_0 、 S_2 两端口电压, 计算其传输延时

- 加法器芯片 74LS283

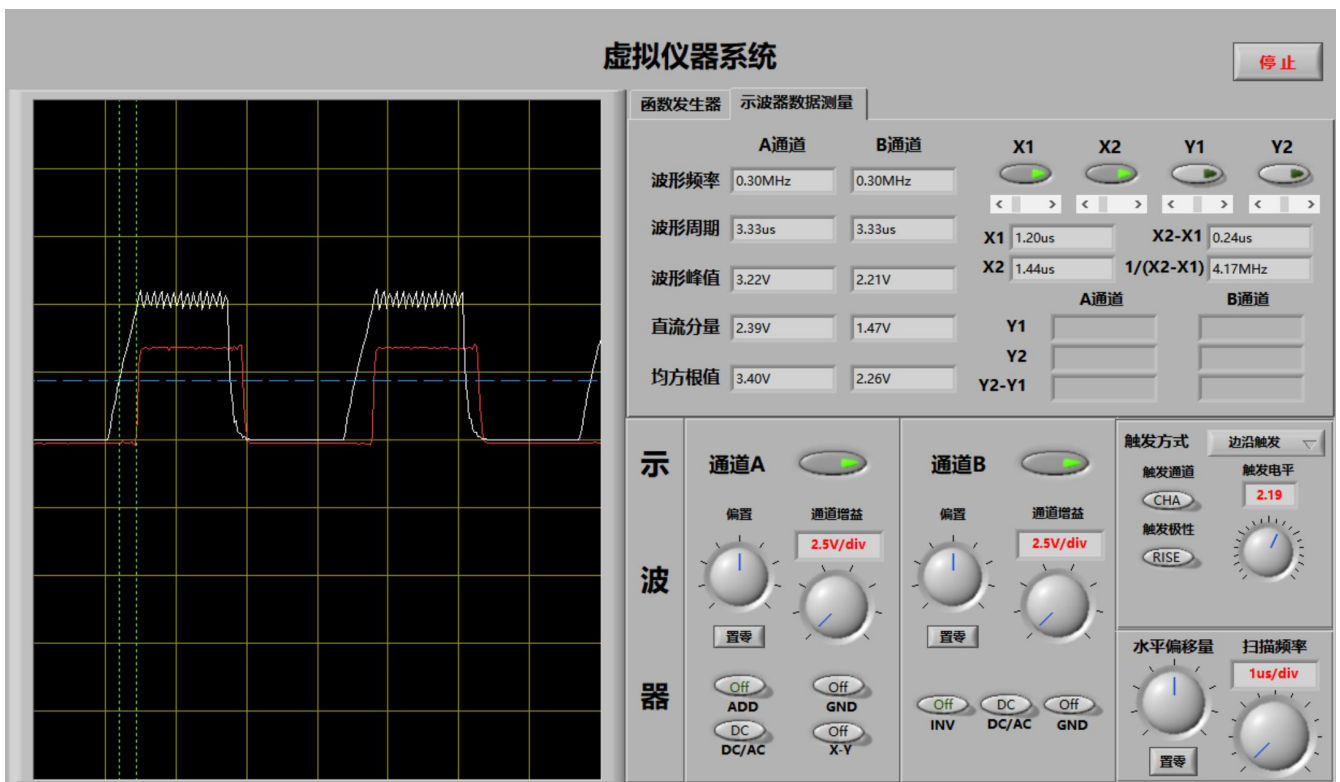
选取

$A_0 = 1, A_1 = 1, B_1 = 0$, B_0 输入 $100kHz$ 的 TTL 波, 其余输入端口均接地, 测量 B_0 、 S_2 两端口电压, 计算其传输延时

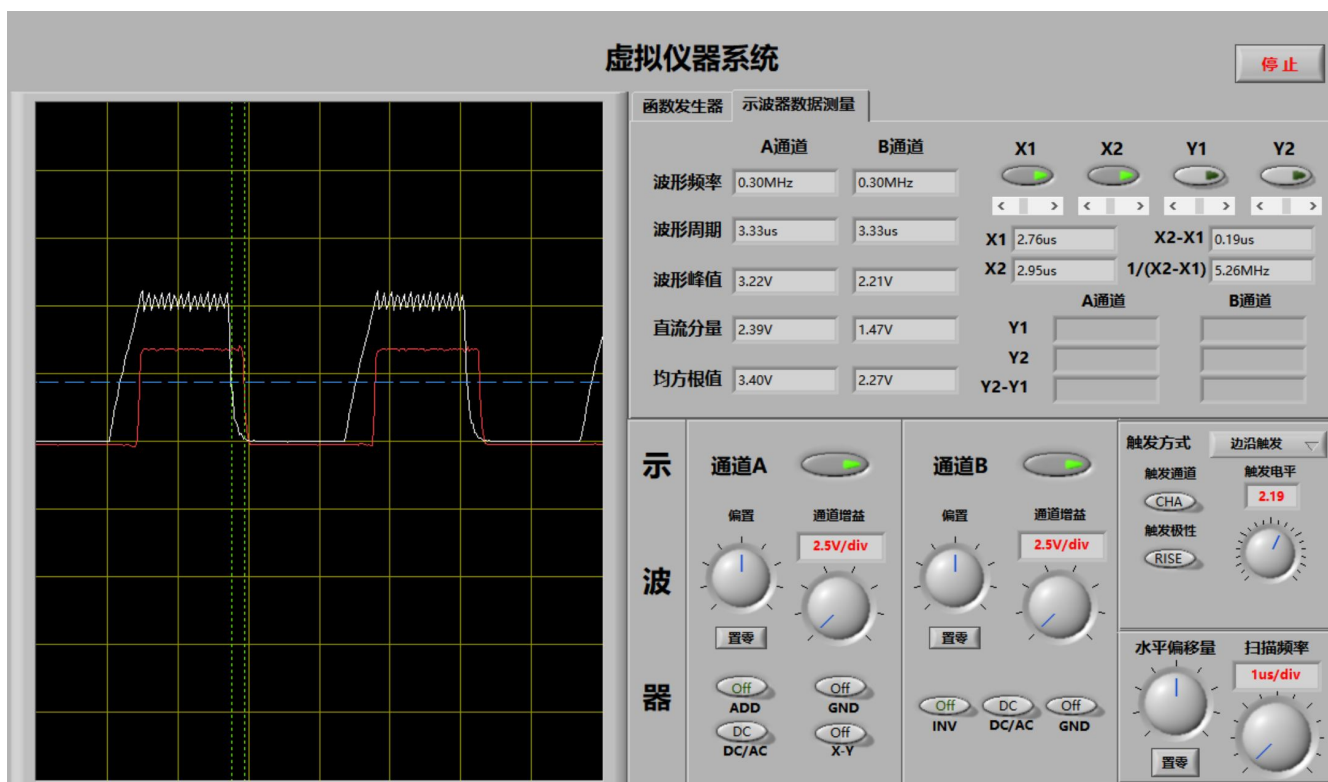
四、实验数据记录及相应分析

- 加法器/减法器: 实现加减法 (助教检验)
- 传输延迟实际测量

加法器



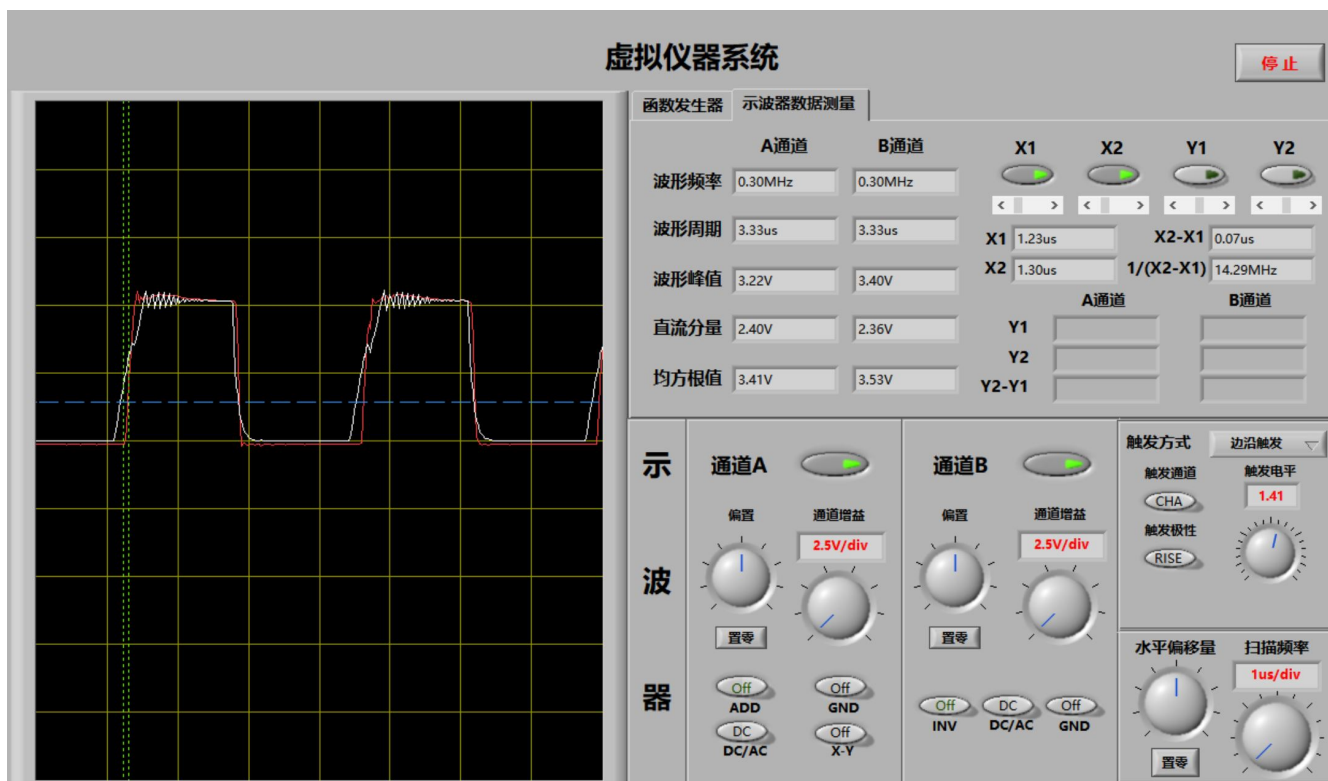
$$t_{PHL} = 0.24\mu s$$



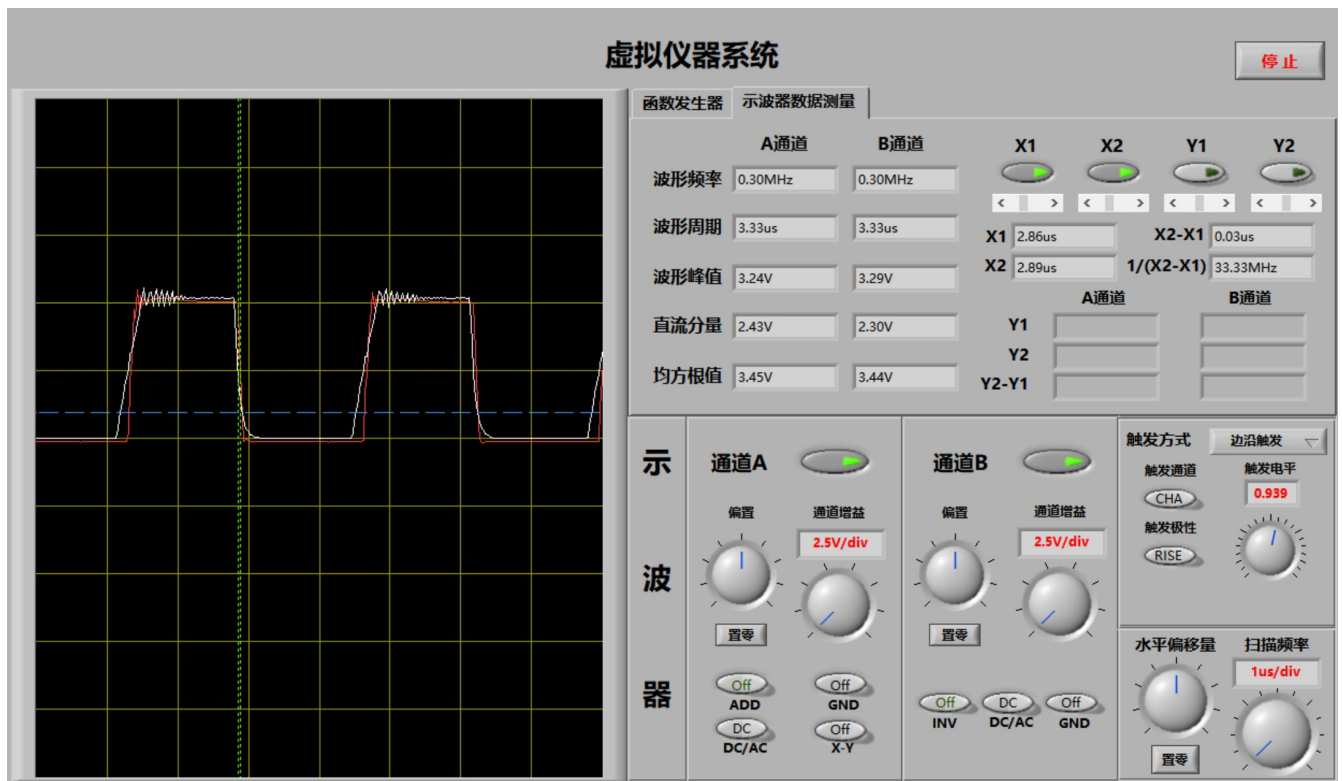
$$t_{PLH} = 0.19\mu s$$

$$t_{pd} = \frac{t_{PLH} + t_{PHL}}{2} = 0.215\mu s$$

加法器芯片74LS283



$$t_{PHL} = 0.07\mu s$$



$$t_{PLH} = 0.03\mu s$$

$$t_{pd} = \frac{t_{PLH} + t_{PHL}}{2} = 0.05\mu s$$

明显，加法器芯片的 t_{pd} 小于自制加法器的 t_{pd}

五、在实验中遇到的问题及解决方法

在选座实验：传输延迟时间的测量中

使用加法器芯片的时候，一开始没有将不用的输入端接地，导致了出现错误。

后来，将加法器芯片所有不用的输入端都接地，解决了问题。

六、实验体会

通过本次实验，我进一步理解了加法器的工作原理，学会了原码与补码之间的互相转化，同时也进一步理解了传输延迟时间的测量。