



# **RELATÓRIO DE SISTEMAS DIGITAIS**

## **Laboratório 4: Simulação do Processador LEGv8**

\_\_\_\_\_  
Nome do Aluno - NUSP XXXXXXXX

\_\_\_\_\_  
7 de fevereiro de 2026



## SUMÁRIO

<b>1</b>	<b>Seção com Matemática</b>	<b>3</b>
1.1	Ambiente equation . . . . .	3
1.2	Ambiente align . . . . .	3
<b>2</b>	<b>Seção com Casos e Matrizes</b>	<b>3</b>
2.1	Função definida por partes . . . . .	3
2.2	Matriz e vetor . . . . .	4
<b>3</b>	<b>Seção com Símbolos, Notação e Tabela</b>	<b>4</b>
3.1	Tabela de Simulação labdig . . . . .	4
3.2	tabela de Duas Colunas . . . . .	4
3.3	Tabela de Tres colunas . . . . .	5

## 1 SEÇÃO COM MATEMÁTICA

Texto com matemática inline:  $e^{i\pi} + 1 = 0$ ,  $\alpha + \beta = \gamma$  e  $x^2 + y^2 = z^2$ .

### 1.1 AMBIENTE EQUATION

$$\int_0^{\infty} e^{-x^2} dx = \frac{\sqrt{\pi}}{2}. \quad (1)$$

### 1.2 AMBIENTE ALIGN

$$(a + b)^2 = a^2 + 2ab + b^2, \quad (2)$$

$$(a - b)^2 = a^2 - 2ab + b^2. \quad (3)$$

## 2 SEÇÃO COM CASOS E MATRIZES

### 2.1 FUNÇÃO DEFINIDA POR PARTES

$$f(x) = \begin{cases} x^2, & x \geq 0, \\ -x, & x < 0. \end{cases} \quad (4)$$

## 2.2 MATRIZ E VETOR

$$A = \begin{pmatrix} 1 & 2 & 3 \\ 0 & 1 & 4 \\ 0 & 0 & 1 \end{pmatrix}, \quad \mathbf{b} = \begin{pmatrix} 1 \\ 0 \\ -1 \end{pmatrix}.$$

## 3 SEÇÃO COM SÍMBOLOS,NOTAÇÃO E TABELA

### Contents

<b>3.1</b>	Tabela de Simulação labdig .....	<b>4</b>
<b>3.2</b>	tabela de Duas Colunas .....	<b>4</b>
<b>3.3</b>	Tabela de Tres colunas .....	<b>5</b>

Texto com símbolos:  $\forall x \in \mathbb{R}, \exists y > 0$  tal que  $|x| < y$  e  $\sum_{k=0}^n k = \frac{n(n+1)}{2}$ .

$$\lim_{n \rightarrow \infty} \left(1 + \frac{1}{n}\right)^n = e.$$

### 3.1 TABELA DE SIMULAÇÃO LABDIG

Tabela 1: Cenário 1 – Acerto das 16 jogadas (Simulação)

(Caso)	Operação	Sinais de entrada	Resultado esperado	Resultado observado
1	Resetar circuito	reset_in = 1	FSM no estado inicial	
2	Aguardar estabilidade	-	-	
3	Acionar iniciar	iniciar_in = 1	Aguardando jogada 1	Aguardando jogada 1
19	Acionar jogada 16	chaves = 4'b0100	Sinais <b>acertou</b> e <b>pronto</b> ativados	

### 3.2 TABELA DE DUAS COLUNAS

Tabela 2: Resumo de parâmetros do experimento

Parâmetro	Valor
Tamanho de palavra	16 bits
Clock	50 MHz
Nº de testes	16
Ambiente	Simulação (Icarus/GTKWave)

### 3.3 TABELA DE TRES COLUNAS

Tabela 3: Resumo do experimento

Item	Descrição	Observação
Clock	50 MHz	FPGA DE10-Lite
Entradas	4 bits (chaves)	Usuário
Saídas	acertou, errou	LEDs