

Organización y Arquitectura de Computadoras

Practica 3: Circuitos Combinacionales

Profesor: José de Jesus Galaviz Casas
Ayudante de Laboratorio: Ricardo Enrique Pérez Villanueva

29 de agosto de 2024

1. Objetivos

1.1. Generales

El alumno aprenderá a diseñar y simular circuitos combinacionales.

1.2. Particulares

Al finalizar la practica el alumno tendrá la capacidad de:

- Llevar a cabo el proceso de diseño de funciones de conmutación para resolver problemas lógicos simples.
- Utilizar las funciones básicas de Logisim para diseñar circuitos combinacionales.
- Realizar simulaciones de circuitos combinacionales con Logisim.

2. Requerimientos

2.1. Conocimientos Previos:

- Funciones de conmutación.
- Minimización de funciones de conmutación por medio de manipulación algebraica y mapas de Karnaugh.
- Los componentes básicos del diseño de circuitos combinacionales: transistores y compuertas AND, OR y NOT. Se puede consultar los temas en [Mano] y [Patterson].

2.2. Tiempo de realización sugerido: 5 horas

2.3. Numero de colaboradoras: Parejas (Equipos de 2 personas)

2.4. Software a utilizar.

- Java Runtime Environment versión 5 o superior.
- El paquete Logisim.

3. Planteamiento

Para entender el funcionamiento de las computadoras modernas a un nivel general y antes de ser capaces de desarrollar nuevas arquitecturas, es necesario comprender el funcionamiento en el nivel de abstracción mas bajo: los circuitos electrónicos. En la actualidad los circuitos electrónicos de una computadora se encuentran constituidos principalmente por transistores, por lo que es necesario conocer sus capacidades y limitaciones. El primer paso, entonces, es comenzar a diseñar circuitos combinacionales con los componentes esenciales, además,

antes de dar por finalizado el diseño, es de gran utilidad realizar pruebas por medio de simulaciones para detectar posibles errores, evitando realizar gastos económicos y de tiempo manufacturando componentes defectuosos.

4. Desarrollo:

Para diseñar soluciones con circuitos a problemas que involucran lógica combinatorial, debes seguir una serie de pasos que te ayudaran a obtener el circuito combinatorial con la solución del problema, evitando errores y reduciendo el numero de compuertas lógicas en el circuito. Primero debes analizar el problema encontrando cuales serán las variables booleanas de entrada, las necesarias para codificar los datos y cuales serán las funciones de conmutación de salida, una vez mas, considerando cuantas son necesarias para codificar la salida. Realiza una tabla de verdad en la que a cada posible estado de las variables de entrada, asignes un estado a las funciones de conmutación. A partir de esta tabla, obtén la regla de correspondencia, ya sea reduciendo los minterminos o maxterminos directamente con álgebra booleana o con ayuda de mapas de Karnaugh. Finalmente realiza una simulación del circuito combinatorial con Logisim [Burch]. En el menú ayuda del programa podrás encontrar el manual de usuario con un tutorial para comenzar a usar el simulador, también se encuentra disponible en línea [LogisimGuide]. Se debe consultar las siguientes secciones, incluyen el manejo básico de programa y las funciones necesarias para el desarrollo de la practica:

- Beginner's tutorial.
- Libraries and attributes.
- Subcircuits.
- Wire bundles.

5. Entrada

Dependiendo del ejercicio, se deberá elegir la codificación apropiada al dato de entrada.

6. Salida

Dependiendo del ejercicio, se deberá elegir la codificación apropiada al dato de salida.

7. Variables Libres

No hay variables libres para el desarrollo de esta practica.

8. Procedimiento

Deberás entregar un solo archivo de Logisim con las soluciones de los ejercicios, un subcircuito por cada uno y un documento con las respuesta a las preguntas planteadas y el diseño de la solución de cada ejercicio: tabla de verdad, la regla de correspondencia y los pasos de álgebra booleana o los mapas de Karnaugh utilizados para reducirla. Solamente puedes hacer uso de pines de entrada y salida y de compuertas lógicas AND, OR y NOT o transistores N y P, dependiendo del ejercicio. Recuerda etiquetar las entradas y salidas de cada uno de los subcircuitos.

9. Ejercicios

- Realiza una compuerta lógica que simule el comportamiento del AND y el OR usando Transistores de Tipo P y Tipo N.

- Desarrolla un circuito que simule el comportamiento de la tabla de verdad del **Si y solo si** $P \iff Q$. Para este ejercicio solo puedes usar compuertas lógicas.
- Sean $x, y \in \{0, 1, 2, 3\}$, desarrolla un comparador electrónico de 2 bits, las salidas del comparador deben ser: $x \geq y$ Para este ejercicio solo puedes usar compuertas lógicas.
- Sean $x, y \in \{0, 1, 2, 3\}$, desarrolla un comparador electrónico de 2 bits, las salidas del comparador deben ser:
 - $x < y$
 - $x > y$
 - $x = y$

Para este ejercicio solo puedes usar compuertas lógicas.

10. Preguntas

1. ¿Cual es la diferencia entre un transistor P y uno N?
2. ¿Cuales son las partes de un transistor?
3. ¿Porque se dice que los mapas de Karnaugh **no** nos dan una garantía de que **siempre** nos van a devolver la expresión mínima de la función?
4. ¿Cual es el procedimiento a seguir para desarrollar un circuito que resuelva un problema que involucre lógica combinacional?
5. Si una función de conmutación se evalúa a mas ceros que unos ¿es conveniente usar minterminos o maxterminos? ¿En el caso que se evalué a mas unos que ceros?
6. Analizando el trabajo realizado, ¿cuales son los inconvenientes de desarrollar los circuitos de forma física?