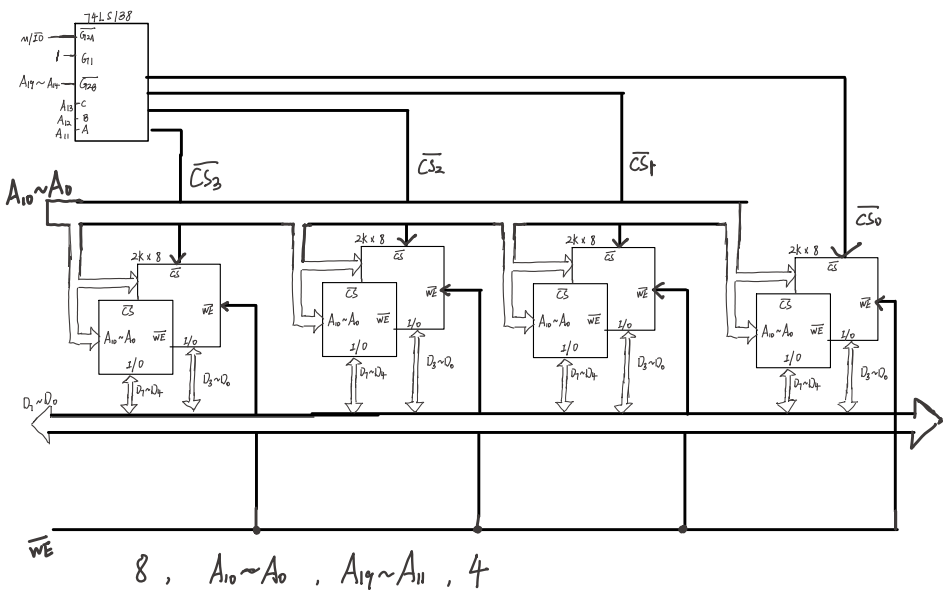
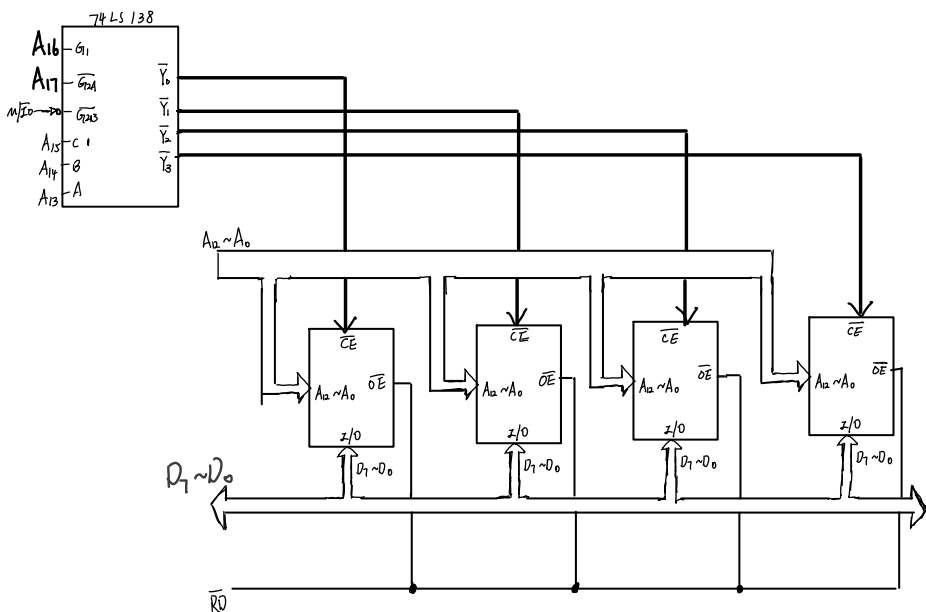


P193 15. 示意图为



18.



芯片	$A_{18} \sim A_{16}$	$A_{15} \sim A_{13}$	$A_{12} \sim A_0$	一个可用地址范围
1	X01	100	全0~全1	18000H ~ 19FFFH
2	X01	101	全0~全1	1A000H ~ 1BFFFH
3	X01	110	全0~全1	1C000H ~ 1DFFFH
4	X01	111	全0~全1	1E000H ~ 1FFFFH

# 补充题

原线图修改后如下图所示

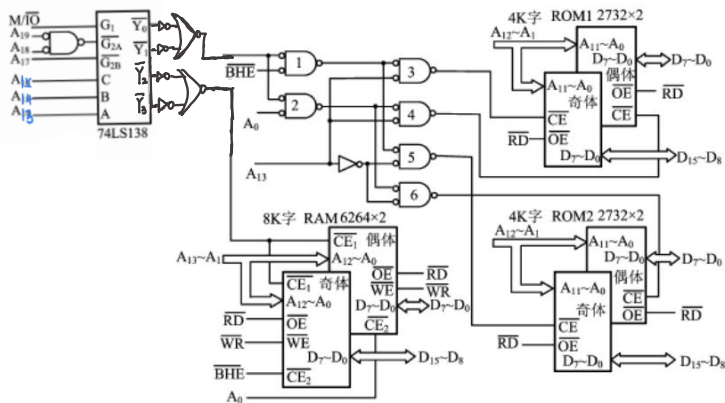


图 5.23 8086 系统中存储器的连接实例

对应的地址位与译码信号的关系如下图所示

芯片	地址	$\overline{G2A}$ $A_{19} A_{18}$	$\overline{G2B}$ $A_{17}$	$A_{16}$	$C13A$ $A_{15} A_{14} A_{13}$	芯片地址线 $A_{12} A_{11} \dots A_1 A_0$	$\overline{Y_2}$	地址范围	大小
ROM1	起始	0 0	0	0	0 0 0	0 0 ... 00	$\overline{Y_0}$	000 00H	8k
	终止	0 0	0	0	0 0 0	1 1 ... 11		01FFFH	
ROM2	起始	0 0	0	0	0 0 1	0 0 ... 00	$\overline{Y_1}$	02000H	8k
	终止	0 0	0	0	0 0 1	1 1 ... 11		03FFFH	
RAM	起始	0 0	0	0	0 1 0	00 ... 00	$\overline{Y_2}$	04000H	16k
	终止	0 0	0	0	0 1 1	11 ... 11	$\overline{Y_0}$	07FFFH	