第五章 存储器管理

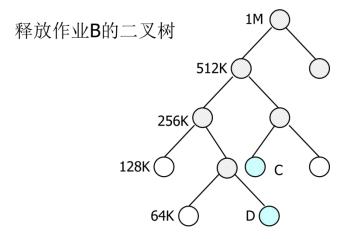
3(3) 均为2维

3 (5)

若页表在内存,访问内存需要两次访问内存,即至少 400ns 若引入块表则,时间为 0.75*200+0.25*400=250ns

3(6)采用左枝优先

	0 12	28K	25	6K 38	4K 5	12K	640K	768K	896K	1M
初始状态		Ι			l			ı	I	
A申请70	Α	12	8K	25	6K			512K		
B申请35	Α	В	64	25	6K	512K				
C申请80	Α	В	64	С	128K			512K		
A释放	128K	В	64	С	128K			512K		
D申请60K	128K	В	D	С	128K			512K		
B释放	128K	64	D	С	128K			512K		
D释放	256K			С	128K		512K			
C释放							•			



补充题 1: 在进行内存管理时,如果发生分配资源的竞争,可以考虑将最小一道作业从主存送出去。假定主存中最多容纳 n 道作业,主存能提供给一道作业的最大容量为 V ,那么,送出去的作业的辅助存储器区域大小为多少?

解答:对于每次要换出去的作业,它的大小不会小于 1/n。因此,如果有 n 个作业时候,辅 存最坏情况需要有 V/n 单元大小,然后是 n-1 个时候,如果又发生冲突,换出的作业大小最 坏情况为 1/n-1,总共最坏情况就为 (1/n+1/n-1)V,以此类推,因此总容量大小为 (1/2+1/3+1/4+...+1/n)V 大小。

补充题 2: 假设一个任务被划分成 4 个大小相等的段,每段有 8 项的页描述符表,若页面大小为 2KB。试问段页式存储系统中: (a)每段最大尺寸是多少?(b)该任务的逻辑地址空间最大为多少?(c)若该任务访问到逻辑地址空间 5ABCH 中的一个数据,试给出逻辑地址的格式。 解答:

任务被分成了4个段,每段有8项页描述符表,页面大小2KB,则每段最大尺寸为8×2KB=16KB

该任务的逻辑地址空间最大为 4×16KB=64KB

若访问到逻辑地址空间 5ABCH 中的一个数据

则最高 2 个 bit 为段号,接下来 3bit 为页号,剩下的 11bit 为页内地址。 0101 1010 1011 1100

段号: 01 页号: 011

页内偏移地址: 01010111100

补充题 3: 有两台计算机 P1 和 P2,它们各有一个硬件高速缓冲存储器 C1 和 C2,且各有一个主存储器 M1 和 M2。其性能为:

	C1	C2	M1	M2
存储容量	4KB	4KB	2MB	2MB
存取周期	60ns	80ns	1µs	0.9µs

若两台机器指令系统相同,它们的指令执行时间与存储器的平均存取周期成正比。如果在执行某个程序时,所需指令或数据在高速缓冲存储器中存取到的概率 P 是 0.7,试问:这两台计算机哪个速度快?当 P=0.9 时,处理器的速度哪个快?

CPU 平均执行时间为 P*T1 +(1-P)*T2, T1 为高速缓存速度, T2 为存储器速度, P 为命中率

- (1) 当 p=0.7 时,
- P1 平均存取时间为: 0.7×60+(1-0.7)×1 μ s=342ns
- P2 平均存取时间为: 0.7×80+(1-0.7)×0.9 μ s=326ns

故计算机 P2 比 P1 处理速度快。

- (2) 当 p=0.9 时,
- P1 平均存取时间为: 0.9×60+(1-0.9)×1 μ s=154ns
- P2 平均存取时间为: 0.9×80+(1-0.9)×0.9 μ s=162ns

故计算机 P1 比 P2 处理速度快。