

## 武汉大学计算机学院

### 2015~2016 学年第二学期 2015 级《数字逻辑》

#### 期末考试试卷（闭卷考试） A 卷参考答案

##### 一、判断改错题（每小题 3 分，共 18 分）

- 1、× 等效状态具备传递性，相容状态不具备传递性。
- 2、× 奇偶效验码能发现奇数位错，但不能纠错。
- 3、✓
- 4、✓
- 5、× PLA 的与、或阵列都是可编程的。
- 6、× 最大计数模是 10

##### 二、选择题（每空 2 分，共 20 分）

- |     |     |     |     |      |
|-----|-----|-----|-----|------|
| 1、C | 2、B | 3、D | 4、A | 5、A  |
| 6、D | 7、D | 8、A | 9、B | 10、C |

##### 三、分析题（每小题 12 分，共 24 分）

- 1、① 函数的标准表达式为：（4 分）

$$F_1(A,B,C) = \sum m(1,2,4,7)$$

$$F_2(A,B,C) = \sum m(3,5,6,7)$$

- ② 真值表如下：（4 分）

A B C	F1	F2
0 0 0	0	0
0 0 1	1	0
0 1 0	1	0
0 1 1	0	1
1 0 0	1	0
1 0 1	0	1
1 1 0	0	1
1 1 1	1	1

- ③ 功能说明：（4 分）

全加器。A, B 为加数和被加数，C 为低位向本位的进位；F1 为本位和，F2 为本位向高位的进位。

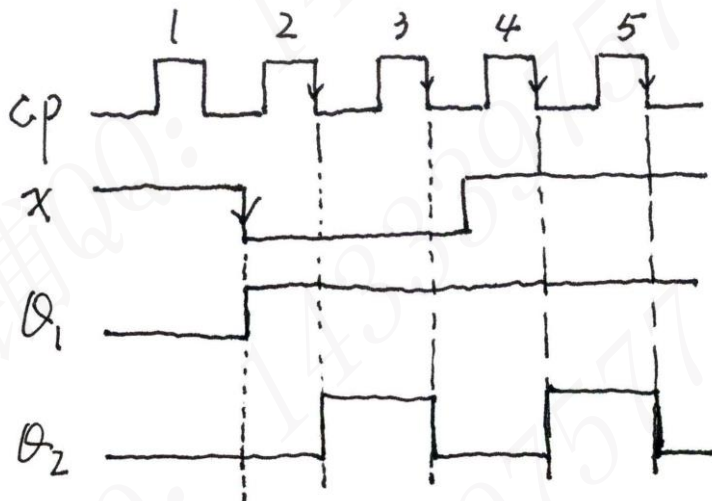
或：当 ABC 为 001、010、100、111 时，F<sub>1</sub> 为 1，ABC 为 011、101、110、111 时，F<sub>2</sub> 为 1

2、

- ① 激励函数表达式：（4 分）

$$J_1=K_1=1 \quad C_1=X \quad ; \quad J_2=Q_1 \quad K_2=1 \quad C_2=CP$$

- ② 电路属于异步时序逻辑电路, Moore 模型。 (4 分)  
 ③ 波形图如下: (4 分)



#### 四、设计题 (每小题 12 分, 共 24 分)

- 1、① 列出真值表: (4 分)

设 A、B、C: 用电为 1, 不用电为 0; 发电机开机为 1, 停机为 0

A	B	C	F1	F2
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

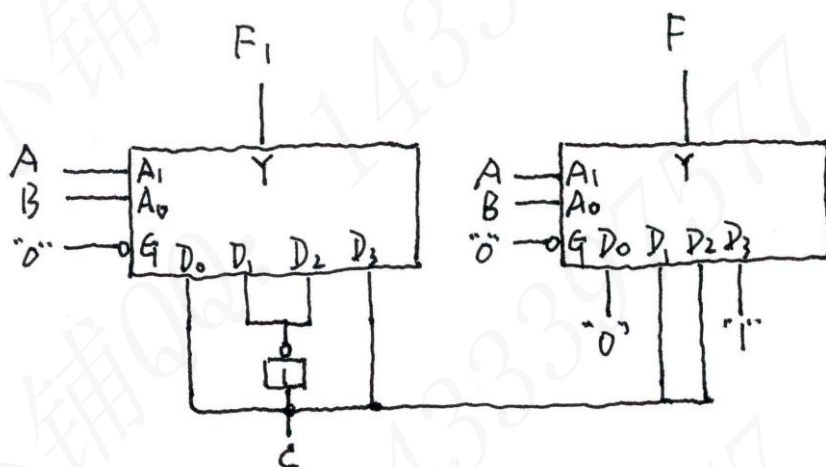
- ② 输出函数表达式: (4 分)

$$F1 = \sum m(1, 2, 4, 7) \quad F2 = \sum m(3, 5, 6, 7)$$

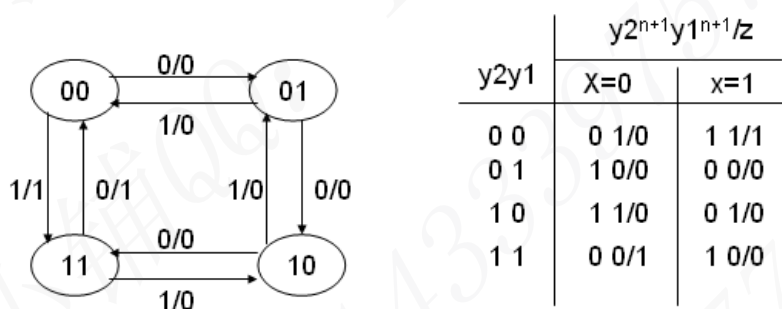
$$\text{第一片 } F_1 : D_0=C \quad D_1=\bar{C} \quad D_2=\bar{C} \quad D_3=C$$

$$\text{第二片 } F_2 : D_0=0 \quad D_1=C \quad D_2=C \quad D_3=1$$

③ 画逻辑图: (4 分)



2、① 状态图和状态表如下: (4 分)



② 激励函数和输出函数: (4 分)

$$T_2 = \bar{x}y_1 + x\bar{y}_1 = x \oplus y_1, \quad T_1 = 1, \quad Z = \bar{x}\bar{y}_2\bar{y}_1 + \bar{x}y_2y_1$$

③ 画逻辑图: 略 (4 分)

## 五、应用题 (14 分)

1、设被加数为  $A_4A_3A_2A_1$ , 加数为  $B_4B_3B_2B_1$  (7 分)

- ① 当两数相加无进位且和数小于等于 9 (1001) 时, 和数就是两数相加之和;
- ② 当两数相加无进位但和数大于等于 10 (1010)、小于等于 15 (1111) 时, 要进行加 6 (0110) 调整, 使之进位得到十位数;
- ③ 当两数相加有进位时, 进位即代表十位, 个位要加 6 (0110) 调整
- ④ 用  $F_5$  表示十位数, 基于以上分析, 得到:

$$F_5 = FC_4 + F_4F_3 + F_4F_2 \quad (F_4F_2 \text{ 代表了 } 1100, 1101, 1110, 1111);$$

加或不加 6 (0110) 即可以用加  $0F_5F_50$  代替

2、逻辑图如下: (7 分)

