

武汉大学国家网络安全学院
2020 -2021 学年度第 1 学期
《数字逻辑与 EDA》期末考试试卷 A 卷答案（闭卷）

专业： 信息安全/网络空间安全

一. 填空题（共 9 小题，每空 1 分，共 15 分）

1、 $(-124)_{10} = (11111100)_{\text{原}} = (10000100)_{\text{补}}$

2、 $(101001.1)_2 = (29.8)_{16}$

3、 $\bar{F} = \bar{A}\bar{B} + C\bar{D}$

4、OC 门（集电极开路门）、高阻

5、R、S 同时为 0

6、BCD

7、T, T

8、与阵列、或阵列

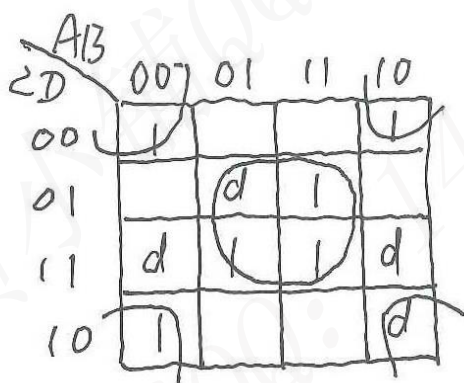
9、固定连接、可编程连接

二. 单项选择题（共 5 小题，每小题 2 分，共 10 分）

1、B 2、B 3、B 4、D 5、B

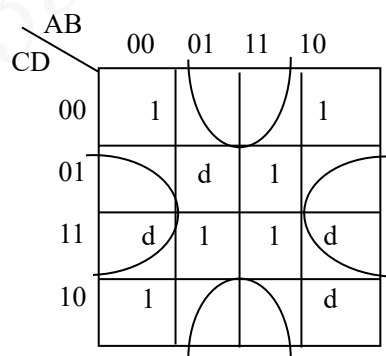
三. 化简题（共 1 小题，每小题 10 分，共 10 分）

1、把 $F(A, B, C, D) = \bar{A}\bar{B}\bar{D} + \sum m(7, 8, 13, 15) + \sum d(3, 5, 10, 11)$ 化成最简“与-或”式和最简或-与式



最简与-或表达式:

$$F = BD + \bar{B}\bar{D}$$



最简与-或表达式:

$$F = (B + \bar{D})(\bar{B} + D)$$

四. 程序代码补全(共 6 个空, 每个空 2 分, 共 12 分)

1、答案: ①reg

②input

③d0 or d1 or d2 or d3 or s0 or s1

④{S1,S0}

⑤default

⑥endcase

五. 分析题 (共 3 小题, 每小题 9 分, 每问 3 分, 共 27 分)

1、

1、解答

① 逐级写出输出函数表达式

②列真值表

$$P_1 = \overline{AB}$$

$$P_2 = P_1 + D = \overline{AB} + D$$

$$P_3 = \overline{B+C}$$

$$F = \overline{P_2 \cdot P_3} = \overline{(\overline{AB} + D) \cdot \overline{B+C}} = \overline{\overline{AB} + D} + B + C$$

$$= \overline{AB} \cdot \overline{D} + B + C = B + C$$

③功能说明

由真值表可知, 当输入 ABCD 取值为 0010、0011、0100、0101、0110、0111、1010、1011、1100、1101、1110、1111 时输出 F 为 1, 否则 F 为 0。或者说当输入 ABCD 中 B 或 C 为 1 时, F 为 1, 否则 F 为 0。

输入 ABCD	输入 F
0 0 0 0	0
0 0 0 1	0
0 0 1 0	1
0 0 1 1	1
0 1 0 0	1
0 1 0 1	1
0 1 1 0	1
0 1 1 1	1
1 0 0 0	0
1 0 0 1	0
1 0 1 0	1
1 0 1 1	1
1 1 0 0	1
1 1 0 1	1
1 1 1 0	1
1 1 1 1	1

2、 ① 函数的标准表达式为:

$$Z_1(A.B.C) = \sum m(1,2,4,7)$$

$$Z_2(A.B.C) = \sum m(1,2,3,7)$$

② 真值表如下:

输入 ABC	输出 Z1	Z2
0 0 0	0	0
0 0 1	1	1
0 1 0	1	1
0 1 1	0	1
1 0 0	1	0
1 0 1	0	0
1 1 0	0	0
1 1 1	1	1

③ 功能说明:

全减器。A 位被减数, B 为减数, C 为低位向本位的借位; Z1 为本位差, Z2 为本位向高位的借位。
或: 当 ABC 为 001、010、100、111 时, Z_1 为 1, ABC 为 001、101、110、111 时, Z_2 为 1

3、① 写出激励函数表达式

$$J_2=K_2=1 \quad J_1=K_1=1 \quad J_0=K_0=1$$

$$C_2=\overline{Q_1} \quad C_1=\overline{Q_0} \quad C_0=CLK$$

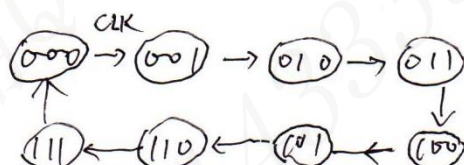
电路属于 Moore 模型

② 作出状态表和状态图

CLK	Q_2	Q_1	Q_0	C_2	J_2	K_2	C_1	J_1	K_1	C_0	J_0	K_0	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	状态表
1	0	0	0	0	1	1	0	1	1	↑	1	1	0	0	1	
1	0	0	1	0	1	1	↑	1	1	↑	1	1	0	1	0	
1	0	1	0	0	1	1	0	1	1	↑	1	1	0	1	1	
1	0	1	1	1	1	1	1	1	1	↑	1	1	1	0	0	
1	1	0	0	0	1	1	0	1	1	↑	1	1	1	0	1	
1	1	0	1	0	1	1	↑	1	1	↑	1	1	1	1	0	
1	1	1	0	0	1	1	0	1	1	↑	1	1	1	1	1	
1	1	1	1	↑	1	1	↑	1	1	↑	1	1	0	0	0	

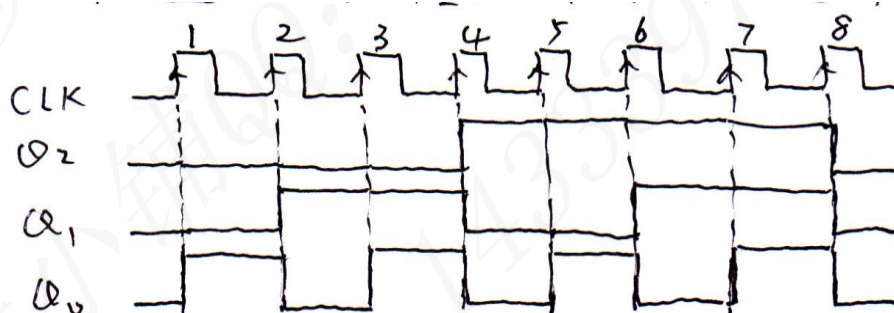
CLK	Q_2	Q_1	Q_0	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}
1	0	0	0	0	0	1
1	0	0	1	0	1	0
1	0	1	0	0	1	1
1	0	1	1	0	1	1
1	1	0	0	1	0	0
1	1	0	1	1	0	1
1	1	0	0	1	0	1
1	1	0	1	1	1	0
1	1	1	0	1	1	1
1	1	1	1	0	0	0

状态图:



③ 说明电路功能, 作出 Q_2 、 Q_1 、 Q_0 的波形图

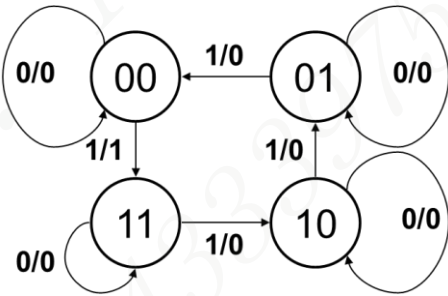
功能: 电路是 8 进制 (或模 8、或 3 位二进制) 加法 (加 1) 计数器



六. 数字逻辑电路设计题(共 2 小题, 每小题 12 分, 共 27 分)

设计题 1.每问 3 分, 共 5 问

1、原始状态图:



2、 状态转换表

现态 y_2y_1	$y_2^{(n+1)}y_1^{(n+1)} / z$	
	$X=0$	$X=1$
00	00/0	11/1
01	01/0	00/0
10	10/0	01/0
11	11/0	10/0

3、 输出方程和驱动方程

xy_2y_1	T_2T_1
000	00
001	00
010	00
011	00
100	11
101	01
110	11
111	01

$y_2y_1 \backslash x$	0	1
00	0	1
01	0	0
11	0	0
10	0	1

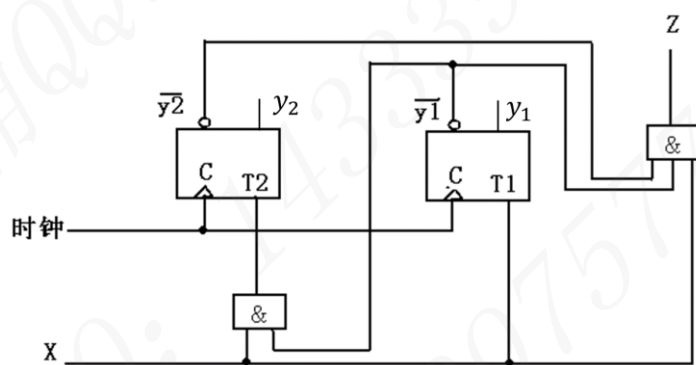
T2

$y_2y_1 \backslash x$	0	1
00	0	1
01	0	1
11	0	1
10	0	1

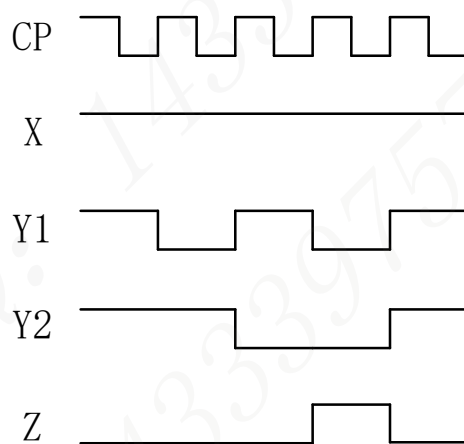
T1

$$T_2 = x\overline{y_1}, \quad T_1 = x, \quad z = x\overline{y_2}\overline{y_1}$$

4、 逻辑图



5、波形图



设计题 2: 第 1 问 6 分, 其余每问 3 分。

因为要产生的序列是: 0110100, $T_p=8$, 所以需要移位寄存器的位数 $n \geq 8$ 。把序列的 3 位作为一组, 每次移一位, 共 8 组:

100, 010, 101, 110, 111, 011, 001, 000

因为 8 组代码不重复, 所以 $n=3$

① 选图 74194 的高 3 位 $Q_D Q_C Q_B$ 右移, 从 Q_B 输出, 每来一个时钟脉冲从右移输入端 D_R 移入 1 位, 并将 $Q_D Q_C Q_B$ 初始状态预置成 100。列出电路状态表如下:

$F(D_R)$	Q_D	Q_C	Q_B
0	1	0	0
1	0	1	0
1	1	0	1
1	1	1	0
0	1	1	1
0	0	1	1
0	0	0	1
1	0	0	0

② 用 $Q_D Q_C Q_B$ 作为 8 选 1 mux 的 3 个选择控制变量 $A_2 A_1 A_0$, $F(D_R)$ 作为数据输入端 $D_0 \sim D_7$

由上面的状态表可知

$$D_1 = D_3 = D_4 = D_7 = 0 \quad D_0 = D_2 = D_5 = D_6 = 1$$

The diagram shows a 4-bit counter circuit. The top IC is a 74194, which is a 4-bit shift register with a counter mode. It has inputs S_1 , S_0 , CP , and CLR . The inputs are connected as follows: S_1 to "0", S_0 to "1", CP to a common clock line, and CLR to "1". The outputs are Q_D , Q_C , Q_B , and Q_A . The bottom IC is a 74152, a 4-to-16 decoder. Its inputs are A_2 , A_1 , and A_0 . The output $F(Q_D)$ is connected to A_2 . The output $F(Q_C)$ is connected to A_1 . The output $F(Q_B)$ is connected to A_0 . The outputs of the 74152 are Y_0 through Y_{15} , which are labeled with their binary values: $Y_0=0$, $Y_1=1$, $Y_2=0$, $Y_3=0$, $Y_4=0$, $Y_5=1$, $Y_6=0$, $Y_7=0$, $Y_8=1$, $Y_9=0$, $Y_{10}=0$, $Y_{11}=1$, $Y_{12}=0$, $Y_{13}=0$, $Y_{14}=1$, and $Y_{15}=0$.

证 $S_1 S_0 = 11$. 把 ABC 代入到 $10, 100, 1000$ 使之 $\% 100$

然后有 $S_{15} = 01$ ，每个 1 占右移 1 位，依次从右端
输出的串为 01 。