

# 武汉大学 2022 —2023 学年度第 1 学期教学日历

周数： 1-12 考核形式： 考试 答疑时间、地点：

起止时间	周	讲课内容	学时	教学内容	作业
9/5 至 9/11	1	1.1 , 1.2 , 1.3,1.4 2.1	3	<ul style="list-style-type: none"> <li>数字系统的定义</li> <li>数制及其转换</li> <li>带符号的二进制数表示</li> <li>常见编码</li> <li>逻辑代数的基本概念</li> </ul>	<ul style="list-style-type: none"> <li>1.6 , 1.7 , 1.9 , 1.10,1.12</li> </ul>
9/12 至 9/18	2	2.2 , 2.3 , 2.4.1	3	<ul style="list-style-type: none"> <li>逻辑代数的基本定理</li> <li>逻辑函数表达式的形式与变换</li> <li>逻辑函数的化简</li> </ul>	<ul style="list-style-type: none"> <li>2.2, 2.6, 2.7</li> </ul>
9/19 至 9/25	3	2.4.2, 3.1 , 3.2,3.3	3	<ul style="list-style-type: none"> <li>卡诺图化简</li> <li>逻辑门电路</li> </ul>	<ul style="list-style-type: none"> <li>2.8</li> <li>3.8</li> </ul>
9/26 至 10/2	4	4.1, 4.2	3	<ul style="list-style-type: none"> <li>组合逻辑电路的分析</li> <li>组合逻辑电路的设计</li> </ul>	<ul style="list-style-type: none"> <li>4.3, 4.4, 4.5</li> <li>提交作业</li> </ul>
10/3 至 10/9	5	4.3, 7.1	3	<ul style="list-style-type: none"> <li>竞争与冒险</li> <li>常用中规模组合逻辑电路</li> </ul>	<ul style="list-style-type: none"> <li>4.12, 7.2, 7.5, 7.8</li> </ul>
10/10 至 10/16	6	教材 2 第 1、2 章+3.1	3	<ul style="list-style-type: none"> <li>EDA 概念</li> <li>可编程逻辑器件的基本结构</li> <li>Verilog 的程序设计方法</li> </ul>	<ul style="list-style-type: none"> <li>提交作业</li> </ul>
10/17 至 10/23	7	教材 2 第 3、14 章	3	<ul style="list-style-type: none"> <li>掌握组合电路 Verilog 设计方法</li> <li>掌握 Test Bench 的编写方法</li> <li>掌握 ModelSim 仿真软件的运用</li> </ul>	<ul style="list-style-type: none"> <li>3.4, 3.8, 3.20(v5)</li> <li>代码, 网表图, 仿真波形。</li> <li>3.4, 3.8, 3.19(v6)</li> </ul>
10/24 至 10/30	8	3.4	3	<ul style="list-style-type: none"> <li>RS、JK、D、T 触发器的原理</li> <li>理解不同触发器应用上的区别</li> <li>掌握触发器的相互转换方法</li> </ul>	<ul style="list-style-type: none"> <li>提交作业</li> <li>3.14, 3.15</li> </ul>

10/31 至 11/6	9	5.1, 5.2	3	<ul style="list-style-type: none"> <li>● 掌握寄存器、计数器等的工作原理</li> </ul>	<ul style="list-style-type: none"> <li>● 5.2</li> </ul>
11/7 至 11/13	10	5.3	3	<ul style="list-style-type: none"> <li>● 掌握同步时序逻辑电路的设计方法。</li> <li>● 掌握中规模时序逻辑电路的运用方法</li> </ul>	<ul style="list-style-type: none"> <li>● 5.7, 5.12</li> </ul>
11/14 至 11/20	11	教材 2 第 5 章	3	<ul style="list-style-type: none"> <li>● 时序电路的 Verilog 设计</li> </ul>	<ul style="list-style-type: none"> <li>● 提交作业</li> <li>● 5.6, 5.7, 5.10, 5.11(v5)</li> <li>● 5.4, 5.5, 5.8, 5.9(v6)</li> </ul>
11/21 至 11/27	12	教材 2 第 10 章	3	<ul style="list-style-type: none"> <li>● Verilog 状态机设计</li> </ul>	<ul style="list-style-type: none"> <li>● 10.2(v5)</li> <li>● 10.1(v6)</li> </ul>
	13			<ul style="list-style-type: none"> <li>●</li> </ul>	<ul style="list-style-type: none"> <li>● 提交作业</li> </ul>

本课程主讲教师 赵波 丁玉龙 马桃林 艾浩军

教研室主任

院系负责

人 \_\_\_\_\_

2022 年     月     日