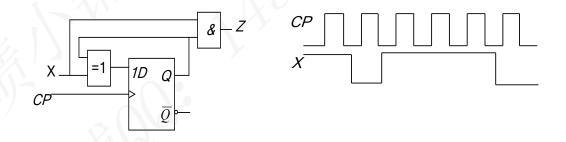
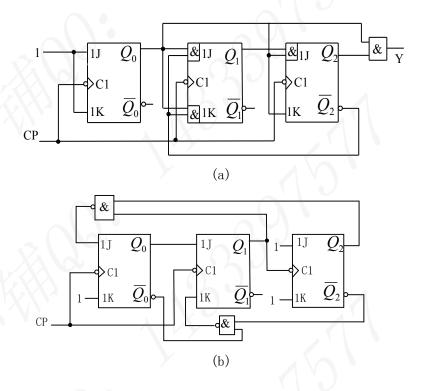
武汉大学物理科学与技术学院 2019-2020 学年第二学期 《数字逻辑电路》期末试题(A)

- 1. (20分) 简答
- (1) 什么是线与连接方式? 哪些门电路能实现线与连接方式?
- (2)优先编码器与一般编码器相比有何区别?74LS148 编码器工作时,若输入 $\overline{I_0}=\overline{I_5}=\overline{I_6}=0$,则其编码输出 $\overline{Y_2}\overline{Y_1}\overline{Y_0}$ 是多少?
- (3) 一个 512 位移位寄存器用作延迟线,若时钟脉冲频率为4*MHz*,则数据通过该移位寄存器可延迟时间是多少?当一个十位二进制加法计数器在0.002*s* 内选通,假定计数器初始状态为0,若计数器脉冲频率为250*kHz*,则在选通脉冲终止时,计数器的输出(状态)是多少?
- (4) 4 位倒 T 形电阻网络 D/A 转换器电路中,若给定 $V_{REF} = -8V$,则最低有效位输出的模拟量 1LSB 是多少?如果要把输出电压变化范围缩小一半,可采取什么措施?
- (5) 欲得到一阶梯波,可由哪几个电路连接而成?
- 2. (20 分) 某雷达站有 3 部雷达 A 、B 、C ,其中 A 和 B 消耗的功率相等,C 的功率是 A 的 2 倍。这些雷达由两台发电机 X 和 Y 供电,发电机 X 的最大输出功率等于雷达 A 的功率消耗,发电机 Y 的最大输出功率是 X 的 3 倍。要求设计一个逻辑电路,能够根据各雷达的启动和关闭信号,以最节约电能的方式开启、关停发电机。
- (1) 列出真值表,利用卡诺图化简写出逻辑函数表达式;
- (2) 若用译码器 74LS138 (附加门电路) 实现该电路, 画出逻辑电路图。
- 3. $(10 \, \text{分})$ 电路如图所示,设触发器的初始状态为 0,已知 CP 和输入 X 的波形。
- (1) 画出触发器输出Q端及Z端的波形;
- (2) 如何由 D 触发器实现 JK 触发器的逻辑功能?



- 4. (20分)分析图示时序电路的逻辑功能。
- (1) 写出电路的驱动方程、状态方程、输出方程(若有)、时钟方程(若需要);
- (2) 列出状态转换表, 画出状态转换图; 说明电路实现的逻辑功能, 问电路能否自启动?



- 5. (20分)用计数器 74LS161 和适当的门电路构成任意进制计数器。
- (1) 采用置数法,并由原进位输出端产生进位信号输出,接成十进制计数器;
- (2) 采用整体置零法及并行进位方式,接成六十九进制计数器。
- 6. (10 分)图(a)是用 CMOS 反相器组成的施密特触发器电路,已知 $R_1=5k\Omega$, $R_3=30k\Omega$, $R_2=10k\Omega$, $V_{DD}=18V$ 。
 - (1) 计算该电路的正向阈值电压、反向阈值电压及回差电压;
 - (2) 若输入电压如图(b) 所示, 画出输出电压波形。

