

该生在攻读硕士期间，学习成绩良好，理论基础扎实，参与课题相关的科研项目，有较强的动手实践能力，具备创新精神，在科研工作中取得了较好的成绩。

在学位论文中针对当前可重构 PE 阵列设计中功能单元冗余数量多、利用率低、面积效率不高的问题，给出了一套新的 PE 阵列设计方案，通过对分组密码算法进行有向顶点活动网络建模，并基于该模型分析算法电路关键路径，提取算法的模式特征、组合特征和次序特征，指导 PE 阵列结构设计，包括阵列拓扑、PE 组、PE 结构、互连单元、功能单元等；然后，通过对 PE 阵列进行有向顶点活动网络参数化建模，并改进 VF2 子图同构算法，实现密码算法到 PE 阵列的映射，通过评估算法映射时的功能单元利用率，对 PE 阵列结构进行多轮反馈迭代优化，从而去除 PE 结构中的冗余功能单元和低利用率功能单元，进一步提高 PE 阵列的面积效率。论文结构严谨，材料组织充分，文笔表达流畅，逻辑性强，理论表述准确，实现验证结果符合预期。综合来看，该生学位论文达到优秀水平。

- 1) 建议加入 FPGA 验证测试一节
- 2) 存在个别语句表述错误问题