

Tutorial sobre o *DesignWorks 5*

Introdução

O programa *DesignWorks* (DW) é uma ferramenta de simulação de circuitos lógicos combinatórios e sequenciais. Na primeira parte do tutorial apresentamos os passos essenciais desde a edição do esquemático até à simulação, usando o exemplo do circuito combinatório. Na segunda parte abordamos alguns aspetos necessários à simulação de circuitos sequenciais síncronos, como sejam o sinal de relógio (*clock*) e a visualização do comportamento através do respetivo diagrama temporal.

I - Circuito combinatório

Como sistema combinatório analisaremos o exemplo da porta de um cofre-forte de um banco. A porta do cofre possui três fechaduras e só poderá ser aberta, caso se verifiquem em simultâneo as seguintes condições: o funcionário X abre a *primeira* fechadura; o funcionário Y abre a *segunda* fechadura e finalmente o gerente, o funcionário Z, abre a *terceira* fechadura.

As etapas, para projetar e simular este sistema no ambiente *DesignWorks*, consistem em:

- a) Identificar as entradas e saídas do circuito.
- b) Construir a *Tabela de verdade*.
- c) Extrair a equação lógica da *Tabela de verdade*.
- d) Simular o circuito.

a) Identificação das entradas e saídas do circuito

A abertura duma fechadura (*entrada*) corresponde ao fecho dum interruptor. A abertura da porta do cofre (*saída*) poder ser simulada pelo acendimento duma lâmpada (LED), ou seja:

entradas: três variáveis (X,Y,Z), cada uma associada à ação de fecho de um interruptor.

saída: abertura da porta do cofre (F), representada pelo acender dum LED.

b) Tabela de verdade:

X	Y	Z	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

c) Equação lógica do estado da lâmpada

$$f(x, y, z) = x.y.z$$

d) Simulação do circuito

Esta simples equação pode ser implementada através dum circuito com uma única *gate* AND com 3 entradas.

O DesignWorks5

1. Criação dum projeto de simulação

Abra o *DesignWorks* e selecione o botão *Create (Generic Simulation)* para iniciar o desenho de um novo circuito.

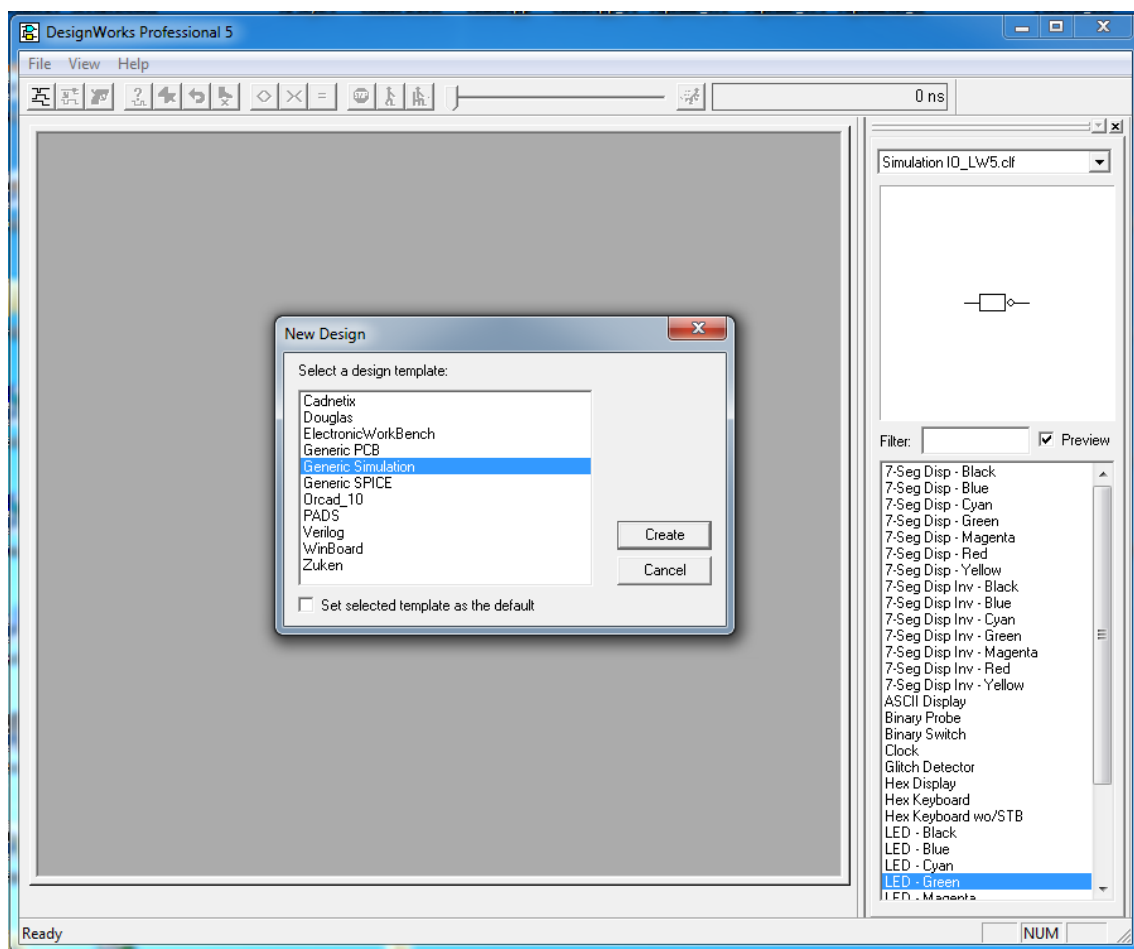


Figura 1 - Janela principal: Criação de um novo projeto

O aspeto geral da janela principal, após a criação dum novo projeto de simulação, é constituído por dois painéis (ver Figura 2). O painel principal é a folha-de-trabalho sobre a qual são colocados os componentes que constituem o circuito. No painel do lado direito são apresentadas várias bibliotecas de componentes. Os componentes, depois de selecionados e pré-visualizados, são arrastados e colocados na folha por *drag & drop*.

2. Folha-de-trabalho (worksheet)

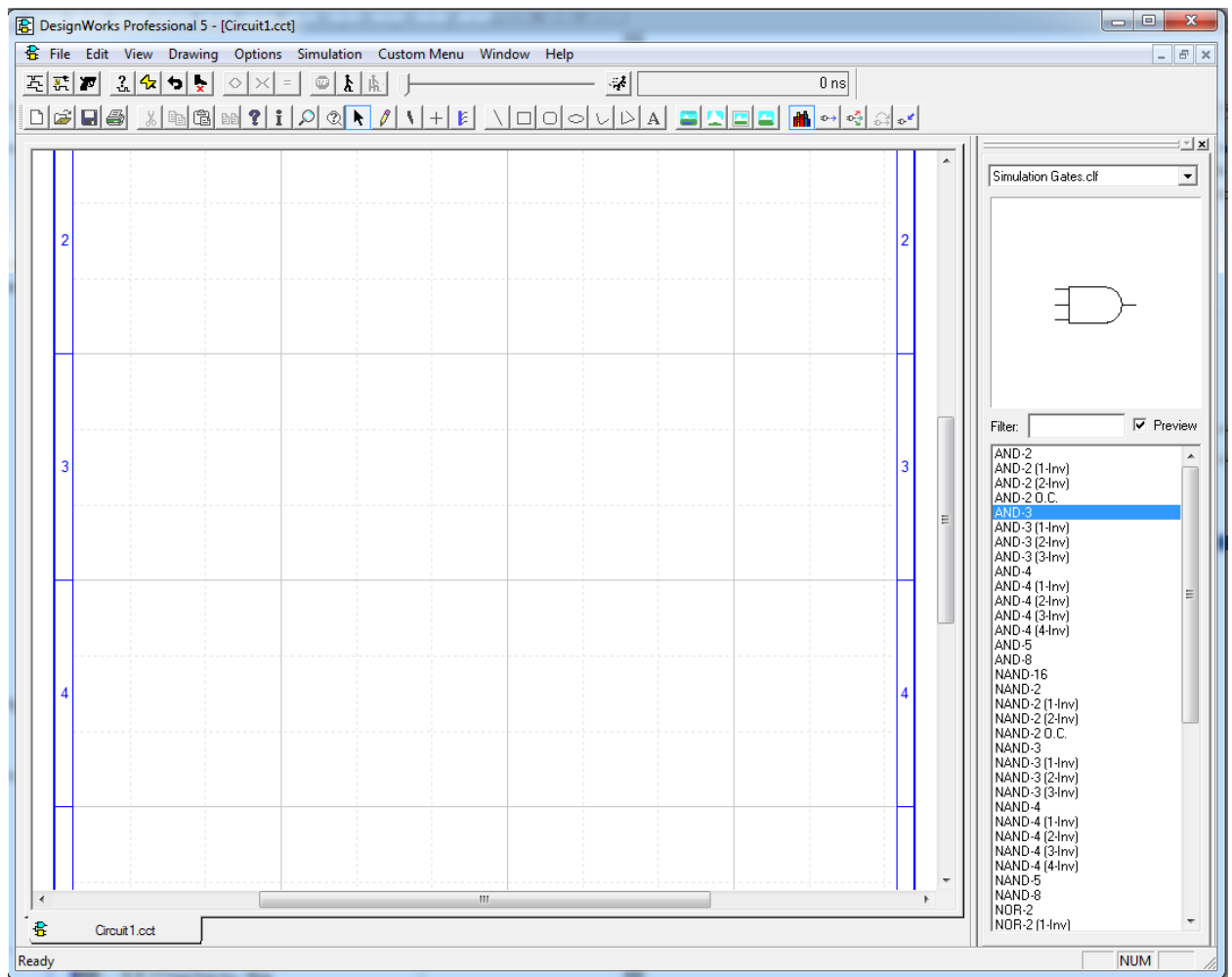
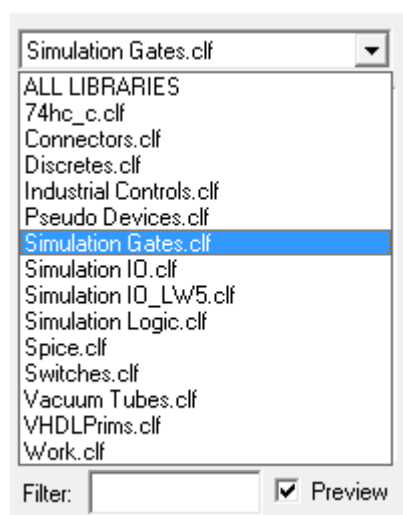


Figura 2 - Janela principal: Folha-de-trabalho e bibliotecas de componentes (lado direito)

2.1 Colocação de Símbolos

Para colocar símbolos selecione-os numa das bibliotecas que se apresentam no painel do lado direito. Começemos com a biblioteca *Simulation Gates.clf*.

libs instaladas



Na parte inferior do painel aparece a lista dos componentes contidos na *lib* selecionada:

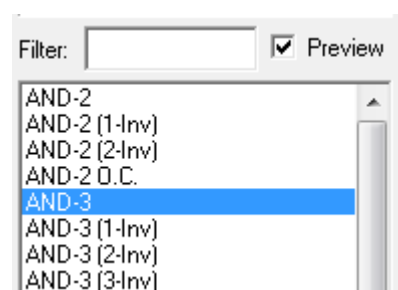
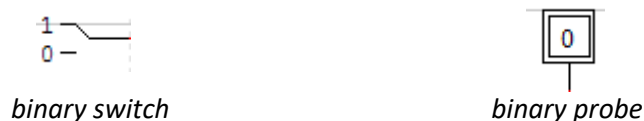


Figura 3 - Biblioteca (*lib*) de símbolos de componentes

Escolha o símbolo desejado (AND-3) e coloque-o na folha arrastando-o (*drag & drop*) para a zona pretendida. Pode-se mudar a orientação do símbolo (enquanto não colocado) com a ajuda das teclas Ctrl+R (Left), Ctrl+Alt+R(Right), etc .

Da biblioteca *Simulation IO* coloque 3 instâncias do símbolo *binary switch* e um *binary probe*



Da biblioteca *Simulation IO_IAC*¹ coloque e um *LED - Red* (representa a lâmpada)

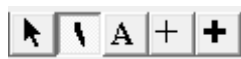


Na biblioteca *Discretes* escolha o elemento *Gnd*



2.2 Interligação dos componentes

Para interligar os componentes deve primeiro selecionar um pino *clitando* na sua extremidade e a seguir *clicar* novamente no mesmo ponto e arrastar o rato até ao pino do símbolo com o qual se pretende estabelecer a ligação. A forma de qualquer ligação é modificável com a ajuda do rato. Para apagar um fragmento de uma linha utiliza-se o botão *Zap*, e clica-se sobre o troço a eliminar.



Aspecto final do nosso circuito após a colocação e interligação dos componentes:

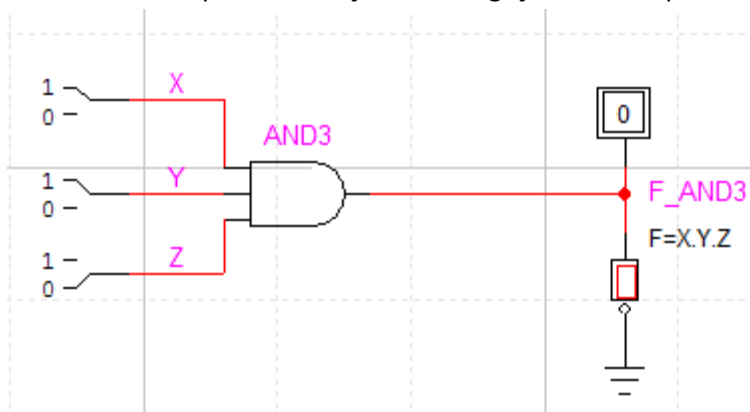


Figura 4 - Circuito final

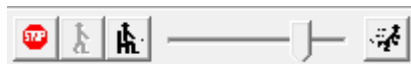
Para melhor documentar o circuito pode ainda usar o botão 'A'.



¹ A biblioteca (*lib*) '*Simulation IO.clf*' do *DesignWorks* não inclui os LEDs com cores usados neste tutorial. A *lib* com os LEDs a cores '*Simulation IO_IAC.clf*' está disponível no site da UC e pode ser facilmente instalada através do menu "File->Libraries->Open Lib...". Todavia, os LEDs já vêm incluídos no *LogicWorks*.

3. Simulação do circuito

Depois de completado o desenho do circuito, podemos agora simulá-lo e visualizar o resultado da atuação dos interruptores sobre o estado do LED. Para simular o circuito carrega-se no botão 'Running man':



Verifique que a lâmpada (LED) só acende quando todos os interruptores estiverem fechados e que apaga em qualquer outra situação.

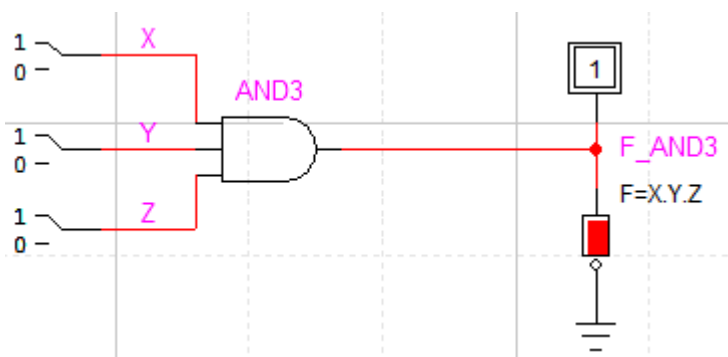


Figura 5 - Simulação do circuito

A simulação com uma única *gate* **AND** de 3 entradas está assim completa.

II - Circuito sequencial

O funcionamento de um circuito sequencial poder ser exemplificado pelo divisor de frequência da Figura 6. Implemente este circuito numa nova folha-de-trabalho.

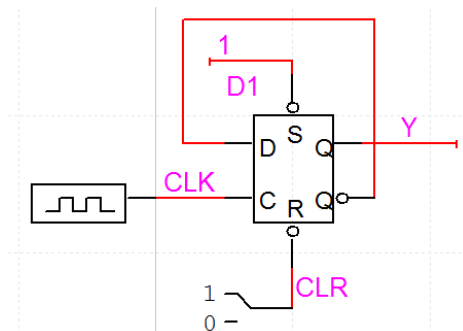



Figura 6 - Exemplo dum circuito sequencial (Divisor da freq de CLK por 2)

1. Definição da frequência de relógio do sinal CLK

É possível definir o período do relógio (CLK) usado na simulação. Para tal, seleciona-se o dispositivo em causa, e carrega-se no botão de *Parâmetros de Simulação* . Podemos mudar os tempos a *high* e a *low* do relógio, vide Figura 7. É possível alterar os parâmetros de simulação de quase todos os dispositivos, de modo semelhante.

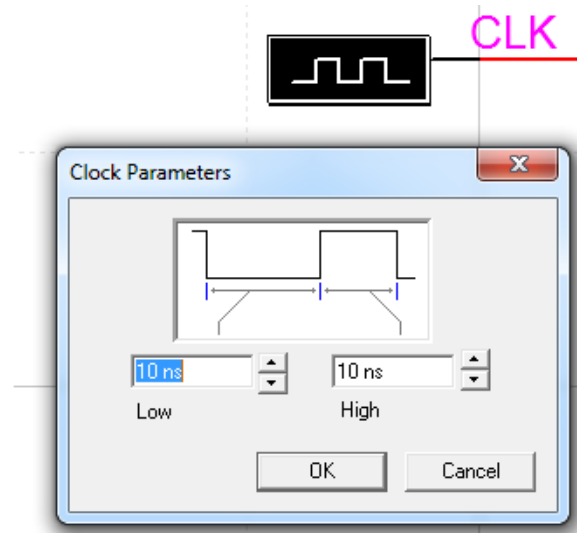


Figura 7 - Parâmetros de Simulação do CLK

5. Diagrama Temporal

Após correr a simulação do circuito, o resultado da simulação pode ser observado no diagrama temporal do simulador, tal como ilustrado na Figura 8.

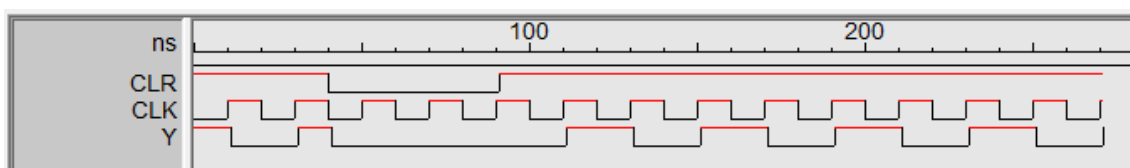





Figura 8 - Diagrama temporal

O zoom do diagrama temporal pode ser ajustado através dos botões   .