



Министерство науки и высшего образования Российской Федерации  
Федеральное государственное бюджетное образовательное учреждение  
высшего образования  
«Московский государственный технический университет  
имени Н.Э. Баумана  
(национальный исследовательский университет)»  
(МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ Информатика и системы управления (ИУ)

КАФЕДРА Компьютерные системы и сети (ИУ6)

НАПРАВЛЕНИЕ ПОДГОТОВКИ 09.03.03 Прикладная информатика

# РАСЧЕТНО-ПОЯСНИТЕЛЬНАЯ ЗАПИСКА К КУРСОВОЙ РАБОТЕ

**НА ТЕМУ:**

***Схемотехническое проектирование  
электронного устройства***

Студент ИУ6-65Б  
(Группа)

\_\_\_\_\_  
(Подпись, дата)

\_\_\_\_\_  
(И.О.Фамилия)

Руководитель курсовой работы

\_\_\_\_\_  
(Подпись, дата)

\_\_\_\_\_  
(И.О.Фамилия)

2022 г.

Министерство науки и высшего образования Российской Федерации  
Федеральное государственное бюджетное образовательное учреждение  
высшего образования  
«Московский государственный технический университет имени Н.Э. Баумана  
(национальный исследовательский университет)»  
(МГТУ им. Н.Э. Баумана)

УТВЕРЖДАЮ  
Заведующий кафедрой ИУ6  
(Индекс)  
А.В.Пролетарский  
(И.О.Фамилия)  
«    » 2022 г.

**З А Д А Н И Е**  
**на выполнение курсовой работы**

по дисциплине Схемотехника

Студент группы ИУ6-65Б

(Фамилия, имя, отчество)

Тема курсовой работы Схемотехническое проектирование  
электронного устройства

Направленность КР (учебная, исследовательская, практическая, производственная, др.)  
учебная

Источник тематики (кафедра, предприятие, НИР) кафедра

График выполнения работы: 25% к 3 нед., 50% к 10 нед., 75% к 13 нед., 100% к 15 нед.

***Задание***

Устройство декодирования манчестерского кода по трем шинам с переводом результата в параллельный вид.

***Оформление курсовой работы:***

Расчетно-пояснительная записка на 20-30 листах формата А4.

1. Схема электрическая функциональная
2. Диаграммы временные работы устройства
3. Диаграмма электрическая принципиальная
4. Спецификация (перечень) используемых элементов

Дата выдачи задания «08» февраля 2022 г.

**Руководитель курсовой работы**

(Подпись, дата)

(И.О.Фамилия)

**Студент**

(Подпись, дата)

(И.О.Фамилия)

Примечание: Задание оформляется в двух экземплярах: один выдается студенту, второй хранится на кафедре.

## РЕФЕРАТ

Записка 31 страница, 13 рисунков, 7 источников, 5 приложений

МАНЧЕСТЕРСКИЙ КОД, МИКРОСХЕМА, КМОП, РЕГИСТР, СЧЕТЧИК.

Объектом разработки является модуль устройства декодера манчестерского кода, преобразующий последовательный код в параллельный.

Цель работы – создание функционального устройства, построенного на базе КМОП–логики, и разработка необходимой документации на объект разработки.

При проектировании решены следующие задачи: анализ объекта разработки на функциональном уровне, разработка функциональной схемы модуля, выбор элементной базы для реализации объекта, разработка принципиальной схемы модуля, расчет электрических параметров.

Результатом проектирования является комплект конструкторской документации для изготовления устройства. Устройство должно обладать следующими техническими характеристиками:

- тип ввода данных: последовательный;
- тип вывода данных: параллельный;
- разрядность чисел 8 бит;
- логика элементов КМОП;
- тактовая частота 1 МГц;
- потребляемое напряжение не более 2 Вт.

## СОДЕРЖАНИЕ

ОПРЕДЕЛЕНИЯ, ОБОЗНАЧЕНИЕ И СОКРАЩЕНИЯ .....	5
ВВЕДЕНИЕ .....	6
1 Анализ требований.....	7
1.1 Принцип работы разрабатываемого устройства.....	7
1.2 Выбор схемотехнического решения .....	7
2 Проектирование функциональной схемы .....	9
2.1 Блок обработки.....	9
2.2 Блок преобразования .....	10
2.3 Блок хранения.....	10
3 Моделирование.....	12
4 Проектирование принципиальной схемы устройства.....	17
4.1 Выбор элементной базы .....	17
4.2 Выбор устройства для приема данных .....	17
4.3 Выбор устройства для сравнения чисел .....	18
4.4 Выбор генератора тактовых импульсов .....	19
4.5 Выбор разъемов.....	19
4.6 Устранение помех .....	20
5 Проектирование принципиальной схемы устройства.....	22
5.1 Расчет статической мощности .....	22
5.2 Расчет динамической мощности .....	23
5.3 Расчет быстродействия.....	24
ЗАКЛЮЧЕНИЕ .....	25
СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ.....	26
ПРИЛОЖЕНИЕ А Техническое задание .....	27
ПРИЛОЖЕНИЕ Б Схема электрическая функциональная.....	28
ПРИЛОЖЕНИЕ В Схема электрическая принципиальная.....	29
ПРИЛОЖЕНИЕ Г Лист спецификации .....	30
ПРИЛОЖЕНИЕ Д Временные диаграммы.....	31

## **ОПРЕДЕЛЕНИЯ, ОБОЗНАЧЕНИЯ И СОКРАЩЕНИЯ**

КМОП	–	Комплементарная структура метал оксид полупроводник
ЛЭ	–	Логический элемент
МС	–	Микросхема
ТЗ	–	Техническое задание
УГО	–	Условное графическое обозначение
УДМК	–	Устройство декодирования манчестерского кода

## **ВВЕДЕНИЕ**

В данной работе производится разработка законченного модуля декодирования манчестерского кода для трех потоков данных с переводом из последовательного кода в параллельный далее УДМК.

УДМК предназначен для декодирования манчестерского кода и преобразовании трех последовательностей в параллельный вид данных. На выходе устройства 24 сигнала: логические «1» или «0».

Актуальность разрабатываемого продукта заключается в необходимости создания устройства декодирования для домашнего использования.

## 1 Анализ требований

Исходя из требований, изложенных в техническом задании, можно сделать вывод, что задачей работы устройства является формирование сигнала результата работы декодера манчестерского кода.

### 1.1 Принцип работы разрабатываемого устройства

С компьютера подаются данные:

- последовательность данных.
- внешний тактового сигнал записи;

Данные поступают на декодер, после чего поступают на регистры, после чего на вывод.

Схема декодера манчестерского кода представлена на рисунке 1

$$R = (ПДК \wedge SINC B) \vee (\neg ПДК \wedge SINC M) \cdot (2)$$

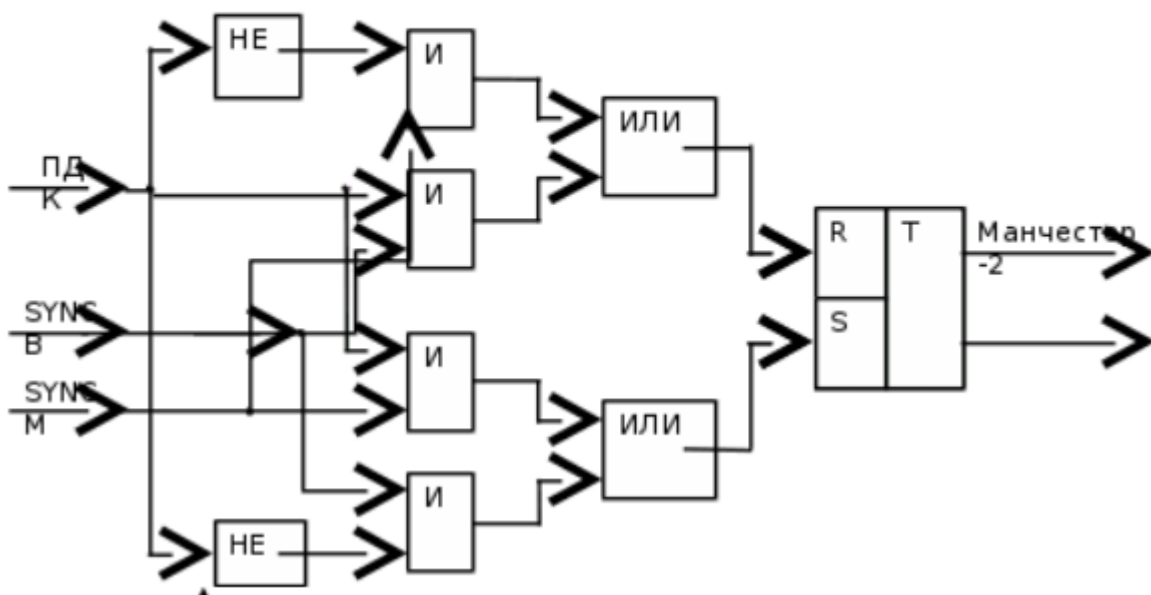


Рисунок 1 – схема декодера манчестерского кода

### 1.2 Выбор схемотехнического решения

Первоочередной задачей является обработка манчестерского кода и запись данных в регистры. Для обработки используется дешифратор манчестерского кода, а хранения данных будет использоваться три блока по два сдвига,

необходимых для преобразования чисел из последовательного вида в параллельный.

Далее необходимо реализовать сохранение чисел. Для этого будем использовать блок из трех регистров хранения, записывающие значение по окончанию приема данных.

Разработанная структурная схема представлена на рисунке 1

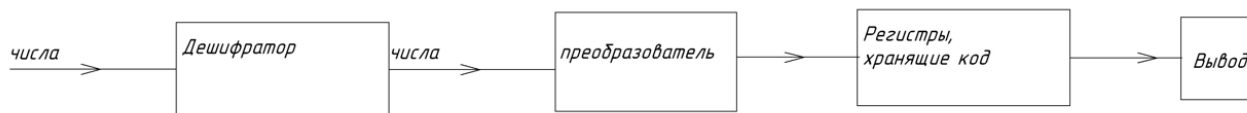


Рисунок 2 – структурная схема устройства



## 2 Проектирование функциональной схемы устройства

На основании выбранного схемотехнического решения были выделены функции устройства и реализующие их блоки – блок обработки чисел, преобразования и блок хранения. Опишем подробнее каждый функциональный блок и рассмотрим их взаимодействие.

Разработанная функциональная схема устройства содержится в приложении Б.

### 2.1 Блок обработки

Функциональный блок обработки данных состоит из логических элементов и триггеров, необходимых для декодирования манчестерского кода.

Разработанная схема подключения блока приема показана на рисунке 3.

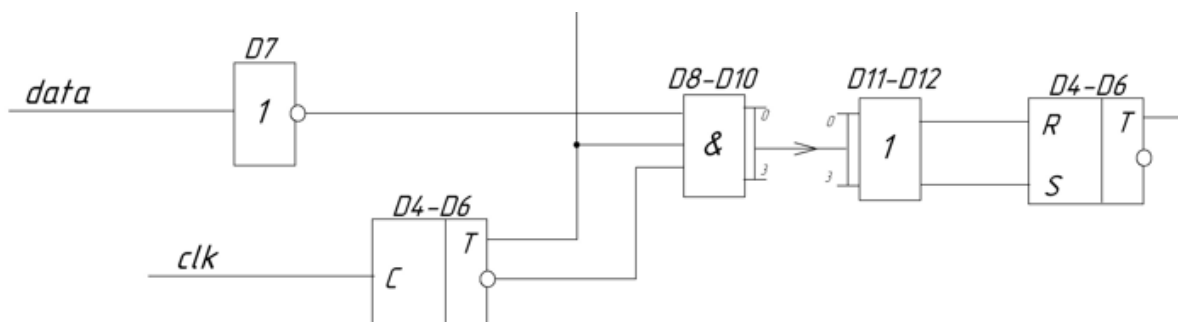


Рисунок 3 – Блок обработки данных

На входы блока обработки подаются сигналы закодированных данных и разрешающего сигнала.

### 2.2 Блок преобразования

Блок преобразования состоит из регистров наращенных сдвига,. Данный блок обеспечивает преобразование последовательного кода в параллельный путем. На рисунке 4 представлен функциональный блок отсчета.

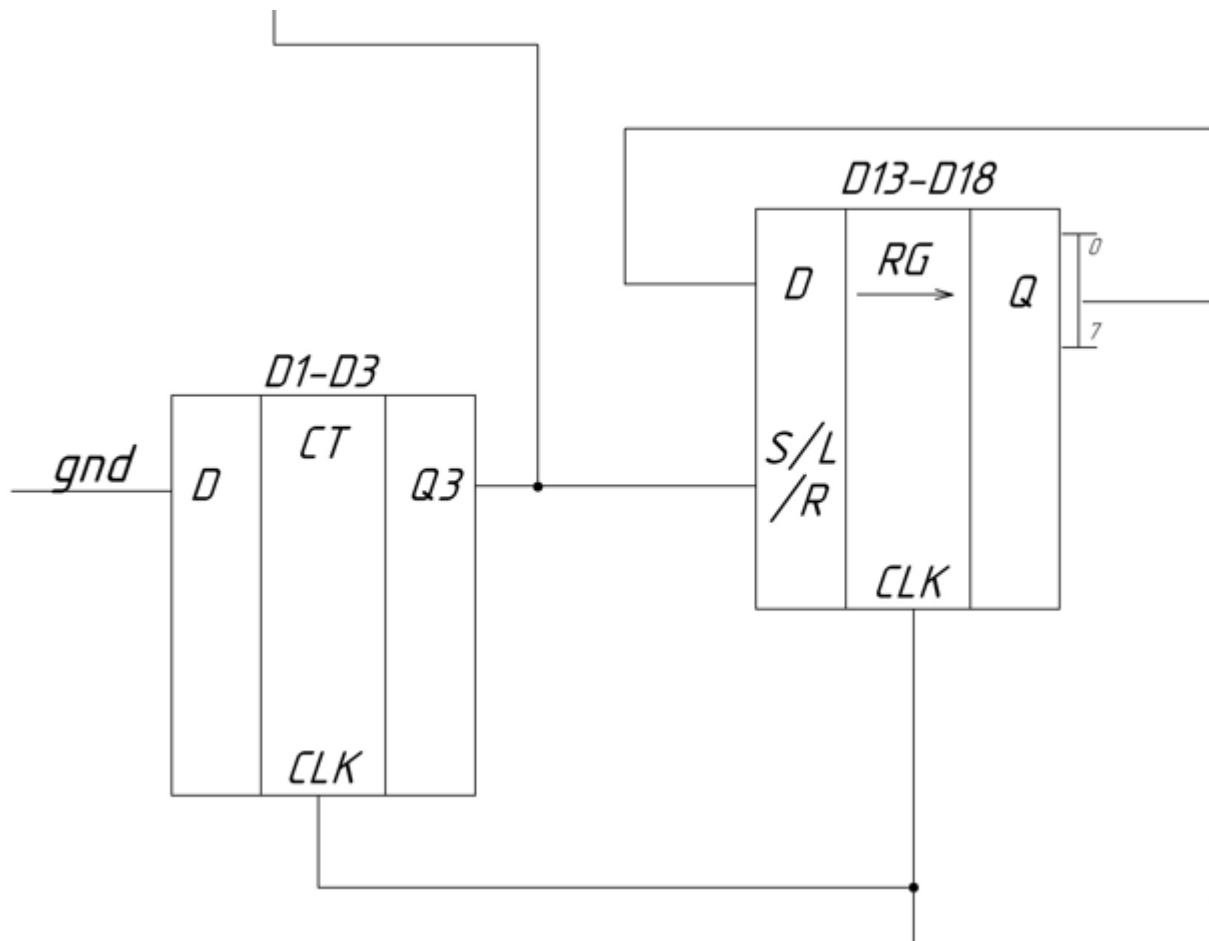


Рисунок 4 – Блок преобразования

На рисунке изображен счетчик, обеспечивающий нужно количество сдвигов для записи в последовательном виде и регистр сдвига, с помощью которого реализуется преобразование из последовательного кода в параллельный.

### 3 Моделирование

Для моделирования устройства была собрана и протестирована версия устройства с 12 разрядами в программе Multisim [1]. Результаты моделирования показаны на рисунке 5.

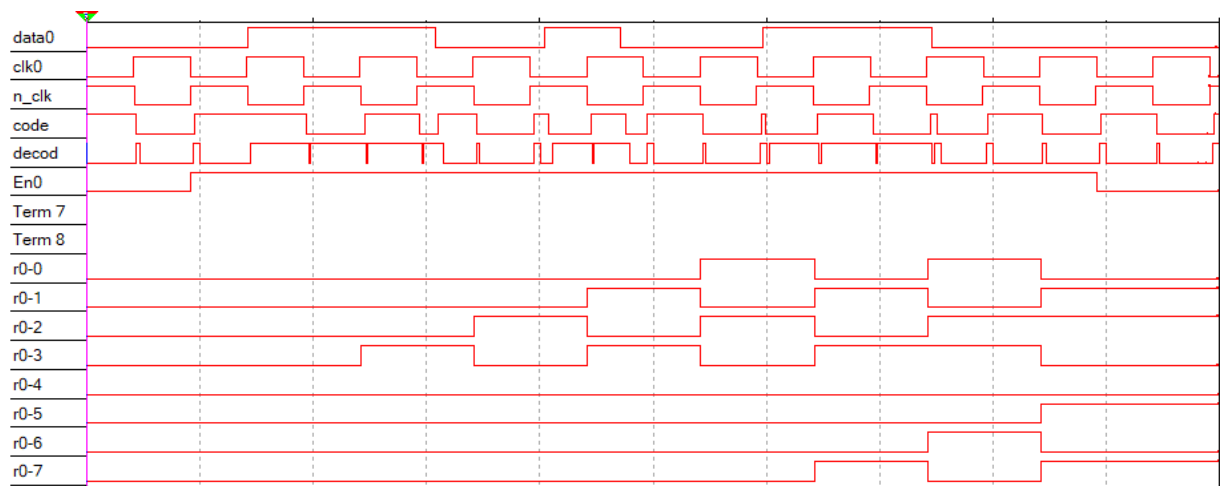


Рисунок 5 – Результат работы устройства

## **4 Проектирование принципиальной схемы устройства**

Разработанная принципиальная схема УДМК содержится в приложении В.

### **4.1 Выбор элементной базы**

В наши дни большинство микросхем изготавливаются по технологиям КМОП и ТТЛ. ТТЛ-микросхемы имеют высокое, в сравнении с КМОП, энергопотребление.

Выбирая элементную базу, следует учитывать основные критерии оценки элементов - быстродействие и суммарную потребляемую мощность. Согласно ТЗ, к объекту разработки предъявляется требование использования КМОП-логики.

КМОП (К-МОП – комплементарная логика на транзисторах металл-оксид-полупроводник) – технология построения электронных схем. В технологии КМОП используются полевые транзисторы с изолированным затвором с каналами разной проводимости. Отличительной особенностью схем КМОП по сравнению с биполярными технологиями (ТТЛ, ЭСЛ и др.) является очень малое энергопотребление в статическом режиме (в большинстве случаев можно считать, что энергия потребляется только во время переключения состояний). Отличительной особенностью структуры КМОП по сравнению с другими МОП-структурами (N-МОП, P-МОП) является наличие как n-, так и p-канальных полевых транзисторов; как следствие, КМОП-схемы обладают более высоким быстродействием и меньшим энергопотреблением, однако при этом характеризуются более сложным технологическим процессом изготовления и меньшей плотностью упаковки.

#### **4.1.1 Выбор серии**

В качестве серии микросхем была выбрана серия 1564. Микросхемы серии 1564 интегральные предназначены для применения в качестве быстродействующих операционных усилителей. Особенностью является их номенклатура, которая соответствует не классическим сериям КМОП, а

содержит аналоги микросхем ТТЛ с сохранением их структуры, цоколевки и обозначения типа. Это стало основополагающим фактором выбора серии, т.к. можно проще работать и заменять элементы КМОП на ТТЛ в зависимости от необходимости.

#### 4.2 Выбор устройства для преобразования данных

В качестве элемента, который будет хранить исходные значения, был выбран регистр хранения 1564ИР11. Регистр имеет четыре разряда данных и возможность записи в последовательном виде, а также вход сброса, необходимый для обнуления записанных в регистре данных, что удовлетворяет требованиям ТЗ. На рисунке 6 показано УГО элемента.

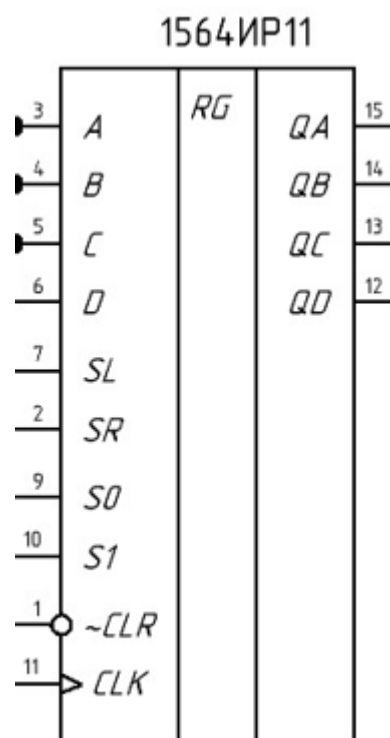


Рисунок 6 – УГО 1564ИР11

Входы D1:D4 используются в качестве шины для записи данных параллельного типа, Q1:Q4 – выходы. Вход 11 ( $CLK$ ) – синхровход. Вход 1 ( $\bar{R}$ ) – инверсный вход сброса.

### 4.3 Выбор устройства для записи чисел

В качестве устройства для сохранения чисел был выбран регистр хранения 1564ИР23, способный хранить 8 разрядов. УГО регистра, представлено на рисунке 7.

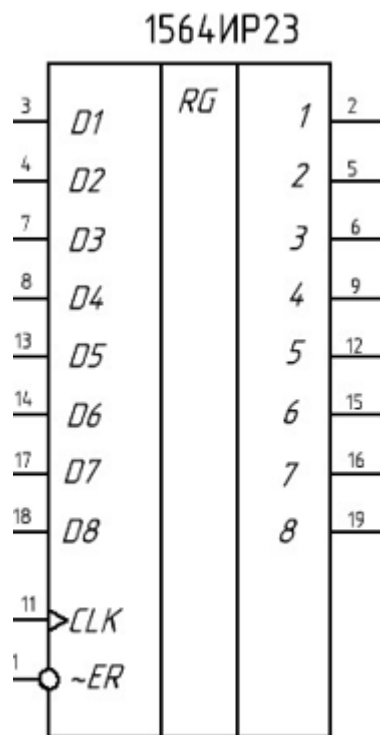


Рисунок 7 – УГО 1564ИР23

### 4.4 Выбор генератора тактовых импульсов

Для того, чтобы обеспечить схему стабильными тактовыми импульсами, необходимо собрать тактовый генератор с заданной частотой. На рисунке 8 представлена схема генератора.

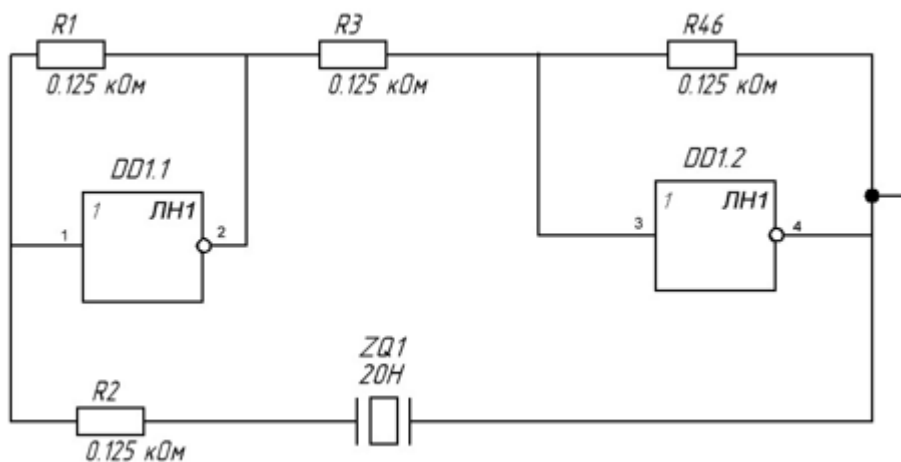


Рисунок 8 – Генератор тактовых импульсов

#### **4.5 Выбор разъемов**

Устройство требует наличия трех разъемов, имеющих следующие функциональные назначения – ввод данных, сигналы управления и выдача выходных сигналов:

- 1) разъем ХР1.1 имеет 6 контактов-входов, через которые поступают сигналы данных;
- 2) разъем ХР1.2 имеет 2 контактов-входов, через которые поступают сигналы логических «0» и «1»;
- 3) разъем ХР2 имеет 24 контактов-выходов, в которые поступают результаты работы устройства.

#### **4.7 Устранение помех**

Источник питания может быть нестабилен и выдавать скачки напряжения, из-за чего работа устройства может быть прервана. Для устранения такого явления между линией питания +5В и линией заземления 0В необходимо установить электролитические конденсаторы. Один конденсатор, с наибольшим значением, должен быть расположен в близости от разъема питания, а его емкость равна 10 мкФ.

Для снижения скачков напряжения, обусловленных переходными процессами в микросхемах, необходимо установить параллельные конденсаторы. Для разрабатываемой схемы устройства потребуется 14 конденсаторов емкостью 0.1 мкФ.

Помехи в разрабатываемом устройстве могут возникать также из-за неиспользуемых входов, которые могут создавать помехи в цепях. Для устранения такого явления все неиспользуемые прямые входы были соединены с общей линией земли (0В), а инверсные входы – с линией питания (+5В).

## 5 Расчет потребляемой мощности устройства

Рассчитаем мощность, потребляемую сумматором последовательного действия. На все МС подано напряжение 5В. Суммарная мощность, потребляемая устройством, состоит из статической и динамической мощностей.

### 5.1 Расчет статической мощности

Рассчитаем статическую мощность, потребляемую спроектированным устройством по формуле:

$$P_{\text{стат.микро.}} = U_{\text{cc}} \times I_{\text{cc}}, \quad (1)$$

где  $U_{\text{cc}}$  – напряжение питания (равно 5В),  $I_{\text{cc}}$  – ток потребления микросхемы. Результаты расчета показаны в таблице 2.

Таблица 2 – Расчет мощности, потребляемой в статическом режиме

Тип ИМС	Количество ИМС данного типа, шт	Максимальная мощность, потребляемая ИМС, мкВт	Суммарная мощность, мкВт
KP1564ИЕ10	3	20	60
KP1564ТМ2	3	20	60
KP1564ЛН1	2	5	10
KP1564ЛИ1	4	10	40
KP1564ЛЛ1	2	10	20
KP1564ИР11	6	20	120
KP1564ИР23	3	20	60
		<b>Итого:</b>	<b>370</b>

Учтем рассеиваемую мощность на сопротивлении R5:

$$P_{R1} = \frac{U_{R5}^2}{R5} = \frac{5^2}{125} = 0.2 \text{ (Вт)}$$

Таким образом, суммарная потребляемая мощность в статическом режиме равна:

$$P_{\text{стат.микро.}} = 200 \text{ (мВт)} + 0.37 \text{ (мВт)} = 200.37 \text{ (мВт)}$$



## 5.2 Расчет динамической мощности

Рассчитаем динамическую потребляемую мощность каждой микросхемы по формуле:

$$P_{\text{дин.}} = C_0 U_{\text{пит.}}^2 f_{\text{вх.}} + C_{\text{нагр.}} U_{\text{пит.}}^2 f_{\text{вых.}} = U_{\text{пит.}}^2 (C_0 f_{\text{вх.}} + C_{\text{нагр.}} f_{\text{вых.}}), \quad (2)$$

где  $C_0$  – входная емкость МС,  $U_{\text{пит.}}$  – напряжение питания (5В),  $C_{\text{нагр.}}$  – емкость нагрузки,  $f_{\text{вх.}}$  – входная частота и  $f_{\text{вых.}}$  – выходная частота. Результаты представлены в таблице 3.

Таблица 3 — Расчет мощности, потребляемой в динамическом режиме

Тип ИМС	Количество микросхем	Потребляемая динамическая мощность, мВт
КР1564ИЕ10	3	4.5
КР1564ТМ2	3	4.5
КР1564ЛН1	2	3
КР1564ЛИ1	4	6
КР1564ЛЛ1	2	3
КР1564ИР11	6	9
КР1564ИР23	3	4.5
	<b>Итого:</b>	34.5

Таким образом, суммарная потребляемая мощность в динамическом режиме равна 34.5 мВт.

Мощность, потребляемая устройством равна:

$$P_{\text{сум.}} = 34.5 + 200.37 = 234.87 \text{ (мВт)}$$

Полученная мощность удовлетворяет указанным в ТЗ требованиям.

### 5.3 Расчет быстродействия

В таблице 4 представлено быстродействие используемых элементов

Таблица 4 — Быстродействие используемых элементов

Тип ИМС	$t_{3P}^{01}$ , нс	$t_{3P}^{10}$ , нс
KP1564ИЕ10	61	51
KP1564ТМ2	35	35
KP1564ЛН1	17	17
KP1564ЛИ1	24	15
KP1564ЛЛ1	20	20
KP1564ИР11	16	15
KP1564ИР23	39	36

Рассчитаем максимальное время задержки формирования выходного сигнала с момента начала отсчета длительности нового уровня сигнала на выходе:

$$\begin{aligned} t_{зд.р.} &= t_{ИЕ10} + 2 \cdot t_{ТМ2} + t_{ЛИ1} + t_{ЛЛ1} + 2 \cdot t_{ИР11} + t_{ИР23} = \\ &= 61 + 2 \cdot 35 + 24 + 20 + 2 \cdot 16 + 39 = 246 \text{ (нс)} \end{aligned}$$

## **ЗАКЛЮЧЕНИЕ**

В ходе выполнения курсового проекта получены функциональное и принципиальное описание устройства, а также временные диаграммы симуляции его работы.

Устройство представляет собой модуль домофона, проверяющий соответствие на совпадение кода открывания. УДМК полностью реализован на отечественных микросхемах логики КМОП.

Было произведено моделирование разработанного устройства в программе Multisim. По результатам моделирования было выяснено, что устройство работает корректно.

Устройство имеет следующие технические характеристики:

- тип ввода данных: последовательный;
- тип вывода данных: параллельный;
- разрядность чисел 8 бит;
- логика элементов КМОП;
- тактовая частота 1 МГц;
- потребляемое напряжение не более 2 Вт.

## СПИСОК ИСПОЛЬЗОВАННОЙ ЛИТЕРАТУРЫ

- 1 Документация Multisim [Электронный ресурс]. – URL: <https://www.ni.com/pdf/manuals/374483d.pdf> (дата обращения 03.09.22)
- 2 ГОСТ 2.743-91 ЕСКД. Обозначения условные графические в схемах. Элементы цифровой техники [Электронный ресурс]. URL: <http://docs.cntd.ru/document/gost-2-743-91-eskd> (дата обращения 03.09.22)
- 3 Отечественные микросхемы и их зарубежные аналоги [Электронный ресурс]. URL: <https://сhem.net/sprav/sprav48.php> (дата обращения 03.05.22)
- 4 Справочник по микросхемам КМОП серий [Электронный ресурс]. URL: [http://rfanat.qrz.ru/s21/ms\\_74xx.html](http://rfanat.qrz.ru/s21/ms_74xx.html) (дата обращения 03.09.22)
- 5 Справочный материал микросхемы 1564ИР11 [Электронный ресурс] <https://okbexiton.ru> URL: <https://eandc.ru/pdf/mikroskhema/1564ir11.pdf>
- 6 Справочный материал микросхемы 1564ТМ2 [Электронный ресурс] <https://okbexiton.ru> URL: <https://eandc.ru/pdf/mikroskhema/1564tm2.pdf>
- 7 Справочный материал микросхемы 1564ИР23 [Электронный ресурс] <https://okbexiton.ru> URL: <https://eandc.ru/pdf/mikroskhema/1564ir23.pdf>

**ПРИЛОЖЕНИЕ А**  
**Техническое задание на разработку**  
**Листов 4**

**ПРИЛОЖЕНИЕ Б**  
**Схема электрическая функциональная**  
**Листов 1**

**ПРИЛОЖЕНИЕ В**  
**Схема электрическая принципиальная**  
**Листов 1**

**ПРИЛОЖЕНИЕ Г**  
**Временные диаграммы**  
**Листов 1**



**ПРИЛОЖЕНИЕ Д**  
**Спецификация**  
**Листов 1**