

Technical Note

ELSENA

TimeQuest ～ タイミング制約の与え方 ～

文書管理番号: ELS5136_Q720_10

2008 年 5 月

株式会社エルセナ

TimeQuest

～ タイミング制約の与え方 ～

目次

1 はじめに.....	3
2 クロック	4
2-1 create_clock	4
2-2 create_generated_clock	5
2-3 derive_pll_clocks	6
2-4 set_clock_latency.....	7
2-5 set_clock_uncertainty.....	8
3 I/O.....	9
3-1 set_input_delay	9
3-2 set_output_delay	11
3-3 set_max_delay / set_min_delay.....	12
4 False パス	13
4-1 set_false_path.....	13
4-2 set_clock_groups.....	14
改版履歴.....	15

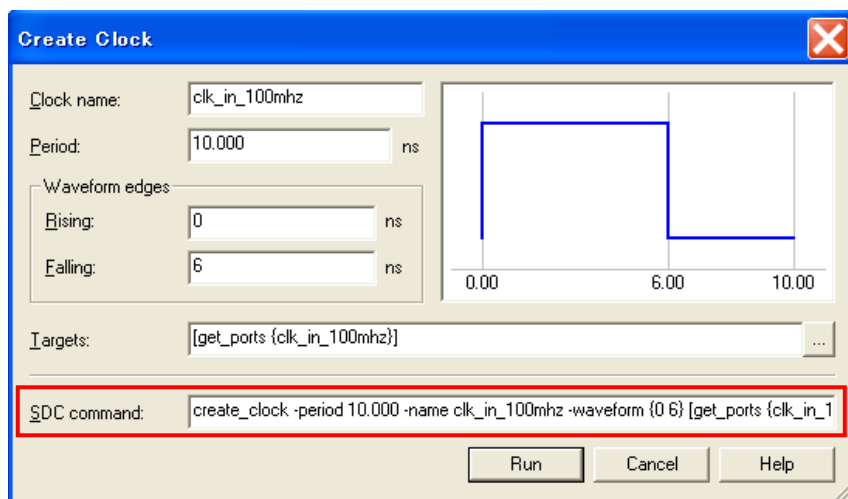
1 はじめに

TimeQuest タイミング・アナライザは複雑なタイミング制約の作成や管理、解析を行い、高性能なタイミング検証を実行することができ、様々なタイミング制約のコマンドを使用して、タイミング制約ファイル (SDC ファイル) を作成する必要があります。

そこで本資料では TimeQuest において良く使われる制約のコマンドやオプションの与え方について説明します。

GUI の下方の "SDC command" 欄には、GUI にて設定した制約を掛ける時の SDC コマンドが表示されます。

TimeQuest GUI による制約入力はいすべてのオプション設定をサポートしていませんので、GUI 非サポートのオプションを使用する場合は直接記述するか、もしくは GUI の下方の "SDC command" 欄を直接編集して下さい。



本文中の記号

- [] - オプションなので必要な時のみ記述（基本的には必要な場合のみ記述）
- < > - 数値や設定名称など

本資料は、エルセナ資料「ELS0729: Quartus II はじめてガイド - TimeQuest の使い方」の補足資料となりますので、そちらも併せて参照して下さい。

2 クロック

ここではタイミング制約におけるクロックの制約（定義）の与え方について説明します。

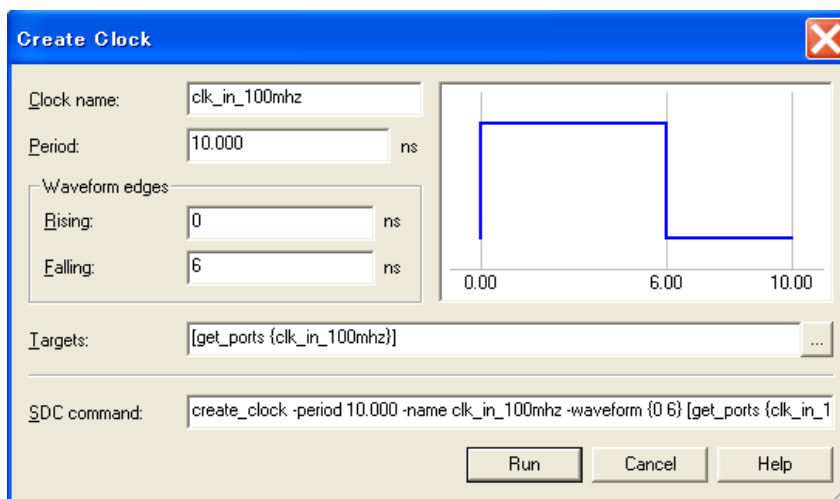
2-1 create_clock

タイミング解析対象の回路内のクロックの定義を行います。FPGA に入力されるクロックの定義に使用します。

- | | |
|----------------|--|
| Clock name | - クロック設定名を指定（デフォルトはノード名） |
| Period | - クロック周期を指定（単位:ns） |
| Waveform edges | - デューティ比が 50%以外の時に立ち上がりエッジと立ち下がりエッジを指定（デューティ比が 50%の時は空欄のままで良い） |
| Targets | - クロック設定するポートまたはピン名を指定 |
| Add | - 1 つのポートに複数のクロックを定義する時に指定（指定がない時は既存の定義を上書き） |

GUI で制約を与える場合

Constraints Create Clock... を選択します。



SDC コマンドで直接記述する場合

エディタ（SDC エディタや一般のテキスト・エディタ）に以下のように直接 SDC コマンドを記述します。

コマンド :create_clock

オプション

[-name <clock_name>]

-period <time>

[-waveform {<rise_edge> <fall_edge>}]

[<targets>]

[-add]

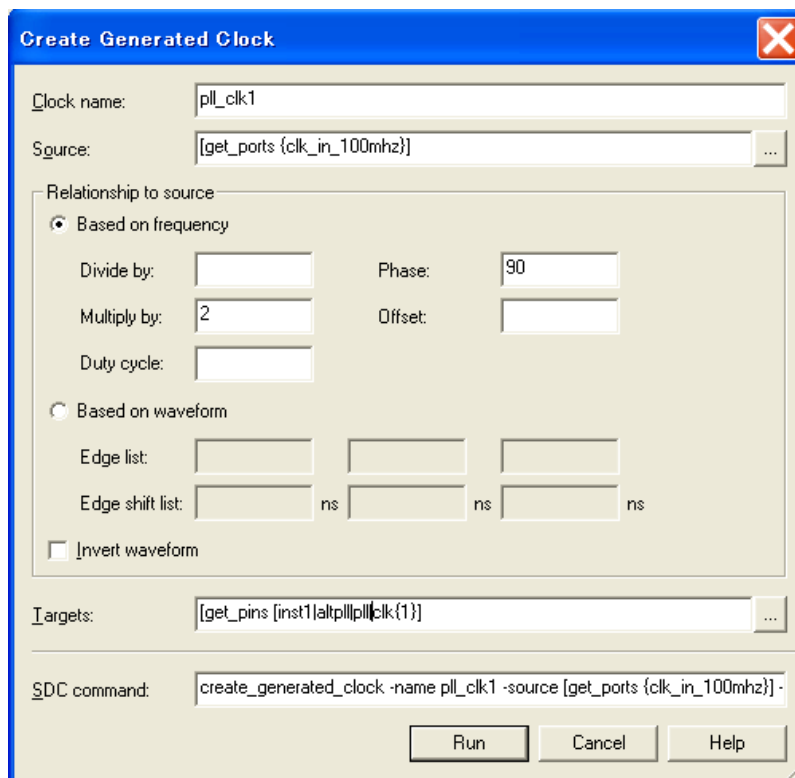
2-2 create_generated_clock

定義済みのクロックを基準にして、別のクロックを生成させている場合のクロックの制約（定義）に使用します。

Clock name	- クロック設定名を指定（デフォルトはノード名）
Source	- 作成するクロックのソースとなるクロックを指定
Master clock	- 複数のクロックを指定した場合のクロック・ソースを指定
Divide by	- 分周比を指定
Multiply by	- 逡倍比を指定
Duty cycle	- デューティ比を指定（単位：%）
Invert	- 出力を反転させる時に指定
Phase	- 位相シフト量を指定（単位：度）
Offset	- オフセットを指定（単位：ns）
Edges	- 生成したクロックのエッジを構成するクロックのソースのエッジを指定
Edge shift	- 生成したクロックの各エッジのシフト量を指定（Edge と一緒に使用）
Targets	- クロック設定するポートまたはピン名を指定
Add	- 1 つのポートに複数のクロックを定義する時に指定（指定がない時は既存の定義を上書き）

GUI で制約を与える場合

Constraints Create Generated Clock... を選択します。



Create Generated Clock

Clock name:

Source:

Relationship to source

☒ Based on frequency

Divide by:

Multiply by:

Duty cycle:

Phase:

Offset:

☐ Based on waveform

Edge list:

Edge shift list: ns ns ns

☐ Invert waveform

Targets:

SDC command:

Run Cancel Help

SDC コマンドで直接記述する場合

エディタ (SDC エディタや一般のテキスト・エディタ) に以下のように直接 SDC コマンドを記述します。

```

コマンド      : create_generated_clock
オプション
  [-name <clock_name>]
  -source <master_pin>
  [-master_clock <clock_name>]
  [-waveform {<rise_edge> <fall_edge>}]
  [-divide_by <factor>]
  [-multiply_by <factor>]
  [-duty_cycle <percent>]
  [-invert]
  [-phase <degrees>]
  [-offset <time>]
  [-edges <edge_list>]
  [-edges_shift <shift_list>]
  [<targets>]
  [-add]

```

2-3 derive_pll_clocks

PLL の出力クロックを PLL の設定値から自動的に定義させたい時に使用します。このコマンドは標準 SDC コマンドではなく、Altera 拡張コマンドです。PLL が FPGA 内に複数ある場合でも 1 度実行すれば良いですが、PLL に元となる入力クロックを複数使用している場合は本コマンドが使用できません。本コマンドを使用せずに PLL 出力クロックの定義を行う場合は、create_generated_clock コマンドを使用して下さい。

TimeQuest で制約を追加して write_sdc コマンドで制約情報を SDC ファイルに出力させる場合、-expand オプションを使用すると標準 SDC フォーマットに変換して出力します。

GUI で制約を与える場合

GUI による設定はサポートしていません。

SDC コマンドで直接記述する場合

エディタ (SDC エディタや一般のテキスト・エディタ) に以下のように直接 SDC コマンドを記述します。

```

コマンド      : derive_pll_clocks
オプション
  なし

```

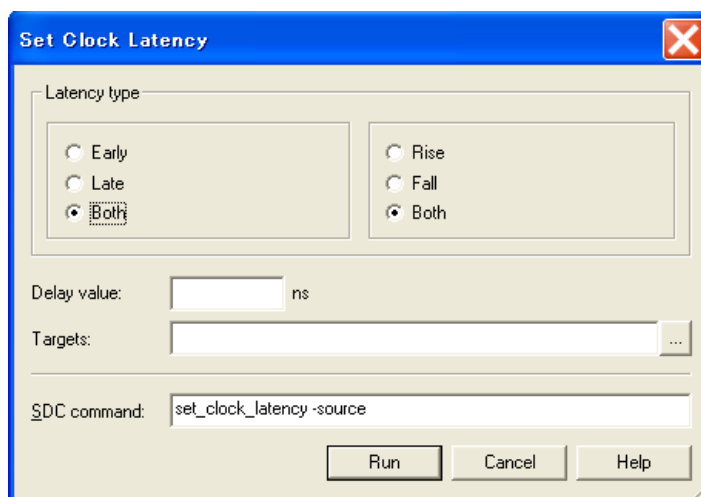
2-4 set_clock_latency

クロック・レイテンシとはクロック信号がクロック定義ポイントからレジスタ・クロック・ピンまで伝搬するのに要する時間で、クロックの定義された点までの遅延を指定するときに使用します。ボードの影響を考慮したクロック生成を可能にします。

Early	- Source オプションと一緒に使用し、Delay は早いクロック・ソース・レイテンシに適用させたいときに使用
Late	- Source オプションと一緒に使用し、Delay は遅いクロック・ソース・レイテンシに適用させたいときに使用
Fall	- クロックの立ち下がりレイテンシのみに適用させるときに使用
Rise	- クロックの立ち上がりレイテンシのみに適用させるときに使用
Source	- 遅延値をクロック・ソース・レイテンシに適用させるときに使用
Delay	- クロック・レイテンシの遅延値を指定（単位：ns）
Targets	- クロック設定するポートまたはピン名を指定

GUI で制約を与える場合

Constraints Set Clock Latency... を選択します。



SDC コマンドで直接記述する場合

エディタ（SDC エディタや一般のテキスト・エディタ）に以下のように直接 SDC コマンドを記述します。

コマンド :set_clock_latency

オプション

[-early | -late]

[-fall | -rise]

-source

<delay>

<targets>

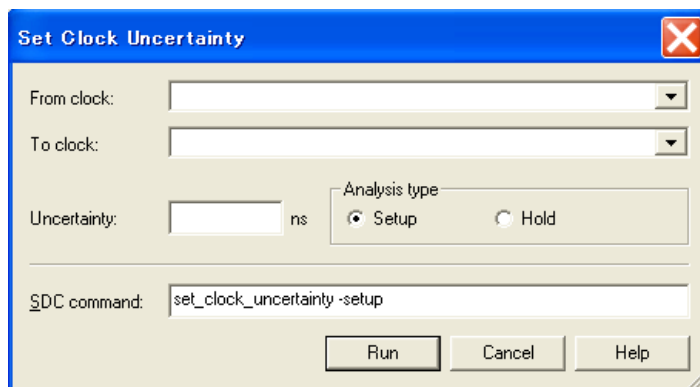
2-5 set_clock_uncertainty

クロックのジッタやガードバンド、スキューなどの不確かさを指定するときに使用します。

From	- 送信側のクロックを指定（両エッジ）
Rise from	- 送信側のクロックを立ち上がりエッジに対して指定
Fall from	- 送信側のクロックを立ち下がりエッジに対して指定
To	- 受信側のクロックを指定（両エッジ）
Rise to	- 受信側のクロックを立ち上がりエッジに対して指定
Fall to	- 受信側のクロックを立ち下がりエッジに対して指定
Setup	- Setup 側にのみクロックの揺らぎを適用させたいときに使用
Hold	- Hold 側にのみクロックの揺らぎを適用させたいときに使用
Value	- 不確かさを指定（単位:ns）

GUI で制約を与える場合

Constraints Set Clock Uncertainty... を選択します。



SDC コマンドで直接記述する場合

エディタ（SDC エディタや一般のテキスト・エディタ）に以下のように直接 SDC コマンドを記述します。

コマンド :set_clock_uncertainty

オプション

[-setup | -hold]

[-from <from_clock>]

[-rise_from <rise_from_clock>]

[-fall_from <fall_from_clock>]

[-to <to_clock>]

[-rise_to <rise_to_clock>]

[-fall_to <fall_to_clock>]

<value>

3 I/O

ここではタイミング制約における I/O の制約の与え方について説明します。

3-1 set_input_delay

クロックに対する入力ピンやポートの入力遅延を設定します。タイミング制約を完全なものにするために、Max と Min の両方を指定する必要があります。

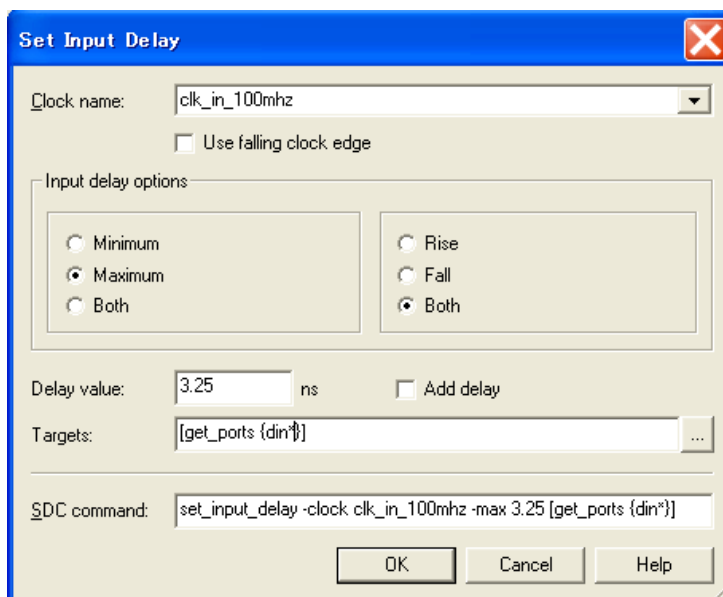
- Clock name - 遅延値の基準となるクロック
- Clock fall - 遅延値の基準となるクロックの立ち下がりエッジに対して指定
- Rise - 指定する出力ピンやポートの立ち上がりに対して指定
- Fall - 指定する出力ピンやポートの立ち下がりに対して指定
- Max - 遅延値の最大値を指定 (Min と一緒には指定不可)
- Min - 遅延値の最小値を指定 (Max と一緒には指定不可)
- Reference pin - 遅延値の基準に指定したクロックとは別のピンを基準に指定 (Altera 拡張コマンド)
- Delay - 遅延値を指定
- Targets - クロック設定するポートまたはピン名
- Add delay - 1 つの出力に対して複数の制約を与える時に指定 (指定がないときは既存の定義を上書き)

Source latency included

- 基準となるクロックのレイテンシを遅延値に追加しない指定

GUI で制約を与える場合

Constraints Set Input Delay... を選択します。



SDC コマンドで直接記述する場合

エディタ（SDC エディタや一般のテキスト・エディタ）に以下のように直接 SDC コマンドを記述します。

コマンド : set_input_delay

オプション

-clock <clock_name>

[-clock_fall]

[-rise | -fall]

[-max | -min]

[-reference_pin <target>]

<delay_value>

<targets>

[-add_delay]

[-source_latency_included]

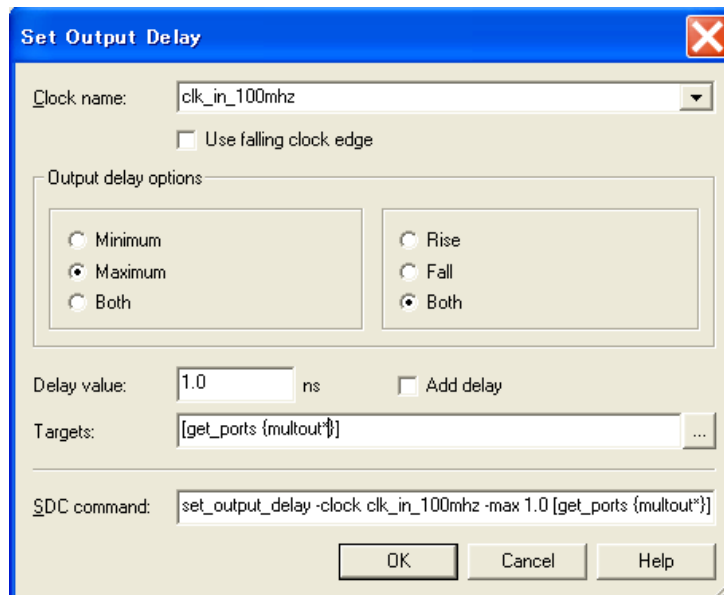
3-2 set_output_delay

クロックに対する出力ピンやポートの出力遅延を設定します。タイミング制約を完全なものにするために、Max と Min の両方を別々に指定する必要があります。

オプションは、set_input_delay と同じなので省略します。

GUI で制約を与える場合

Constraints Set Output Delay... を選択します。



SDC コマンドで直接記述する場合

エディタ（SDC エディタや一般のテキスト・エディタ）に以下のように直接 SDC コマンドを記述します。

コマンド : set_output_delay

オプション

-clock <clock_name>

[-clock_fall]

[-rise | -fall]

[-max | -min]

[-reference_pin <target>]

<delay_value>

<targets>

[-add_delay]

[-source_latency_included]

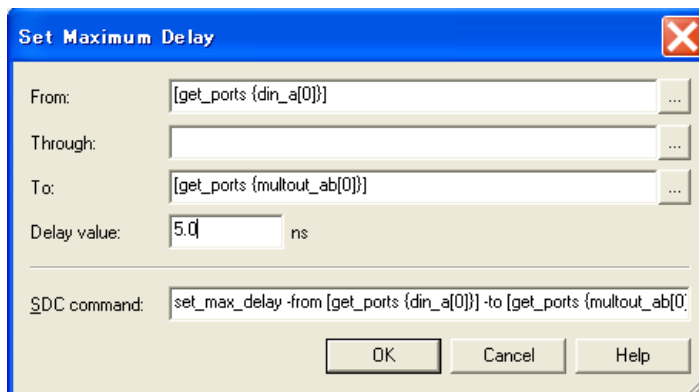
3-3 set_max_delay / set_min_delay

指定したポイント間や指定したノードを通るパスの遅延値の最大値 / 最小値を指定するときに使用します。指定したポイント間にレジスタがないときに使用できます。

From	- 遅延値を指定するパスの始点を指定 (両エッジに対して)
Rise from	- 遅延値を指定するパスの始点のうち、立ち上がりエッジに対して指定
Fall from	- 遅延値を指定するパスの始点のうち、立ち下がりエッジに対して指定
To	- 遅延値に指定するパスの終点を指定 (両エッジに対して)
Rise to	- 遅延値を指定するパスの終点のうち、立ち上がりエッジに対して指定
Fall to	- 遅延値を指定するパスの終点のうち、立ち下がりエッジに対して指定
Through	- 遅延値を指定するパスの通過点を指定
Delay	- 遅延値を指定 (単位: ns)

GUI で制約を与える場合

Constraints Set Maximum Delay... / Set Minimum Delay...を選択します。



SDC コマンドで直接記述する場合

エディタ (SDC エディタや一般のテキスト・エディタ) に以下のように直接 SDC コマンドを記述します。

コマンド :set_maximum_delay / set_minimum_delay

オプション

```
[-from <names>]
[-rise_from <names>]
[-fall_from <names>]
[-to <names>]
[-rise_to <names>]
[-fall_to <names>]
[-through]
<delay>
```

4 False パス

ここでは False パスの制約の与え方について説明します。

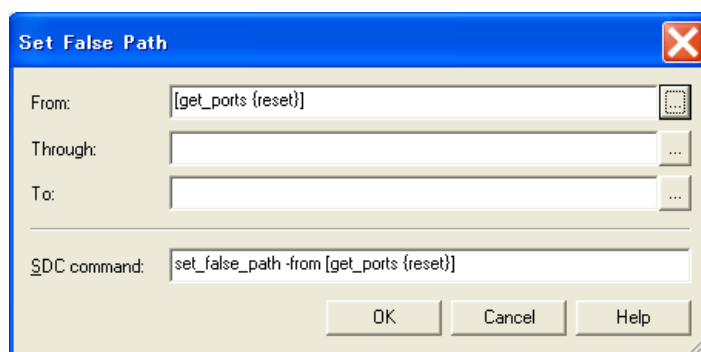
4-1 set_false_path

特定のノードに対してタイミング解析をさせないときに使用します。

From	- False パスに指定するパスの始点を指定 (両エッジに対して)
Rise from	- False パスに指定するパスの始点のうち、立ち上がりエッジに対して指定
Fall from	- False パスに指定するパスの始点のうち、立ち下がりエッジに対して指定
To	- False パスに指定するパスの終点を指定 (両エッジに対して)
Rise to	- False パスに指定するパスの終点のうち、立ち上がりエッジに対して指定
Fall to	- False パスに指定するパスの終点のうち、立ち下がりエッジに対して指定
Through	- False パスに指定するパスの通過点を指定
Setup	- Setup や Recovery を False パ스에指定
Hold	- Hold や Removal を False パ스에指定

GUI で制約を与える場合

Constraints Set False Path... を選択します。



SDC コマンドで直接記述する場合

エディタ (SDC エディタや一般のテキスト・エディタ) に以下のように直接 SDC コマンドを記述します。

コマンド :set_false_path

オプション

```
[-from <names>]
[-rise_from <names>]
[-fall_from <names>]
[-to <names>]
[-rise_to <names>]
[-fall_to <names>]
[-through]
[-setup]
[-hold]
```

4-2 set_clock_groups

複数のクロック間のパスを解析から除外するときに使用します。

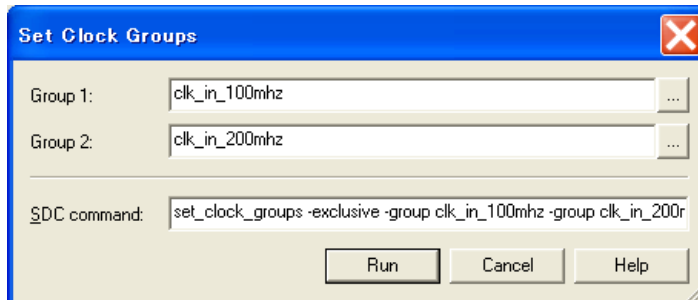
Exclusive - クロック間の関係が排他的なときに使用

Asynchronous - クロック間の関係が非同期なときに使用

Group - クロックのグループを指定

GUI で制約を与える場合

Constraints Set Clock Groups... を選択します。



SDC コマンドで直接記述する場合

エディタ（SDC エディタや一般のテキスト・エディタ）に以下のように直接 SDC コマンドを記述します。

コマンド :set_clock_groups

オプション

[-exclusive | -asynchronous]

-group <clock_name>

改版履歴

Version	改定日	改定内容
1.0	2008 年 05 月	・新規作成

免責、及び、ご利用上の注意

弊社より資料を入手されましたお客様におかれましては、下記の使用上の注意を一読いただいた上でご使用ください。

1. 本資料は非売品です。許可無く転売することや無断複製することを禁じます。
2. 本資料は予告なく変更することがあります。
3. 本資料の作成には万全を期していますが、万一ご不審な点や誤り、記載漏れなどお気づきの点がありましたら、弊社までご一報いただければ幸いです。
4. 本資料で取り扱っている回路、技術、プログラムに関して運用した結果の影響については、責任を負いかねますのであらかじめご了承ください。
5. 本資料は製品を利用する際の補助的なものとしてかかれたものです。製品をご使用になる場合は、英語版の資料もあわせてご利用ください。

本社

〒163-0928 東京都新宿区西新宿 2-3-1 新宿モリス 28F TEL 03-3345-6205 FAX 03-3345-6209

松本営業所

〒390-0815 長野県松本市深志 1-1-15 朝日生命松本深志ビル 1F TEL 0263-39-6134 FAX 0263-39-6135

大阪営業所

〒532-0011 大阪府大阪市淀川区西中島 6-1-3 アストロ新大阪第 2 ビル 2F TEL 06-6307-2870 FAX 06-6307-2890

名古屋営業所

〒450-0002 愛知県名古屋市中村区名駅 3-11-22 IT名駅ビル 4F TEL 052-566-2513 FAX 052-566-2514