第五章 时序逻辑电路

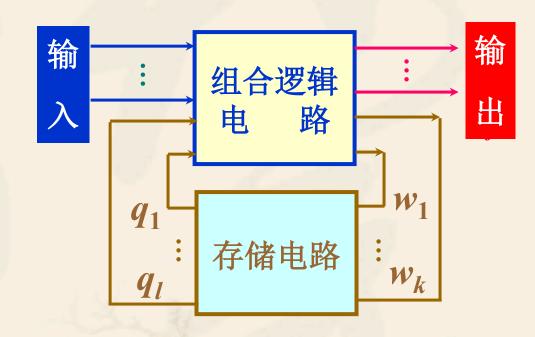
- ※ 概述
- **❖ 5.1 时序电路的基本分析和设计方法**
 - ∞ 5.1.1 时序电路的基本分析方法
 - № 5.1.2 时序电路的基本设计方法
- ❖ 5.2 计数器
 - ∞ 5.2.1 计数器的特点和分类
 - ∞5.2.2 二进制计数器
 - ∞5.2.3 十进制计数器
 - ∞ 5.2.4 N进制计数器
- ❖ 5.3 寄存器
 - № 5.3.1 寄存器的主要特点和分类
 - **∞** 5.3.2 基本寄存器
 - **∞**5.3.3 移位寄存器
 - ∞5.3.4 移位寄存器型计数器

概述

一、时序电路的特点

1. 逻辑功能特点

任何时刻电路的 输出,不仅和该时刻 的输入信号有关,而 且还取决于电路原来 的状态。



- 2. 电路组成特点
- (1) 与时间因素 (CP) 有关;
- (2) 含有记忆性的元件(触发器)。

二、时序电路逻辑功能表示方法

- 1. 逻辑表达式
- (1)输出方程

$$Y(t_n) = F[X(t_n), Q(t_n)]$$

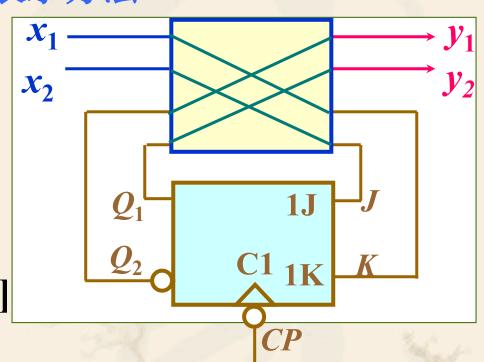
(2) 驱动方程

$$W(t_n) = G[X(t_n), Q(t_n)]$$

(3) 状态方程

$$Q(t_{n+1}) = H[W(t_n), Q(t_n)]$$

2. 状态表、卡诺图、状态图和时序图



三、时序逻辑电路分类

- 1. 按逻辑功能划分: 计数器、寄存器、读/写存储器、 顺序脉冲发生器等。
- 2. 按时钟控制方式划分:

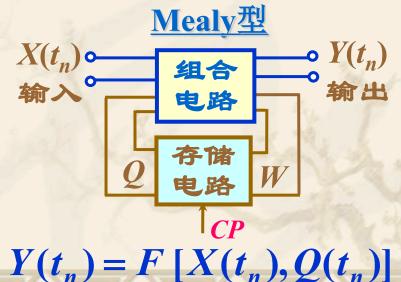
同步时序电路 触发器共用一个时钟 CP, 要更新 状态的触发器同时翻转。

异步时序电路 电路中所有触发器没有共用一个 CP。

3. 按输出信号的特性划分: Moore型



 $Y(t_n) = F\left[Q(t_n)\right]$



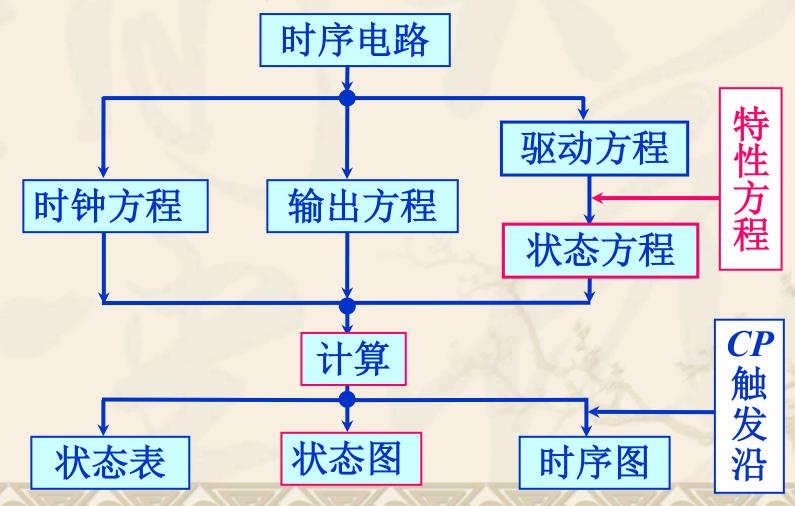
$$Y(t_n) = F[X(t_n), Q(t_n)]$$



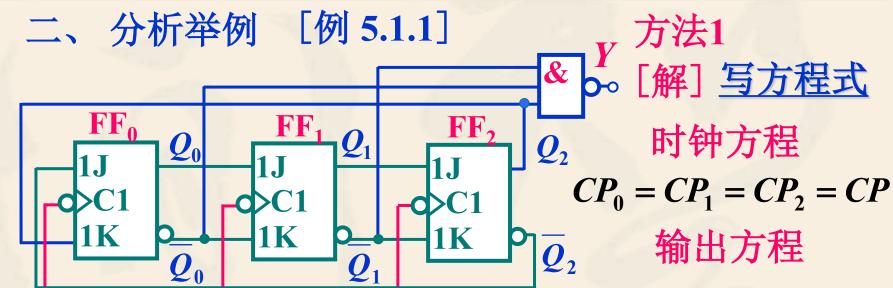


5.1 时序电路的基本分析和设计方法

- 5.1.1 时序电路的基本分析方法
- 一、分析的一般步骤







特性方程

$$J_{0} = Q_{2}^{n}, K_{0} = Q_{2}^{n}$$

$$J_{1} = Q_{0}^{n}, K_{1} = Q_{0}^{n}$$

$$J_{2} = Q_{1}^{n}, K_{2} = Q_{1}^{n}$$

状态方程

$$Q_0^{n+1} = \overline{Q_2^n} \, \overline{Q_0^n} + \overline{Q_2^n} \, Q_0^n = \overline{Q_2^n}$$

$$Q_1^{n+1} = \overline{Q_0^n} \, \overline{Q_1^n} + \overline{Q_0^n} \, Q_1^n = \overline{Q_0^n}$$

$$Q_2^{n+1} = \overline{Q_1^n} \, \overline{Q_2^n} + \overline{Q_1^n} \, Q_2^n = \overline{Q_1^n}$$

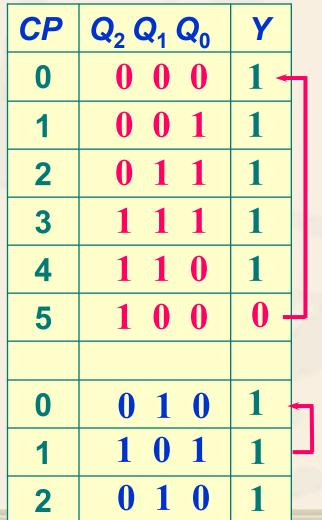
$$Q_2^{n+1} = \overline{Q_1^n} \, \overline{Q_2^n} + \overline{Q_1^n} \, \overline{Q_2^n} = \overline{Q_1^n}$$

(Moore 型) $Y = Q_2^n Q_1^n Q_0^n$



$$Q_2^{n+1} = Q_1^n$$
 $Q_1^{n+1} = Q_0^n$
计算,列状态转换表

$Q_0^{n+1} = Q_2^n$	$Y = Q_2^n \overline{Q_1^n Q_0^n}$
画状态转换	英图



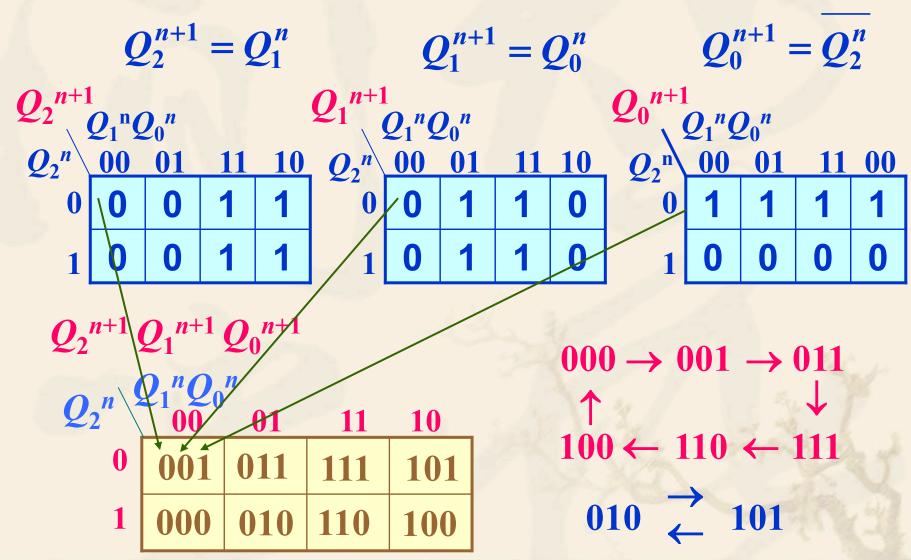


能否自启动?

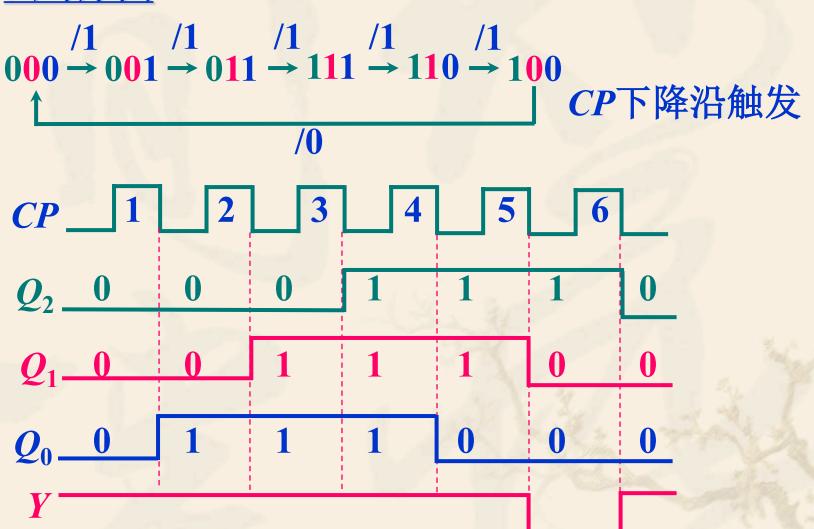
能自启动:存在无效状态,但没有形成循环。

不能自启动: 无效状态形成循环。

方法2 利用卡诺图求状态图



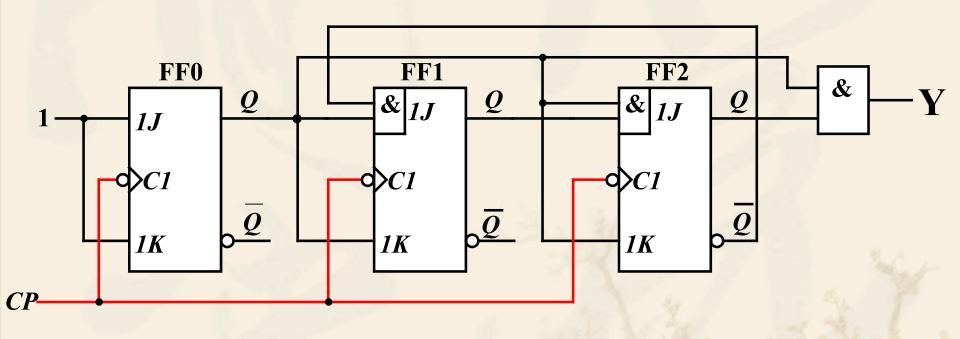
画时序图



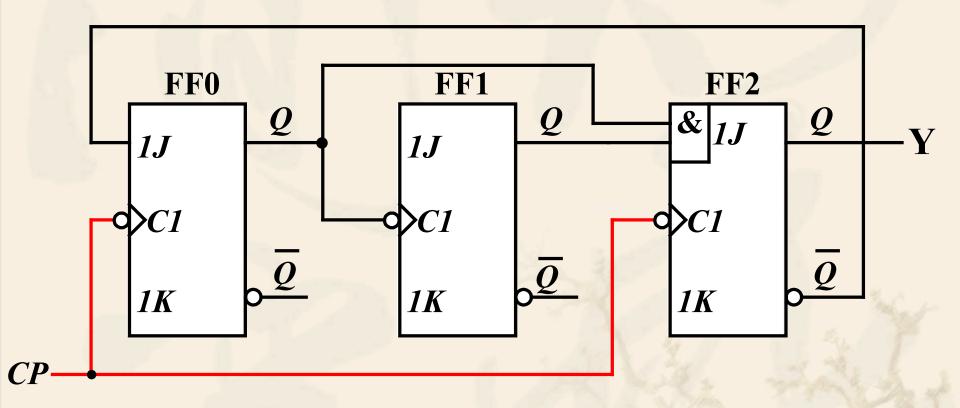
几个概念

- ❖ 有效状态: 时序电路中,被利用了的状态
- ❖ 有效循环: 时序电路中,有效状态形成的循环
- ❖ 无效状态: 时序电路中, 没有被用到的状态
- ❖ 无效循环: 如果无效状态形成了循环
- ❖ 能自启动:无效状态在CP脉冲作用下能够进入有效循环,说明该电路能自启动。
- ❖ 不能自启动: 无效状态在CP脉冲作用下不能进入有效循环,则该电路不能自启动。

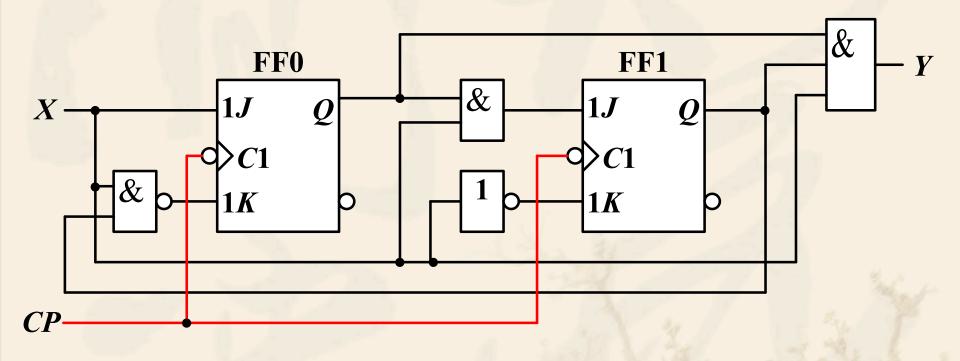
例5.1.2: 试分析图示时序电路的逻辑功能



例5.1.3: 试分析图示时序电路的逻辑功能。

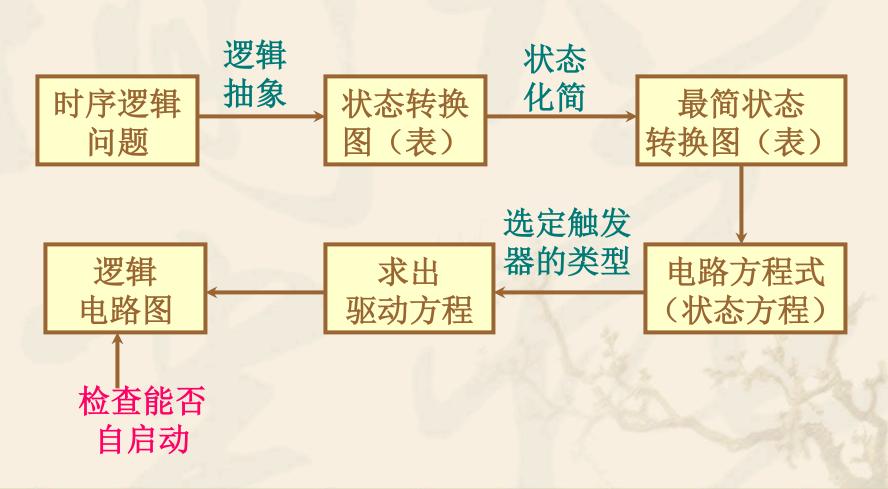


例5.1.4: 试分析图示时序电路的逻辑功能。





- 5.1.2 时序电路的基本设计方法
- 1. 设计的一般步骤



时序电路的设计步骤

- ❖ 1、画状态转换图或状态转换表
 - > 确定输入变量、输出变量、状态数
 - > 取原因或条件作为输入变量,结果作为输出变量。
 - 对输入、输出和电路状态进行定义,对电路状态顺序进行编号。
 - > 按设计要求画出状态转换图或状态转换表。

❖ 2、状态化简

- > 将两个或多个等价状态合并成一个状态,等价状态的合并使电路的状态数目减少,电路简单。
- 等价状态:两个状态在输入相同的条件下,转换到同一个次态,而且得到相同的输出。

❖ 3、状态分配

- 时序电路的状态是用触发器的状态组合来表示的,因此需要确定触发器的数目。
- ❖ 4、确定FF类型并求驱动方程和输出方程
- ❖ 5、按照驱动和输出方程画出逻辑图
- ❖ 6、检查所设计的电路是否能自启动

2. 设计举例

[例 5.1.4] 按如下状态图设计时序电路。

$$000 \xrightarrow{/0} 001 \xrightarrow{/0} 010 \xrightarrow{/0} 011 \xrightarrow{/0} 100 \xrightarrow{/0} 101$$

 $Q_2^n Q_1^n Q_0^n$

[解] 已给出最简状态图,若用同步方式:

输出方程
$$Y_0^n Q_0^n$$
 $Y = Q_2^n Q_0^n$ $Q_2^{n+1} = Q_2^n Q_0^n$ $Q_2^{n+1} = Q_2^n Q_1 Q_0 + Q_1^n Q_0^n$ $Q_2^{n+1} = Q_1 Q_0 + Q_2^n Q_0^n$









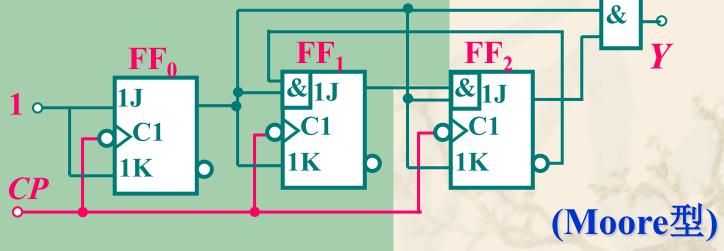
检查能否自启动:

选用JK触发器

驱动方程

$$J_0 = \underline{K}_0 = 1$$
 $J_1 = Q_2 Q_0, K_1 = Q_0$
 $J_2 = Q_1 Q_0, K_2 = Q_0$

逻辑图





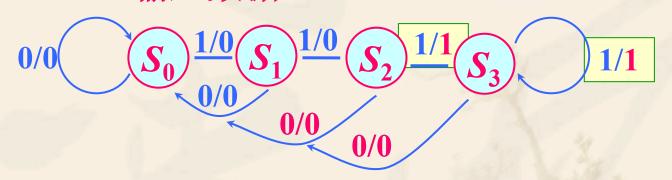
[例 5.1.5] 设计一个串行数据检测电路,要求输入 3或3个以上数据1时输出为1,否则为0。

逻辑抽象,建立原始状态图 「解]

$$S_0$$
 — 原始状态(0) S_2 — 连续输入 2 个 1 S_1 — 输入1个1 S_3 — 连续输入 3 或 3 个以上 1

X—输入数据

Y—输出数据



状态化简

$$0/0$$
 S_0 $1/0$ S_1 $1/0$ S_2 $1/1$



状态分配、状态编码、状态图

$$M=3$$
, $\mathfrak{R} n=2$

$$S_0 = 00$$

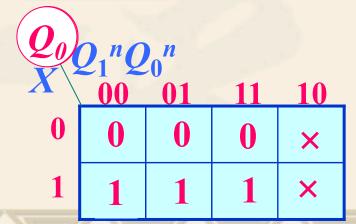
$$S_1 = 01$$

$$S_2 = 11$$

选触发器、写方程式

选 JK(个)触发器,同步方式

输出方程
$$Y = XQ_1^n$$



状态方程

$$Q_1^{n+1} = XQ_0^n$$

$$Q_0^{n+1} = X$$



