

第七章 :S3C2440 存储空间结构及分配,垫脚石原理,存储器数据线宽度设置方法,特殊功能寄存器概念及作用, S3C2440 引导程序方式。

■有效地址 1G 字节, 0x00000000~0x40000000, 八个连续的可管理存储区 BANK, 128M 字节, 可用于放置 ROM、SRAM 存储器, BANK6、BANK7 可配置 SDRAM, BANK7 起始地址不定。

■内部配置 4KB 的 SRAM 存储器, 在没有配置 NOR FLASH 存储器的情况下可以在开机或复位时自动将 NAND FLASH 起始的 4KB 内容拷贝到其内部 4KB 的 SRAM 存储器中并运行该程序。

■BANK0 的数据宽度必须在程序运行前就通过外部的引脚信号通过引脚 OM[1:0]来加以设置为 16 或 32 位。BANK1-BANK7 的数据宽度通过设置总线宽度&等待控制寄存器 BWSCON。

■BANKX(0-7)由片选信号 nGSCX_X选通。控制寄存器 BANKCONn。

■特殊功能寄存器是 S3C2440 内专门对齐内部各种不同功能部件进行工作模式选择、过程控制、状态记录、数据缓存等操作的寄存器簇。各类外设接口功能单元与 ARM 处理器核集成于同一芯片内, 可以实现对各不同功能单元的特殊功能寄存器进行统一管理。在 X86 体系内, 这类往往安排在他们所服务的各种外设接口功能部件内, 没有集成于 CPU 内, 寻址采用 I/O 地址空间寻址方式。

第八章 :S3C2440 时钟及功耗管理单元作用,多时钟源及产生机制,锁相环 MPLL 和 UPLL 设置方法及相关寄存器使用(查表),四种工作模式特点,时钟及能耗管理单元编程 (p241-242)

■时钟及功耗管理单元:一、在一个相对较低频率的外部时钟源基础上产生处理器内部所需的较高系统时钟频率, 然后再由系统时钟经过分频后产生各种外设所需的较低频率的时钟, 二、通过对时钟频率的调节以及允许或禁止向不同功能单元提供时钟源实现能耗动态管理。

■时钟源:RM 处理器核心需要可调系统时钟源 FCLK, USB 需要 48MHz 固定频率时钟源 UCLK, 处理器内部 AHB 总线代挂外设需要时钟源 HCLK, 处理器 APB 提供时钟源 PCLK。

■产生机制:内部不同功能部件所需要的时钟频率不同?

■MPLL 锁相环输出为 FCLK、HCLK、PCLK, UPLL 锁相环提供 USB 主从控制单元和摄像头。

分频器 Divider p、Divider s 及倍频器 Divider M。

$m=M+8$, $p=PDIV+2$, $s=SDIV$

$MPLL=2mFin/p \times 2^s$ $UPLL=mFin/p \times 2^s$

Fin 为输入频率, MPLL、UPLL 为输出频率。

必须先设置 UPLL 再设置 MPLL, 间隔大约 7 个 NOP 指令时间。

$FOUT=2mFin/p \times 2^s$ $FVCO=2mFin/p$, 一般查表设置 MDIV、PDIV、SDIV。

■调控时钟:一、通过以系统中不同功能单元当前是否工作为条件动态开通关断时钟源, 二、设置若干种不同能耗工作模式, 每种模式下固定开通或关断时钟源。

■常规模式, 功耗最大, 可软件控制供给。低速模式, 停止锁相环工作。空闲模式, CPU 时钟停止, 外设仍有效。休眠

模式, 处理器核及内部主要功能部件电源切断。

■编程 P241

第九章 :GPIO 的概念和特点,使用场合,GPIO 基本功能设置涉及的寄存器和相应的功能,GPIO 应用编程实例 (p263)

■嵌入式处理器的应用往往需要对某一个引脚灵活进行数据输入/输出的操作, 且希望引脚功能多样化, 产生了 GPIO 技术。

■特点:一、所有 GPIO 引脚是多功能的, 可以是通用输入输出引脚, 也可以作为某个特点功能单元的专属信号引脚, 用户可编程选择, 二、作为通用输入输出引脚时可以直接对某一个或组引脚进行数据输入输出操作。

□通用 CPU 与外部数据只能通过数据总线进行输入输出, 功能单一且只能以并行方式对其操作, 最小单位一个字节或 16 位等同时输入输出。

■引脚设置:被设置为某些功能单元附属信号引脚状态随服务功能单元变化, 不再接受随意数据输入输出操作, 被设置为通用数据输入输出的引脚可以通过个 GPIO 组对应的数据寄存器进行操作。

■GPIO 控制寄存器:引脚功能规划好后需要通过程序将各引脚设置为对应的功能。

□GPIO 数据寄存器:确定本组被设置为通用输入输出功能的引脚状态。

□上拉电阻寄存器:向输出引脚提供电源, 控制开关关闭, 避免产生静态功耗与不必要功耗。

■各组控制寄存器 GPX(A-J)CON, 输入、输出、EINT[i]、保留。

□各组数据寄存器 GPX(A-J)DAT, 输入输出时位状态为引脚状态, 其他功能单元辅助信号引脚时状态不定。

上拉电阻寄存器 GPX(B-J)UP, 连接与断开。

■编程 P263 页与作业题

第十章 :中断系统结构,相关寄存器,中断响应流程,两张向量表特点,中断源判别程序,中断系统应用编程

■IRQ 和 FIQ 以引脚信号变化形式向处理器发出异常处理请求, 硬件触发异常, 为中断。而复位、未定义指令、软件终端、指令预取、数据中指为软件触发异常, 异常。

■第一级中断源管理寄存器

1、中断源悬挂寄存器 SRCPND 为 1 的位们是当前已发出中断请求的中断源 初值 0

2、中断屏蔽寄存器 INTMASK 允许或禁止处理器对各中断源的相应 初值为 1 屏蔽

□中断模式寄存器 INTMOD 选择 IRQ 或 FIQ 中断, FIQ 优先级更高且不允许嵌套新的异常或中断且有更多内部专属寄存器所以更快。

□IRQ 中断优先级:固定优先级序号越小越高, EINT0 最高, INT_ADC 最低。可编程优先级。

1、IRQ 模式中断优先级寄存器 PRIORITY

2、中断悬挂寄存器 INTPND 为 1 的唯一一位表示被优先逻辑选中的对应中断请求。

3、中断偏移寄存器 INTOFFSET 记录 INTPND 内有效位的位置, 存值。

□第二级子中断源管理寄存器组

1、子中断源悬挂寄存器 SUBSRCPND

2、子中断源屏蔽寄存器 INTSUBMSK

□外部中断请求

1、外部中断悬挂寄存器 EINTPEND 记录外部中断源 EINT23-EINT4 是否产生中断请求。

2、外部中断屏蔽寄存器 EINTMASK 禁止或允许 EINT23-EINT4 的外部中断。

3、外部中断控制寄存器 EXTINTn(0-2) 设置外部中断引脚触发中断的有效信号模式，包括电平模式和边沿模式，还设置中断信号滤波器的开关状态。

4、外部中断滤波寄存器 EINTFLTn(0-3) 设置 EINT23-EINT16 中断请求信号滤波时钟与时间宽度，要求中断信号有效逻辑电平宽度不少于 40nS。

■中断响应流程 IRQ P288

1、当序号为 XXX 的中断源向处理器核心发出 IRQ 类型中断请求时，CPU 将自动转移到异常向量表内的 IRQ 响应地址 0x00000018 去运行。2、地址 0x00000018 内预存有跳转到中断源识别程序段 IsrIRQ 的跳转指令，该程序段主要是读取中断偏移寄存器的值并以此作为索引值再乘以四形成二级向量表内偏移地址。该偏移地址与二级向量表起始地址相加即生成指向当前寻址的中断向量（中断处理程序）地址 HandleXXX。3、寻址二级向量表内 HandleXXX 地址单元并获取中断处理程序地址 IsrXXX 并将其置入 PC。4、跟随 PC 内容转移到起始地址 IsrXXX 对应的中断处理程序运行。5、执行完中断服务程序后返回断点。

■中断源判别程序

```
IsrIRQ
sub sp,sp,#4
stmfd sp!,{r8-r9}
ldr r9,=INTOFFSET
ldr r9,[r9]
ldr r8,=HandleEINT0
add r8,r8,r9,lsl #2
ldr r8,[r8]
str r8,[sp,#8]
ldmfd sp!,{r8-r9,pc}
```

■一级向量表是系统的异常向量表，为 7 种异常准备的 7 条跳转指令。二级向量表是为中断源悬挂寄存器 SRCPND 受理的 32 个中断源预留的中断处理程序入口地址字单元存储器。

■编程 P298

第十一章：定时器的数目特点等，定时器分频机制和原理，Fcnt 计算，占空比涉及的寄存器，PWM 定时器的编程设置过程，包含相关寄存器的设置使用（p309），编程例子（p317-318）

■五个定时器，每个可以选择中断和 DMA 方式，0-3 有 PWM 功能，4 用于内部没有外部输出引脚，0-1 有死区产生器用于电机等感性负载。

单触发定时模式和周期定时模式+设置自动重载有效。

■分频机制：首先经过 8 位预分频器，通过定时器配置寄存器 TCFG0 设置。第二级分频器是粗分频器，通过定制器配置寄存器 1 设置。第三级是 16 位计数缓冲寄存器 TCNTBn，存

放用户设置的分频初始值。

■输出信号 $fcnt=fMCLK \times \text{粗分频值} / 8 \text{ 位预分频器值} / 16 \text{ 位计数缓冲寄存器值}$ 。

观察寄存器 TCNTOn，当需要读取减一计数器 TCNTn 的当前值时缓存其当前值。

定时比较缓存寄存器 TCMPBn 用于设置一个小于计数缓冲寄存器 TCNTBn 的初始设置值，该值将被自动拷贝到定时比较寄存器 TCMPn 内并用于和减一计数器 TCNTn 的内容比较。当减一计数器的值减到与定时比较寄存器内的值相同时，PWM 脉宽调制电路立即将输出由低电平变为高电平并维持到减一计数器的值减到零。

设置 TCNTBn 为 160(50+110)，TCMPBn 为 110，下周期低电平 50，高电平 110。

■编程 P318

第十二章：UART 的寄存器，ULCON,UCON，单数据收发中的中断状态，数据接收中的错误类型，波特率计算，串行通信中数据发送接收方式及原因，串行通信的初始化程序（p341）

■3 个异步串行通信 UART 通道，最高达 115.2Kbps 的标准异步串行通信波特率。

二进制数据收发与机遇调制解调系的数据收发，单字符（查询、中断方式）与 FIFO 多字符（DMA 和中断方式，自动流控和非自动流控方式）数据收发。

■串行数据帧格式设置寄存器 线控寄存器 ULCON：字符数据串行发送到串行通信线上的比特流封包格式。

控制寄存器 UCON：数据收发工作方式，中断方式选项，波特率设置。

■可中断状况：接收缓存寄存器 URXH 数据就绪、发送缓存集群器 UTXH 空，4 种错误：奇偶校验错、覆盖错，帧错、间歇超时错。

■波特率： $UBRDIVn = \text{取整}(\text{UARTCLK} / (\text{bps} \times 16)) - 1$ ，UARTCLK 为 PCLK、FCLK/N 或 UEXTCLK。

■收发状态寄存器 UTRSTAT 错误状态寄存器 UERSTAT

发送缓冲寄存器 UTXH 接收缓冲寄存器 URXH

UART FIFO 数据传输模式 控制寄存器 UFCON 状态寄存器 UFSTAT

UART MODEM 数据传输模式 控制寄存器 UMCN 状态寄存器 UMSTAT

■编程 P341