

深圳大学实验报告

课程名称: 数字电路实验

实验项目名称: 译码器

学院: 数学科学学院

专业: 数计班

指导教师: 雷海军

报告人: 詹耿羽 学号: 2023193026 班级: 数计班

实验时间: 2024年5月15日

实验报告提交时间: 2024.5.16

教务处制

1 实验目的：

- (1)了解和正确使用 MSI 组合逻辑部件;
- (2)掌握一般组合逻辑电路的特点及分析、设计方法;
- (3)学会对所设计的电路进行逻辑功能测试的方法;
- (4)观察组合逻辑电路的竞争冒险现象。

2 实验仪器与材料

- (1)RXS-1B 数字电路实验箱;
- (2)74LS00(四 2 输入与非门)1 片、74LS20(双 4 输入与非门)1 片、74LS138(3 线-8 线译码器)1 片。

3 实验内容及步骤:

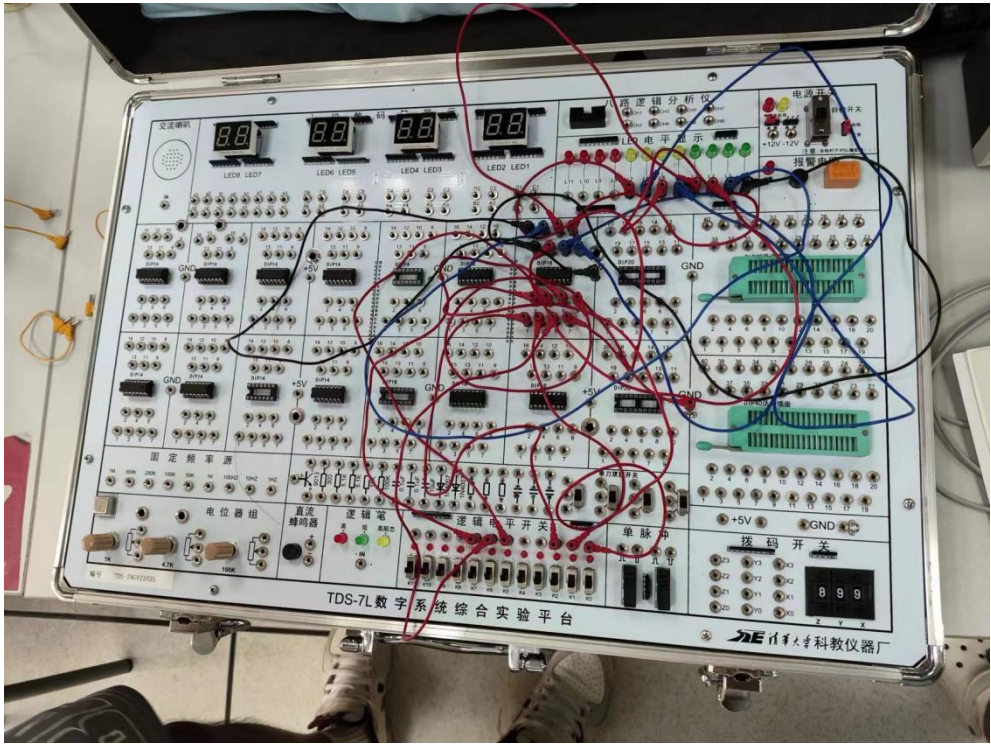
任务一:测试 74LS138 的逻辑功能

将一片 74LS138 插入 RXS-1B 数字电路实验箱的 IC 空插座中,并按图 4-15 接线。A0、A1、A2、STA、STB、STC 端是输入端,分别接至数字电路实验箱的任意 6 个电平开关;Y7、Y6、Y5、Y4、Y3、Y2、Y1、Y0 是输入端,分别接至数字电路实验箱的电平显示器的任意 8 个发光二极管的插孔;8 号引脚接至 RXS-1B 型数字电路实验箱的电源“GND”;16 号引脚+5V 接至 RXS-1B 数字电路实验箱的电源“+5V”。按表 4-2 中的输入值设置电平开关状态,观察发光二极管(简称 LED)的状态,并将结果填入表中。最后根据实验数据归纳出 74LS138 芯片的功能。

真值表如图所示:

输入					输出(均为非)							
使能		选择			$\overline{Y0}$	$\overline{Y1}$	$\overline{Y2}$	$\overline{Y3}$	$\overline{Y4}$	$\overline{Y5}$	$\overline{Y6}$	$\overline{Y7}$
STA	$\overline{STB}+\overline{STC}$	A2	A1	A0								
X	1	X	X	X	1	1	1	1	1	1	1	1
0	X	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

电路表如图所示:



任务二：用 74LS38 和门电路产生多输出逻辑函数

$$\begin{cases} Z_1 = A_2 A_0 \\ Z_2 = A_2 \overline{A_1} \overline{A_0} + \overline{A_2} \overline{A_1} A_0 + A_2 A_1 \\ Z_3 = \overline{A_2} \overline{A_1} + A_2 A_1 A_0 \end{cases}$$

(1) 设计方法提示。按题意把函数 Z_1 、 Z_2 、 Z_3 写成最小项形式。因为译码器的输出非 $\overline{Y_7}$ 、 $\overline{Y_6}$ 、 $\overline{Y_5}$ 、 $\overline{Y_4}$ 、 $\overline{Y_3}$ 、 $\overline{Y_2}$ 、 $\overline{Y_1}$ 、 $\overline{Y_0}$ 是最小项的反函数形式，所以在附加与非门的配合下，函数 Z_1 、 Z_2 、 Z_3 可用译码器的输出来表达。

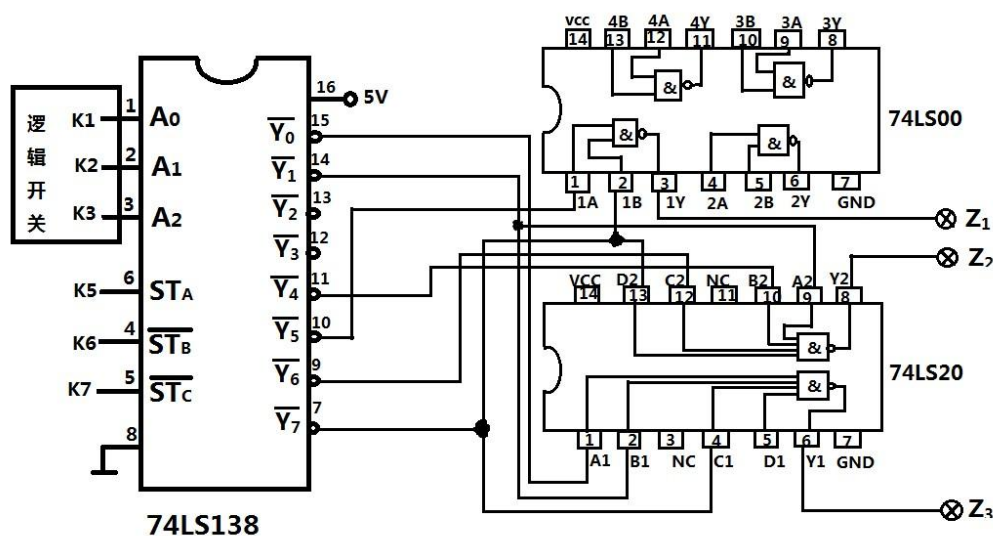
(2) 实验方法提示如下：

①根据设计方法提示把 Z_1 、 Z_2 、 Z_3 写成用译码器输出非 $\overline{Y_0} \sim \overline{Y_7}$ 表示的函数表达式；②根据函数表达式画出电路接线图并接好线，其中输入变量 A_2 、 A_1 、 A_0 分别接至数字电路实验箱的任意 3 个电平开关的插孔，输出函数 Z_1 、 Z_2 、 Z_3 分别接至数字电路实验箱电平显示器的任意 3 个 LED；

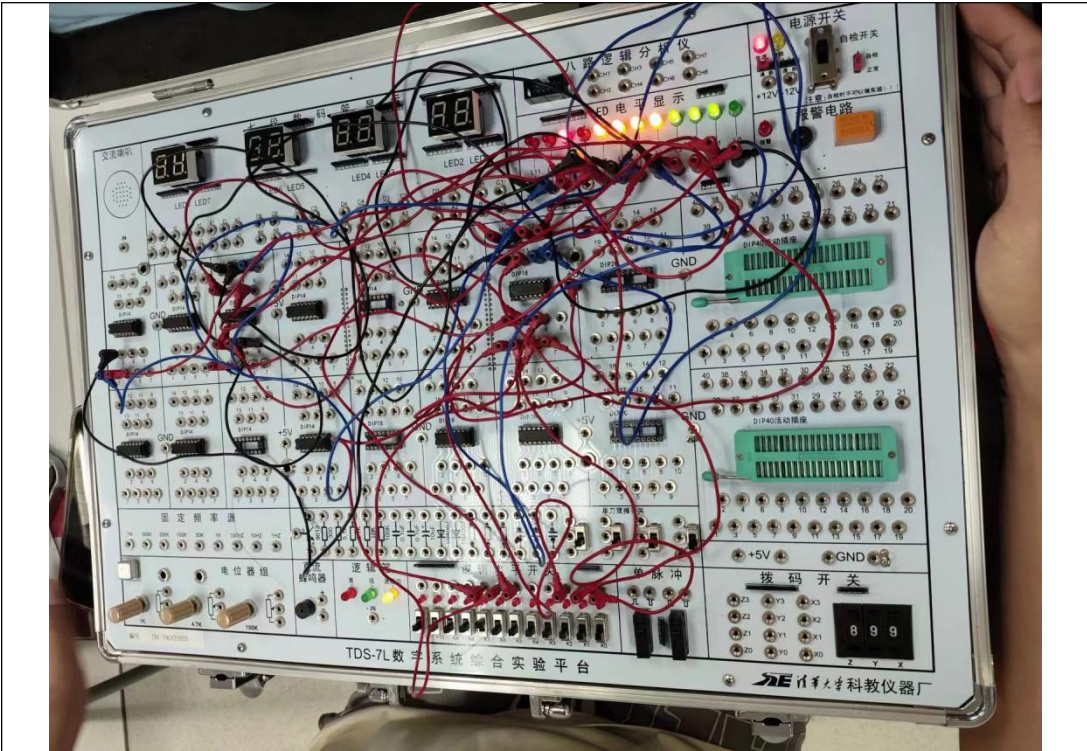
③ 自行设计表格，并记录所设计的电路的真值表；

④通过真值表推出函数表达式，并验证所设计电路的正确性。

通过分析，我得出下列电路图：



电路实物图如下：



真值表如图所示：

A0	A1	A2	Z1	Z2	Z3
0	0	0	0	0	1
0	0	1	0	1	1
0	1	0	0	0	0
0	1	1	0	0	0
1	0	0	0	1	0
1	0	1	1	0	0
1	1	0	0	1	0
1	1	1	1	1	1

4 实验思考与总结分析:

(1) 74LS138 的功能是什么?

答: 实现译码器的功能, 74LS138 为 3 线—8 线译码器, 共有 54/74S138 和 54/74LS138 两种线路结构型式, 其 74LS138 工作原理如下: 当一个选通端 (G_1) 为高电平, 另两个选通端 ($\overline{G_2A}$ 和 $\overline{G_2B}$) 为低电平时, 可将地址端 (A、B、C) 的二进制编码在一个对应的输出端以低电平译出。功能表如下:

输 入					输 出							
S_1	$\overline{S_2} + \overline{S_3}$	A_2	A_1	A_0	$\overline{Y_0}$	$\overline{Y_1}$	$\overline{Y_2}$	$\overline{Y_3}$	$\overline{Y_4}$	$\overline{Y_5}$	$\overline{Y_6}$	$\overline{Y_7}$
0	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

(2) n 变量完全译码器能实现什么样的组合逻辑函数?

答: 1) 实现逻辑函数

2) 实现存储系统的地址译码

3) 带使能段的译码器可用作数据分配器或脉冲分配器。

(3) 74LS138 译码器的输出特点是什么?

答: 在使能端 S_1 (高有效)、 S_2 (低有效)、 S_3 (低有效) 同时有效的前提下, 一个时刻只有一个输出端为低电平 (其余为高); 使能端无效的话, 输出全为高电平。

指导教师批阅意见:

成绩评定:

指导教师签字:

年 月 日

备注:

注：1、报告内的项目或内容设置，可根据实际情况加以调整和补充。

2、教师批改学生实验报告时间应在学生提交实验报告时间后 10 日内。