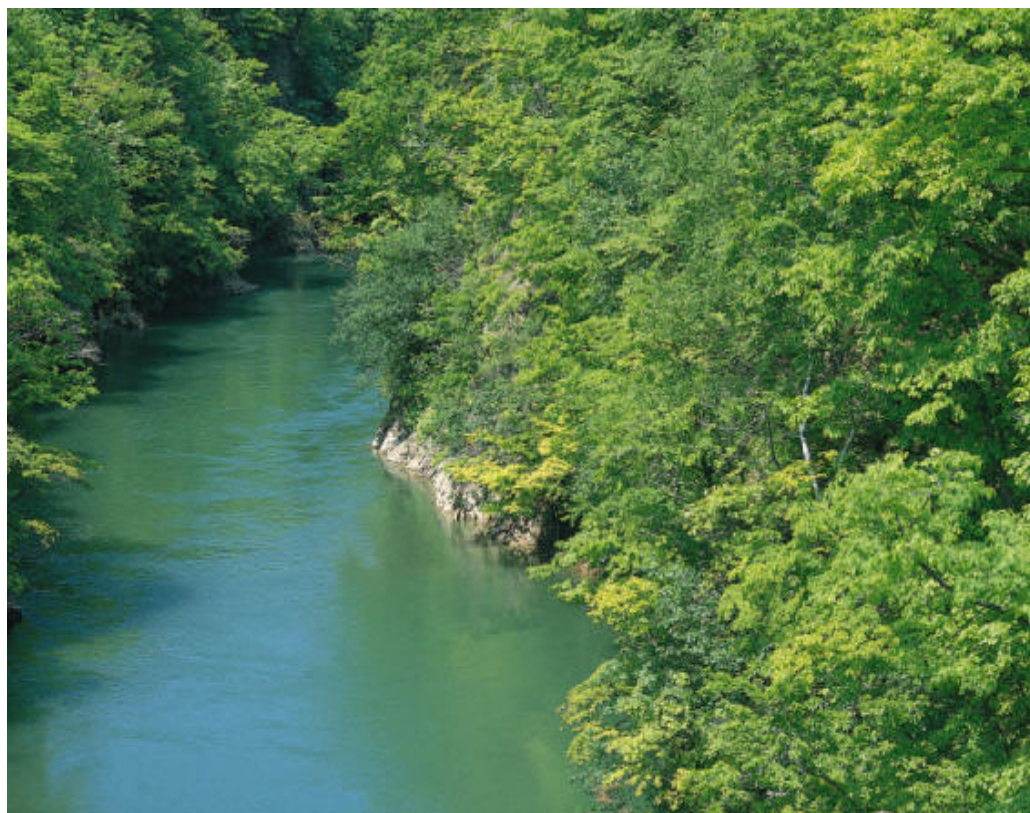


第7章 A/D转换、D/A转换

[§ 7.1 数字信号处理的基本概念](#)

[§ 7.2 A/D转换](#)

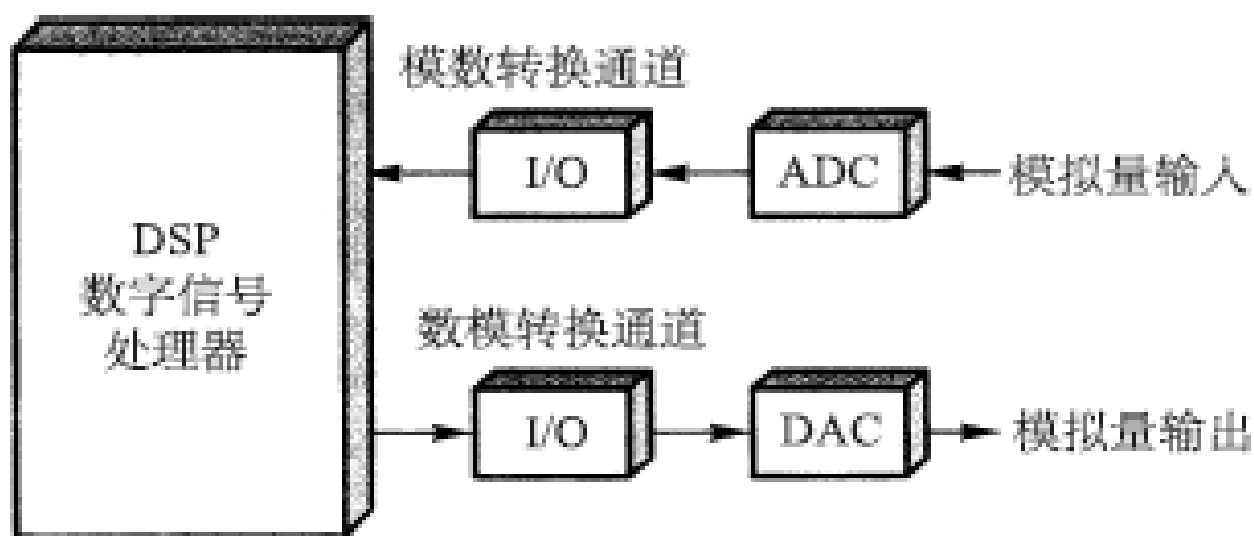
[§ 7.3 D/A转换](#)



[返回目录](#)

§ 7.1 数字信号处理的基本概念

数字信号处理能将模拟信号转换成数字信号，并运用数字技术增强和修改模拟信号数据来实现各种应用。[DSP](#)-数字信号处理器，包含 CPU 和存储器。



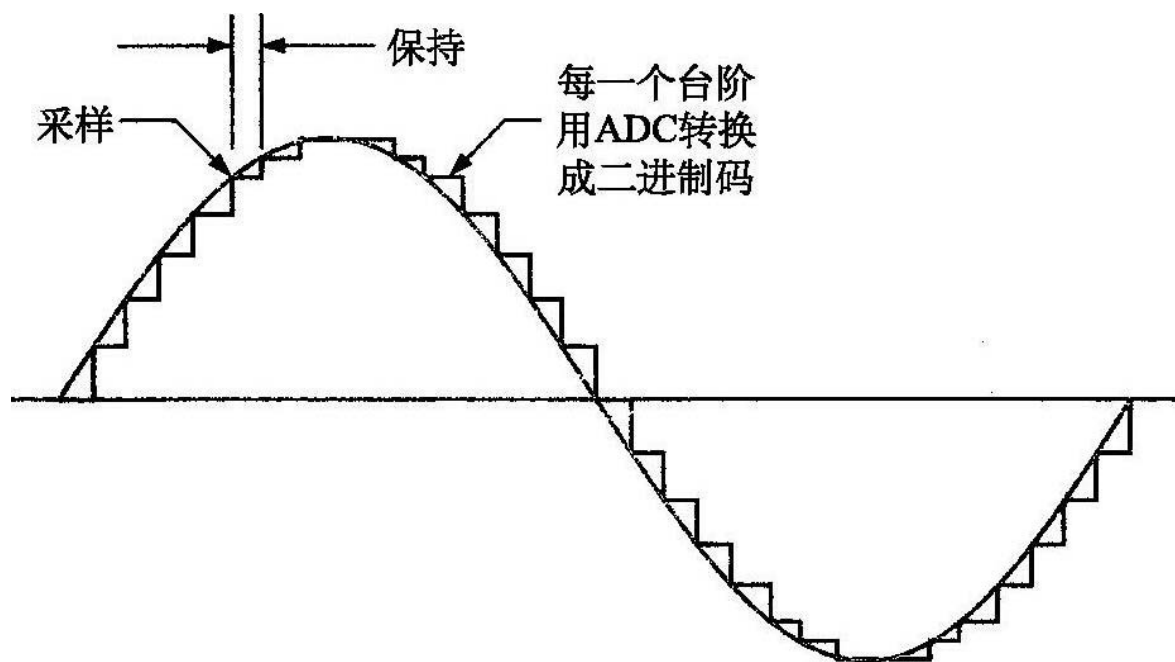
数字信号处理系统

模/数转换(A/D)：将模拟量转换成数字量。

数/模转换(D/A)：将数字量转换成模拟量。

ADC (AD转换器) (A-D Converter)：完成A/D转换的器件。

DAC (DA转换器)：完成D/A转换的器件。



§ 7.2 A/D转换

§ 7.2.1 采样定理

§ 7.2.2 模数转换过程

§ 7.2.3 AD转换器 (ADC)

§ 7.2.4 ADC的性能参数



§ 7.2.1 采样定理

采样定理：当采样频率大于模拟信号中最高频率成分的两倍时，采样值才能不失真地反映原来模拟信号。
即

$$f_s \geq 2 f_{\text{amax}}$$

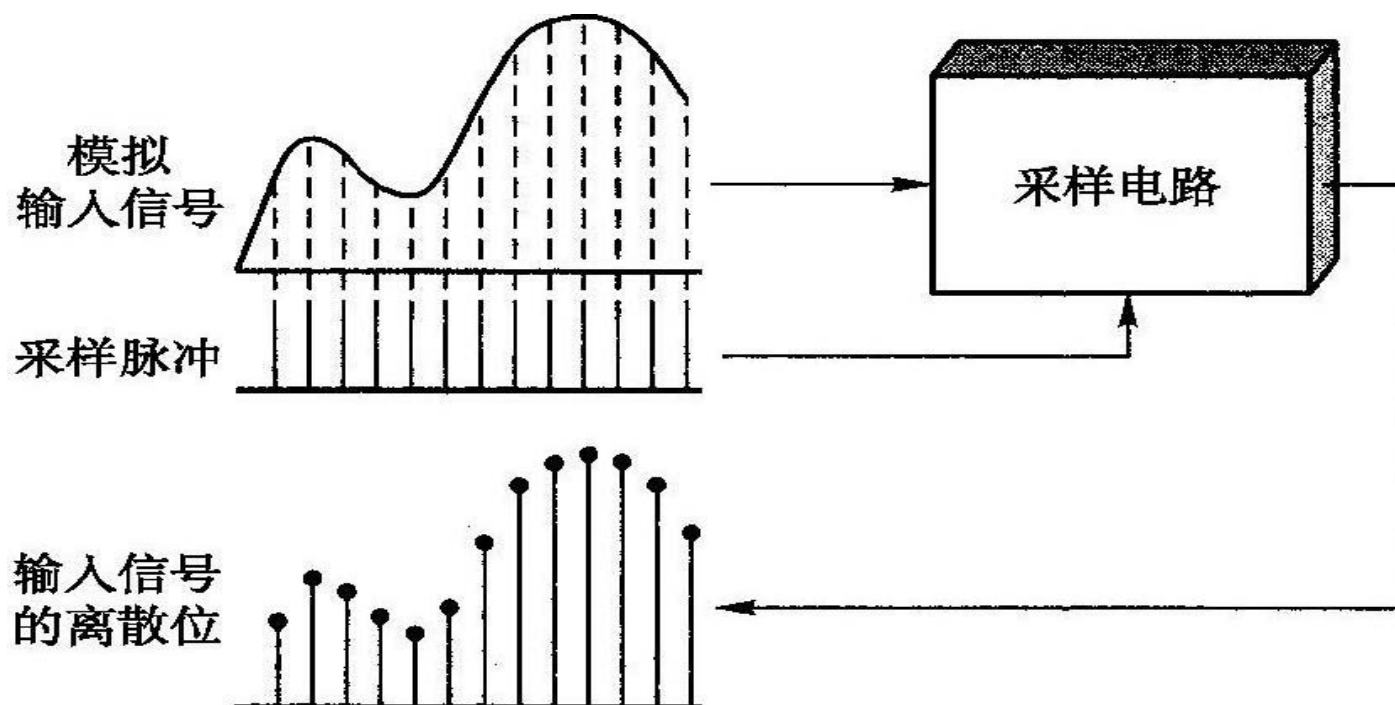
f_s 为采样频率， f_{amax} 为奈奎斯特频率，它是模拟信号中的最高频率成分（谐波）。

§ 7.2.2 模数转换过程

AD转换过程一般要经过采样、保持、量化、编码四部分电路。

1. 采样

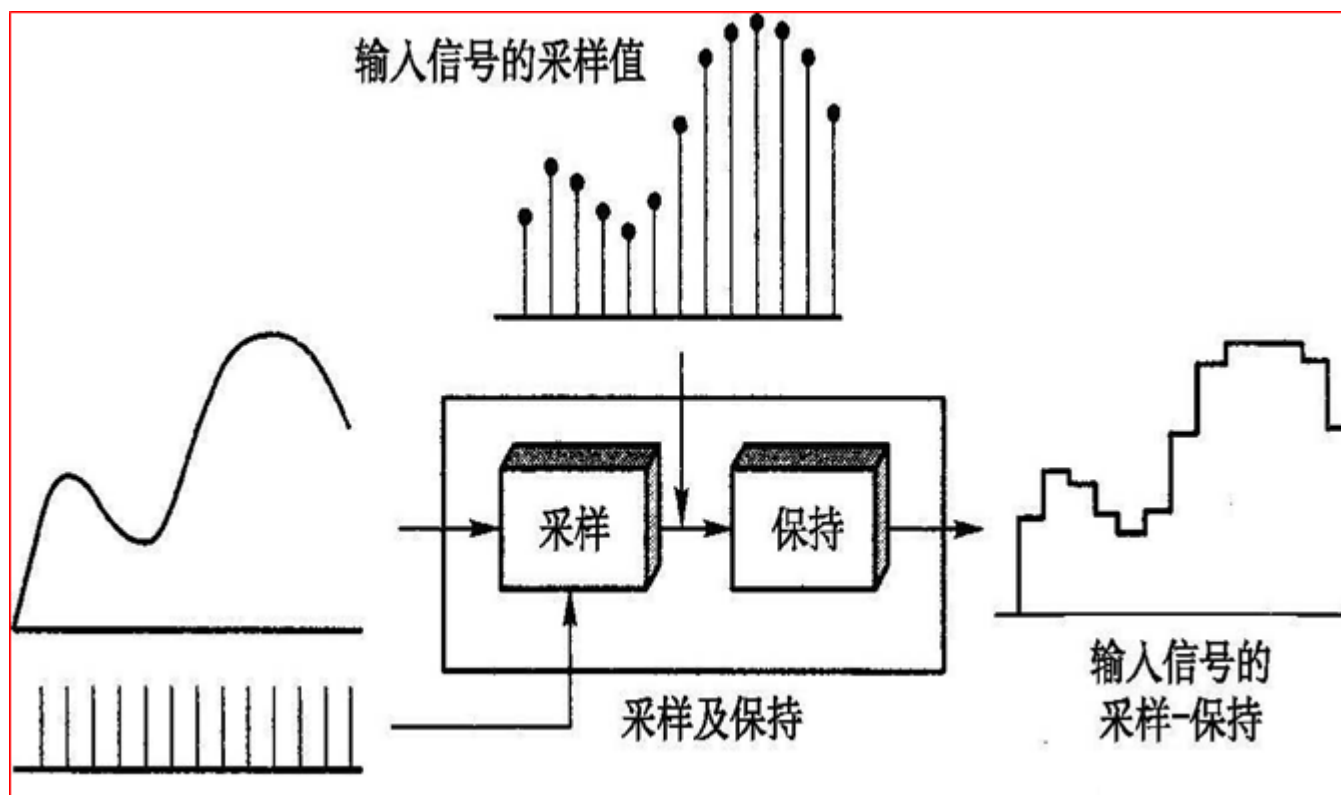
采样是将随时间连续变化的信号变换为时间离散的信号。采样越多，越能精确定义一个波形。



2. 保持采样值

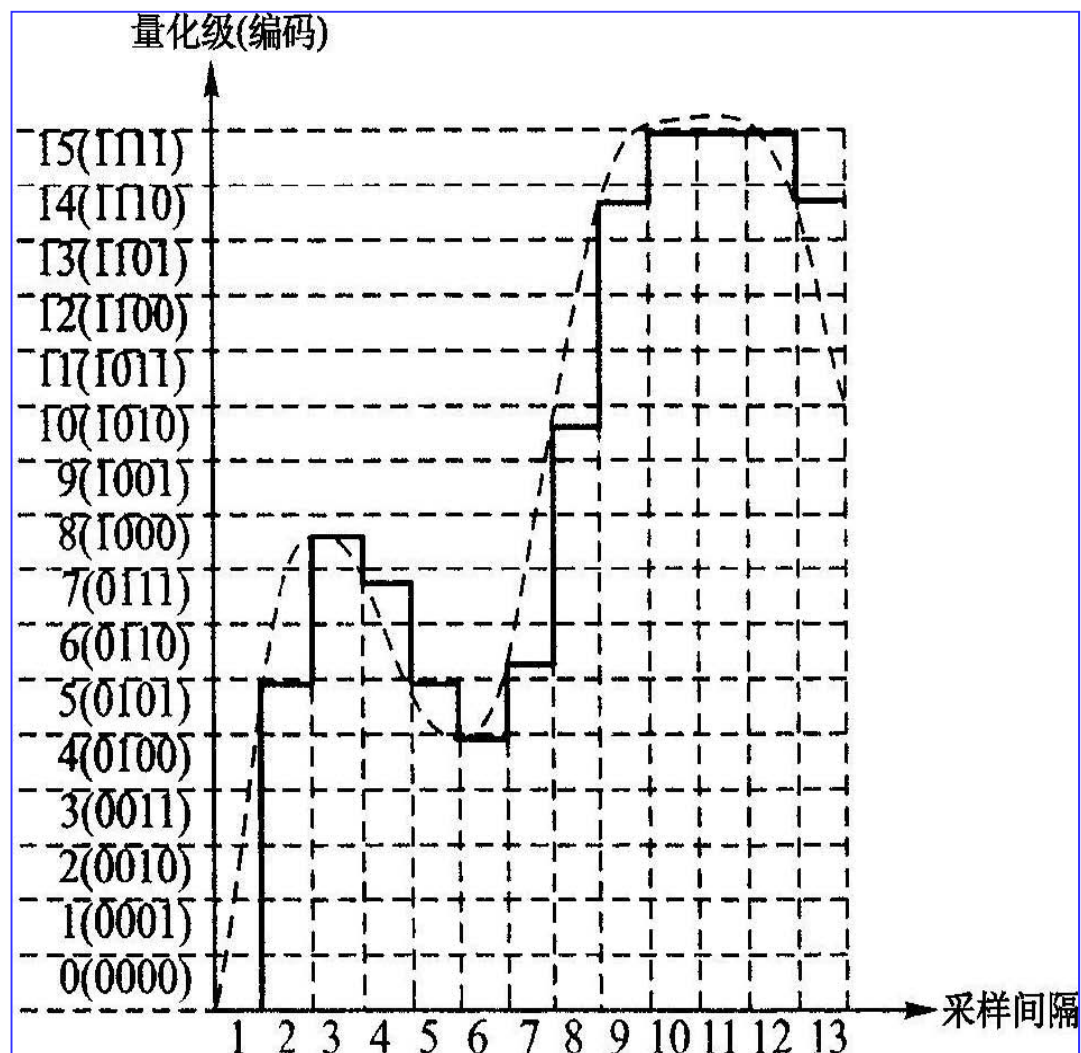
采样值保持到下一个采样脉冲到来之前的过程称为**保持**。
保持采样信号，是提供充分的时间将其变为数字信号。

通过采样和保持，会产生接近于模拟波形的“**阶梯波**”。



3. 量化和编码

采样保持电路输出的“阶梯波”在幅值上仍是连续的，为了得到离散化的数字信号，必须将“阶梯波”以某个规定的最小数量划分为幅值上也不连续的离散电平，这个过程称为“**量化**”。“量化”后的数制最后要通过“**编码**”过程用一个代码表示出来。经编码后得到的代码就是A/D转换后的“**数字量**”。



量化过程

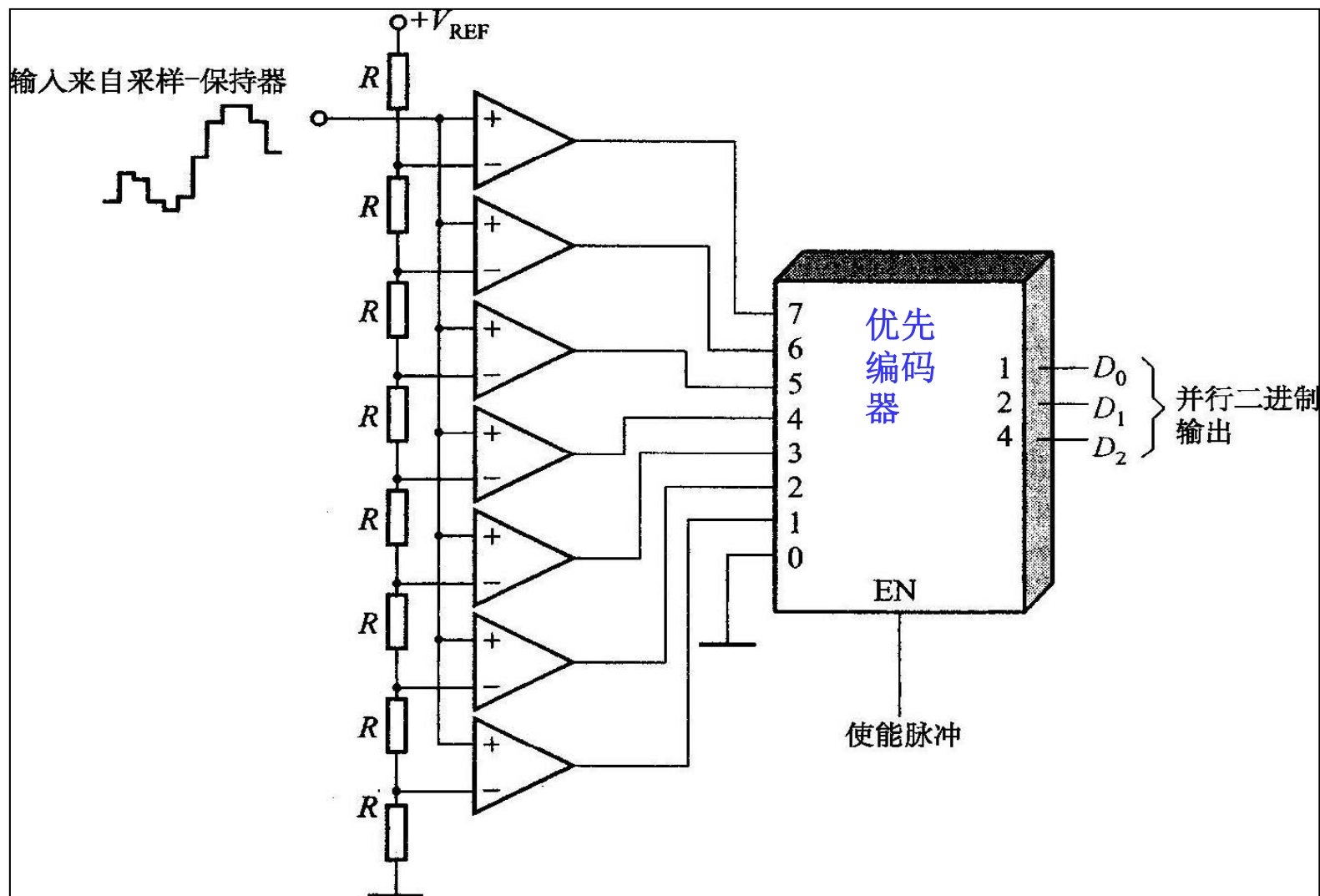
采样间隔	量化级	二进制编码
1	0	0 0 0 0
2	5	0 1 0 1
3	8	1 0 0 0
4	7	0 1 1 1
5	5	0 1 0 1
6	4	0 1 0 0
7	6	0 1 1 0
8	1 0	1 0 1 0
9	1 4	1 1 1 0
1 0	1 5	1 1 1 1
1 1	1 5	1 1 1 1
1 2	1 5	1 1 1 1
1 3	1 4	1 1 1 0

编码过程

§ 7.2.3 A/D转换器 (ADC)

常见的ADC有：闪速ADC、连续—近似值ADC。

1. 闪速型ADC



闪速ADC构成：由比较器和优先编码器组成。

比较器个数： n 位输出的二进制码转换器需要 $2^n - 1$ 个比较器。比较器参考电压的设置是通过分压电路来决定。

编码器：输出表示采样保持输入的等效值。

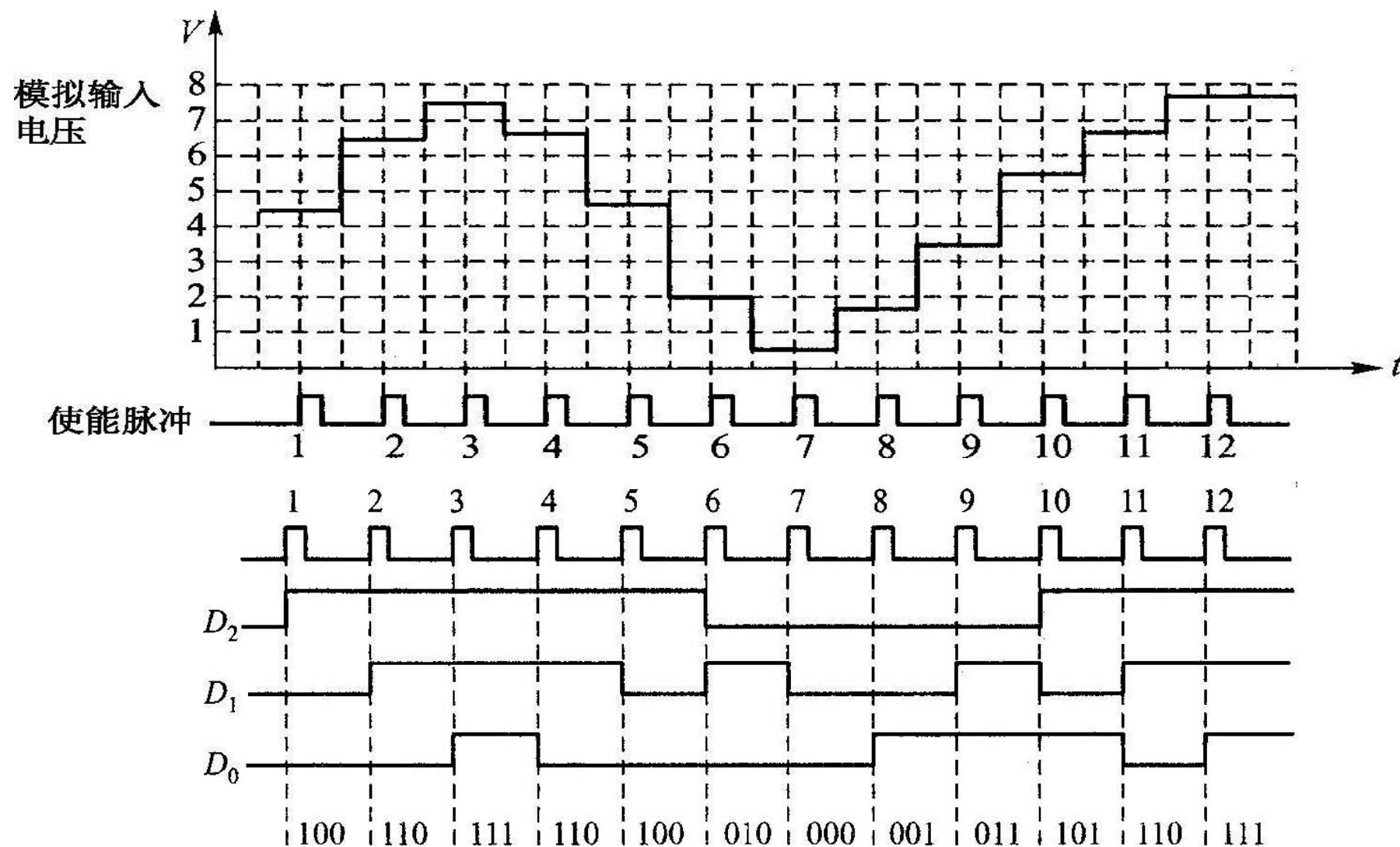
编码器通过在使能输入端 **EN**上的脉冲信号来启动，每一个标准采样的输入信号都有一个使能脉冲，使能脉冲的频率和二进制位的个数则决定模拟数字转换器的精确度。

闪速 ADC的特点：

缺点：需要较多数量的比较器。

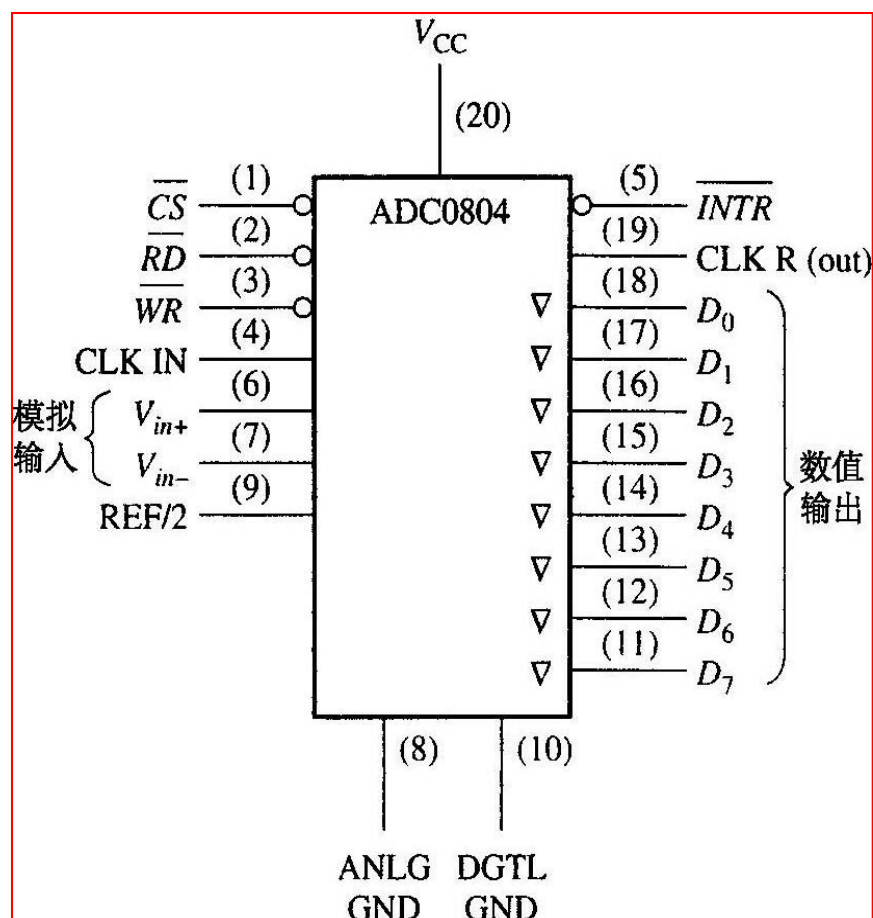
优点：转换时间快。在每秒的采样测量中，具有较高的吞吐量。

[例 1] 利用闪速 ADC，画出与图所示输入信号对应的编码器数字输出序列波形图，假设 $V_{REF} = +8\text{ V}$ 。

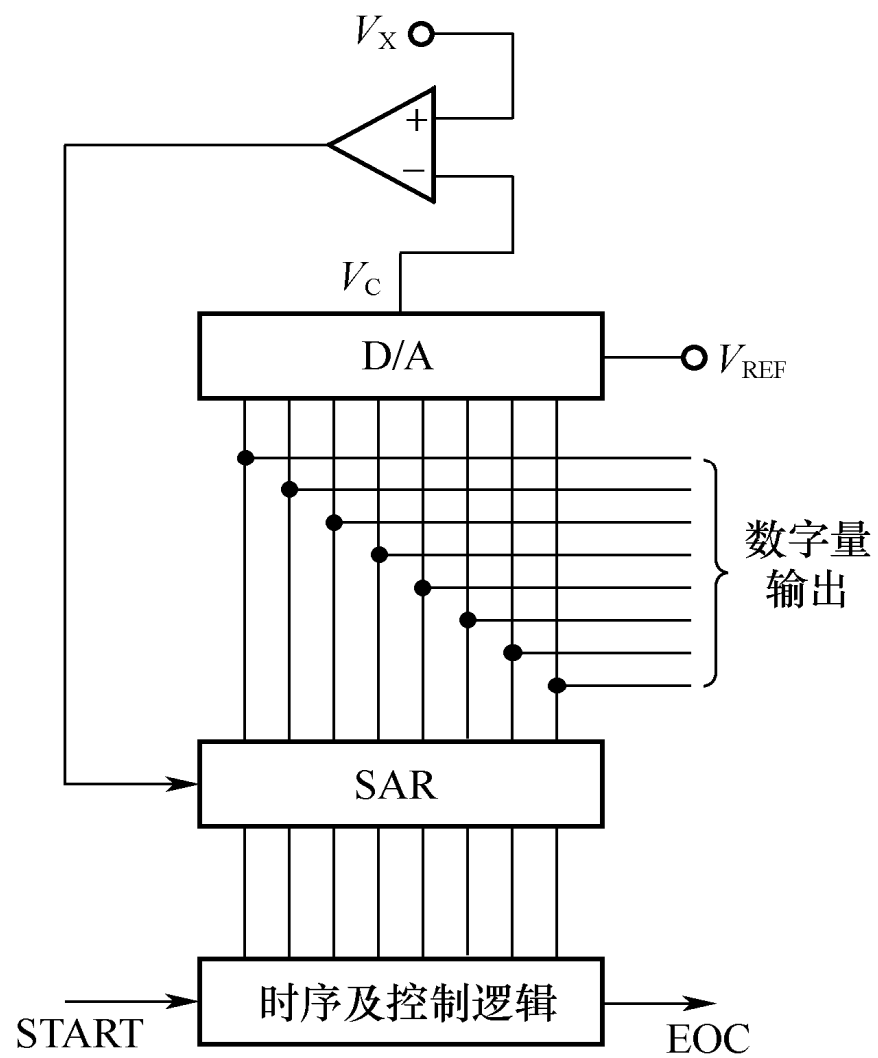


2 逐次逼近型ADC

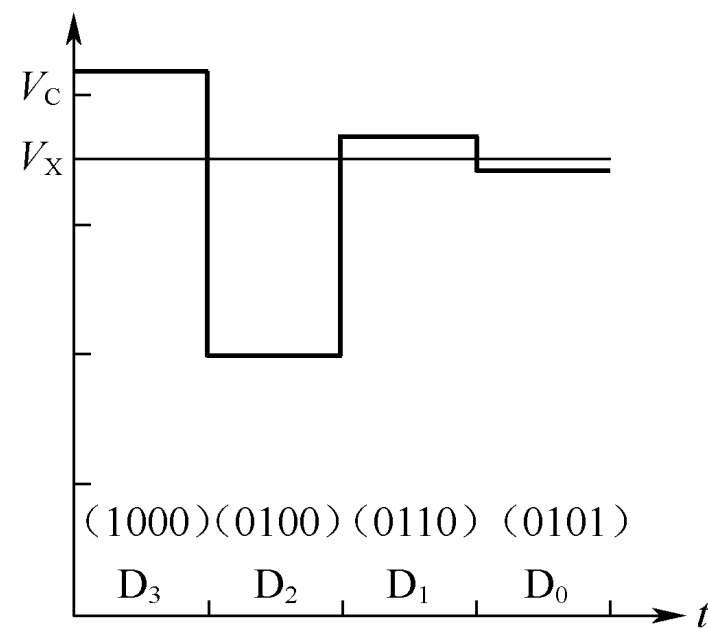
ADC0804 是一个逐次逼近的模数转换器。用 5 V 电源驱动，产生转换时间为 $100\mu\text{s}$ 的8位输出结果。芯片本身带有一个时钟发生器。数值输出是三态的，可以用微处理器总线系统来连接。



2 逐次逼近型ADC

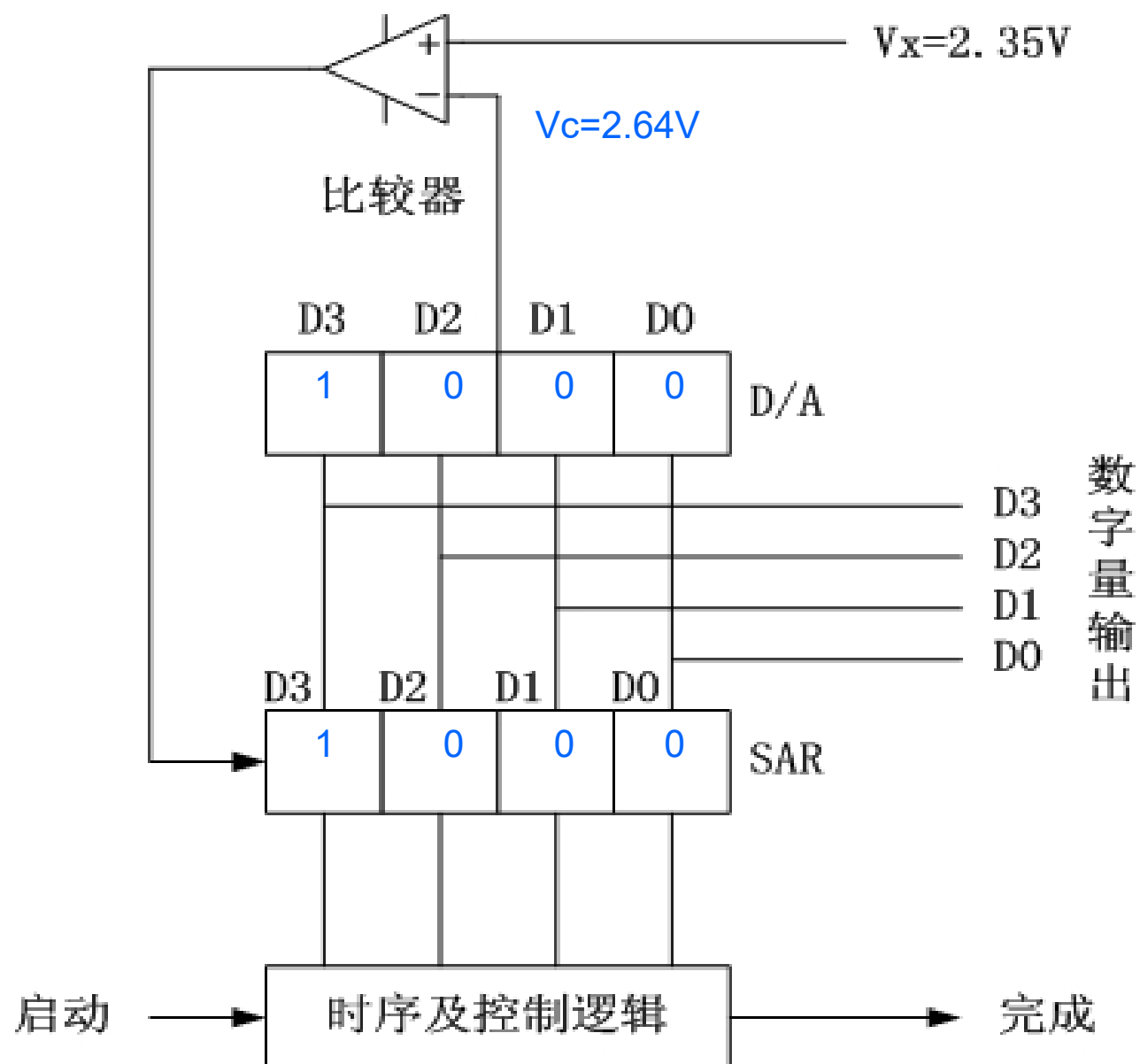


(a)



(b)

2 逐次逼近型ADC

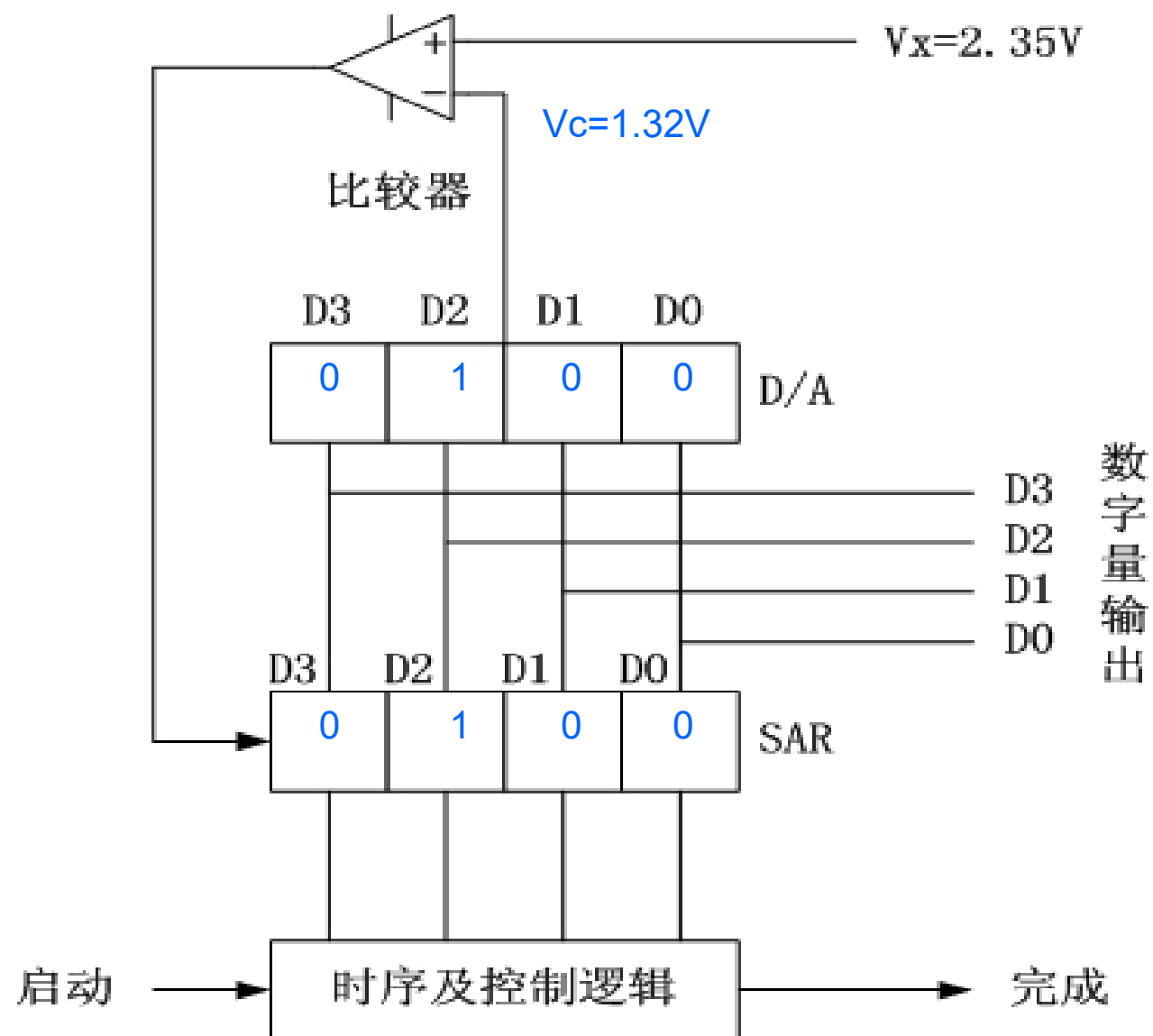


2 逐次逼近型ADC

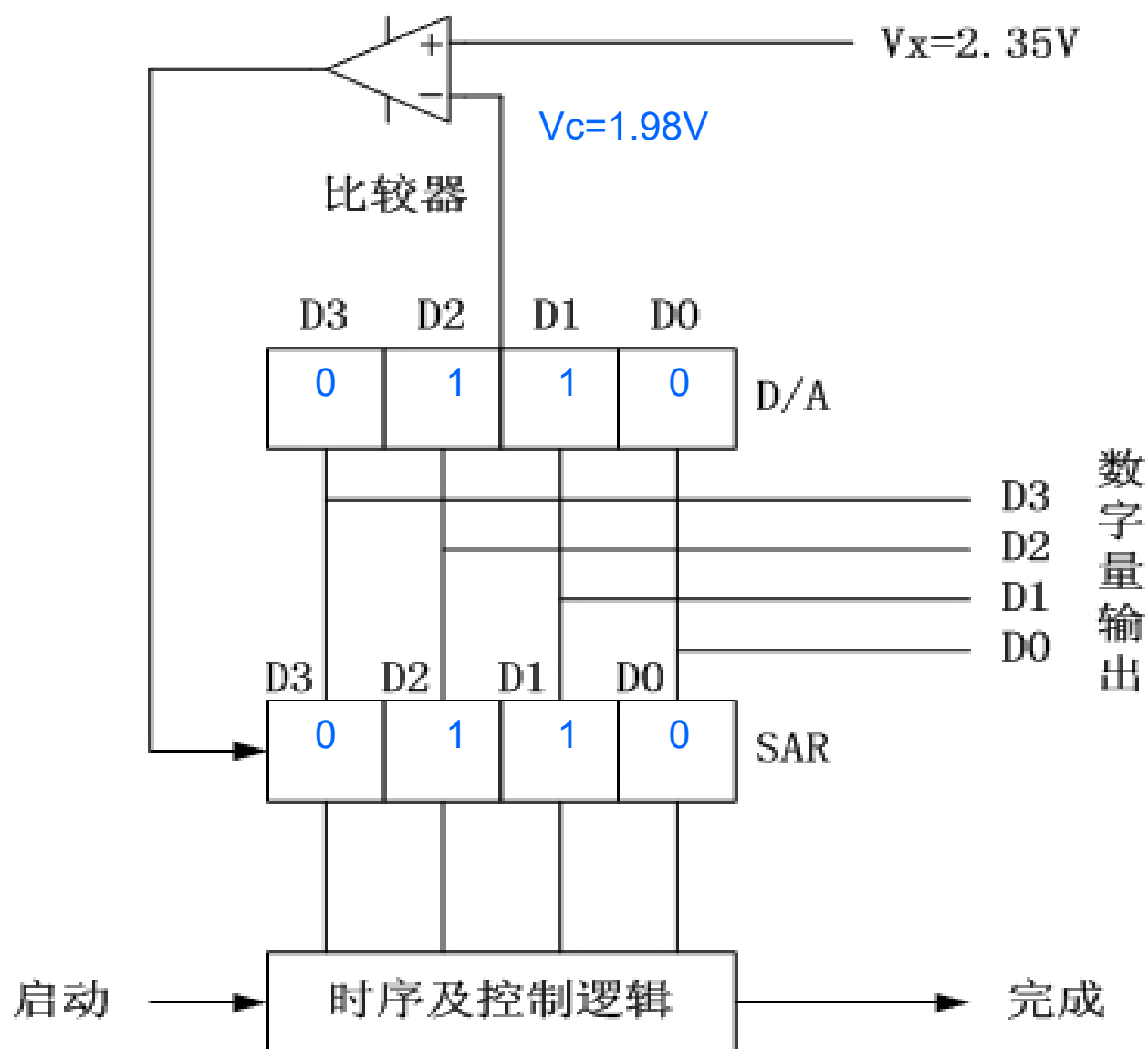
上页

下页

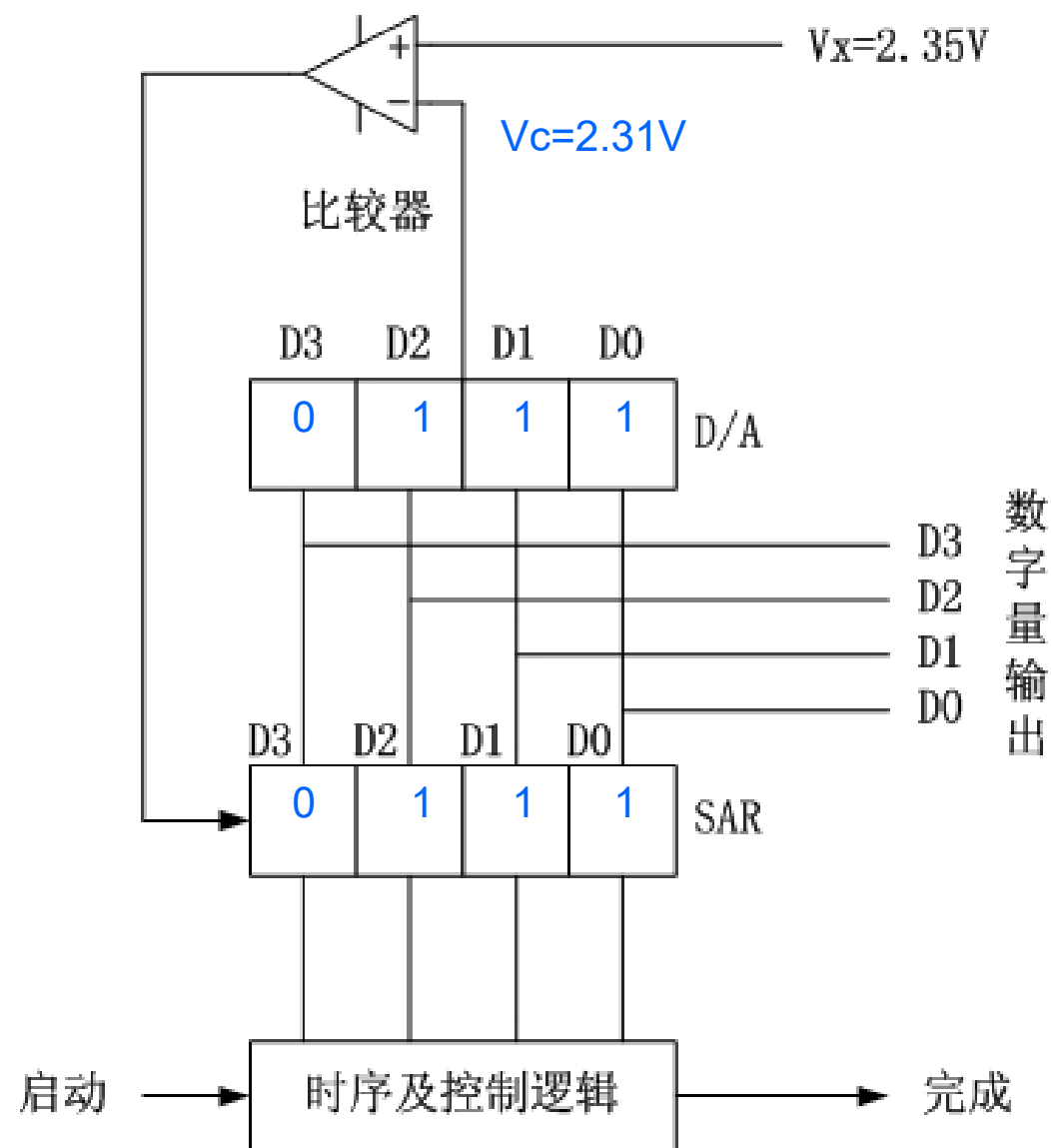
返回



2 逐次逼近型ADC



2 逐次逼近型ADC



ADC0804器件的工作时序:

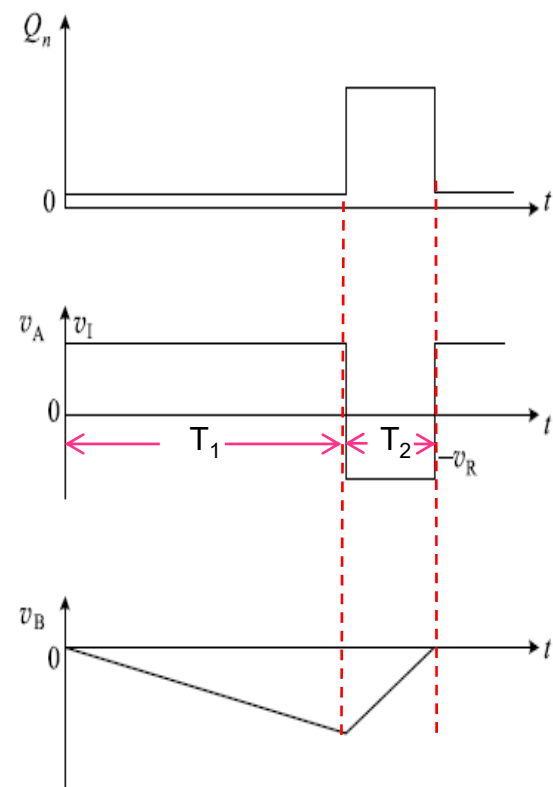
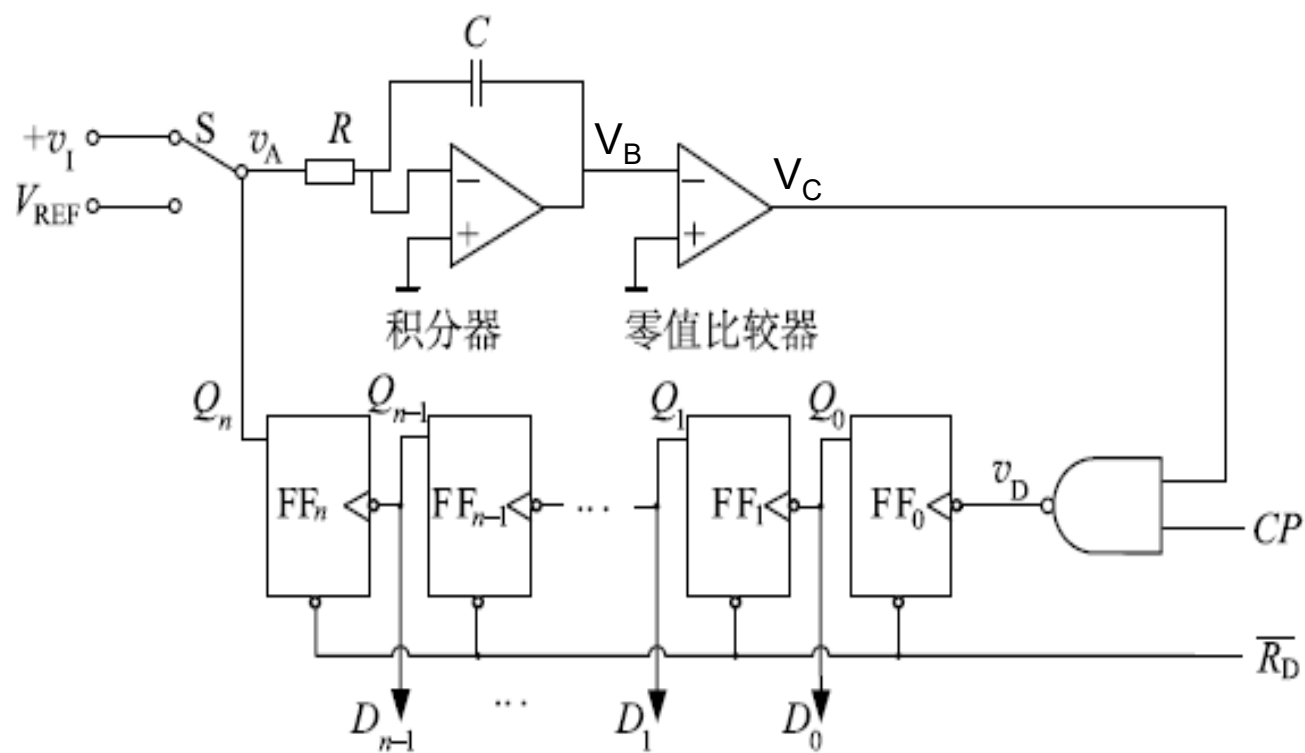
- (1) 当芯片开始转换时，片选信号**CS**为低电平，在此期间给 **WR**一个低脉冲。
- (2) 当**ADC0804**满足启动转换条件时，要经过1~8个时钟周期后转换完成，转换结果存入锁存器，**INTR**置为低电平，通知**CPU**或单片机本次转换结束。
- (3) 当**INTR**置为低电平时，给**RD**一个低电平脉冲，在**RD**由低电平到高电平的瞬间把数据读走，读走数据后，**INTR**重新被置高。

3 双积分式ADC

上页

下页

返回



1) 组成

双积分ADC由积分器、零值比较器、时钟控制与门、计数器和定时电路组成。

积分器：由运算放大器A和RC积分网络组成，是双积分ADC的核心。输入端接开关S，S由定时信号控制，可以对极性相反的 v_i 和 $V_{REF} = -V_R$ 进行两次积分。积分时间常数 $\tau = RC$ 。

零值比较器：检查积分器输出是否过零。积分器输出 $v_B > 0$ 时，封锁与门，否则打开与门。

时钟控制与门：与门一端接比较器的输出，另一端接标准脉冲时钟源。比较器的输出信号控制与门。

计数器和定时电路：它由 $n+1$ 个触发器构成 $n+1$ 位二进制计数器，并且最后一个触发器产生控制信号 Q_n 。当计数到 2^n 个时钟脉冲时，前 n 个触发器回到全0状态，触发器 FF_n 的 Q_n 由0翻转到1，发出定时控制信号，使开关S接到基准电源 V_{REF} ，从而完成对开关S的控制。

2) 工作原理

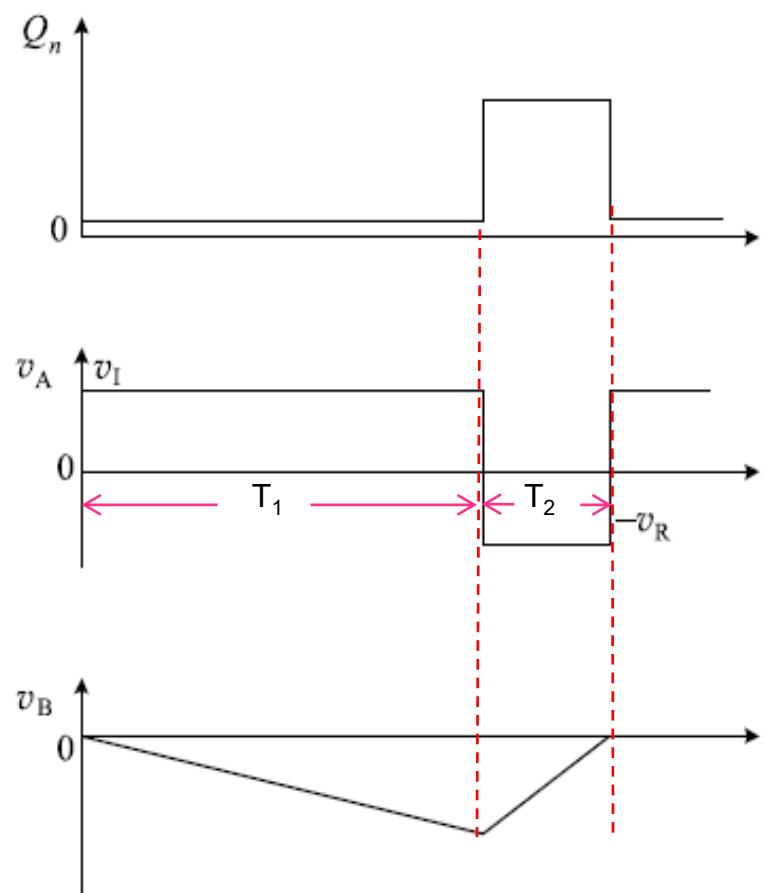
◆ 采样阶段

在启动脉冲作用下，将全部触发器置0。使开关S与输入信号 v_I 相连，A/D转换开始。积分器对 v_I 进行积分，输出为

$$V_B = -\frac{1}{RC} \int_0^t v_I dt$$

由于 $V_B < 0$ ，零值比较器输出 $v_C = 1$ ， n 位二进制计数器从0开始计数，直到 2^n 个计数脉冲，有

$$t = T_1 = 2^n T_{CP}$$



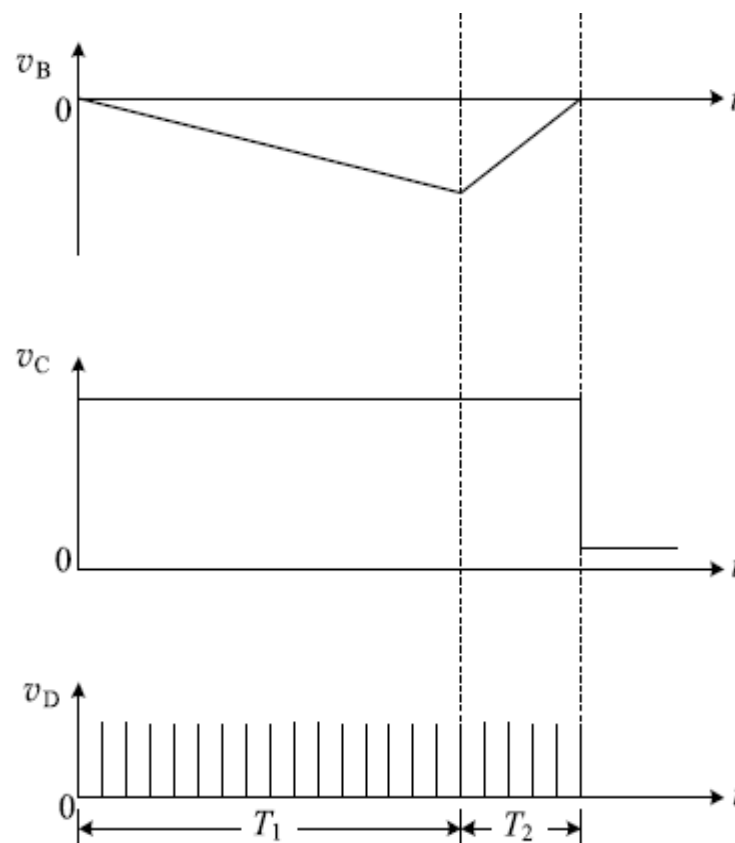
触发器 FF_n 的 Q_n 由0翻转到1，使开关S接到基准电源 V_{REF} ，采样结束。此时

$$V_B = -\frac{2^n T_{CP}}{RC} V_I$$

◆ 比较阶段

开关转换至 V_{REF} 后，积分器对 V_{REF} 进行积分，设 $V_{REF} = -V_R$ ，

$$\begin{aligned} V_B &= -\frac{2^n T_{CP}}{RC} V_I + \left(-\frac{1}{RC} \int_{T_1}^t -V_R dt\right) \\ &= -\frac{2^n T_{CP}}{RC} V_I + \frac{V_R}{RC} (t - T_1) \\ &= -\frac{2^n T_{CP}}{RC} V_I + \frac{V_R}{RC} T_2 \end{aligned}$$



当 v_B 上升至大于0时，零值电压比较器输出为0，封锁了与门，计数器停止计数。假设此时计数器记录了M个脉冲，则

$$T_2 = t - T_1 = MT_{CP}$$

代入 V_B 可得：

$$0 = -\frac{2^n T_{CP}}{RC} V_I + \frac{V_R}{RC} MT_{CP}$$

$$M = \frac{2^n}{V_R} V_I$$

计数器记录的脉冲数M与输入电压 V_I 成正比，计数器的状态就表示了 V_I 的数字量二进制代码，从而实现了A/D转换。

双积分式ADC的特点:

优点: 转换结果与时间常数无关, 消除了积分非线性带来的误差。抗干扰能力强, 稳定性好。

缺点: 转换速度低。

适合与低速、高精度场合。

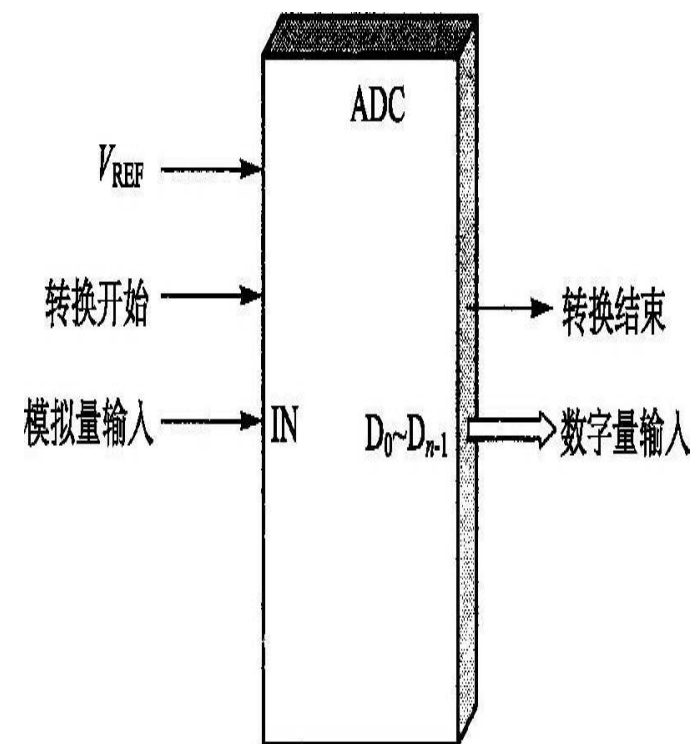
§ 7.2.4 ADC 的性能参数

ADC芯片的外部特性有：

模拟输入、数字输出、“转换开始”的控制信号、“转换结束”的状态信号。

ADC的参数有：

分辨率、转换时间、误差指标。在实际应用中应该首先考虑精度和速度。



➤ 分辨率

指对模拟信号的分辨能力，又称**精度**。通常以数字信号的位数来表示，如 8 位 **ADC**、12位**ADC**。一个n位的二进制数输出的**A/D**转换器能区分输入模拟电压的 2^n 不同量级。

➤ 转换速率

指完成一次 **A/D**转换所需的时间。即从输入启动转换信号开始到转换结束，得到稳定的数字输出量为止的时间。转换速率也可用**吞吐量**来度量，它表示每秒钟能够处理的采样率。

§ 7.3 D/A 转换

§ 7.3.1 权电阻DAC

§ 7.3.2 R-2R T型DAC

§ 7.3.3 DAC的性能参数



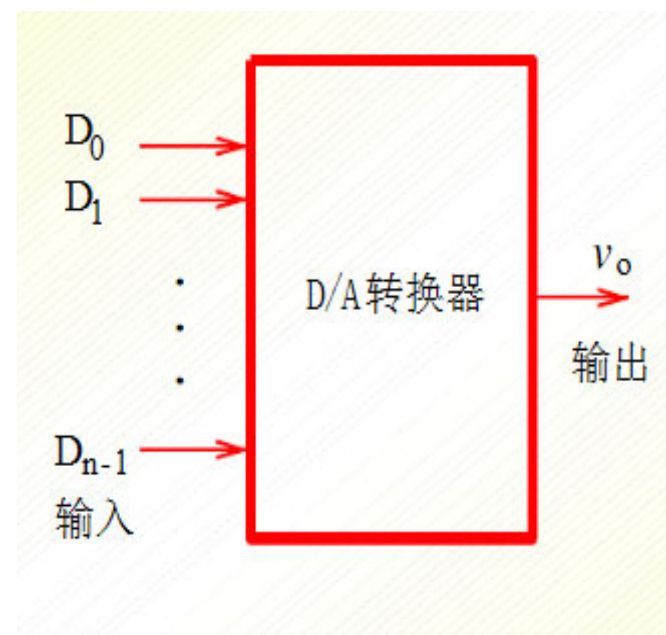
§ 7.3.1 权电阻DAC

一、D/A转换器的基本原理

对于**有权码**，将每一位的代码按其位权的大小转换成相应的模拟量，然后将这些模拟量相加，即可得到与数字量成正比的总模拟量，从而实现数字/模拟转换。

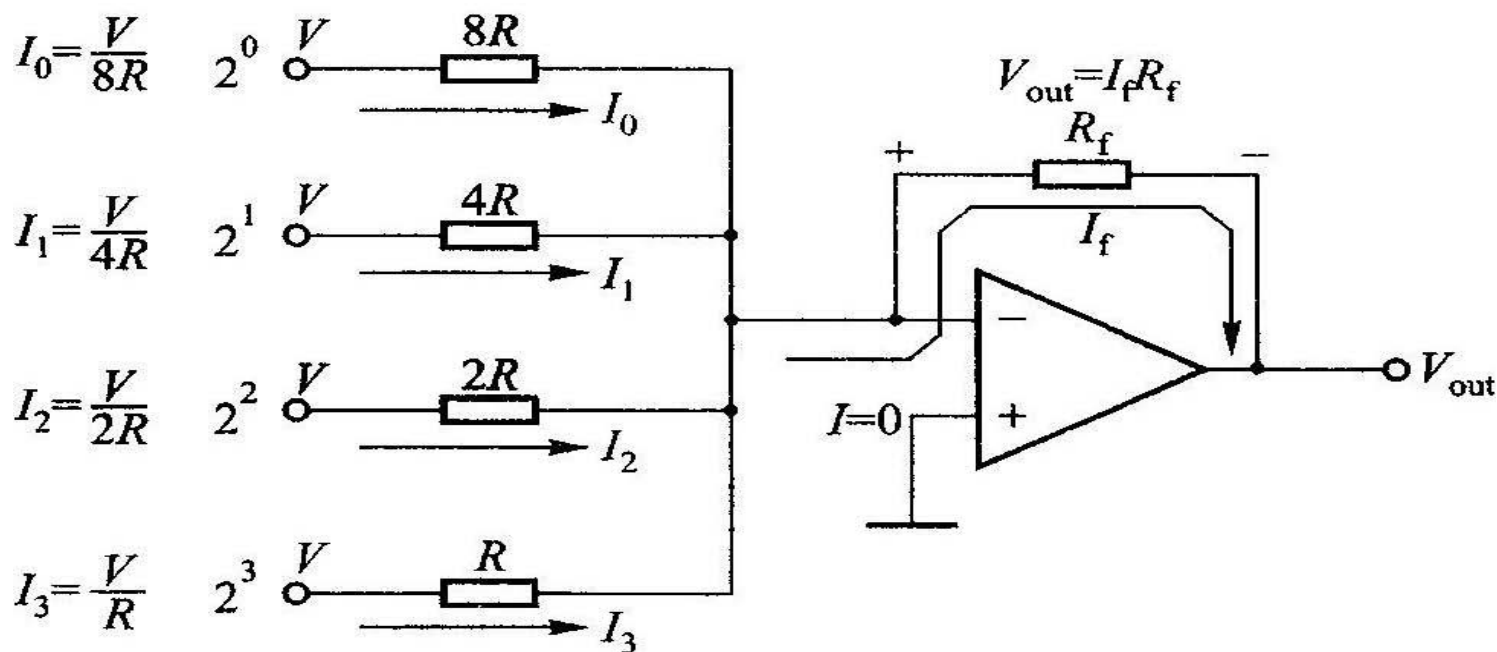
DAC电路输入的是 n 位二进制数字信息 $B(B_{n-1}, B_{n-2}, \dots, B_1, B_0)$ ，其最低位 B_0 和最高位 B_{n-1} 的权分别为 2^0 和 2^{n-1} 。

DAC电路输出的是与输入数字量成正比的电压 u_o 或电流 i_o 。



二、权电阻DAC

输入电阻的值与相应输入位的二进制权重成反比，最低的电阻值等于最高的二进制权重输入。



$$V_{out} = -\frac{VR_f}{2^3 R} (d_3 2^3 + d_2 2^2 + d_1 2^1 + d_0 2^0)$$

例如， $R_f=2R$ ，输入二进制数码为0001，则输出电压为

$$V_{out} = -\frac{V \cdot 2R}{2^3 R} = -0.25V$$

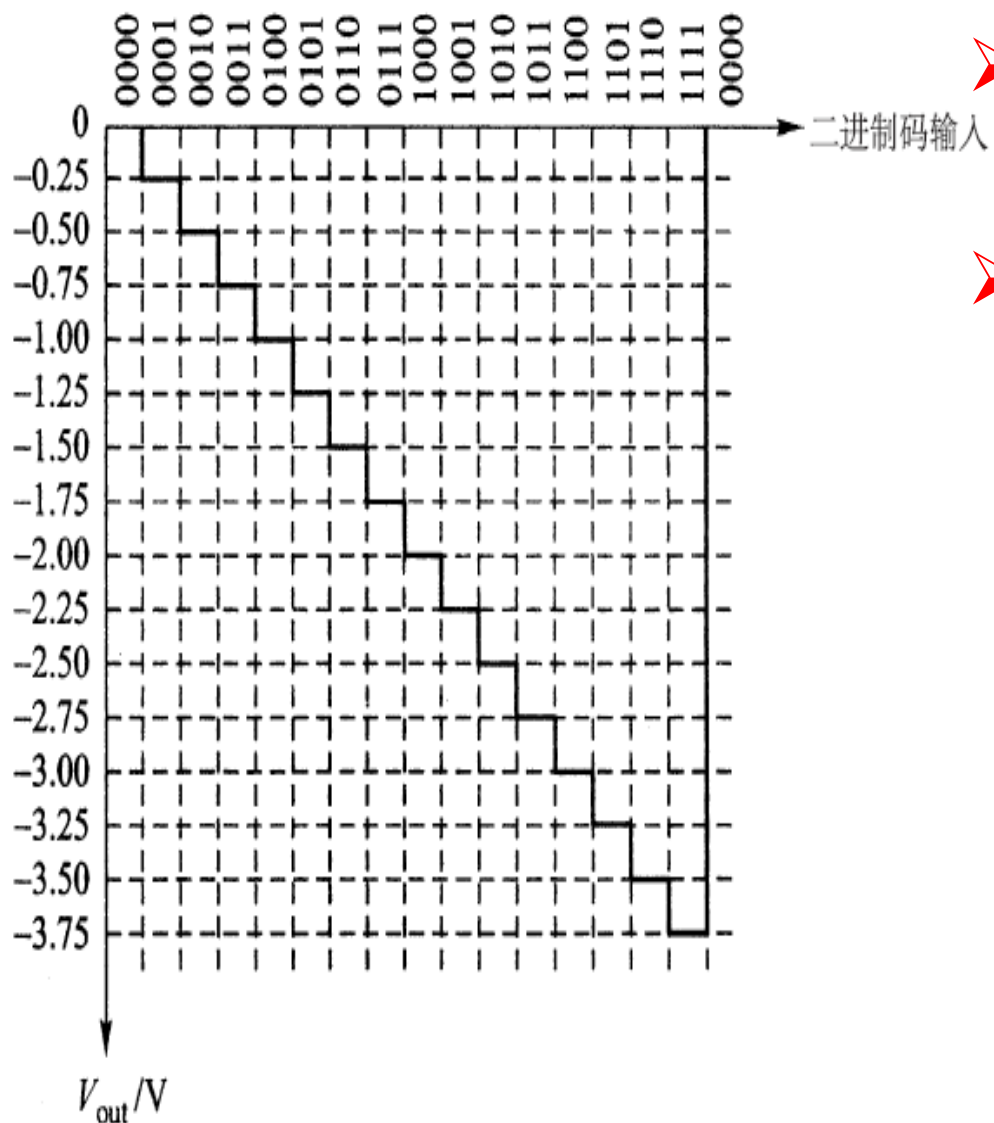
若输入二进制数码为0011，则输出电压为

$$V_{out} = -\frac{V \cdot 2R}{2^3 R} (2 + 1) = -(0.5 + 0.25)V$$

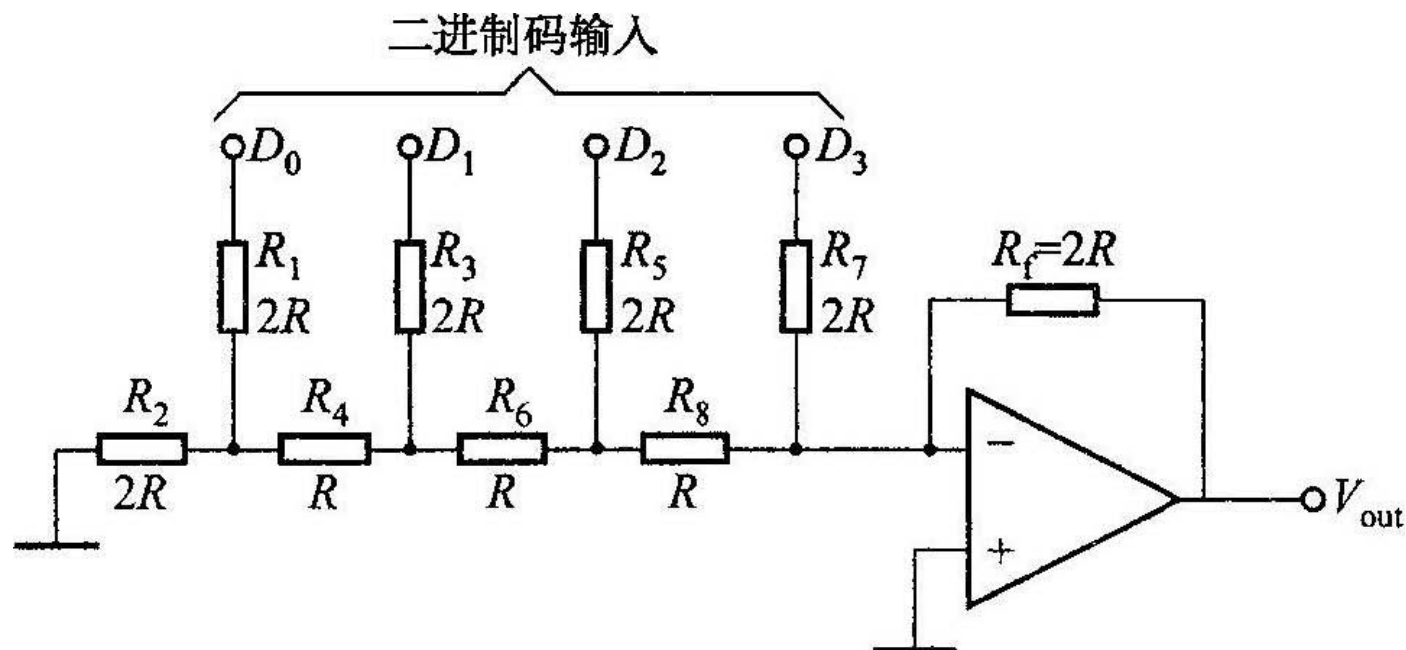
每一个连线的二进制码使得输出电压以**-0.25V**的幅度增加，输出端在**0~-3.75V**的范围内呈阶梯状线性分布。

电路特点:

- **优点:** 结构简单, 电阻元件数较少;
- **缺点:** 电阻值相差较大, 当位数较多时, 电阻的值域范围太宽, 对制成集成电路的工艺要求高。由于各位电阻值与二进制码数位成反比, 因此高位权电阻的误差对输出电流的影响大。



§ 7.3.2 R-2R T型DAC



设高电平1时的电压 $U_R=5V$ ，当数码 $D_3D_2D_1D_0=1000$ 时，

$$V_{out} = -\frac{U_R R_f}{2R} = -U_R = -5V$$

当数码 $D_3D_2D_1D_0=0100$ 时,

$$V_{out} = -\frac{U_R R_f}{2^2 R} = -\frac{U_R}{2} = -2.5V$$

当数码 $D_3D_2D_1D_0=0010$ 时,

$$V_{out} = -\frac{U_R R_f}{2^3 R} = -\frac{U_R}{2^2} = -1.25V$$

当数码 $D_3D_2D_1D_0=0001$ 时,

$$V_{out} = -\frac{U_R R_f}{2^4 R} = -\frac{U_R}{2^3} = -0.625V$$

从 D_3 高位到 D_0 低位, 低位的权重输入依次产生一个减半的输出电压。

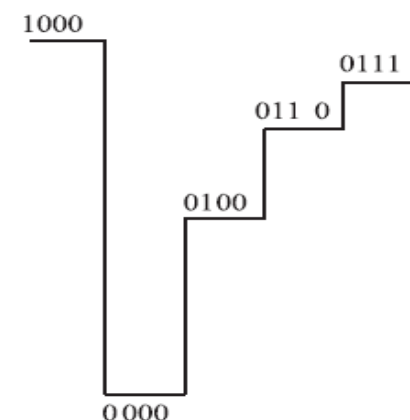
应用叠加原理，当数码 $D_3D_2D_1D_0=1111$ 时，

$$V_{out} = -\frac{U_R}{2^4} (d_3 2^3 + d_2 2^2 + d_1 2^1 + d_0 2^0)$$

电路特点：

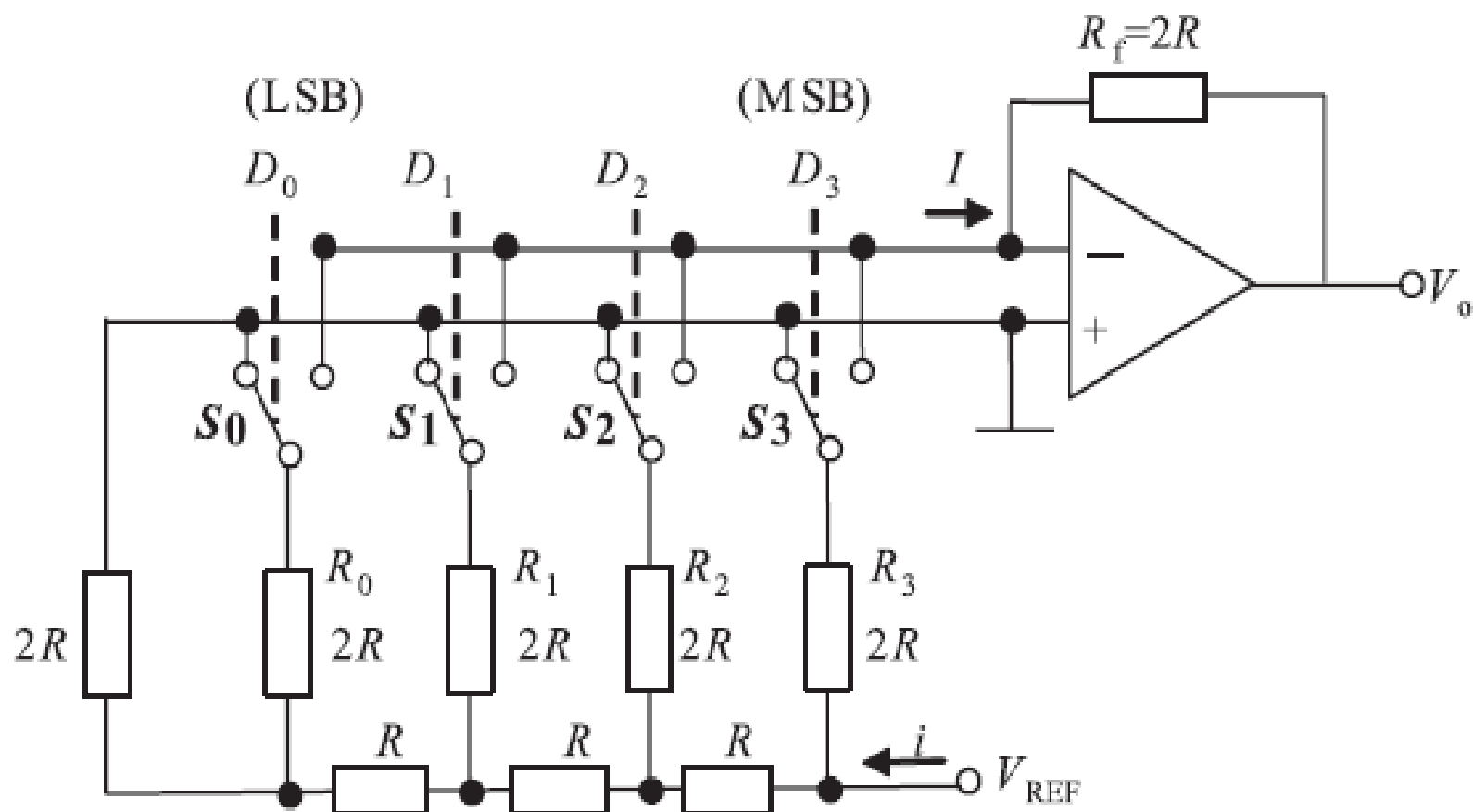
- **优点：**电阻范围小，且只有两种电阻值，便于集成；
- **缺点：**电阻用量较多，数模转换速度慢。且由于各级电流信号到达运放输入端的时间有先有后，会在输入端产生尖峰脉冲。

当二进制码由1000变为0111时，如高位先到，低位后到，则产生如图示的尖峰脉冲。



§ 7.3.3 R-2R倒T型DAC

为提高转换速度和减小尖峰脉冲，将T型DAC改进为倒T型DAC。



由于从 V_{REF} 向左看的等效电阻为 R ，所以

$$i = \frac{V_{REF}}{R}$$

根据电阻的分流，可得：

$$i_3 = \frac{V_{REF}}{2R}$$

$$i_2 = \frac{i_3}{2} = \frac{V_{REF}}{4R}$$

$$i_1 = \frac{i_2}{2} = \frac{V_{REF}}{8R}$$

$$i_0 = \frac{i_1}{2} = \frac{V_{REF}}{16R}$$

流入运放输入端的电流为：

$$\begin{aligned} I &= \frac{i_R}{2} D_3 + \frac{i_R}{4} D_2 + \frac{i_R}{8} D_1 + \frac{i_R}{16} D_0 \\ &= \frac{V_{REF}}{2^4 R} (D_3 2^3 + D_2 2^2 + D_2 2^2 + D_0 2^0) \\ &= \frac{V_{REF}}{2^4 R} \sum_{i=0}^3 D_i 2^i \end{aligned}$$

运放的输出电压为：

$$V_{out} = -IR_f = -\frac{R_f}{R} \frac{V_{REF}}{2^n} \sum_{i=0}^3 D_i \cdot 2^i$$

若n为的n进制码，则输出电压为：

$$V_{out} = -IR_f = -\frac{R_f}{R} \frac{V_{REF}}{2^n} \sum_{i=0}^{n-1} D_i \cdot 2^i$$

电路特点：

倒T型DAC中个支路电流直接流入运放的输入端，没有传输的时间差，因此提高了转换速度，并减小了动态过程中可能出现的尖峰脉冲。是目前DAC中速度较快、使用最多的一种电路结构。

§ 7.3.4 DAC的性能参数

1. 分辨率

是指能分辨的最小电压增量。位数越多分辨率越高，通常百分数表示。

8位DAC的分辨率：

$$1/(2^8-1) \times 100\% = 0.392\%$$

12位DAC的分辨率：

$$1/(2^{12}-1) \times 100\% = 0.024\%$$

2. 精度

是指 **DAC** 实际输出电压与理论值之间的误差。一般采用数字量的最低有效位作为衡量单位。

3. 转换时间

是指数字输入到输出模拟量达到稳定所需的时间。

4. 线性度

D/A 转换在理论上应按线性变化。线性度是指模拟输出偏离理想输出的最大值。称为线性误差。

小 结

- 一个数字信号处理系统一般带有 **ADC**和 **DAC**。数字信号处理器（**DSP**）接受被量化后的自然界各种模拟输入信号，经过数据处理，对将数字信号转换成模拟输出信号，为自然界各种应用进行服务。
- **A / D**转换过程一般要经过采样、保护、量化、编码几个步骤。转换过程结束后，模拟输入信号被量化成等值的二进制编码的数字信号。常见的 **ADC**有闪速 **ADC**、连续近似值 **ADC**等。主要性能指标有分辨率、转换速率。
- **D / A**转换过程由 **DAC**完成，转换结束后二进制数字信号又转换成等价增强的模拟输出信号，用于实际应用对象。**DAC**有二进制加权输入的 **DAC**、**R/2R**模拟的 **DAC**等。主要性能指标有分辨率、精度、转换时间、线性度。