



STM32WB55xx

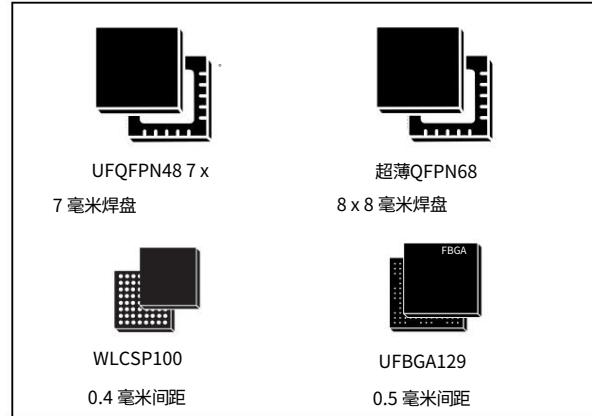
STM32WB35xx

基于 Arm® 的 Cortex®-M4 多协议无线 32 位 MCU 带有 FPU、蓝牙® 5.4 和 802.15.4 无线解决方案

数据表-生产数据

特征

- 包含 ST 最先进的专利技术
- 收音机
 - 2.4 GHz
 - 支持蓝牙® 5.4 的 RF 收发器
 - 规范 IEEE 802.15.4-2011 PHY 和 MAC, 支持 Thread 1.3 和 Zigbee® 3.0
 - RX 灵敏度: -96 dBm (1 Mbps 低功耗蓝牙®), -100 dBm (802.15.4)
 - 可编程输出功率高达 +6 dBm, 步长为 1 dB
 - 集成平衡不平衡器以减少 BOM
 - 支持 2 Mbps
 - 支持 GATT 缓存
 - 支持 EATT (增强型 ATT)
 - 支持广播扩展
 - 专用 Arm® 32 位 Cortex® M0+ CPU 用于实时无线电层
 - 精确的 RSSI 以实现功率控制
 - 适用于需要符合无线电频率法规 ETSI EN 300 328, EN 300 440, FCC CFR47 第 15 部分和 ARIB STD-T66 的系统
 - 支持外部 PA
 - 提供集成无源器件 (IPD) 配套芯片, 用于优化匹配解决方案 (MLPF-WB-01E3, 或 MLPF-WB55-02E3 或 MLPF-WB-02D3)
- 超低功耗平台
 - 1.71 至 3.6 V 电源
 - -40 °C 至 85 / 105 °C 温度范围
 - 13 nA 关断模式
 - 600 nA 待机模式 + RTC + 32 KB 内存
 - 2.1 μA 停止模式 + RTC + 256 KB RAM
 - 有源模式 MCU:RF 时 < 53 μA / MHz 和 SMPS 开启



- 无线电: Rx 4.5 mA / Tx 为 0 dBm 5.2 mA

- 核心: 带有 FPU 的 Arm® 32 位 Cortex®-M4 CPU、自适应实时加速器 (ART)
 - 加速器允许从闪存进行零等待状态执行, 频率高达 64 MHz, MPU.80 DMIPS 和 DSP 指令
- 性能基准
 - 1.25 DMIPS/MHz (Drystone 2.1)
 - 219.48 CoreMark® (64 MHz 时为 3.43 CoreMark/MHz)
- 能源基准
 - 303 ULPMark™ CP 分数
- 供应和重置管理
 - 具有智能旁路模式的高效嵌入式 SMPS 降压转换器
 - 超安全、低功耗 BOR (掉电复位), 具有五个可选阈值
 - 超低功耗 POR/PDR
 - 可编程电压检测器 (PVD)
 - 带 RTC 和备份寄存器的 VBAT 模式
- 时钟源
 - 集成 32 MHz 晶体振荡器
 - 微调电容器 (无线电和 CPU 时钟)
 - 用于 RTC 的 32 kHz 晶体振荡器 (LSE)
 - 内部低功耗 32 kHz (±5%) RC (LSI1)

- 内部低功耗 32 kHz (稳定性 ± 500 ppm)RC (LSI2)
- 内部多速 100 kHz 至 48 MHz 振荡器,由 LSE 自动调整 (精度优于 $\pm 0.25\%$)
- 高速内部16 MHz工厂 调整 RC ($\pm 1\%$)
- 2x PLL 用于系统时钟、USB、SAI、ADC
- 回忆
 - 高达 1 MB 的闪存,具有针对 R/W 操作的扇区保护 (PCROP),可实现无线电协议栈和应用程序
 - 高达 256 KB SRAM,其中包括 64 KB 硬件奇偶校验
 - 20x 32位备份寄存器
 - 支持 USART、SPI、I2C 和 USB 接口的引导加载程序
 - OTA (无线)低功耗蓝牙® 和 802.15.4 更新
 - 带 XIP 的四路 SPI 存储器接口
 - 1 KB (128个双字)OTP
 - 丰富的模拟外设 (低至 1.62 V)
 - 12 位 ADC 4.26 Msps,最高可达 16 位 (带硬件过采样) ,200 μ A/Msp
 - 2x 超低功耗比较器
 - 精确的 2.5 V 或 2.048 V 参考电压缓冲输出
 - 系统外设
 - 用于与蓝牙® 通信的处理器间通信控制器 (IPCC)
 - 低能耗和 802.15.4
 - 用于 CPU 之间资源共享的硬件信号量
 - 2 个 DMA 控制器 (每个 7 个通道) 支持 ADC、SPI、I2C、USART、QSPI、SAI、AES、计时器
 - 1x USART (ISO 7816、IrDA、SPI 主站、Modbus 和智能卡模式)
 - 1x LPUART (低功耗)
 - 2x SPI 32 Mbit/s
 - 2x I2C (SMBus/PMBus®)
- 1x SAI (双通道高品质音频)
- 1x USB 2.0 FS 设备,无晶振,BCD 和 LPM
- 触摸感应控制器,最多 18 个传感器
- 带升压转换器的 8x40 LCD
- 1x 16 位、四通道高级定时器
- 2x 16 位,双通道定时器
- 1x 32 位,四通道定时器
- 2x 16 位超低功耗定时器
- 1 个独立 Systick
- 1个独立看门狗
- 1x 窗口看门狗
- 安全和身份识别
 - 安全固件安装 (SFI)
 - 低功耗蓝牙® 和 802.15.4 SW 堆栈
 - 最高 3 倍硬件加密 AES
 - 256 位应用程序,蓝牙®
 - 低能耗和 IEEE802.15.4
 - 客户密钥存储/管理服务
 - HW 公钥认证中心 (PKA)
 - 加密算法:RSA、Diffie-Helman、ECC over GF(p)
 - 真随机数生成器 (RNG)
 - 针对 R/W 操作的扇区保护 (PCROP)
 - CRC计算单元
 - 芯片信息:96 位唯一 ID
 - IEEE 64 位唯一 ID,可派生 802.15.4 64 位和低功耗蓝牙® 48 位 EUI
- 最多 72 个快速 I/O,其中 70 个可耐受 5 V
- 开发支持
 - 串行线调试 (SWD)、应用处理器的 JTAG
 - 使用输入/输出进行交叉触发的应用
 - 嵌入式跟踪宏单元™ 用于应用程序
 - 符合 ECOPACK2 标准的封装

表 1. 器件概要

参考	零件编号
STM32WB55xx	STM32WB55CC、STM32WB55CE、STM32WB55CG、STM32WB55RC、STM32WB55RE、STM32WB55RG、STM32WB55VC、STM32WB55VE、STM32WB55VG、STM32WB55VY
STM32WB35xx	STM32WB35CC、STM32WB35CE

内容

1	简介.....	17
2	说明.....	17
3	功能概述..	17
3.1	建筑学。.	17
3.2	带有 FPU 的 Arm® Cortex®-M4 内核。	17
3.3	记忆.....	18
3.3.1	自适应实时内存加速器 (ART Accelerator)。	18
3.3.2	内存保护单元。	18
3.3.3	嵌入式闪存..	18
3.3.4	嵌入式 SRAM。	20
3.4	安全和保障。	20
3.5	启动模式和 FW 更新。	21
3.6	射频子系统。	21
3.6.1	RF 前端框图。	21
3.6.2	低功耗蓝牙—一般说明... 802.15.4 一般说明...	22
3.6.3		24
3.6.4	RF 引脚描述。	24
3.6.5	典型射频应用示意图。	24
3.7	电源管理.	25
3.7.1	电源分配..	25
3.7.2	电源方案。	26
3.7.3	线性稳压器。	30
3.7.4	电源监视器..	30
3.7.5	低功耗模式。	30
3.7.6	重置模式。	38
3.8	VBAT 操作。	38
3.9	互连矩阵。	38
3.10	时钟和启动。	40
3.11	通用输入/输出 (GPIO)	42
3.12	直接内存访问控制器 (DMA)。	43
3.13	中断和事件。	43

3.13.1 嵌套矢量中断控制器 (NVIC) .	43
3.13.2 扩展中断和事件控制器 (EXTI) .	44
3.14 模数转换器 (ADC) .	44
3.14.1 温度传感器.	45
3.14.2 内部电压参考 (VREFINT) .	45
3.15 电压参考缓冲器 (VREFBUF) .	46
3.16 比较器 (COMP) ...	46
3.17 触摸感应控制器 (TSC) .	46
3.18 液晶显示控制器 (LCD) .	48
3.19 真随机数生成器 (RNG) .	48
3.20 计时器和看门狗...	49
3.20.1 高级控制定时器 (TIM1) ..	49
3.20.2 通用定时器 (TIM2,TIM16,TIM17) .	49
3.20.3 低功耗定时器 (LPTIM1和LPTIM2) .	50
3.20.4 独立看门狗 (IWDG) .	50
3.20.5 系统窗口看门狗 (WWDG) ..	51
3.20.6 SysTick计时器.	51
3.21 实时时钟 (RTC)和备份寄存器.	51
3.22 集成电路间接口 (I2C) .	52
3.23 通用同步/异步接收发送器 (USART) .	53
3.24 低功耗通用异步接收发送器 (LPUART) .	53
3.25 串行外围接口 (SPI1,SPI2) .	54
3.26 串行音频接口 (SAI1) .	54
3.27 四路SPI存储器接口 (QUADSPI) .	55
3.28 开发支持.	56
3.28.1 串行线JTAG调试端口 (SWJ-DP) ..	56
3.28.2 嵌入式跟踪宏单元™.	56
4 引脚排列和引脚说明	57
5 内存映射.....	79
6 电气特性.....	80
6.1 参数条件.	80
6.1.1 最小值和最大值..	80

6.1.2	典型值。	80
6.1.3	典型曲线。	80
6.1.4	负载电容器。	80
6.1.5	引脚输入电压。	80
6.1.6	电源方案..	81
6.1.7	电流消耗测量..	83
6.2	绝对最大额定值	83
6.3	操作條件。	86
6.3.1	主要业绩概要..	86
6.3.2	一般操作条件..	86
6.3.3	RF蓝牙低功耗特性.	87
6.3.4	射频 802.15.4 特性。	92
6.3.5	上电/断电时的工作条件。	95
6.3.6	嵌入式复位和电源控制块特性..	95
6.3.7	嵌入式电压参考。	97
6.3.8	电源电流特性。	98
6.3.9	低功耗模式的唤醒时间和电压调节 转换時間。	116
6.3.10	外部时钟源特性..	118
6.3.11	内部时钟源特性。	121
6.3.12	PLL特性。	128
6.3.13	闪存特性。	129
6.3.14	EMC特性。	130
6.3.15	电灵敏度特性。	131
6.3.16	I/O电流注入特性.	132
6.3.17	I/O端口特性.	133
6.3.18	NRST 引脚特性..	137
6.3.19	模拟开关升压器..	138
6.3.20	模数转换器特性.	139
6.3.21	电压参考缓冲器特性.	151
6.3.22	比较器特性..	153
6.3.23	温度传感器特性。	154
6.3.24	VBAT监控特性..	154
6.3.25	SMPS降压转换器特性.	155
6.3.26	LCD控制器特性.	155
6.3.27	计时器特性.	156
6.3.28	时钟恢复系统 (CRS) 。	157

6.3.29 通讯接口特性。	157
7 包裹信息	169
7.1 设备标记。	169
7.2 UFBGA129封装信息。	170
7.3 WLCSP100封装信息。	172
7.4 VFQFPN68封装信息。	176
7.5 UFQFPN48封装信息。	178
7.6 热特性。	180
7.6.1 参考文件。	181
7.6.2 选择产品温度范围。	181
8 订购信息	183
9 重要安全通知 . . .	
10 修订历史	186

表格列表

表 1. 设备概要。	2
表 2. STM32WB55xx 和 STM32WB35xx 设备特性和外设数量。	13
表 3. 访问状态与读出保护级别和执行模式。	19
表4.RF引脚列表。	24
表 5. 典型的外部元件..	25
表6. 电源典型组件..	26
表 7. 所有模式的特点。	32
表 8. STM32WB55xx 和 STM32WB35xx 模式概述。	36
表 9. STM32WB55xx 和 STM32WB35xx CPU1 外设互连矩阵。	38
表 10. DMA 实现。	43
表 11. 温度传感器校准值。.	45
表12. 内部电压参考校准值..	45
表 13. 计时器特性...	49
表 14. I2C 实现。...	52
表 15. 引脚分布表中使用的图例/缩写。	59
表 16. STM32WB55xx 引脚和焊球定义。	60
表 17. STM32WB35xx 引脚和焊球定义。	69
表 18. 备用功能 (STM32WB55xx)。	72
表 19. 备用功能 (STM32WB35xx)。	77
表20. 电压特性.	84
表 21. 电流特性..	84
表 22. 热特性...	85
表 23. VDD = 3.3 V 时的主要性能..	86
表 24. 一般操作条件..	86
表 25. RF 发射器蓝牙低功耗特性。	87
表 26. RF 发射器蓝牙低功耗特性 (1 Mbps)。	88
表 27. RF 发射器蓝牙低功耗特性 (2 Mbps)。	89
表 28. RF 接收器蓝牙低功耗特性 (1 Mbps)。	90
表 29. RF 接收器蓝牙低功耗特性 (2 Mbps)。	91
表 30. VDD = 3.3 V 时的 RF 蓝牙低功耗功耗。	92
表 31. RF 发射器 802.15.4 特性。	92
表 32. RF 接收器 802.15.4 特性。	93
表 33. VDD = 3.3 V 时 RF 802.15.4 功耗。	94
表 34. 上电/断电时的工作条件..	95
表 35. 嵌入式复位和电源控制块特性。.	95
表 36. 嵌入式内部电压参考...	97
表 37. 运行和低功耗运行模式下的电流消耗,带数据处理的代码	
从闪存运行,ART 启用 (Cache ON Prefetch OFF) ,VDD = 3.3 V。	99
表 38. 运行和低功耗运行模式下的电流消耗,带数据处理的代码	
从 SRAM1 运行,VDD = 3.3 V。	100
表 39. 运行和低功耗运行模式下的典型电流消耗 (具有不同的代码)	
从闪存运行,ART 启用 (Cache ON Prefetch OFF) ,VDD= 3.3 V ...	101
表 40. 运行和低功耗运行模式下的典型电流消耗,	
从 SRAM1 运行不同的代码,VDD = 3.3 V。	102
表 41. 休眠和低功耗休眠模式下的电流消耗,闪存开启。	103
表 42. 低功耗睡眠模式下的电流消耗,断电状态下的闪存。	103
表 43. 停止 2 模式下的电流消耗..	104
表 44. 停止 1 模式下的电流消耗..	106

表 45. Stop 0 模式下的电流消耗 ... 108
表46.待机模式下的电流消耗 ... 109
表47.关断模式下的电流消耗 ... 111
表 48. VBAT 模式下的电流消耗 ... 111
表49.复位条件下的电流 ... 112
表50.外设电流消耗 ... 114
表51.低功耗模式唤醒时序 ... 116
表 52. 调节器模式转换时间 ... 117
表 53. 使用 USART/LPUART 的唤醒时间 ... 117
表 54. HSE 晶体要求 ... 118
表 55. HSE 时钟源要求 ... 118
表56. HSE振荡器特性 ... 119
表57.低速外部用户时钟特性 ... 119
表58.低速外部用户时钟特性 - 旁路模式 ... 121
表 59. HSI16 振荡器特性 ... 121
表 60. MSI 振荡器特性
表 61. HS48 振荡器特性 ... 126
表 62. LSI1 振荡器特性 ... 127
表 63. LSI2 振荡器特性 ... 128
表 64. PLL,PLLSAI1 特性 ... 128
表 65. 闪存特性 ... 129
表 66. 闪存耐久性和数据保留时间 ... 129
表 67. EMS 特性 ... 130
表 68. fHSE / fCPUM4,fCPUM0 = 32 MHz / 64 MHz,32 MHz 的 EMI 特性 ... 131
表 69. ESD 绝对最大额定值 ... 131
表 70. 电气灵敏度 ... 132
表 71. I/O 电流注入敏感性 ... 132
表 72. I/O 静态特性 ... 133
表73.输出电压特性 ... 135
表 74. I/O 交流特性 ... 136
表75.NRST引脚特性 ... 137
表 76. 模拟开关升压器特性 ... 138
表77.ADC特性 ... 139
表78.ADC采样时间 ... 141
表 79. ADC 精度 有限测试条件 1 ... 143
表 80. ADC 精度 有限测试条件 2 ... 145
表 81. ADC 精度 有限测试条件 3 ... 147
表 82. ADC 精度 有限测试条件 4 ... 149
表83.VREFBUF特性 ... 151
表84.COMP特性 ... 153
表85.TS特性 ... 154
表86.VBAT监控特性 ... 154
表87.VBAT充电特性 ... 154
表 88. LCD 控制器特性 ... 155
表89.TIMx特性 ... 156
表 90. 32 kHz 时 IWDG 最小/最大超时周期 (LSI1) ... 157
表 91. 所有 I2C 模式下的最小 I2CCLK 频率 ... 157
表 92. I2C 模拟滤波器特性 ... 158
表93.SPI特性 ... 159
表 94. SDR 模式下的 Quad-SPI 特性 ... 162
表 95. DDR 模式下的 Quad-SPI 特性 ... 163
表 96. SAI 特性 ... 165

表 97. USB 电气特性..	167
表 98. JTAG 特性。.	167
表 99. SWD 特性..	168
表100.UFBGA129机械数据..	170
表101.UFBGA129推荐的PCB设计规则。...	171
表102.WLCSP100机械数据..	173
表 103. WLCSP100 - 推荐的 PCB 设计规则。.	174
表 104. VFQFPN68 机械数据..	176
表 105. UFQFPN48 机械数据..	179
表 106. 封装热特性。.	180
表 107. 文档修订历史.	186

图片列表

图 1. STM32WB55xx 框图。	15
图 2. STM32WB35xx 框图。	16
图 3. STM32WB55xx 和 STM32WB35xx RF 前端框图。	22
图 4. RF部分的外部元件。	25
图 5. 电源分配。	26
图6. 上电/断电序列。	27
图 7. STM32WB55xx - 电源概览。	28
图 8. STM32WB35xx - 电源概览。	29
图9.时钟树。	42
图 10. STM32WB55Cx 和 STM32WB35Cx UQFPN48 引脚排列(1) (2)。	57
图 11. STM32WB55Rx VFQFPN68 引脚排列(1) (2)	57
图 12. STM32WB55Vx WL CSP100 球出(1) ..	58
图 13. STM32WB55Vx UFBGA129 球出电路(1) ..	58
图 14.引脚负载条件。...	80
图 15.引脚输入电压。	80
图 16.电源方案 (除 UFBGA129 和 WL CSP100 之外的所有封装)。	81
图 17.电源方案 (UFBGA129 和 WL CSP100 封装)。	82
图 18.电流失量测量方案。	83
图 19.典型的链路质量指示器代码与 Rx 级别。	93
图 20.典型能量检测 ($T = 27^\circ\text{C}, V_{DD} = 3.3\text{ V}$)。	94
图 21.VREFINT 与温度的关系。	97
图 22.采用 32.768 kHz 晶振的典型应用...	120
图23.低外部时钟源AC时序图。...	120
图 24. HSI16 频率与温度的关系。	122
图 25.典型电流消耗与 MSI 频率的关系。	126
图 26. HSI48 频率与温度的关系。	127
图 27.I/O 输入特性。	134
图 28.建议的 NRST 引脚保护。	137
图 29. ADC 精度特性。	150
图 30.使用 ADC 的典型连接图。	151
图 31. SPI 时序图 - 从属模式且 CPHA = 0。	160
图 32. SPI 时序图 - 从属模式且 CPHA = 1。	160
图 33. SPI 时序图 - 主模式。	161
图 34. Quad-SPI 时序图 - SDR 模式。	164
图 35. Quad-SPI 时序图 - DDR 模式。	164
图 36. SAI 主时序波形...	166
图 37. SAI 从属时序波形。	166
图 38.UFBGA129 封装轮廓。	170
图 39.UFBGA129 推荐封装...	171
图 40. WL CSP100 轮廓。	172
图 41. WL CSP100 建议封装。	174
图 42. WL CSP100 标记示例 (封装顶视图) ..	175
图 43.VFQFPN68 封装轮廓。	176
图 44. VFQFPN68 建议封装...	177
图 45.UFQFPN48 轮廓。	178
图 46.UFQFPN48 建议封装。	179

1 介绍

本文档提供了基于 Arm® 内核 (a) 的 STM32WB55xx 和 STM32WB35xx 微控制器的订购信息和机械设备特性。

阅读本文档时必须参考意法半导体网站www.st.com 提供的参考手册 (RM0434)。

有关数据表和参考手册的设备勘误表的信息,请参阅意法半导体网站www.st.com 上的 STM32WB55xx 和 STM32WB35xx 勘误表 (ES0394)。

有关 Arm® Cortex®-M4 和 Cortex®-M0+ 内核的信息,请分别参阅 Cortex®-M4 技术参考手册和 Cortex®-M0+ 技术参考手册,二者均可在 www.arm.com 网站上找到。

有关 802.15.4 的信息请参阅 IEEE 网站 (www.ieee.org)。

有关蓝牙® 的信息,请参阅 www.bluetooth.com。



a. Arm 是 Arm Limited (或其子公司)在美国和/或其他地方的注册商标。

2 描述

STM32WB55xx 和 STM32WB35xx 多协议无线和超低功耗设备嵌入了功能强大的超低功耗无线电,符合低功耗蓝牙® SIG 规范 5.4 和 IEEE 802.15.4-2011。它们包含专用的 Arm®

Cortex®-M0+用于执行所有实时低层操作。

这些设备采用超低功耗设计,基于高性能 Arm® Cortex®-M4 32 位 RISC 内核,运行频率高达 64 MHz。

该核心具有浮点单元 (FPU) 单精度,支持所有 Arm® 单精度数据处理指令和数据类型。它还实现了全套 DSP 指令和内存保护单元 (MPU),可增强应用程序的安全性。

IPCC 提供增强的处理器间通信,具有六个双向通道。HSEM 提供硬件信号量,用于在两个处理器之间共享公共资源。

该设备嵌入高速存储器 (STM32WB55xx 高达 1 MB 的闪存,STM32WB35xx 高达 512 KB,STM32WB55xx 高达 256 KB 的 SRAM,STM32WB35xx 高达 96 KB) 、Quad-SPI 闪存接口 (所有封装均可用) 以及广泛的增强型 I/O 和外设。

十四个 DMA 通道支持内存与外设之间以及从内存到内存的直接数据传输,并通过 DMAMUX 外设进行完全灵活的通道映射。

该设备具有多种嵌入式闪存和 SRAM 机制:读出保护、写保护和专有代码读出保护。部分内存可确保 Cortex®-M0+ 独占访问。

两个 AES 加密引擎、PKA 和 RNG 可实现下层 MAC 和上层加密。可使用客户密钥存储功能来隐藏密钥。

该设备提供一个快速的 12 位 ADC 和两个超低功耗比较器以及一个高精度参考电压发生器。

这些设备嵌入了一个低功耗 RTC,一个先进的16位定时器,一个通用 32位定时器、两个通用16位定时器和两个16位低功耗定时器。

此外,STM32WB55xx 最多可提供 18 个电容式感应通道 (UFQFPN48 封装上没有)。STM32WB55xx 还嵌入了高达 8x40 或 4x44 的集成 LCD 驱动器,并带有内部升压转换器。

STM32WB55xx 和 STM32WB35xx 还具有标准和高级通信接口,即一个 USART (ISO 7816、IrDA、Modbus 和智能卡模式)、一个低功耗 UART (LPUART)、两个 I2C (SMBus/PMBus)、两个高达 32 MHz 的 SPI (一个用于 STM32WB35xx)、一个具有两个通道和三个 PDM 的串行音频接口 (SAI)、一个带有嵌入式无晶体振荡器的 USB 2.0 FS 设备,支持 BCD 和 LPM 以及一个具有就地执行 (JIP) 功能的 Quad-SPI。

STM32WB55xx 和 STM32WB35xx 的工作温度范围为 -40 至 +105 °C (+125 °C 结温) 和 -40 至 +85 °C (+105 °C 结温),电源电压为 1.71 至 3.6 V。

一套全面的省电模式支持低功耗应用的设计。

该设备包括用于 ADC 模拟输入的独立电源。

STM32WB55xx STM32WB35xx

描述

STM32WB55xx 和 STM32WB35xx 集成了高效 SMPS 降压转换器,当VDD低于VBOR_x (x = 1,2,3,4)电压水平 (默认为 2.0 V)时,具有自动旁路模式功能。它包括用于 ADC 和比较器的模拟输入的独立电源,以及用于 USB 的 3.3 V 专用电源输入。

VBAT专用电源允许设备备份 LSE 32.768 kHz 振荡器、RTC 和备份寄存器,从而使 STM32WB55xx 和 STM32WB35xx 能够提供这些功能,即使主VDD不是通过 CR2032 类电池、超级电容器或小型可充电电池供电。

STM32WB55xx 提供四种封装,引脚数从 48 到 129。STM32WB35xx 提供一种封装,引脚数为 48。

表 2. STM32WB55xx 和 STM32WB35xx 设备功能和外设数量

特征		STM32WB55Cx	STM32WB55Rx	STM32WB55Vx			STM32WB35Cx
内存密度 (字节)	闪光	256K	512K	1M	256K	512K	
	静态存储器	128K	256K	256K	128K	256K	256K
	静态随机存储器1	64千	192千	64千	192千	64千	192千
	静态随机存储器2					64千	32 千字节
蓝牙低活力		5.4 (2 Mbps)					
802.15.4		是的					
计时器	先进的	1 (16 位)					
	一般的 目的	2 (16 位)+1 (32 位)					
	低功耗	2 (16 位)					
	系统时钟	1					
外设	串行连接口	1		2			1
	I2C	2					
	USART(1)	1					
	低功耗串口	1					
	直到	2 个通道					
	全速USB	是的					
	QSPI	1					
		1					
GPIO		1	3			1	
ADC		2	5			2	
DAC		是,4x13	是,4x28	是的,8x40 或 4x44			不
GPIO		三+	49	72			三+
EEPE		不	6	18			不
I2S		13 个频道 (包括 3 个内部)	19 个频道 (包括 3 个内部)			13 个频道 (包括 3 个内部)	
内部参考电压		是的					

描述

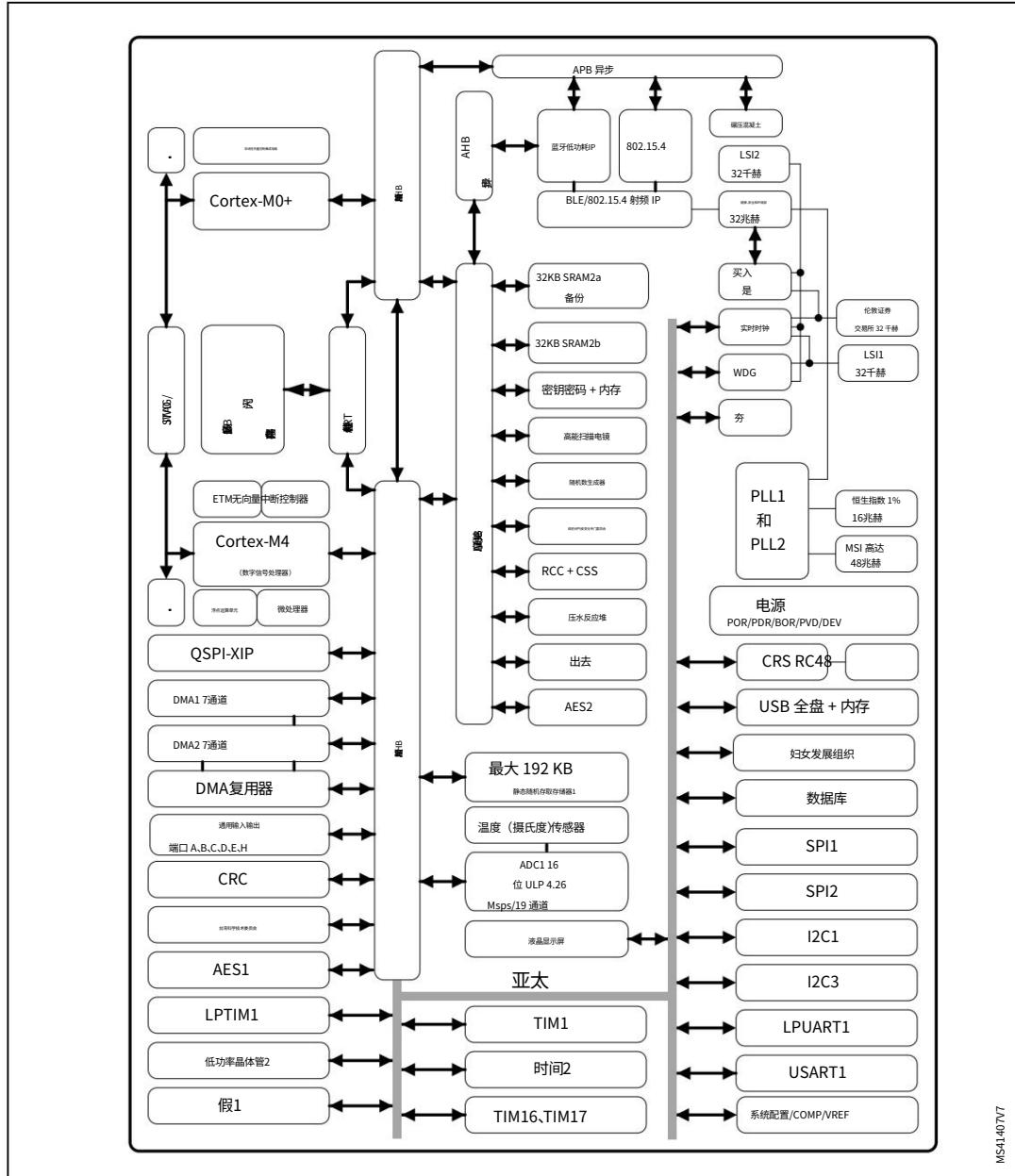
STM32WB55xx STM32WB35xx

表 2. STM32WB55xx 和 STM32WB35xx 器件特性和外设数量 (续)

特征		STM32WB55Cx	STM32WB55Rx	STM32WB55Vx	STM32WB35Cx
模拟比较器		2			
最大 CPU 频率		64兆赫			
	周围的	-40 至 +85 和 -40 至 +105 °C			-40 至 +85 °C -40 至 +85 和 -40 至 +105 °C
	连接点	-40 至 +105 和 -40 至 +125 °C			-40 至 +105 °C -40 至 +105 和 -40 至 +125 °C
工作电压		1.71 至 3.6V			
包裹		UFQFPN48 7 毫米 x 7 毫米 0.5 毫米间距,焊盘	超薄QFPN68 8 毫米 x 8 毫米 0.4 毫米间距,焊盘	WLCSP100 0.4 毫米间距 UFBGA129 0.5 毫米间距	UFQFPN48 7 毫米 x 7 毫米 0.5 毫米间距,焊盘

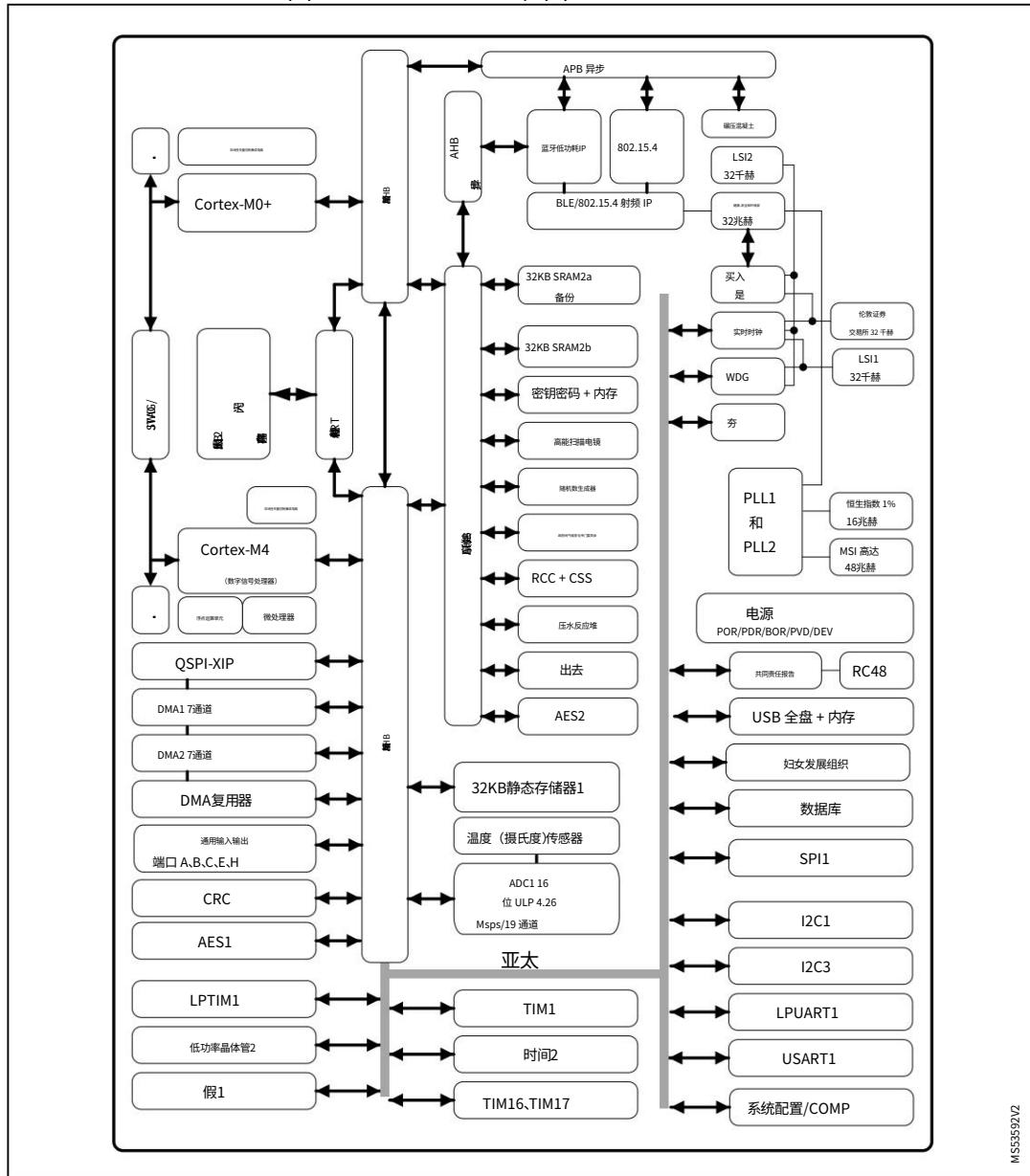
1. USART 外设可以作为 SPI 使用。

图 1. STM32WB55xx 框图



MSA140V7

图 2. STM32WB35xx 框图



3 功能概述

3.1 建筑学

STM32WB55xx 和 STM32WB35xx 多协议无线设备嵌入了低功耗蓝牙和 802.15.4 RF 子系统,该子系统使用主机应用程序所在的 Arm® Cortex®-M4 CPU (称为 CPU1)与通用微控制器子系统交互。

RF 子系统由 RF 模拟前端、低功耗蓝牙和 802.15.4 数字 MAC 块以及专用 Arm® Cortex®-M0+微控制器 (称为 CPU2)和专有外设组成。RF 子系统执行所有低功耗蓝牙和 802.15.4 低层堆栈,将与 CPU1 的交互减少到高层交换。

RF 子系统 CPU (CPU2)和主机 CPU (CPU1)之间共享一些功能:

- 闪存
- SRAM1、SRAM2a 和 SRAM2b (SRAM2a 可在待机模式下保留)
- 安全外设 (RNG、AES1、PKA)
- 时钟 RCC
- 电源控制 (PWR)

RF 子系统和 Cortex®-M4 CPU 之间的通信和外设共享是通过专用的处理器间通信控制器 (IPCC)和信号量机制 (HSEM)来实现的。

3.2 带有 FPU 的 Arm® Cortex®-M4 内核

带 FPU 的 Arm® Cortex®-M4 是一款用于嵌入式系统的处理器。它旨在提供一个满足 MCU 实现需求的低成本平台,具有更少的引脚数和低功耗,同时提供出色的计算性能和对中断的高级响应。

带有 FPU 32 位 RISC 处理器的 Arm® Cortex®-M4 具有出色的代码效率,可在通常与 8 位和 16 位设备相关的内存大小中提供 Arm® 内核所期望的高性能。

该处理器支持一组 DSP 指令,可实现高效的信号处理和复杂的算法执行。

其单精度 FPU 通过使用元语言开发工具来加速软件开发,同时避免饱和。

STM32WB55xx 和 STM32WB35xx 内置 Arm® 内核,与所有 Arm® 工具和软件兼容。

[图 1](#) 和 [图 2](#) 分别显示了 STM32WB55xx 和 STM32WB35xx 设备的总体框图。

3.3 回忆

3.3.1 自适应实时内存加速器 (ART Accelerator)

ART Accelerator 是一款针对 STM32 行业标准 Arm® 优化的内存加速器 Cortex®-M4 处理器。它平衡了 Arm® 的固有性能优势 Cortex®-M4 采用闪存技术,这通常要求处理器在更高频率下等待闪存。

为了在 64 MHz 下释放处理器近 80 DMIPS 的性能,加速器实现了指令预取队列和分支缓存,从而提高了 64 位闪存的程序执行速度。根据 CoreMark 基准测试,借助 ART 加速器实现的性能相当于在高达 64 MHz 的 CPU 频率下从闪存执行 0 等待状态的程序。

3.3.2 内存保护单元

内存保护单元 (MPU) 用于管理 CPU1 对内存的访问,以防止某个任务意外破坏其他活动任务使用的内存或资源。此内存区域最多分为 8 个受保护区域,每个区域又可分为 8 个子区域。保护区大小介于 32 字节和整个 4 GB 可寻址内存之间。

对于某些关键或认证代码必须受到保护以免受到其他任务不当行为影响的应用,MPU 尤其有用。它通常由 RTOS (实时操作系统)管理。如果程序访问 MPU 禁止的内存位置,RTOS 会检测到并采取行动。在 RTOS 环境中,内核可以根据要执行的进程动态更新 MPU 区域设置。

MPU 是可选的,对于不需要它的应用程序可以绕过它。

3.3.3 嵌入式闪存

STM32WB55xx 和 STM32WB35xx 设备分别具有高达 1 MB 和 512 KB 的嵌入式闪存,可用于存储程序和数据以及一些客户密钥。

可以通过选项字节配置灵活的保护:

- 读出保护 (RDP) 可保护整个内存。有三个级别可用:
 - 0 级:无读出保护
 - 级别 1:内存读出保护:如果连接了调试功能、选择了 SRAM 启动或选择了引导加载程序,则无法读取或写入闪存
 - 第 2 级:芯片读出保护:调试功能 (Cortex®-M4 和 Cortex®-M0+ JTAG 和串行线)、SRAM 中的启动和引导加载程序选择均被禁用 (JTAG 保险丝)。此选择不可逆。

表 3. 访问状态与读出保护级别和执行模式

区域	保护级别	用户执行			调试、从 SRAM 启动或从系统内存启动 (加载器)		
		读	写	擦除	读	写	擦除
主要的 记忆	1	是的	是的	是的	不	不	不
	2	是的	是的	是的	不适用	不适用	不适用
系统内存	1	是的	不	不	是的	不	不
	2	是的	不	不	不适用	不适用	不适用
选项字节	1	是的	是的	是的	是的	是的	是的
	2	是的	否(1)	否(1)	不适用	不适用	不适用
备份寄存 器	1	是的	是的	不适用(2)	不	不	不适用(2)
	2	是的	是的	不适用	不适用	不适用	不适用
静态随机存储器2a SRAM2b	1	是的	是的	是(2)	不	不	否(2)
	2	是的	是的	是的	不适用	不适用	不适用

1. 选项字节可以被RF子系统修改。
2. 当 RDP 从级别 1 变为级别 0 时被擦除。

- 写保护 (WRP):受保护区域禁止擦除和编程。可选择两个区域,粒度为 4 KB。
- 专有代码读出保护 (PCROP):闪存的两个部分可以受到保护,以防止第三方读取和写入。受保护区域是只执行的:它只能由 STM32 CPU 作为指令代码访问,而所有其他访问 (DMA、调试和 CPU 数据读取、写入和擦除)均被严格禁止。

可以选择两个区域,粒度为 2 KB。附加选项位 (PCROP_RDP) 使得当 RDP 保护从级别 1 更改为级别 0 时,可以选择是否擦除 PCROP 区域。

闪存的一部分专门用于 RF 子系统 CPU2,主机 CPU1 无法访问。

整个非易失性存储器嵌入了纠错码 (ECC) 功能,支持:

- 单错误检测与纠正
- 双重错误检测
- 可以在 ECC 寄存器中读取 ECC 故障的地址

嵌入式闪存在 CPU1 和 CPU2 之间以分时方式共享。

专用的硬件机制允许两个 CPU 执行写入/擦除操作。

3.3.4 嵌入式 SRAM

STM32WB55xx 器件具有高达 256 KB 的嵌入式 SRAM,分为三个块:

- SRAM1:最多 192 KB,映射到地址 0x2000 0000
- SRAM2a: 32 KB,位于地址 0x2003 0000,也镜像位于 0x1000 0000,具有硬件奇偶校验 (此 SRAM 可在待机模式下保留)
- SRAM2b: 32 KB,位于地址 0x2003 8000 (与 SRAM2a 相邻) ,并在 0x1000 8000 处镜像,具有硬件奇偶校验

STM32WB35xx 器件具有 96 KB 嵌入式 SRAM,分为三个块:

- SRAM1: 32 KB 映射到地址 0x2000 0000
- SRAM2a: 32 KB,位于地址 0x2003 0000,也镜像位于 0x1000 0000,具有硬件奇偶校验 (此 SRAM 可在待机模式下保留)
- SRAM2b: 32 KB,位于地址 0x2003 8000 (与 SRAM2a 相邻) ,并在 0x1000 8000 处镜像,具有硬件奇偶校验

SRAM2a 和 SRAM2b 可以进行写保护,粒度为 1 KB。SRAM2a 和 SRAM2b 的一部分是为 RF 子系统保留的,主机 CPU1 无法访问。

对于所有 CPU1 和 CPU2 时钟速度,都可以以读/写方式访问 SRAM,且无需等待任何时间。

3.4 安保与保障

STM32WB55xx 和 STM32WB35xx 包含许多用于低功耗蓝牙或 IEEE 802.15.4 和主机应用程序的安全模块。

其中包括:

- 客户存储低功耗蓝牙和 802.15.4 密钥
- 仅供 RF 子系统访问的安全闪存分区
- 安全 SRAM 分区,仅可由 RF 子系统访问
- 真随机数生成器 (RNG)
- 高级加密标准硬件加速器 (AES-128bit 和 AES-256bit,支持链接模式 ECB、CBC、CTR、GCM、GMAC、CCM)
- 私钥加速 (PKA)包括:
 - 模数运算,包括指数运算,最大模数为 3136 位
 - 素数域上的椭圆曲线标量乘法、ECDSA 签名、最大模数为 521 位的 ECDSA 验证
- 循环冗余校验计算单元 (CRC)

有一个特定的机制来确保 RF 子系统 CPU2 执行的所有代码都是安全的,无论主机应用程序是什么。对于 AES1,客户密钥可以由 CPU2 管理,并由 CPU1 用来加密/解密数据。

3.5 启动模式和固件更新

在启动时,BOOT0 引脚和 BOOT1 选项位用于选择以下三个启动选项之一:

- 从用户闪存启动
- 从系统内存启动
- 从嵌入式 SRAM 启动

设备始终在 CPU1 核心上启动。嵌入式引导加载程序代码可以从各种外围设备启动:

- USB
- 通用异步收发器
- I2C
- SPI

提供从系统启动到无线的安全固件更新 (特别是低功耗蓝牙和 802.15.4)。

3.6 射频子系统

STM32WB55xx 和 STM32WB35xx 嵌入了超低功耗多标准无线电蓝牙低功耗和 802.15.4 网络处理器,符合蓝牙规范 5.4 和 IEEE® 802.15.4-2011。蓝牙低功耗具有 1 Mbps 和 2 Mbps 传输速率,支持同时充当蓝牙低功耗传感器和集线器设备的多个角色,嵌入了椭圆曲线 Diffie-Hellman (ECDH) 密钥协议,从而确保安全连接。

低功耗蓝牙堆栈和 802.15.4 低级层在嵌入式 Arm® 上运行

Cortex®-M0+内核 (CPU2)。堆栈存储在嵌入式闪存中,该闪存还与 Arm® Cortex®-M4 (CPU1) 应用程序共享,从而可以进行现场堆栈更新。

3.6.1 射频前端框图

RF 前端基于 Tx 中载波的直接调制,并在 Rx 模式下使用低 IF 架构。

由于 RF 引脚处有一个内部变压器,因此电路可直接与天线连接 (单端连接,阻抗接近 50 Ω)。内部变压器的自然带通特性简化了用于谐波滤波和带外干扰抑制的外部电路。

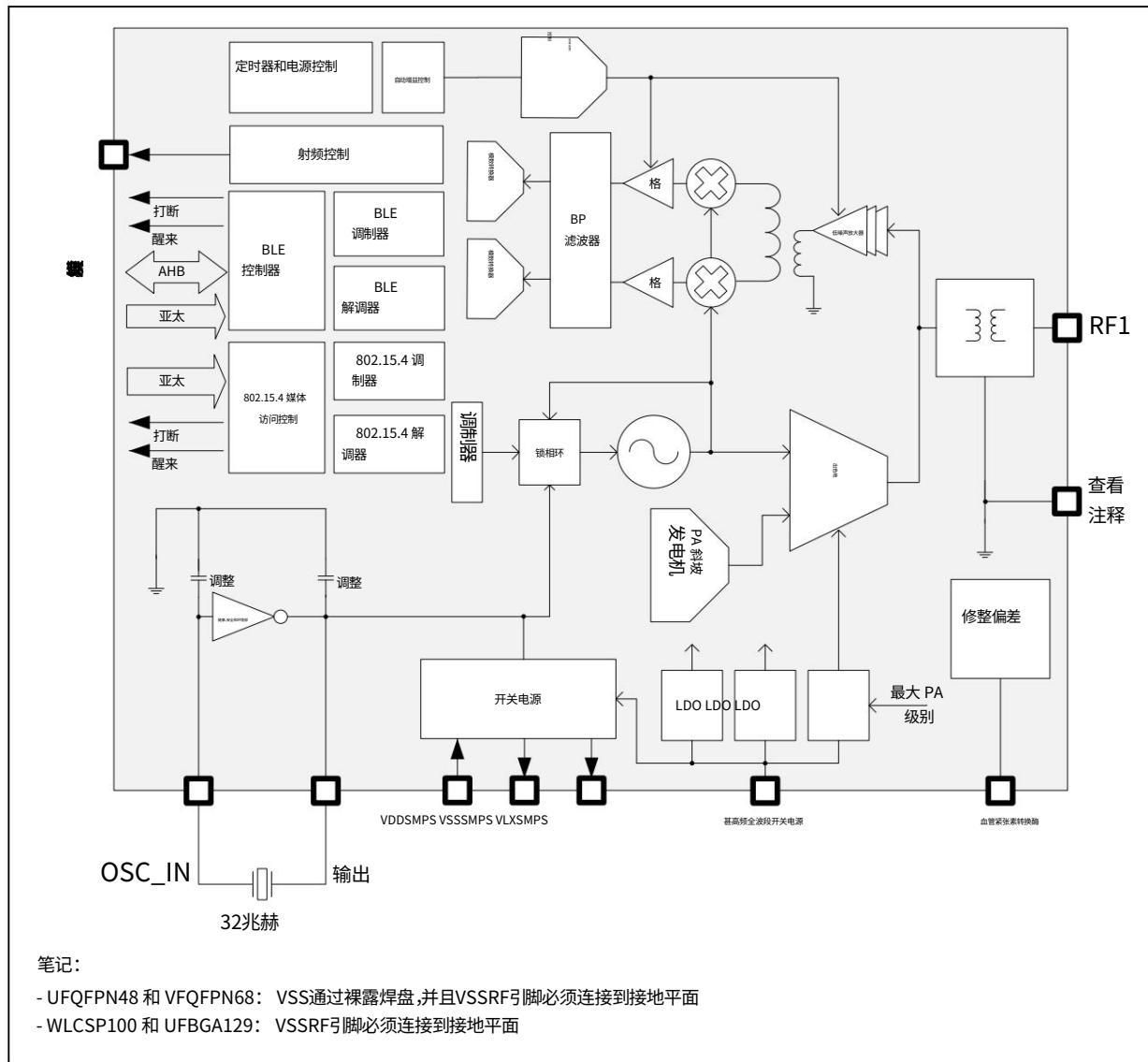
在发射模式下,用户可通过功率放大器的可编程 LDO 电压选择最大输出功率。线性化、平滑的模拟控制提供干净的功率上升。

在接收模式下,电路可以以标准高性能或低功耗 (用户可编程) 使用。自动增益控制 (AGC) 能够降低 RF 和 IF 位置的链增益,以优化干扰抑制。由于使用了复杂的滤波和高精度 I/Q 架构,因此可以实现高灵敏度和出色的线性度。

由于集成度高,物料清单减少。射频源由外部 32 MHz 晶体合成,无需任何外部

得益于用户可编程集成电容器双网络,微调电容器网络。

图 3. STM32WB55xx 和 STM32WB35xx RF 前端框图



3.6.2 低功耗蓝牙一般描述

低功耗蓝牙模块是一个主/从处理器,符合蓝牙规范 5.4 标准 (2 Mbps)。

它集成了 2.4 GHz RF 收发器和强大的 Cortex®-M0+内核,运行针对低功耗蓝牙协议的完整功率优化堆栈,提供主/从角色支持

- GAP:中心、外围、观察员或广播者角色
- ATT/GATT:客户端和服务器
- SM:隐私、认证和授权
- L2CAP
- 链路层:AES-128 加密和解密

此外,根据蓝牙规范 5.4,低功耗蓝牙模块提供:

- 多角色同时支持
- 主/从和同时担任多个角色
- LE 数据包长度扩展 (使得应用程序可以达到 800 kbps 等级)
- 隐私1.2
- 安全连接
- 灵活的互联网连接选项
- 高数据速率 (2 Mbps)

该设备支持微微网拓扑 (主机最多可带八个从机)、散射网拓扑 (主机最多可带六个从机,并动态地作为从机与最多两个主机相连,或主机最多可带四个从机,并动态地作为从机与最多四个主机相连)和多从机拓扑 (从机最多可带八个主机)。

该器件可使应用满足标准纽扣电池的使用所带来的严格峰值电流要求。当使用高效嵌入式 SMPS 降压转换器时,在最高输出功率 (+6 dBm) 下,RF 前端功耗(I_{tmax})仅为 7.8 mA。

子系统的电源效率得到了优化:当使用 SMPS 同时运行无线电和应用内核时,Cortex®-M4内核的功耗在活动模式下达到 53 μ A / MHz。

超低功耗睡眠模式和工作模式之间非常短的转换时间使得实际工作条件下的平均电流消耗非常低,从而延长电池寿命。

低功耗蓝牙模块集成了全带通平衡器,从而减少了对外部元件的需求。

运行应用程序的 Cortex®-M4 应用处理器 (CPU1) 与在专用 Cortex®-M0+ (CPU2) 上运行的低功耗蓝牙堆栈之间的链接是通过规范化 API 并使用专用 IPCC 来实现的。

3.6.3 802.15.4 一般描述

STM32WB55xx 和 STM32WB35xx 嵌入专用的 802.15.4 硬件 MAC：

- 支持 802.15.4 2011 版
- 高级 MAC 帧过滤;硬连线防火墙:基于源/目标地址、帧版本、启用安全功能、帧类型的可编程过滤器
- 256 字节 RX FIFO;容量高达 8 帧,附加帧信息 (时序、平均 RSSI、LQI)
- 具有保留功能的 128 字节 TX FIFO
 - 内容不会丢失,可以在 CPU2 控制下重新传输
- 自动帧确认,具有可编程延迟
- 高级频道访问功能
 - 全面支持 CSMA-CA
 - 超帧定时器
 - 信标支持 (需要 LSE)
 - 灵活的 TX 控制,具有可编程延迟
- 配置寄存器可保留直至软件/自动恢复的待机模式
- 自主嗅探器,根据计时器或 CPU2 请求唤醒
- 自动帧传输/接收/睡眠周期,特定事件中断 CPU2

3.6.4 射频引脚说明

RF 模块包含专用引脚,如表4 所列。

表 4. RF 引脚列表

姓名	类型	描述
RF1		RF 输入/输出,必须通过低通匹配网络连接到天线
输出		
OSC_IN	输入/输出	32 MHz 主振荡器,也可用作 HSE 源
射频发射 MOD_EXT_PA		外部 PA 传输控制
VDDRF_VDD	专用电源	必须连接到 VDD
VSSRF(1)	VSS	连接至 GND

1. 对于带有裸露焊盘的封装,必须将此焊盘连接到 GND 平面,以确保正确的 RF 操作。

3.6.5 典型射频应用原理图

图 4 中的原理图和表 4 中列出的外部元件仅供参考。有关更多详细信息,请参阅单独文档中提供的“参考设计”。

图 4. RF 部分的外部元件

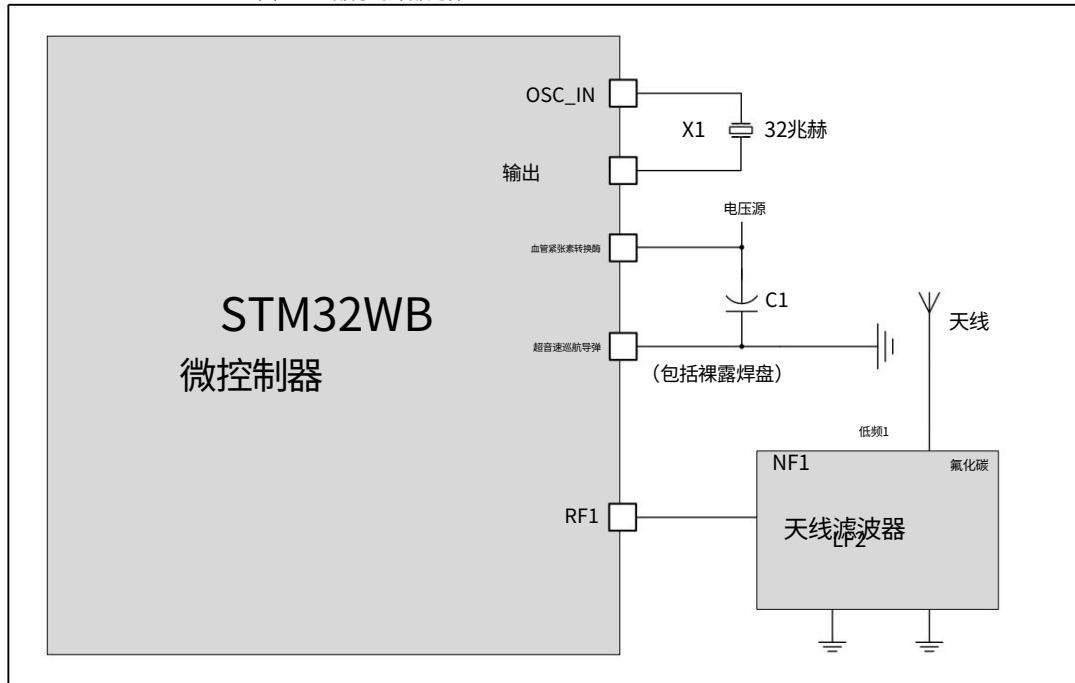


表 5. 典型外部元件

成分	描述	价值
C1	射频去耦电容	100 纳法//100 皮法
X1	32 MHz 晶振(1)	32兆赫
天线滤波器	天线滤波器和匹配网络	请参阅 www.st.com 上的 AN5165
天线	2.4 GHz 频段天线	-

1. 例如 NDK 参考:NX2016SA 32 MHz EXS00A-CS06654。

笔记：

有关更多详细信息,请参阅 www.st.com 上的 AN5165 “使用 STM32WB 微控制器开发 RF 硬件”。

3.7 电源管理

3.7.1 电源分配

该设备集成了 SMPS 降压转换器,当VDD电压足够高时可提高低功耗性能。此转换器具有智能模式,当VDD电压低于特定 BO_{Rx} ($x = 1, 2, 3$ 或 4) 电压时,会自动进入旁路模式。

默认情况下,重置时,SMPS 处于旁路模式。

只需将设备的输出连接到VDD,无需 SMPS 即可运行该设备。这适用于电压较低或功耗不重要的应用。

图 5. 电源分配

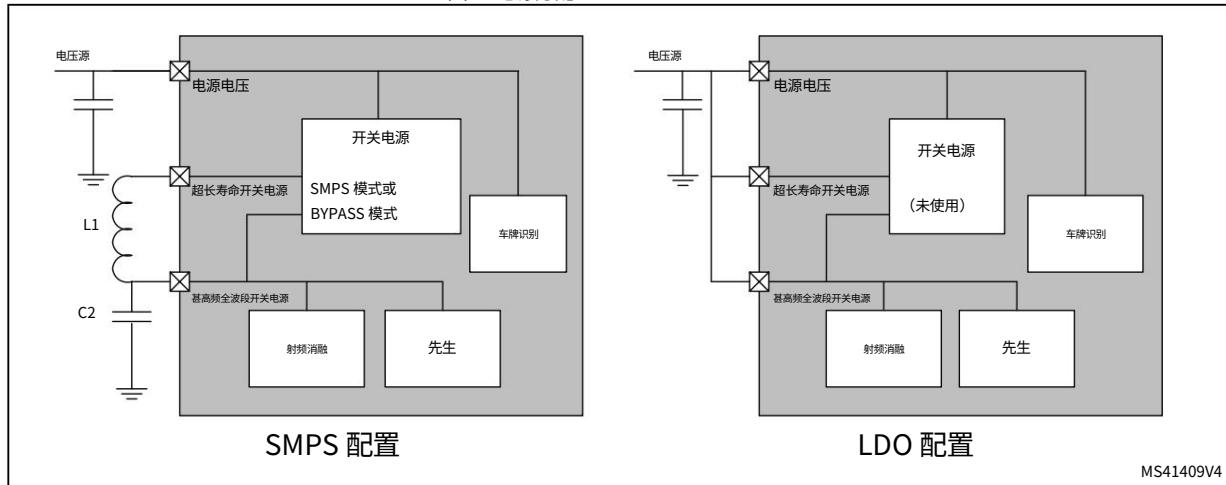


表 6. 电源典型组件

成分	描述	价值
C2	SMPS 输出电容(1)	4.7 μ F
L1(2)	开关电源电感 对于 8 MHz(3)	2.2 微亨
		10 微亨

1. 例如GRM155R60J475KE19。

2. 为了提高接收器性能,串联一个额外的 10 nH 电感 (例如 Murata LQG15WZ10NJ02D)
需要有 L1。

3. 例如Wurth 74479774222。

4. 例如村田LQM21FN100M70L。

应用软件还可以随时打开 SMPS 或将其设置为旁路模式,例如当需要非常精确的 ADC 测量时。

3.7.2 电源方案

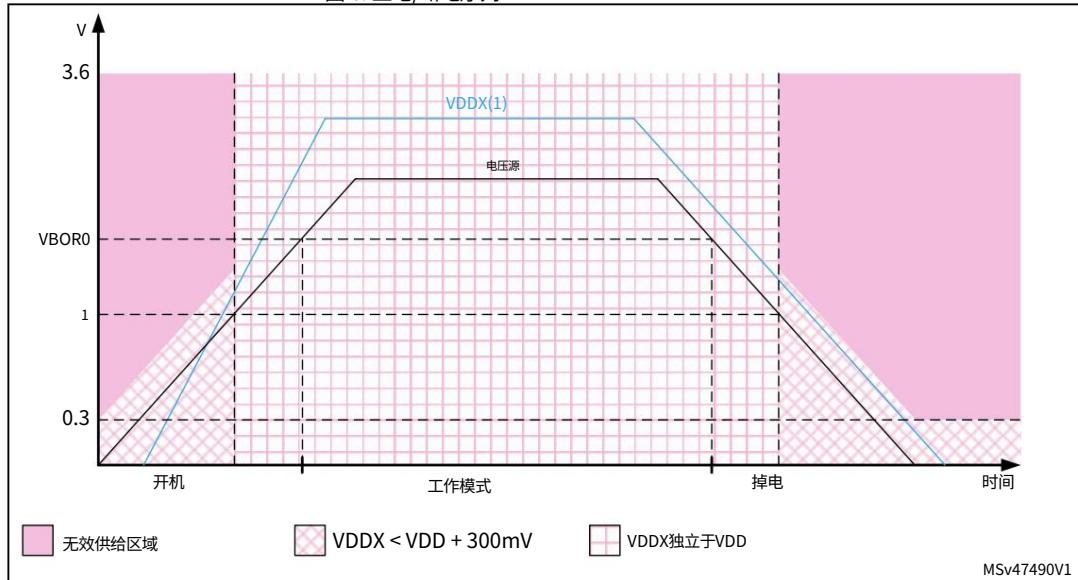
这些器件具有不同的电压电源 (见图7和图8),可以在以下电压范围内工作:

- VDD = 1.71 至 3.6 V: 为 I/O (VDDIO)、内部稳压器和系统功能 (如 RF、SMPS、复位、电源管理和内部时钟) 提供外部电源。它通过 VDD 引脚从外部提供。VDDRF 和 VDDSMPS 必须始终连接到 VDD 引脚。
- VDDA = 1.62 (ADC/COMPs) 至 3.6 V: ADC 的外部模拟电源, 比较器和电压参考缓冲器。VDDA 电压电平可以独立于 VDD 电压。不使用时, VDDA 必须连接到 VDD。
- VDDUSB = 3.0 至 3.6 V: USB 收发器的外部独立电源。不使用时, VDDUSB 必须连接至 VDD 或接地。
- VLCD = 2.5 至 3.6 V: LCD 控制器可通过 VLCD 引脚从外部供电, 或由嵌入式升压转换器产生的内部电压从内部供电。如果 VDD 高于 2.0 V, 此转换器可产生高达 3.6 V 的 VLCD 电压。请注意, LCD 仅在 STM32WB55xx 设备上可用。

上电/断电期间,必须遵守以下电源序列要求:

- 当VDD低于1V时,其他电源 (VDDA、VDDUSB、VLCD)必须保持
低于VDD + 300 mV
- 当VDD高于1V时,所有电源都是独立的。

图 6. 上电/断电序列

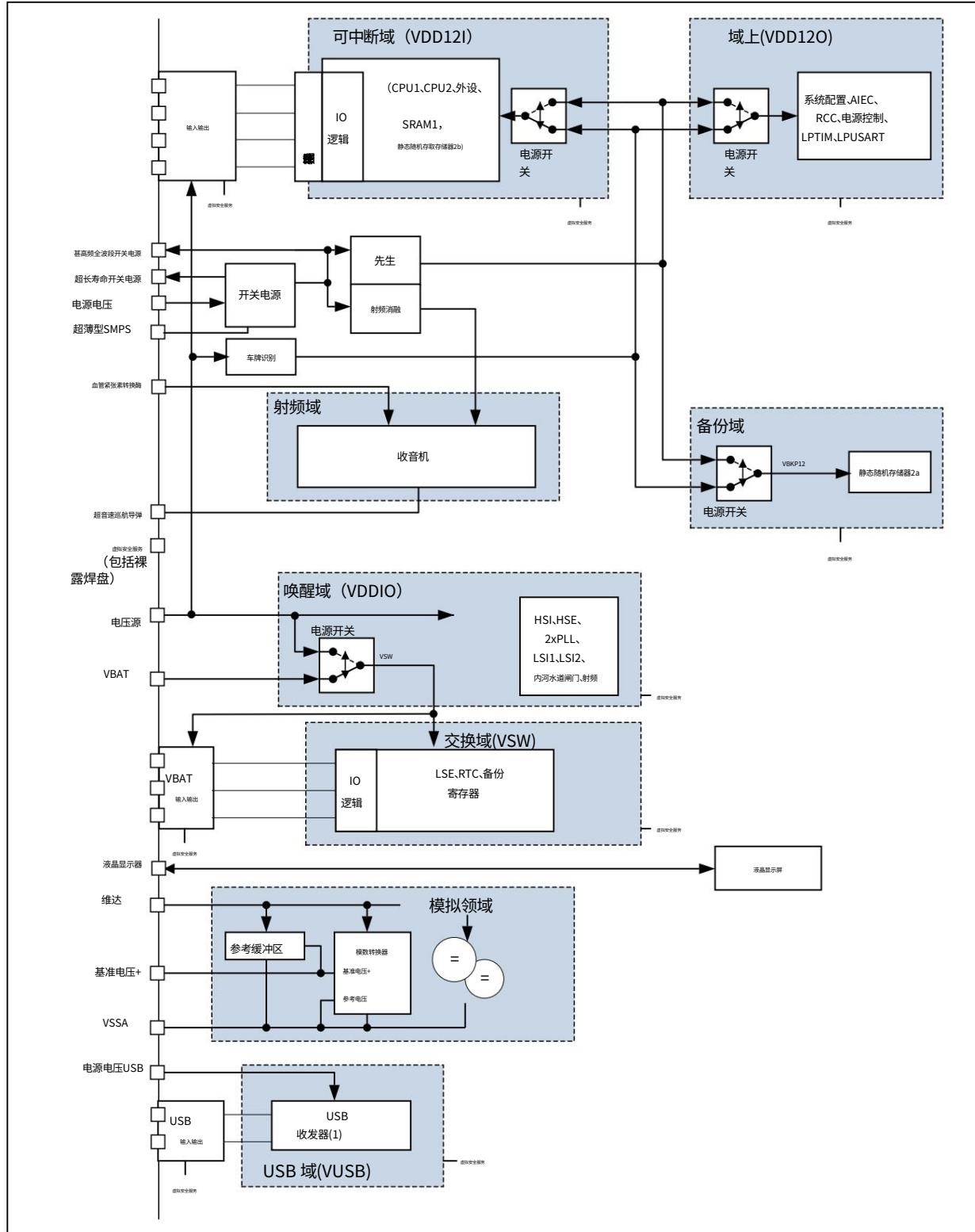


1. VDDX指VDDA、VDDUSB和VLCD中的任意一个电源。

在断电阶段,仅当提供给 MCU 的能量保持在 1 mJ 以下时, VDD 才会暂时低于其他电源。这允许外部去耦电容器在断电瞬态阶段以不同的时间常数放电。

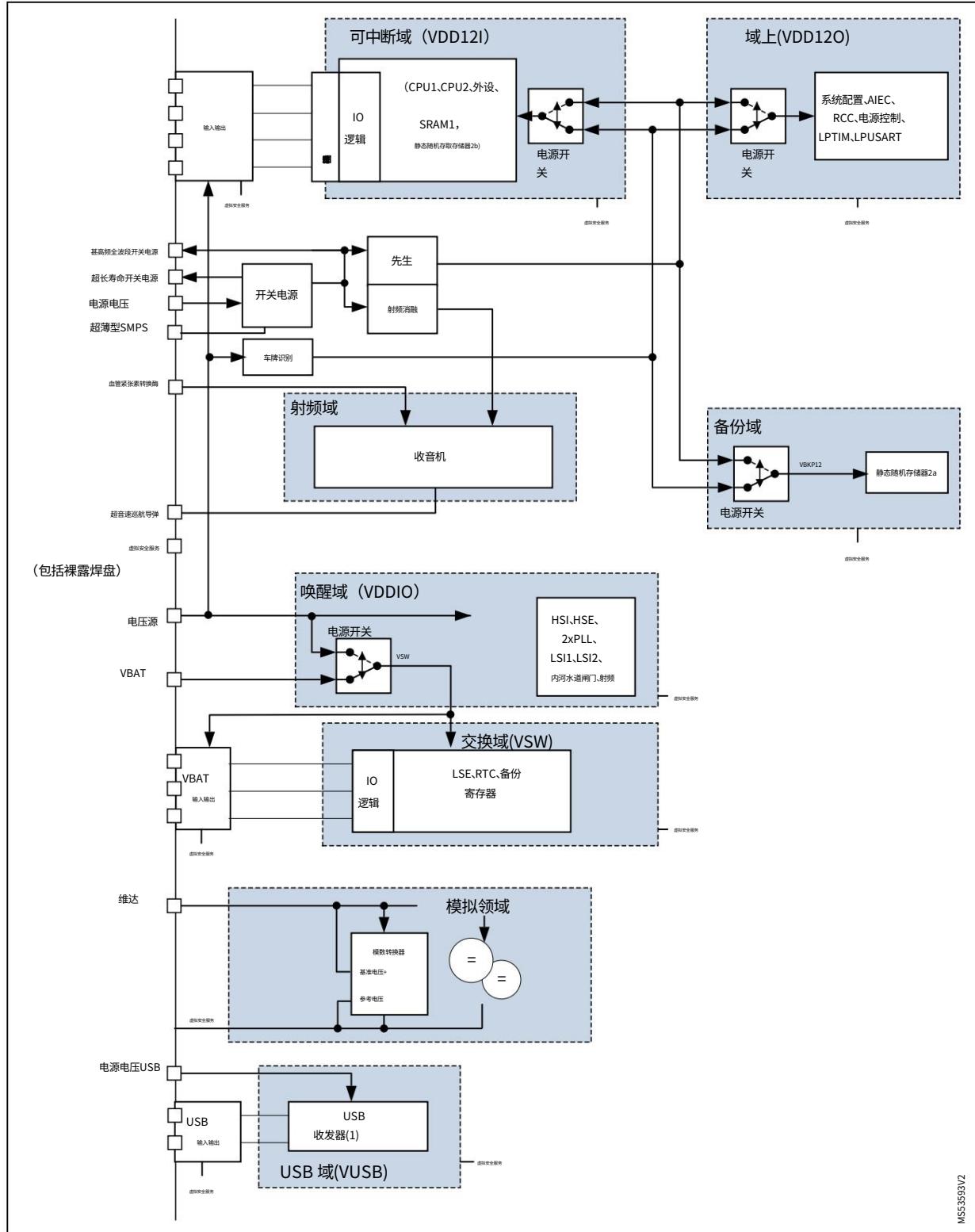
笔记: VDD、VDDRF和VDDSMPS必须连接在一起,以便它们能够遵循相同的电压序列。

图 7. STM32WB55xx - 电源概览



1. USB收发器由VDDUSB供电,与USB相关的GPIO由VDDUSB供电
当选择 USB 备用功能 (PA11 和 PA12) 时,当未选择 USB 备用功能时,与 USB 关联的 GPIO 将作为标准 GPIO 供电。

图 8. STM32WB35xx - 电源概览



1. USB 收发器由 VDDUSB 供电, 与 USB 相关的 GPIO 由 VDDUSB 供电。
当选择 USB 备用功能 (PA11 和 PA12) 时。当未选择 USB 备用功能时, 与 USB 关联的 GPIO 将作为标准 GPIO 供电。

3.7.3 线性稳压器

三个嵌入式线性电压调节器为大部分数字和射频电路供电,即主调节器 (MR)、低功耗调节器 (LPR) 和射频调节器 (RFR)。

- MR 在运行和睡眠模式以及停止 0 模式下使用。
- LPR 用于低功耗运行、低功耗休眠、Stop 1 和 Stop 2 模式。
还用于为待机状态下的 SRAM2a 提供保留功能。
- RFR 用于供应RF模拟部分,其活动由RF子系统自动管理。

在待机和关机模式下,所有调节器均处于断电状态;调节器输出处于高阻抗,并且内核电路断电,从而实现零消耗。

超低功耗 STM32WB55xx 和 STM32WB35xx 支持动态电压调节,以优化运行模式下的功耗。根据系统的最大工作频率,可以调整为逻辑供电的主稳压器 (VCORE) 的电压。

有两个电压和频率范围:

- 范围 1,CPU 运行速度高达 64 MHz
- 范围 2,最大 CPU 频率为 16 MHz (请注意,HSE 可以在此模式)。所有外设时钟也限制为 16 MHz。

VCORE 也可以由低功耗稳压器供电,主稳压器关闭。系统随后处于低功耗运行模式。在这种情况下,CPU 以最高 2 MHz 的速度运行,具有独立时钟的外设可以由 HSI16 提供时钟 (在此模式下,RF 子系统不可用)。

3.7.4 电源监控器

集成的超低功耗欠压复位 (BOR) 在所有模式下均有效,关机模式除外,确保通电后和断电期间正常运行。当监控电源电压VDD低于指定阈值时,器件保持复位模式,无需外部复位电路。

通电时最低 BOR 电平为 1.71 V,其他更高阈值可通过选项字节选择。该器件具有嵌入式可编程电压检测器 (PVD),可监控 VDD 电源并将其与 VPVD 阈值进行比较。当 VDD 低于 VPVD 阈值和/或 VDD 高于 VPVD 阈值时,可生成中断。然后,中断服务程序可生成警告消息和/或将 MCU 置于安全状态。PVD 由软件启用。

此外,这些设备还嵌入了一个外围电压监视器 (PVM),它将独立电源电压 VDDA 与固定阈值进行比较,以确保外围设备处于其功能电源范围内。

当 VDD 电压低于给定电压水平时,任何 BOR 电平都可用于自动将 SMPS 降压转换器切换到旁路模式。操作模式可通过寄存器位选择,BOR 电平可通过选项字节选择。

3.7.5 低功耗模式

这些超低功耗设备支持多种低功耗模式,以在低功耗、短启动时间、可用外设和可用唤醒源之间实现最佳折衷。

默认情况下,系统或电源复位后,微控制器处于运行模式,范围 1。

用户可以选择下述低功耗模式之一:

·睡觉

在睡眠模式下,只有 CPU1 停止运行。所有外设 (包括 RF 子系统)继续运行,并可在发生中断/事件时唤醒 CPU。

·低功率运行

此模式由低功耗稳压器提供的 VCORE 实现,以最大限度地降低稳压器的工作电流。代码可以从 SRAM 或闪存执行,CPU1 频率限制为 2 MHz。具有独立时钟的外设可以由 HSI16 提供时钟。RF 子系统在此模式下不可用,必须关闭。

·低功耗睡眠

此模式从低功耗运行模式进入。仅 CPU1 时钟停止。

当事件或中断触发唤醒时,系统将恢复到低功耗运行模式。在此模式下,RF 子系统不可用,必须关闭。

·停止 0、停止 1 和停止 2

停止模式可实现最低功耗,同时保留所有 SRAM 和寄存器的内容。LSE (或 LSI)仍在运行。

RTC 可以保持活动状态 (带 RTC 的停止模式、不带 RTC 的停止模式)。

一些具有唤醒功能的外设可以在停止模式下启用 HSI16 RC 来检测其唤醒条件。

有三种模式可用:Stop 0、Stop 1 和 Stop 2。在 Stop 2 模式下,大部分 VCORE 域处于较低泄漏模式。

Stop 1 提供最多数量的活动外设和唤醒源,唤醒时间较短,但功耗比 Stop 2 更高。在 Stop 0 模式下,主调节器保持开启,允许非常快的唤醒时间,但功耗更高。

在这些模式下,RF 子系统可以在所有停止模式下等待传入事件。

退出 Stop 0、Stop 1 或 Stop 2 模式时,系统时钟可以是 MSI (最高 48 MHz) 或 HSI16 (如果禁用 RF 子系统)。如果使用 RF 子系统或 SMPS,则退出时必须仅设置为 HSI16。如果使用 SMPS 将自动重新启动。

·支持

待机模式用于通过 BOR 实现最低功耗。内部调节器关闭,因此 VCORE 域断电。

RTC 可以保持活动状态 (带 RTC 的待机模式)。

欠压复位 (BOR) 在待机模式下始终保持有效。

待机模式下每个 I/O 的状态可以通过软件选择:具有内部上拉、内部下拉或浮动的 I/O。

进入待机模式后,除备份域和待机电路中的寄存器外,SRAM1、SRAM2b 和寄存器内容将丢失。SRAM2a 也可以在待机模式下保留,由低功耗调节器供电 (待机模式下保留 32 KB SRAM2a)。

当发生外部复位 (NRST 引脚)、JWDG 复位、WKUP 引脚事件 (可配置的上升沿或下降沿) 或 RTC 事件 (警报、定期唤醒、时间戳、篡改) 或在 LSE 上检测到故障 (LSE 上的 CSS 或来自 RF 系统唤醒) 时,设备退出待机模式。

唤醒后的系统时钟为 16 MHz,源自 HSI16。如果使用,SMPS 将自动重启。在此模式下,可以使用 RF。

·关闭

此模式可实现最低功耗。内部调节器关闭,因此 VCORE 域断电。

RTC 可以保持活动状态 (带 RTC 的关机模式、不带 RTC 的关机模式)。

在关断模式下,BOR 不可用。此模式下无法监控电源电压,因此不支持切换到备份域。

除备份域中的寄存器外,SRAM1、SRAM2a、SRAM2b 和寄存器内容均丢失。

当发生外部复位 (NRST 引脚)、WKUP 引脚事件 (可配置的上升沿或下降沿) 或 RTC 事件 (警报、周期性唤醒、时间戳、篡改) 时,设备退出关断模式。

唤醒后的系统时钟为 4 MHz,源自 MSI。

在此模式下,RF 不再起作用。

当 RF 子系统处于活动状态时,它会根据需要 (运行、停止、待机) 更改电源状态。此操作对于 CPU1 主机应用程序来说是透明的,并由专用的硬件状态机管理。在任何给定时间,达到的有效电源状态都是 CPU1 和 RF 子系统所需的较高状态。

表 7 总结了所有可用模式下的外设特性。灰色单元格详细说明了唤醒功能。

表 7. 所有模式的特性(1)

外设(2)	■	■	■	■	■	Stop0/Stop1	Stop 2	待机	关机	VBAT
						-	-	-	-	
中央处理器1	和	- 和 -				-	-	-	-	-
CPU2	和	- 和 -				-	-	-	-	-
无线电系统 (低功耗蓝牙、802.15.4)	YY(3) Y- - YYY(4) Y(4)									
闪存	以及(5)	O(6) O(6) R				-	R	-R-R-R		
静态随机存取存储器1	和	Y(7) Y(7) R				-	R	-	-	-
静态随机存储器2a	和	Y(7) Y(7) R				-	R	-	R(8) -	-
SRAM2b	和	Y(7) Y(7) R				-	R	-	-	-
四通道SPI	这	噢-				-	-	-	-	-
备份寄存器	和	YYR				-	R	-R-R-R		
欠压复位 (BOR)	和	YYYYYYYY							-	-
可编程电压检测器 (PVD)	噢噢噢 -							-	-	-

表 7. 所有模式的特性(1) (续)

	外设(2)	■	■	■	■	■	Stop0/Stop1	Stop 2	待机	关机	
							-	-	-	-	
外围电压监视器 PVMx (x=1, 3)	噢噢噢 -								-	-	-
开关电源	这	哦哦(9)					-	-	-	-	-
DMAx (x = 1, 2)	这	噢-					-	-	-	-	-
高速内部 (恒生指数16)	这	是是(10) -					O(10) -		-	-	-
振荡器 HSI48	这	这 -		-	-	-	-	-	-	-	-
高速外部 <small>(健康安全与环境部) (11)</small>	哦哦哦					-	-	-	-	-	-
低速内 (LSI1 或 LSI2)	噢噢噢噢						欧-欧-		-	-	-
低速外部 (LSE)	这	奥奥				-	奥-奥-奥-奥				
多速内部 (微星)(12)	48 24 欧 48 欧 -					-	-	-	-	-	-
PLLx VCO 最大频率	344 128 欧 -			-	-	-	-	-	-	-	-
时钟安全系统 (CSS)	0 0 0 0 0 0 0(13) 0 0(13) -								-	-	-
时钟安全系统开启	噢噢噢 -									-	-
RTC/自动唤醒	这	噢噢噢噢									
RTC数量 防篡改引脚	3 3 3 3 3 0 3 0 3 0 3										
液晶显示屏	这	噢噢噢 -							-	-	-
全速USB	欧-欧 -			-	-	这	-	-	-	-	-
USART1	这	0 0 0 0(14) 0(14)					-	-	-	-	-
低功耗 UART (LPUART1)	这	0 0 0 0(14) 0(14) 0(14) 0(14)					-	-	-	-	-
I2C1	这	0 0 0 0(15) 0(15)					-	-	-	-	-
I2C3	这	0 0 0 0(15) 0(15) 0(15) 0(15)					-	-	-	-	-
SPIx (x=1, 2)	这	噢 -				-	-	-	-	-	-
假1	这	噢 -				-	-	-	-	-	-
ADC1	这	噢 -				-	-	-	-	-	-

表 7. 所有模式的特性(1) (续)

外设(2)	■	■	■	■	■	Stop0/Stop1	Stop 2	待机	关机	VBAT
						-	-	-	-	
电压反馈缓冲器	这	噢噢-				-	-	-	-	-
COMPx (x=1, 2)	这	噢噢噢-						-	-	-
温度传感器	这	噢-			-	-	-	-	-	-
定时器 TIMx (x=1,2,16,17)	哦哦哦				-	-	-	-	-	-
低功耗定时器 1 (LPTIM1)	噢噢噢 -							-	-	-
低功耗定时器 2 (LPTIM2)	噢噢噢					-	-	-	-	-
独立监管机构 (国际妇女节活动)	噢噢噢 -								-	-
窗口看门狗 (WWDG)	哦哦哦				-	-	-	-	-	-
SysTick 定时器	这	噢-			-	-	-	-	-	-
触摸感应控制器 (TSC)	哦哦哦				-	-	-	-	-	-
真随机数生成器 (RNG)	氧-氧--				-	-	-	-	-	-
AES2 硬件加速器 O		噢-			-	-	-	-	-	-
CRC 计算单元	这	噢-			-	-	-	-	-	-
高能扫描电镜	这	-O-			-	-	-	-	-	-
蛋白激酶A	这	-O-			-	-	-	-	-	-
GPIO	这	000000 (16) 5 针							(17) 5 个针脚	-

1. 图例: Y = 是 (已启用), O = 可选 (默认情况下禁用, 可通过软件启用), R = 数据保留,
- = 不可用。

2. 可用的外设取决于封装, STM32WB35xx 具有一个 SPI, 无 LCD, 无 TSC 和两个唤醒引脚。
更多详细信息请参阅表 2。

3. 在此模式下无法使用低功耗蓝牙。

4. 仅使用 SRAM2a 保留模式待机。Stop2 是 RF 处于活动状态时支持的最深低功耗模式。当用户应用程序进入待机模式时, 它必须首先停止所有 RF 活动, 并在退出此模式时完全重新初始化 CPU2。应用程序可以使用完整的非安全 SRAM2a 来存储其自己的内容 (在待机模式下保留)。

5. 闪存编程仅可在范围 1 电压下进行, 不能在范围 2 和低功耗模式下进行。

6. 可以配置闪存处于掉电模式 (默认情况下不处于此模式)。

7. SRAM 时钟可以打开或关闭。

8. 当 PWR_CR3 寄存器中的 RRS 位被设置时,SRAM2a 内容被保留。
9. 仅限 Stop 0。低功率运行期间,SMPS 自动切换到旁路或开路模式。
10. 某些具有从停止状态唤醒功能的外设可以请求启用 HSI16。在这种情况下,HSI16 由外设唤醒,并且只为请求它的外设供电。当外设不再需要 HSI16 时,HSI16 会自动关闭。

11. RF子系统可以根据需要使用HSE来执行RF操作 (Tx或Rx) 。
12. MSI最大频率。
13. 如果使用 RF,并且 HSE 失败。

14. UART 和 LPUART 接收在停止模式下有效,并在启动、地址匹配或接收帧事件。

15. I2C 地址检测在停止模式下有效,并在地址匹配时产生唤醒中断。

16. 在待机模式下,I/O 可以配置为内部上拉、下拉或浮动。

17. 在关断模式下,可以将 I/O 配置为内部上拉、下拉或浮动,但退出关断模式时配置将丢失。

表 8. STM32WB55xx 和 STM32WB35xx 模式概述

模式调节器	CPU1 闪存 SRAM	时钟				DMA 和外设(1)	唤醒源 功耗(2) 唤醒时间		
跑步	范围 1	是 开启(3)(4) 开启		任何	全部		不适用	107微安/兆赫	不适用
	范围 2				除 RNG 和 USB-FS 之外的所有			100 μ A/MHz	
LP运行	车牌识别	是的	开(3) 开		除了 锁相环	除 RF、RNG 和 USB-FS 之外的所有	不适用	103 μ A/MHz	15.33微秒
睡觉	范围 1	不	开启(3)	开启(5)	任何	全部	任何中断或事件	41微安/兆赫	9 个循环
	范围 2					除 RNG 和 USB-FS 之外的所有		46微安/兆赫	
睡眠	车牌识别	不	开启(3)	开启(5)	除了 锁相环	除 RF、RNG 和 USB-FS 之外的所有	任何中断或事件	45微安/兆赫	9 个循环
停止 0	范围 1	不	离开	在	LSI, 健康、安全和环境部(6) HSI16(7)	RF、BOR、PVD、PVM RTC、 LCD、IWDG COMPx (x=1、 2) USART1(8) LPUART1(8) I2Cx (x=1,3)(9) LPTIMx (x=1, 2), SMPS 所有 其他外围设备均被冻结。	复位引脚,所有 I/O, 射频、BOR、PVD、PVM RTC、LCD、IWDG COMPx (x=1, 2) USART1 LPUART1 I2Cx (x=1, 3) LPTIMx (x=1, 2) USB	100 微安	1.7微秒
	范围 2					RF、BOR、PVD、PVM RTC、 LCD、IWDG COMPx (x=1、 2) USART1(8) LPUART1(8) I2Cx (x=1,3)(9) LPTIMx (x=1, 2) 所有其他外围设备均被冻结。	复位引脚,所有 I/O 射频、BOR、PVD、PVM RTC、LCD、IWDG COMPx (x=1, 2) USART1 LPUART1 I2Cx (x=1, 3) LPTIMx (x=1, 2) USB		
站 1	车牌识别	不	离开	在	LSI, 健康、安全和环境部(6) HSI16(7)	RF、BOR、PVD、PVM RTC、 LCD、IWDG COMPx (x=1、 2) USART1(8) LPUART1(8) I2Cx (x=1,3)(9) LPTIMx (x=1, 2) 所有其他外围设备均被冻结。	复位引脚,所有 I/O 射频、BOR、PVD、PVM RTC、LCD、IWDG COMPx (x=1, 2) USART1 LPUART1 I2Cx (x=1, 3) LPTIMx (x=1, 2) USB	不带 RTC 时为 9.2 μ A 带 RTC 时为 9.6 μ A	4.7 微秒

表 8. STM32WB55xx 和 STM32WB35xx 模式概述 (续)

模式调节器	CPU1 闪存 SRAM 时钟				DMA 和外设(1)	唤醒源 功耗(2) 唤醒时间		
第 2 站	车牌识别	不	离开	在	射频、BOR、PVD、PVM RTC、LCD、IWDG COMPx (x=1, 2) LPUART1(8) I2C3(9) LPTIM1 所有其他外围设备均被冻结。	复位引脚,所有 I/O 射频、BOR、PVD、PVM RTC、LCD、IWDG COMPx (x=1, 2) LPUART1 I2C3 LPTIM1	1.85 μ A (无 RTC) 带 RTC 时为 2.1 μ A	5.71 微秒
支持	车牌识别	不	离开	静态随机存储器2a 开启(10)	RF、BOR、RTC、IWDG 所有其他外围设备均已关闭。 I/O 配置可以是浮动、上拉或下拉	RF,复位引脚 5 个输入/输出 (WKUPx)(11) BOR、RTC、IWDG	0.32 μ A (无 RTC) 0.60 μ A (带 RTC)	51 微秒
	离开			离开			0.11 μ A (无 RTC) 0.390 μ A (有 RTC)	
关机关闭		不	关闭	关闭	实时时钟 所有其他外围设备均已关闭。 I/O 配置可以是浮动、上拉或下拉(12)	5 个输入/输出 (WKUPx)(11), 实时时钟	0.028 μ A (无 RTC) 0.315 μ A (含 RTC)	-

- 可用外设取决于封装,STM32WB35xx 具有一个 SPI,无 LCD,无 TSC 和两个唤醒引脚。有关更多详细信息,请参阅 [表 2](#)。
- STOPx、SHUTDOWN 和待机时的典型电流为 $VDD = 1.8$ V, 25° C, 否则为 $VDD = 3.3$ V, 25° C。
- 如果 RF 子系统未使用且所有程序均从 SRAM 运行,则可以将闪存控制器置于断电模式。
- 闪存编程仅可在范围 2 电压下进行。
- SRAM1 和 SRAM2 时钟可以独立关闭。
- 当 RF 子系统需要 RF 活动时,自动使用 HSE (32 MHz)。
- 一些外设自动使用 HSI16 (16 MHz)。
- U(S)ART 和 LPUART 接收在停止模式下有效,并在启动、地址匹配或接收帧事件时产生唤醒中断。
- I2C 地址检测在停止模式下有效,并在地址匹配时产生唤醒中断。
- SRAM1 和 SRAM2b 处于关闭状态。
- 具有从待机/关机唤醒功能的 I/O:PA0、PC13、PC12、PA2、PC5。
- I/O 可以配置为内部上拉、下拉或浮动,但退出关断模式时配置会立即丢失。

3.7.6 重置模式

为了降低复位时的功耗,复位时及复位后的 I/O 状态为“模拟状态”(I/O 施密特触发器禁用)。另外,当复位源为内部时,内部复位上拉电阻禁用。

3.8 VBAT 操作

VBAT 引脚允许通过外部电池、外部超级电容器或VDD (当没有外部电池或外部超级电容器时)为设备 VBAT 域 (RTC、LSE 和备份寄存器)供电。VBAT 模式下有三个防篡改检测引脚可用。

当VDD不存在时,VBAT 操作会自动激活。

嵌入内部 VBAT 电池充电电路,可在VDD存在时激活。

笔记: 当微控制器仅由 VBAT 供电时,外部中断和 RTC 警报/事件不会使其退出 VBAT 操作。

3.9 互连矩阵

多个外设之间有直接连接。这允许外设之间进行自主通信,节省 CPU1 资源,从而降低电源消耗。此外,这些硬件连接可实现快速且可预测的延迟。

根据外设的不同,这些互连可以在运行、休眠、低功耗运行和休眠、停止 0、停止 1 和停止 2 模式下运行。

表 9. STM32WB55xx 和 STM32WB35xx CPU1 外设互连矩阵

来源	目的地	行动	是	是	是	是	是	是
时间计数器	时间计数器	计时器同步或链接	YYYY -					-
	ADC1	转化触发条件	YYYY -					-
	DMA	内存到内存传输触发器	YYYY -					-
	COMPx	比较器输出消隐	YYYY -					-
复合	TIM1 时间2	定时器输入通道,触发,中断模拟信号比较	是					-
	LP定时器	通过模拟信号比较触发的低功耗定时器	YYYY YY(1)					-
ADC1	TIM1	由模拟看门狗触发的定时器	YYYY -					-

表 9. STM32WB55xx 和 STM32WB35xx CPU1 外设互连矩阵 (续)

来源	目的地	行动	复	复	复	复	复	复
实时时钟	TIM16	—						-
	LP定时器	由 RTC 警报或篡改触发的低功耗定时器	—					
所有时钟源 (内部和外部)	时间2 TIM16, 17	时钟源用作 RC 测量和调整的输入通道	是					-
USB	时间2	由 USB SOF 触发的定时器	YY-		-	-	-	-
CSS CPU (硬故障) SRAM (奇偶校验错误) 闪存 (ECC 错误) 复合 <small>物理气相沉积</small>	TIM1 TIM16,17	定时器中断	YYYY-					-
通用输入输出	时间计数器	外部触发器	YYYY-					-
	LPTIMERx	外部触发	YYYYYY (1)					
	ADC1	转换外部触发	YYYY-					-

1.仅限LPTIM1。

3.10 时钟和启动

STM32WB55xx 和 STM32WB35xx 设备集成了多个时钟源：

- LSE:32.768 kHz 外部振荡器,用于精确的 RTC 和其他校准
嵌入式 RC 振荡器
- LSI1:32 kHz 片上低功耗 RC 振荡器
- LSI2:接近 32 kHz,片上高稳定性 RC 振荡器,可供 RF 子系统而不是 LSE
- HSE:带微调功能的高质量 32 MHz 外部振荡器,满足 RF 需求
子系统
- HSI16:16 MHz 高精度片上 RC 振荡器
- MSI:100 kHz 至 48 MHz 多速片上低功耗振荡器,可微调
使用 LSE 信号
- HSI48:48 MHz 片上 RC 振荡器,适用于无晶振 USB 用途

时钟控制器（见图9）将来自不同振荡器的时钟分配到内核和外设（包括 RF 子系统）。它还管理低功耗模式的时钟门控并确保时钟稳健性。它具有以下特点：

·时钟预分频器:为了在速度和电流消耗之间取得最佳平衡,可以通过可编程预分频器调整 CPU 和外设的时钟频率

·安全时钟切换:可以通过配置寄存器在运行模式下安全地动态更改时钟源。

·时钟管理:为了降低功耗,时钟控制器可以停止
时钟至核心、个别外设或内存。

·系统时钟源:可以使用四种不同的时钟源来驱动主机
时钟 SYSCLK:

- 16 MHz 高速内部 RC 振荡器 (HSI16),可通过软件调整,
提供一个 PLL
- 多速内部 RC 振荡器 (MSI),可通过软件调整,能够生成 100 kHz 至 48 MHz 的 12 个频率。当系统 (LSE) 中有
32.768 kHz 时钟源时,MSI 频率可由硬件自动调整,以达到优于 $\pm 0.25\%$ 的精度。MSI 可提供 PLL。

- 系统 PLL 可由 HSE、HSI16 或 MSI 供电,最高频率为
64兆赫。

·辅助时钟源:两个超低功耗时钟源,可用于驱动
LCD控制器和实时时钟:

- 32.768 kHz 低速外部晶振 (LSE),支持四种驱动能力模式。LSE 还可配置为外部时钟的旁路模式。

- 32 kHz 低速内部 RC (LSI) ,也用于驱动独立看门狗。
LSI时钟精度为 $\pm 5\%$ 。LSI源可以是LSI1或LSI2片上振荡器。

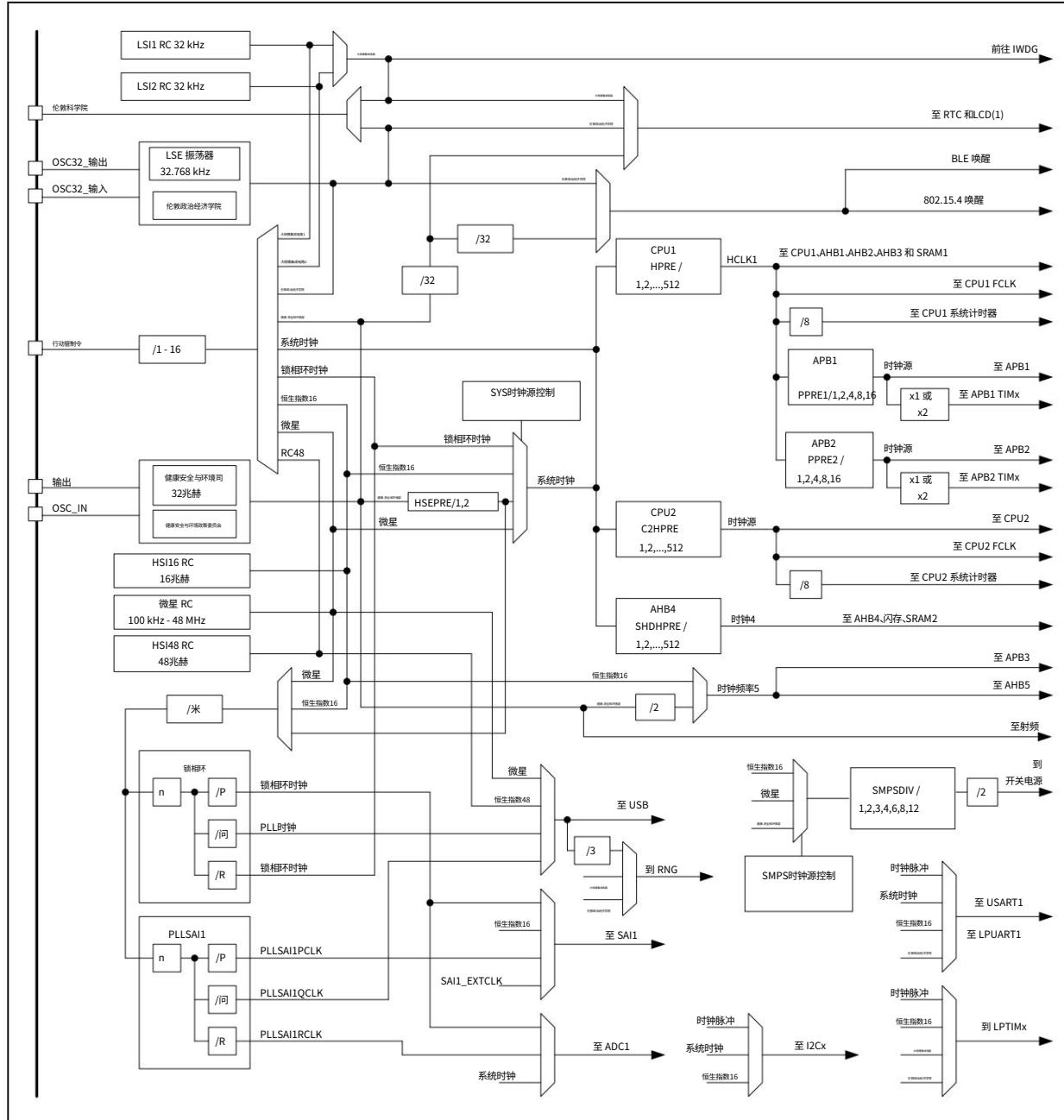
·外设时钟源:无论系统时钟如何,多个外设 (RNG、SAI、USART、I2C、LPTimers、ADC) 都有自己的独立时钟。两个 PLL 各有三个独立输出,以实现最高的灵活性,可以为 ADC、RNG 和 SAI 生成独立时钟。

·启动时钟:复位后,微控制器默认使用内部 4 MHz 时钟 (MSI) 重新启动。预分频器比率和时钟源可由应用程序更改

- 代码执行一开始就程序。
- 时钟安全系统 (CSS) :此功能可通过软件启用。如果 HSE
发生时钟故障时,主时钟自动切换到 HSI16,并生成软件中断 (如果启用)。还可以检测到 LSE 故障并生成中断。
- 时钟输出功能：
 - MCO (微控制器时钟输出) :它输出一个内部时钟供应用程序外部使用。低频时钟 (LSIx、LSE) 可用于 Stop 1 低功耗状态。
 - LSCO (低速时钟输出) :在所有低功耗模式直至待机模式下输出 LSI 或 LSE。

多个预分频器允许用户配置 AHB 频率、高速 APB (APB2) 和低速 APB (APB1) 域。AHB 和 APB 域的最大频率为 64 MHz。

图 9. 时钟树



1. STM32WB35xx 设备上没有 LCD。

3.11 通用输入/输出 (GPIO)

每个 GPIO 引脚均可通过软件配置为输出（推挽或开漏）、输入（带或不带上拉或下拉）或外设备用功能。大多数 GPIO 引脚与数字或模拟备用功能共享。由于它们在 AHB2 总线上的映射，可以实现快速 I/O 切换。

如果需要,可以按照特定序列锁定 I/O 备用功能配置,以避免对 I/O 寄存器进行错误写入。

3.12 直接内存访问控制器 (DMA)

该设备嵌入了两个 DMA。有关功能实现,请参阅表 10。

直接内存访问 (DMA) 用于在外设与内存之间以及内存与内存之间提供高速数据传输。数据可以通过 DMA 快速移动,无需任何 CPU 操作。这样可以释放 CPU 资源以用于其他操作。

两个 DMA 控制器共有 14 个通道,全交叉矩阵允许任何外设映射到任何可用的 DMA 通道上。每个 DMA 都有一个仲裁器,用于处理 DMA 请求之间的优先级。

DMA 支持:

- 十四个可独立配置的通道 (请求)
- 外设与所有 DMA 通道之间存在完整的交叉矩阵。此外还存在通过 DMAMUX 实现硬件触发的可能性。
- DMA 通道请求之间的优先级是软件可编程的 (四个级别,包括非常高、高、中和低),或者在优先级相等的情况下由硬件可编程 (请求 1 优先于请求 2,等等)。
- 独立的源和目标传输大小 (字节、半字、字),模拟打包和解包。源/目标地址必须与数据大小对齐。
- 支持循环缓冲区管理。
- 三个事件标志 (DMA 半传输、DMA 传输完成和 DMA 传输错误)在每个通道的单个中断请求中以逻辑或方式连接在一起。
- 内存到内存的传输。
- 外设到内存、内存到外设、外设到外设转移。
- 访问闪存、SRAM、APB 和 AHB 外设作为源和目标。
- 可编程传输的数据量:最多 65536 个。

表 10. DMA 实现

DMA 功能	DMA1	DMA2
常规通道数	7	7

DMAMUX 模块可以将任何外围设备源路由到任何 DMA 通道。

3.13 中断和事件

3.13.1 嵌套矢量中断控制器 (NVIC)

该设备嵌入了一个嵌套矢量中断控制器,能够管理 16 个优先级,并处理多达 63 个可屏蔽中断通道以及带有 FPU 的 Cortex®-M4 的 16 条中断线。

NVIC 的优势如下：

- 紧密耦合的 NVIC 提供低延迟中断处理
- 中断入口向量表地址直接传递给内核
- 允许提前处理中断
- 处理迟到的高优先级中断
- 支持尾部链接
- 自动保存处理器状态
- 中断退出时恢复中断入口,无需任何指令开销

NVIC 硬件模块提供了灵活的中断管理功能,并且中断延迟最小。

3.13.2 扩展中断和事件控制器 (EXTI)

EXTI 通过可配置和直接事件输入管理唤醒。它向电源控制提供唤醒请求,并向 CPUx NVIC 生成中断请求,向 CPUx 事件输入生成事件。

可配置事件/中断来自能够产生脉冲的外围设备,并可以选择事件/中断触发边缘和/或 SW 触发器。

直接事件/中断来自具有其自己的清除机制的外围设备。

3.14 模数转换器 (ADC)

该设备嵌入了逐次逼近型模数转换器,具有以下特点：

- 12 位原始分辨率,内置校准功能
- 高达 16 位分辨率,过采样率为 256
- 全分辨率下最大转换率为 4.26 Msps
 - 采样时间低至 39 纳秒
 - 提高了较低分辨率的转换率 (6 位最高可达 7.11 Msps
解决)
- 最多 16 个外部通道和 3 个内部通道:内部参考电压、温度传感器
- 单端和差分模式输入
- 低功耗设计
 - 能够在低转换率下进行低电流操作 (消耗降低
与速度线性相关)
 - 双时钟域架构:ADC 速度独立于 CPU 频率
- 高度通用的数字接口
 - 单次或连续/不连续序列扫描模式:可对两组模拟信号转换进行编程,以区分背景转换和高优先级实时转
换
 - ADC 支持多个触发输入,用于与片上定时器和外部信号同步
 - 结果存储在三个数据寄存器中或存储在支持 DMA 控制器的 SRAM 中

- 数据预处理:左/右对齐和每通道偏移补偿
- 内置过采样单元,可提高信噪比
- 通道可编程采样时间
- 三个模拟看门狗,用于自动电压监控、生成中断和触发选定的定时器
- 硬件助手准备注入通道的上下文,以允许快速上下文切换

3.14.1 温度传感器

温度传感器 (TS) 产生随温度线性变化的电压 VTS。

温度传感器内部连接到 ADC1_IN17 输入通道,用于将传感器输出电压转换为数字值。

为了提高温度传感器测量的准确性,每个设备都由 ST 单独进行工厂校准。温度传感器工厂校准数据存储在系统内存区域中,以只读模式访问。

表 11. 温度传感器校准值

校准值名称	描述	内存地址
TS_CAL1	TS ADC 原始数据是在 30 °C (± 5 °C)、VDDA = VREF+ = 3.0 V (± 10 mV) 的温度下获取的	0x1FFF 75A8 – 0x1FFF 75A9
TS_CAL2	TS ADC 原始数据在 130 °C (± 5 °C)、VDDA = VREF+ = 3.0 V (± 10 mV) 温度下获取	0x1FFF 75CA – 0x1FFF 75CB

3.14.2 内部电压参考(VREFINT)

内部电压基准 (VREFINT) 为 ADC 和比较器提供稳定的 (带隙) 电压输出。VREFINT 内部连接到 ADC1_IN0 输入通道。ST 在生产测试期间为每个部件单独测量 VREFINT 的精确电压,并将其存储在系统内存区中。它以只读模式访问。

表 12. 内部电压参考校准值

校准值名称	描述	内存地址
维特	原始数据是在 30 °C (± 5 °C)、VDDA = VREF+ = 3.6 V (± 10 mV) 的温度下获取的	0x1FFF 75AA-0x1FFF 75AB

3.15 电压参考缓冲器 (VREFBUF)

STM32WB55xx 器件嵌入了一个电压参考缓冲器,该缓冲器可用作 ADC 的电压参考,也可通过 VREF+ 引脚用作外部组件的电压参考。内部电压参考缓冲器支持两种电压:

- 2.048V
- 2.5V

当内部电压参考缓冲器关闭时,可通过 VREF+ 引脚提供外部电压参考。在 UFQFPN48 封装上,VREF+ 引脚与 VDDA 双键合,因此内部电压参考缓冲器在专用引脚上不可用,但用户仍可使用 VDDA 值。

3.16 比较器 (COMP)

STM32WB55xx 和 STM32WB35xx 设备嵌入两个轨到轨比较器,具有可编程参考电压 (内部或外部)、滞后和速度 (低速低功耗) 以及可选输出极性。

参考电压可以是下列之一:

- 外部输入/输出
- 内部参考电压或分数 (1/4, 1/2, 3/4)。

所有比较器都可以从停止模式唤醒,为计时器产生中断和断点,也可以组合成窗口比较器。

3.17 触摸感应控制器 (TSC)

触摸感应控制器提供了一种简单的解决方案,用于为任何应用添加电容感应功能。电容感应技术能够检测手指是否靠近电极,该电极由玻璃或塑料等电介质保护,避免直接接触。手指 (或任何导电物体) 引入的电容变化使用基于表面电荷转移采集原理的成熟实施方案进行测量。

触摸感应控制器完全由 STM Touch 触摸感应固件库 (免费使用) 支持,并在最终应用中实现可靠的触摸感应功能。

触摸感应控制器的主要特点如下：

- 经过验证的、可靠的表面电荷转移获取原理
- 支持最多 18 个电容感应通道
- 最多可同时采集六个电容式传感通道,从而提供非常好的响应时间
- 扩频功能可提高嘈杂环境中的系统稳定性
- 电荷转移采集序列的全硬件管理
- 可编程电荷传输频率
- 可编程采样电容 I/O 引脚
- 可编程通道 I/O 引脚
- 可编程最大计数值,避免在通道故障时进行长时间采集
- 具有中断功能的专用采集结束和最大计数错误标志
- 一个采样电容器可用于最多三个电容式感应通道,以减少系统组件
- 兼容接近、触摸键、线性和旋转触摸传感器实现
- 设计用于与 STMTouch 触摸感应固件库配合使用

笔记：电容式感应通道的数量取决于封装（QFPN48 上不可用）并且受 I/O 可用性的影响。

3.18 液晶显示控制器 (LCD)

STM32WB55xx 设备嵌入了具有以下特点的 LCD 控制器：

- 高度灵活的帧速率控制。
- 支持静态、1/2、1/3、1/4 和 1/8 占空比。
- 支持静态、1/2、1/3 和 1/4 偏置。
- 双缓冲存储器允许应用程序固件随时更新LCD_RAM 寄存器中的数据,而不会影响所显示数据的完整性。
 - 最多 16 x 32 位寄存器的 LCD 数据 RAM,其中包含像素信息 (活动/非活动)
- 软件可选择 LCD 输出电压 (对比度) 从 VLCDmin 到 VLCDmax。
- 无需外部模拟元件:
 - 嵌入升压转换器以产生高于VDD 的内部 VLCD 电压 (如果VDD > 2.0 V, 则最高可达 3.6 V)
 - 通过软件选择外部或内部 VLCD 电压源。如果使用外部电源,则禁用内部升压电路以降低功耗。
 - 嵌入电阻网络来产生中间 VLCD 电压
 - 电阻网络的结构可通过软件配置,以调整功耗,使其与 LCD 面板所需的电容电荷相匹配
 - 集成电压输出缓冲器,具有更高的 LCD 驱动能力。
- 可以使用两种不同的方法调整对比度:
 - 使用内部升压转换器时,软件可以在 VLCDmin 和 VLCDmax
 - 帧之间的可编程死区时间 (最多 8 个相位周期)。
- 完全支持低功耗模式:LCD控制器可以在休眠、低功耗运行、低功耗休眠和停止模式下显示,或者可以完全禁用以降低功耗。
- 内置相位反转,可降低功耗和 EMI (电磁干扰)。
- 更新 LCD 数据 RAM 时开始帧中断以同步软件。
- 眨眼能力:
 - 可以对 1、2、3、4、8 个或所有像素进行编程,使其以可配置的频率闪烁
 - 可通过软件调节闪烁频率,达到 0.5 Hz、1 Hz、2 Hz 或 4 Hz 左右。

使用的 LCD 段和公共引脚应配置为 GPIO 备用功能,未使用的段和公共引脚可用于通用 I/O 或另一个外设备用功能。

笔记:

当 LCD 依靠内部升压转换器时,VLCD 引脚应通过一个电容连接至VSS,其典型值为 1 μ F。

3.19 真随机数生成器 (RNG)

该设备嵌入了真正的 RNG,可提供由集成模拟电路生成的 32 位随机数。

3.20 定时器和看门狗

STM32WB55xx 和 STM32WB35xx 包括一个高级 16 位定时器、一个通用 32 位定时器、两个 16 位基本定时器、两个低功耗定时器、两个看门狗定时器和一个 SysTick 定时器。[表 13](#)比较了高级控制定时器、通用定时器和低功耗定时器的功能。

表 13. 定时器功能

计时器类型	计时器	反解析	计数器类型	预分频器因子	DMA 请求生成	捕获/比较频道	互补输出
先进的控制	TIM1	16 位	上,下, 向上/向下	1 至 65536 之间的任意整数	是的	4	3
一般的 目的	时间2	32 位	上,下, 向上/向下			4	不
一般的 目的	TIM16	16 位	向上			2	1
一般的 目的	TIM17	16 位	向上			2	1
低功耗	LPTIM1 低功率晶体管2	16 位	向上			1	1

3.20.1 高级控制定时器 (TIM1)

高级控制定时器可视为六通道复用的三相 PWM。它们具有互补的 PWM 输出和可编程插入死区时间。它们也可视为完整的通用定时器。四个独立通道可用于：

- 输入捕获
- 输出比较
- 具有完全调制能力 (0 至 100%)
- 单脉冲模式输出

在调试模式下,可以冻结高级控制定时器计数器并禁用 PWM 输出以关闭由这些输出驱动的任何电源开关。

许多功能与使用相同架构的通用 TIMx 定时器 (如[第 3.20.2 节所述](#)) 的功能共享,因此高级控制定时器可以通过定时器链接功能与 TIMx 定时器一起工作以进行同步或事件链。

3.20.2 通用定时器 (TIM2、TIM16、TIM17)

STM32WB55xx 和 STM32WB35xx 中嵌入了最多三个可同步的通用定时器 (差异[见表 13](#))。每个通用定时器都可用于生成 PWM 输出,或用作简单的时间基准。

- TIM2
 - 功能齐全的通用定时器

- 具有四个独立通道,用于输入捕获/输出比较、PWM 或单脉冲模式输出。可以协同工作,或通过定时器链接功能与其他通用定时器协同工作,以实现同步或事件链。
- 在调试模式下可以冻结计数器。
- 独立的 DMA 请求生成,支持正交编码器。
- TIM16 和 TIM17
 - 具有中档功能的通用定时器:
 - 16 位自动重载上升计数器和 16 位预分频器。
 - 1 个通道和 1 个互补通道。
 - 所有通道均可用于输入捕获/输出比较、PWM 或单脉冲模式输出。
 - 定时器可通过定时器链接功能协同工作,实现同步或事件链。定时器具有独立的 DMA 请求生成功能。
 - 在调试模式下可以冻结计数器。

3.20.3 低功耗定时器 (LPTIM1 和 LPTIM2)

该设备嵌入了两个低功耗定时器,如果由 LSE、LSIx 或外部时钟提供时钟,则它们在停止模式下具有一个独立的时钟运行。它们能够将系统从停止模式唤醒。

LPTIM1 在 Stop 0、Stop 1 和 Stop 2 模式下有效。

LPTIM2 在 Stop 0 和 Stop 1 模式下有效。

低功耗定时器支持以下功能:

- 16 位上升计数器,带 16 位自动重载寄存器
- 16 位比较寄存器
- 可配置输出:脉冲、PWM
- 连续/单次拍摄模式
- 可选软件/硬件输入触发器
- 可选择的时钟源
 - 内部时钟源:LSE、LSI1 或 LSI2、HSI16 或 APB 时钟
 - 通过 LPTIM 输入的外部时钟源 (即使没有内部时钟也能工作)
 - 源运行,由脉冲计数器应用程序使用)
- 可编程数字故障滤波器
- 编码器模式 (仅限 LPTIM1)

3.20.4 独立看门狗 (IWDG)

独立看门狗基于 12 位减法计数器和 8 位预分频器。它由独立的 32 kHz 内部 RC (LSI) 计时,并且由于它独立于主时钟运行,因此可以在停止和待机模式下运行。它既可以用作看门狗,在出现问题时重置设备,也可以用作自由运行的计时器,用于应用程序超时管理。它可通过选项字节进行硬件或软件配置。计数器可以在调试模式下冻结。

3.20.5 系统窗口看门狗 (WWDG)

窗口看门狗基于 7 位递减计数器,可设置为自由运行。它可用作看门狗,在出现问题时重置设备。它由主时钟计时。它具有预警中断功能,计数器可在调试模式下冻结。

3.20.6 SysTick 定时器

此计时器专用于实时操作系统,但也可用作标准减计数器。它具有以下特点:

- 24 位递减计数器
- 自动重新加载功能
- 当计数器达到 0 时,产生可屏蔽的系统中断
- 可编程时钟源。

3.21 实时时钟 (RTC) 和备份寄存器

RTC是一个独立的BCD定时器/计数器,支持以下功能:

- 日历,带亚秒、秒、分、时 (12 或 24 格式)、星期、日期、月、年,采用 BCD (二进制编码的十进制)格式。
- 自动校正每月的 28、29 (闰年)、30 和 31 天。
- 两个可编程闹钟。
- 即时校正 1 至 32767 个 RTC 时钟脉冲。这可用于将其与主时钟同步。
- 参考时钟检测:可以使用更精确的秒源时钟 (50 或 60 Hz)来提高日历精度。
- 具有0.95 ppm分辨率的数字校准电路,用于补偿石英晶体的不准确性。
- 三个带有可编程滤波器的防篡改检测引脚。
- 时间戳功能,可用于保存日历内容。此功能可由时间戳引脚上的事件、篡改事件或切换到 VBAT 模式触发。
- 17 位自动重载唤醒定时器 (WUT),用于具有可编程分辨率和周期的周期性事件。

RTC 和 20 个备份寄存器通过一个开关供电,该开关从VDD电源 (如果存在)或 VBAT 引脚获取电力。

备份寄存器是 32 位寄存器,用于在VDD电源未接通时存储 80 字节用户应用程序数据。系统或电源复位,或设备从待机或关机模式唤醒时,都不会复位这些寄存器。

RTC 时钟源可以是:

- 32.768 kHz 外部晶振 (LSE)
- 外部谐振器或振荡器 (LSE)
- 一个内部低功耗 RC 振荡器 (LSI1 或 LSI2,典型频率为 32 千赫)
- 高速外部时钟 (HSE)除以32。

当 RTC 由 LSE 提供时钟时,它可在 VBAT 模式和所有低功耗模式下工作。当由其中一个 LSI 提供时钟时,RTC 在 VBAT 模式下不工作,但在除关机模式之外的所有低功耗模式下工作。

所有 RTC 事件 (警报、唤醒定时器、时间戳或篡改)都可以产生中断并将设备从低功耗模式唤醒。

3.22 集成电路间接口 (I2C)

该设备嵌入了两个 I2C。有关功能实现,请参阅[表 14](#)。

I2C 总线接口负责处理微控制器和串行 I2C 总线之间的通信。它控制所有 I2C 总线特定的排序、协议、仲裁和时序。

I2C 外设支持:

- I2C 总线规范和用户手册修订版 5 兼容性: - 从机和主机模式,多主机功能 - 标准模式 (Sm),比特率高达 100 kbit/s
- 快速模式 (Fm),比特率高达 400 kbit/s - 快速模式 Plus (Fm+),比特率高达 1 Mbit/s,输出驱动 I/O 为 20 mA
- 7 位和 10 位寻址模式,多个 7 位从属地址
- 可编程建立和保持时间 - 可选时钟延长 · 系统管理总线 (SMBus) 规范修订版 2.0

兼容性:

- 硬件 PEC (数据包错误检查)生成并使用 ACK 进行验证控制
- 地址解析协议 (ARP) 支持
- SMBus 警报
- 电源系统管理协议 (PMBus™) 规范修订版 1.1 兼容性 · 独立时钟: 可选择独立时钟源,允许 I2C

通信速度不受 PCLK 重新编程的影响。请参见[图 9:时钟树](#)。

- 地址匹配时从停止模式唤醒
- 可编程模拟和数字噪声滤波器
- 具有 DMA 功能的 1 字节缓冲区

表 14. I2C 实现

I2C 特性(1)	I2C1	I2C3
标准模式 (最高 100 kbit/s)	+	+
快速模式 (最高可达 400 kbit/s)	+	+
具有 20 mA 输出驱动 I/O 的快速模式 Plus (高达 1 Mbit/s)	+	+
可编程模拟和数字噪声滤波器	+	+
SMBus/PMBus 硬件支持	+	+

表 14. I2C 实现 (续)

I2C 特性(1)	I2C1	I2C3
独立时钟	+	+
地址匹配时从 Stop 0/Stop 1 模式唤醒	+	+
地址匹配时从 Stop 2 模式唤醒	-	+

1. X:支持

3.23 通用同步/异步接收发送器 (USART)

该设备嵌入一个通用同步接收发送器。

该接口提供异步通信、IrDA SIR ENDEC 支持、多处理器通信模式、单线半双工通信模式，并具有 LIN 主/从功能。它提供 CTS 和 RTS 信号的硬件管理以及 RS485 驱动器启用。

USART 的通信速度高达 4 Mbit/s,还提供智能卡模式 (符合 ISO 7816 标准)和类似 SPI 的通信功能。

USART 支持同步操作 (SPI 模式) ,并且可以用作 SPI 主机。

USART 具有独立于 CPU 时钟的时钟域,允许它使用高达 200 kbaud 的波特率将 MCU 从停止模式唤醒。停止模式的唤醒事件是可编程的,可以是:

- 起始位检测
- 任何接收到的数据帧
- 特定的编程数据帧。

USART 接口可以由 DMA 控制器提供服务。

3.24 低功耗通用异步接收发送器 (LPUART)

该设备嵌入一个低功耗 UART,可实现最低功耗的异步串行通信。LPUART 支持半双工单线通信和调制解调器操作 (CTS/RTS),允许多处理器通信。

LPUART 具有独立于 CPU 时钟的时钟域,可以使用高达 220 kbaud 的波特率将系统从停止模式唤醒。停止模式的唤醒事件是可编程的,可以是:

- 起始位检测
- 任何接收到的数据帧
- 特定的编程数据帧。

高达 9600 波特的 LPUART 通信只需要 32.768 kHz 时钟 (LSE)。

因此,即使在停止模式下,LPUART 也可以等待传入帧,同时

极低的能耗。可以使用更高速的时钟来达到更高的波特率。

LPUART 接口可以由 DMA 控制器提供服务。

3.25 串行外设接口 (SPI1、SPI2)

两个 SPI 接口支持主模式最高 32 Mbit/s 的通信速度和从模式最高 24 Mbit/s 的通信速度,支持半双工、全双工和单工模式。3 位预分频器提供 8 个主模式频率,帧大小可配置为 4 位至 16 位。SPI 接口支持 NSS 脉冲模式、TI 模式和硬件 CRC 计算。

SPI 接口可以由 DMA 控制器提供服务。

3.26 串行音频接口 (SAI1)

该设备嵌入了支持全双工音频操作的双通道 SAI 外设。
SAI 总线接口处理微控制器和串行音频协议之间的通信。

SAI外设支持：

- 一个独立的音频子块,可以作为发送器或接收器,具有相应的 FIFO
- 8 字集成 FIFO
- 同步或异步模式
- 主或从配置
- 时钟发生器用于在音频子块
 配置为主模式
- 可配置数据大小:8、10、16、20、24、32 位
- 具有高可配置性和灵活性的外设,可以针对以下音频协议进行配置:I2S、LSB 或 MSB 对齐、PCM/DSP、TDM、AC 97 和 SPDIF 输出
- 最多 16 个可用插槽,大小可配置,并可选择音频帧中哪些插槽处于活动状态
- 每帧的位数可以配置
- 帧同步有效电平可配置 (偏移、位长、电平)
- 时隙中第一个有效位的位置是可配置的
- 数据传输优先为 LSB 还是 MSB 优先
- 静音模式
- 立体声/单声道音频帧功能
- 可配置通信时钟选通边沿 (SCK)
- 错误标志与相关中断 (如果分别启用)
 - 超限和欠限检测
 - 从属模式下预期帧同步信号检测
 - 从属模式下的后期帧同步信号检测
 - 接收端编解码器尚未准备好 AC 97 模式

- 启用时的中断源：
 - 错误
 - FIFO 请求
- 具有两个专用通道的 DMA 接口,用于处理对专用 SAI 音频子块的集成 FIFO。

PDM (脉冲密度调制)模块允许用户管理最多三对数字麦克风 (使用两个不同的时钟)。该模块通过可编程延迟线执行左右麦克风去交错和时间对齐,以便正确地向 SAI 馈送信号。

3.27 四通道 SPI 存储器接口 (QUADSPI)

Quad-SPI 是专门针对单、双或四 SPI 闪存的通信接口。它可以在以下三种模式下运行：

- 间接模式:所有操作均使用 QUADSPI 寄存器执行
- 状态轮询模式:定期读取外部存储器状态寄存器,并如果设置标志,则会产生中断
- 内存映射模式:外部闪存被映射,系统将其视为内部存储器。此模式可用于就地执行 (XIP)

Quad-SPI 接口支持：

- 三种功能模式:间接、状态轮询和内存映射
- SDR 和 DDR 支持
- 间接和内存映射模式的完全可编程操作码
- 间接和内存映射模式的完全可编程帧格式
- 以下五个阶段中的每一个阶段都可以独立配置 (启用、长度、单/双/四通信)
 - 指导阶段
 - 地址阶段
 - 交替字节阶段
 - 虚拟循环阶段
 - 数据阶段
- 用于接收和发送的集成 FIFO
- 允许 8、16 和 32 位数据访问
- 用于间接模式操作的 DMA 通道
- 用于外部闪存标志管理的可编程掩蔽
- 超时管理
- FIFO 阈值、超时、状态匹配、操作完成时产生中断,以及访问错误

3.28 开发支持

3.28.1 串行线 JTAG 调试端口 (SWJ-DP)

嵌入式 Arm® SWJ-DP 接口是组合的 JTAG 和串行线调试端口,可以将串行线调试或 JTAG 探头连接到目标。

调试仅使用两个引脚执行,而不是 JTAG 所需的五个引脚 (JTAG 引脚可以重新用作具有备用功能的 GPIO) :JTAG TMS 和 TCK 引脚分别与 SWDIO 和 SWCLK 共享,并且 TMS 引脚上的特定序列用于在 JTAG-DP 和 SW-DP 之间切换。

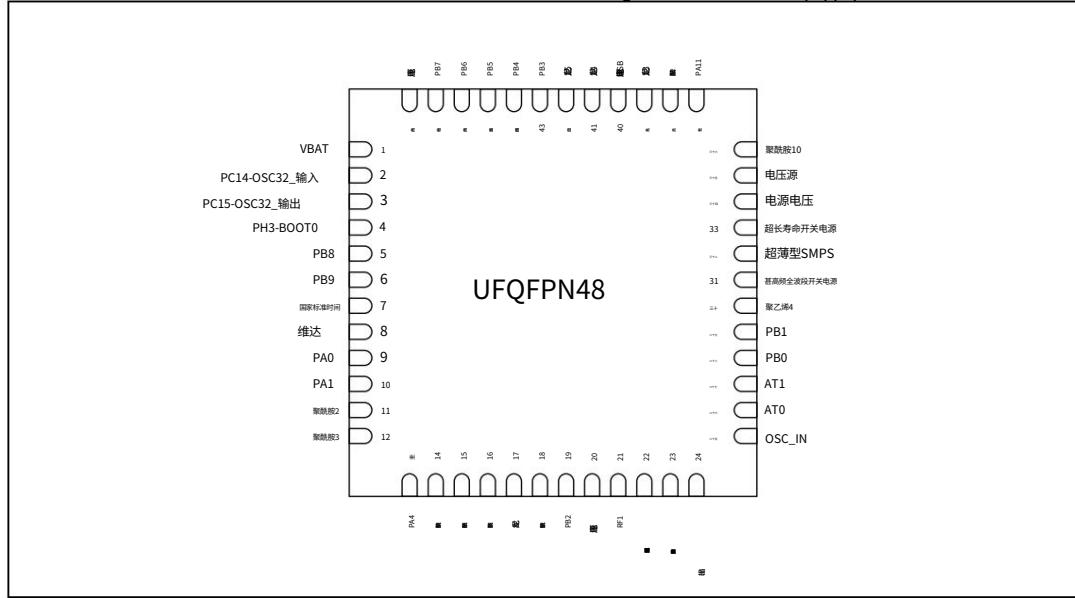
3.28.2 嵌入式跟踪宏单元™

Arm® 嵌入式跟踪宏单元通过少量 ETM 引脚将压缩数据以极高的速率从 STM32WB55xx 传输到外部硬件跟踪端口分析器 (TPA) 设备,从而提供对 CPU 内核内部指令和数据流的更大可视性。实时指令和数据流活动将被记录下来,然后格式化以显示在运行调试器软件的主机上。TPA 硬件可从常见的开发工具供应商处购买。

嵌入式跟踪宏单元与第三方调试器软件工具一起运行。

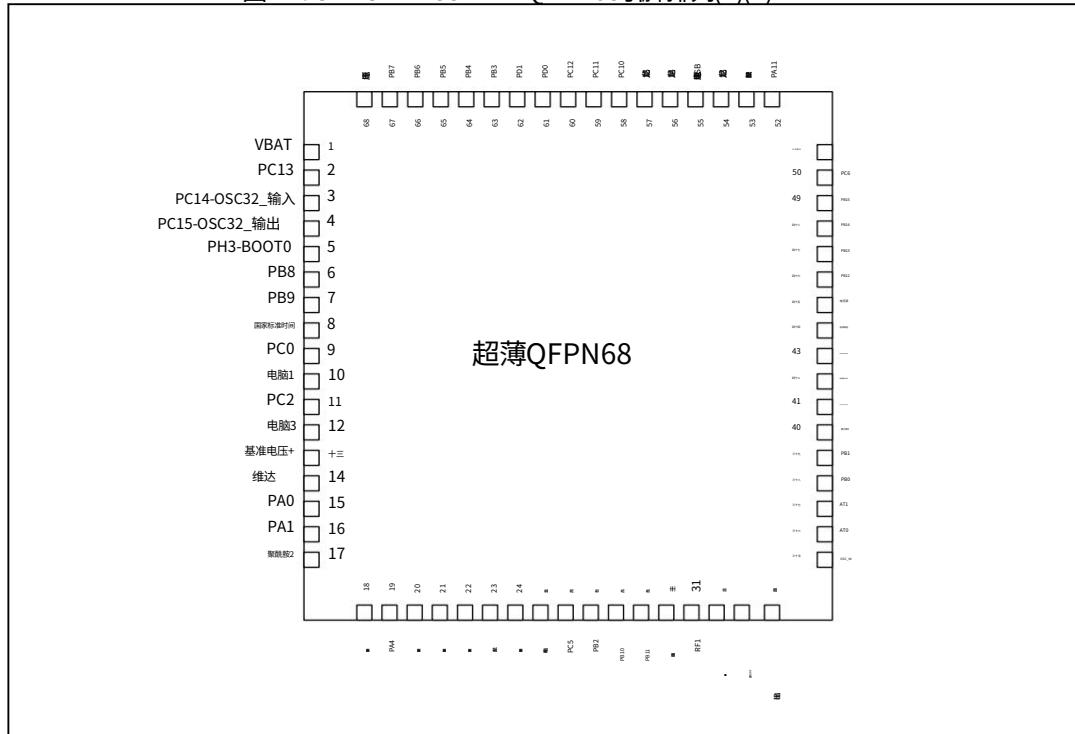
4 引脚排列和引脚说明

图 10. STM32WB55Cx 和 STM32WB35Cx UFQFPN48 引脚排列(1)(2)



1. 上图为封装顶视图。
2. 裸露焊盘必须连接到地平面。

图 11. STM32WB55Rx VFQFPN68 引脚排列(1)(2)

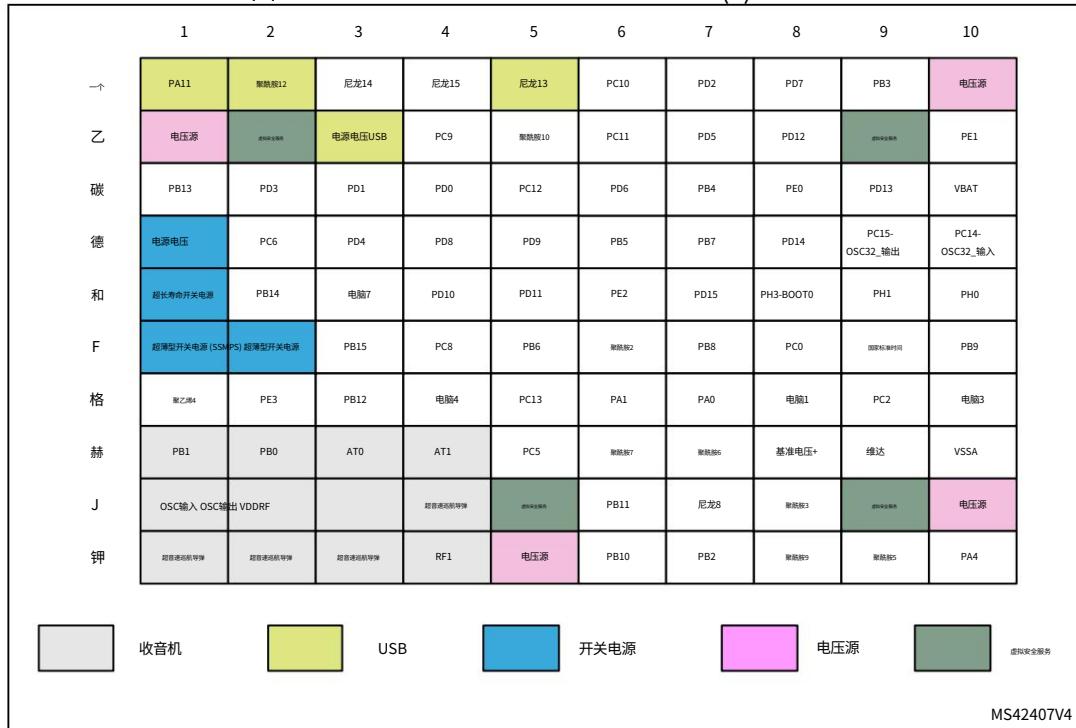


1. 上图为封装顶视图。
2. 裸露焊盘必须连接到地平面。

引脚排列和引脚说明

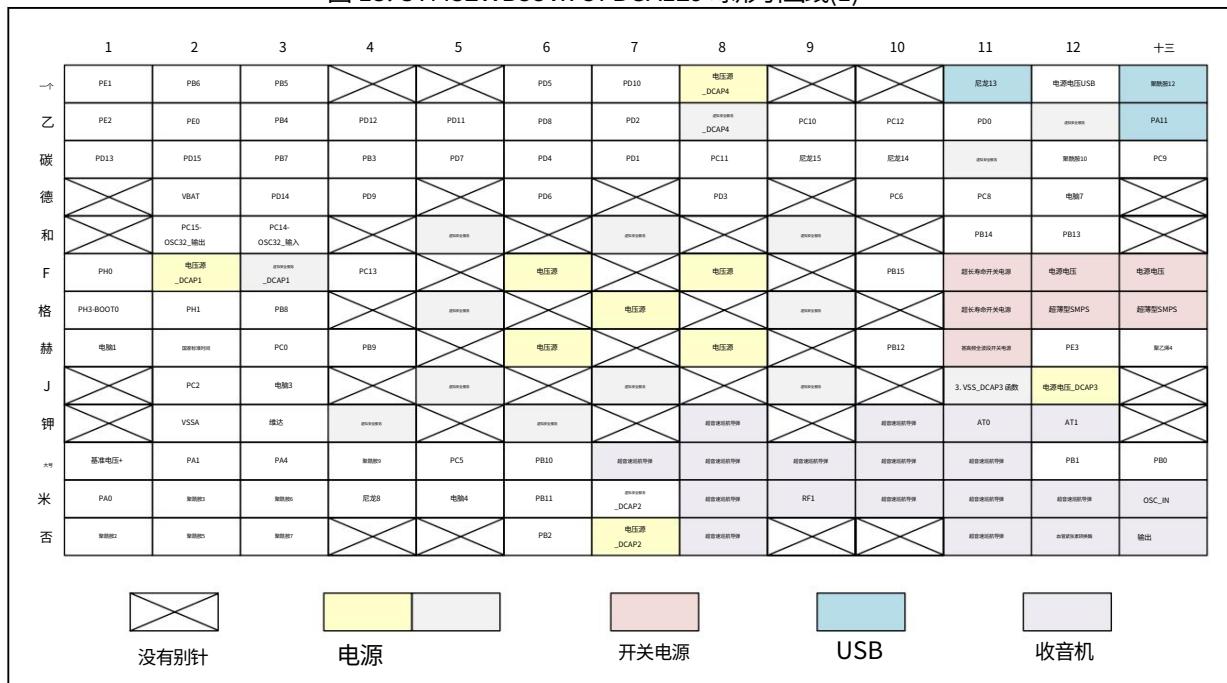
STM32WB55xx STM32WB35xx

图 12. STM32WB55Vx WLCSP100 ballout(1)



1. 上图为封装顶视图。

图 13. STM32WB55Vx UFBGA129 球形引出线(1)



1. 上图为封装顶视图。

表 15. 引脚分布表中使用的图例/缩写

姓名	缩写	定义
引脚名称	除非引脚名称下方括号中另有说明,复位期间和复位后引脚功能与实际引脚名称相同	
插针类型	年代	供给销
	.	仅输入引脚
	输入/输出	输入/输出引脚
I/O 结构	金脚引脚	5V 耐受 I/O
	TT	3.6V 耐受 I/O
	射频	射频输入/输出
	恢复时间	带弱上拉电阻的双向复位引脚
	TT 或 FT I/O 选项	
	_f (1)	I/O,支持 Fm+
	_l (2)	I/O,具有由VLCD提供的 LCD 功能
	_在(3)	I/O,具有由VDDUSB供电的 USB 功能
	_a(4) (5)	I/O,具有由VDDA供电的模拟开关功能
笔记	除非另有说明,否则重置期间和重置后所有 I/O 都设置为模拟输入。	
别针 功能	替代功能	通过 GPIOx_AFR 寄存器选择的功能
	附加功能	通过外设寄存器直接选择/启用的功能

1. [表16](#)中相关的I/O结构为:FT_f、FT_fa、FT_fl、FT_fla。

2. [表16](#)中相关的I/O结构为:FT_l、FT_fl、FT_lu。

3. [表16](#)中相关的I/O结构为:FT_u、FT_lu。

4. [表16](#)中相关的I/O结构为:FT_a、FT_la、FT_fa、FT_fla、TT_a、TT_la。

5. TSC 功能的模拟开关由VDD供电。

表 16. STM32WB55xx 引脚和焊球定义

密码				引脚名称 (复位后的功能)	端	端	替代功能	附加功能
UQFPN48	PN68	WLCP100	UFBGA129					
-	- C8 B2			PE0	输入/输出 FT	I -	TIM1_ETR,TSC_G7_IO3、LCD_SEG36,TIM16_CH1,CM4_事件输出	-
-	- B10 A1			PE1	输入/输出 FT	I -	TSC_G7_IO2,LCD_SEG37、TIM17_CH1,CM4_事件输出	-
-	- E6 B1			PE2	输入/输出 FT	I -	跟踪SAI1_PDM_CK1,TSC_G7_IO1,LCD_SEG38、SAI1_MCLK_A,CM4_事件输出	-
-	- C9 C1			PD13	输入/输出 FT	I -	TSC_G6_IO4,LCD_SEG33,LPTIM2_输出,CM4_事件输出	-
-	- D8 D3			PD14	输入/输出 FT	I -	TIM1_CH1,LCD_SEG34,CM4_事件输出	-
-	E7 C2			PD15	输入/输出 FT	I -	TIM1_CH2,LCD_SEG35,CM4_事件输出	-
1	1 C10 D2			VBAT	年代	-	-	-
- 2	G5 F4			PC13	输入/输出光纤	(1) (2)	CM4_事件输出	RTC_TAMP1/RTC_TS/RTC_OUT/WKUP2
2 3	D10 E3			PC14-OSC32_输入	输入/输出光纤	(1) (2)	CM4_事件输出	OSC32_输入
3 4	D9 E2			PC15-OSC32_输出	输入/输出光纤	(1) (2)	CM4_事件输出	OSC32_输出
-	- E5			虚拟安全服务	年代	-	-	-
-	-	F6		电压源	年代	-	-	-
-	E10 F1系列			PH0	I/O	FT-CM4_EVENTOUT		-
-	E9 G2			PH1	I/O	FT-CM4_EVENTOUT		-
4 5	E8 G1 PH3-BOOT			TO I/O	FT - CM4_EVENTOUT, LSCO (3)			-
5 6	F7 G3			PB8	输入/输出 FT	fl -	TIM1_CH2N,SAI1_PDM_CK1,I2C1_SCL,QUADSPI_BK1_IO1,LCD_SEG16,SAI1_MCLK_A,TIM16_CH1,CM4_事件输出	-

表 16. STM32WB55xx 引脚和焊球定义 (续)

密码				引脚名称 (复位后的功能)	输入/输出	FT_fta -	替代功能	附加功能
UFBQFN48	PN68	WLCP100	UFBG A129					
6	7	F10	H4	PB9	输入/输出	FT_fta -	TIM1_CH3N, SAI1_PDM_DI2, I2C1_SDA, SPI2_NSS, IR_OUT, TSC_G7_IO4, QUADSPI_BK1_IO0, LCD_COM3, SAI1_FS_A, TIM17_CH1, CM4_事件输出	-
7	8	F9	H2	国家标准时间	输入/输出	复位 -	-	-
-	9	F8	H3	PC0	输入/输出	FT_fta -	LPTIM1_IN1, I2C3_SCL, LPUART1_RX, LCD_SEG18, LPTIM2_IN1, CM4_事件输出	ADC1_IN1
-	10	G8	H1	电脑1	输入/输出	FT_fta -	LPTIM1_OUT, SPI2_MOSI, I2C3_SDA, LPUART1_TX, LCD_SEG19, CM4_事件输出	ADC1输入2
11	G9	J2		PC2	I/O	FT_day -	LPTIM1_IN2, SPI2_MISO, LCD_SEG20, CM4_事件输出	ADC1_输入3
-	-	- E7		虚拟安全服务	年代	-	-	-
-	-	- H6		电压源	年代	-	-	-
-	12	G10	J3	电脑3	输入/输出	FT_fta -	LPTIM1_ETR, SAI1_PDM_DI1, SPI2_MOSI, LCD_VLCD, SAI1_SD_A, LPTIM2_ETR, CM4_事件输出	ADC1_输入4
-	-	H10	K2	VSSA	年代	-	-	-
-	13	H8	L1	基准电压+	年代	-	-	参考缓冲区输出
8	14	H9	K3	维达	S-	(4)	-	-
-	-	J9	E9	虚拟安全服务	年代	-	-	-
-	-	J10	F8	电压源	S-	-	-	-
9	15	G7	M1	PA0	输入/输出	FT_fta -	TIM2_CH1, COMP1_OUT, SAI1_EXTCLK, TIM2_ETR, CM4_事件输出	COMP1_INM, ADC1_IN5, RTC_TAMP2/WKUP1
10	16	G6	L2	PA1	I/O	FT_day -	TIM2_CH2, I2C1_SMBA, SPI1_SCK, LCD_SEG0, CM4_事件输出	COMP1_INP, ADC1_IN6

表 16. STM32WB55xx 引脚和焊球定义 (续)

密码				引脚名称 (复位后的功能)	I/O	FT	日	替代功能	附加功能
UFQFPN48	PN68	WLCP100	UFPA129						
11	17	F6	N1	聚酰胺2	I/O	FT	日	LSCO(3), TIM2_CH3, LPUART1_TX, QUADSPI_BK1_NCS, LCD SEG1, COMP2_OUT, CM4_事件输出	COMP2_INM, ADC1_IN7, WKUP4
12	18	J8	M2	聚酰胺3	I/O	FT	日	TIM2_CH4, SAI1_PDM_CK1, LPUART1_RX, QUADSPI_CLK, LCD SEG2, SAI1_MCLK_A, CM4_事件输出	COMP2_INP, ADC1_IN8
13	19	K10	L3	PA4	输入/输出	FT	日	SPI1_NSS, SAI1_FS_B, LPTIM2_OUT, LCD SEG5, CM4_事件输出	COMP1_INM, COMP2_INM, ADC1_IN9
14	20	K9	N2	聚酰胺5	输入/输出	FT	日	TIM2_CH1, TIM2_ETR, SPI1_SCK, LPTIM2_ETR, SAI1USDub, CM4_事件输出	COMP1_INM, COMP2_INM, ADC1_IN10
15	21	H7	M3	聚酰胺6	I/O	FT	日	TIM1_BKIN, SPI1_MISO, LPUART1_CTS, QUADSPI_BK1_IO3, LCD SEG3, TIM16_CH1, CM4_事件输出	ADC1输入11
16	22	H6	N3	聚酰胺7	输入/输出	FT	日	TIM1_CH1N, I2C3_SCL, SPI1_MOSI, QUADSPI_BK1_IO2, LCD SEG4, COMP2_OUT, TIM17_CH1, CM4_事件输出	ADC1输入12
17	23	J7	M4	尼龙8	I/O	FT	日	MCO, TIM1_CH1, SAI1_PDM_CK2, USART1_CK, LCD COM0, SAI1_SCK_A, LPTIM2_输出, CM4_事件输出	ADC1_IN15
18	24	K8	L4	聚酰胺9	输入/输出	FT	日	TIM1_CH2, SAI1_PDM_DI2, I2C1_SCL, SPI2_SCK, USART1_TX, LCD COM1, SAI1U FSU A, CM4_事件输出	COMP1_INM, ADC1_IN16
-	25	G4	M5	电脑4	I/O	FT	日	LCD SEG22, CM4_事件输出	COMP1_INM, ADC1_IN13
-	-	-	F3	VSS_DCAP1 型号		-	-	-	-
-	-	-	G7	电压源	年代	-	-	-	-

表 16. STM32WB55xx 引脚和焊球定义 (续)

密码				引脚名称 (复位后的功能)	I/O	FT	引脚	替代功能	附加功能
UFGFPN48	PN68	WLCP100	UFPGA129						
- 26	H5	L5		PC5	I/O	FT_day	-	SAI1_PDM_DI3, LCD SEG23, CM4_事件输出	COMP1_INP,ADC1_IN14, WKUP5
19	27	K7	N6	PB2	输入/输出	FT_a	-	RTC_OUT,LPTIM1_OUT, I2C3_SMBA,SPI1_NSS, LCD_VLCD,SAI1_EXTCLK, CM4_事件输出	COMP1_输入
- 28	K6	L6		PB10	输入/输出	FT_fl	-	TIM2_CH3,I2C3_SCL, SPI2_SCK,LPUART1_RX, TSC_SYNC,QUADSPI_CLK, LCD SEG10,COMP1_OUT, SAI1_SCK_A, CM4_事件输出	-
- 29	J6	M6		PB11	输入/输出	FT_fl	-	TIM2_CH4,I2C3_SDA, LPUART1_TX, QUADSPI_BK1_NCS, LCD SEG11,COMP2_OUT, CM4_事件输出	-
-	-	G5	的	虚拟安全服务	年代	-	-	-	-
-	-	-G9		虚拟安全服务	年代	-	-	-	-
20	30	K5	H8	电压源	S-		-	-	-
-	-	-N8		超音速巡航导弹	年代	-	-	-	-
-	-	J4	L7	超音速巡航导弹	S-		-	-	-
-	-	-	L8	超音速巡航导弹	年代	-	-	-	-
-	-	-M8		超音速巡航导弹	年代	-	-	-	-
21	31	K4	M9	RF1	输入/输出	射频(5)	-	-	-
22	32	K3	M10	超音速巡航导弹	S-		-	-	-
-	K2	M11	型	超音速巡航导弹	年代	-	-	-	-
-	-	-K8		超音速巡航导弹	年代	-	-	-	-
-	-	-	L9	超音速巡航导弹	年代	-	-	-	-
-	-	-L10		超音速巡航导弹	S-		-	-	-
-	-	-N11		超音速巡航导弹	年代	-	-	-	-
23	33	J3	N12	血管紧张素转换酶	S-		-	-	-
-	-K1	K10		超音速巡航导弹	年代	-	-	-	-
-	-	M12	的	超音速巡航导弹	年代	-	-	-	-
24	34	J2	N13	OSC_OUT	输出	RF (6)	-	-	-

表 16. STM32WB55xx 引脚和焊球定义 (续)

密码				引脚名称 (复位后的功能)	■	■	■	替代功能	附加功能
UFBQFN48	PN68	WL CSP100	UF BG A129						
				OSC_IN	我射频(6)			-	-
-	-	-	L11	超音速巡航导弹	年代	-	-	-	-
				AT0	射频(7)			-	-
				AT1	射频(7)			-	-
28	38	H2	L13	PB0	输入/输出TT	(8)	COMP1输出, CM4_事件输出, 射频发射模块	-	-
29	39	H1	L12	PB1	输入/输出TT	(8)	LPUART1_RTS_DE, LPTIM2_IN1, CM4_事件输出	-	-
-	-J5	-		虚拟安全服务	年代	-	-	-	-
-	-	-M7	VSS	DCAP2 型号		-	-	-	-
-	G2	H12	超级电容	PE3	I/O	FT-CM4	EVENTOUT	-	-
30	40	G1	H13	聚乙烯4	I/O	FT-CM4	EVENTOUT	-	-
31	41	F2	H11	VFB SMPS 型号 -			-	-	-
-	-	-	G13	VSS SMPS S		-	-	-	-
32	42	F1	G12	VSS SMPS 型号 -			-	-	-
33	43	E1	F11	VLX SMPS 型号		-	-	-	-
-	-	-	G11	VLX SMPS S -		-	-	-	-
34	44	D1	F12	VDD SMPS S -			-	-	-
-	-	-	F13	VDD SMPS S -			-	-	-
-	-	-	K4	虚拟安全服务	年代	-	-	-	-
35	45	B1	-	电压源	S-	-	-	-	-
-	46	G3	H10	PB12	输入/输出	FT	I -	TIM1_BKIN,I2C3_SMBA, SPI2_NSS,LPUART1_RTS, TSC_G1_IO1,LCD_SEG12, SAI1U FSU A, CM4_事件输出	-
-47	C1	E12		PB13	输入/输出	FT	fl -	TIM1_CH1N,I2C3_SCL, SPI2_SCK,LPUART1_CTS, TSC_G1_IO2,LCD_SEG13, SAI1_SCK_A, CM4_事件输出	-

表 16. STM32WB55xx 引脚和焊球定义 (续)

密码				引脚名称 (复位后的功能)	输入/输出	FT	引脚	替代功能	附加功能
UFGFPN48	PN68	WL CSP100	UFBG A129						
-48	E2	E11		PB14	输入/输出	FT	fl -	TIM1_CH2N,I2C3_SDA, SPI2_MISO,TSC_G1_IO3, LCD_SEG14,SAI1_MCLK_A, CM4_事件输出	-
-49	F3	F10		PB15	输入/输出	FT	l -	RTC_REFIN,TIM1_CH3N, SPI2_MOSI,TSC_G1_IO4, LCD_SEG15,SAI1_SD_A, CM4_事件输出	-
-50	D2	D10		PC6	输入/输出	FT	l -	TSC_G4_IO1,LCD_SEG24, CM4_事件输出	-
-	-	E3 D12		电脑7	输入/输出	FT	l -	TSC_G4_IO2,LCD_SEG25, CM4_事件输出	-
-	F4	D11		PC8	输入/输出	FT	l -	TSC_G4_IO3,LCD_SEG26, CM4_事件输出	-
-	-	B4 C13		PC9	输入/输出	FT	l -	TIM1_BKIN,TSC_G4_IO4, USB_NOE,LCD_SEG27, SAI1_SCK_B, CM4_事件输出	-
-	-	- K6		虚拟安全服务	年代	-	-	-	-
-	-	- B2		虚拟安全服务	年代	-	-	-	-
36	51	B5 C12		聚酰胺10	输入/输出	FT	fl -	TIM1_CH3,SAI1_PDM_DI1, I2C1_SDA,USART1_RX, USB_CRS_同步, LCD_COM2,SAI1_SD_A, TIM17_BKIN, CM4_事件输出	-
37	52	A1 B13		PA11	输入/输出	FT	u -	TIM1_CH4,TIM1_BKIN2, SPI1_MISO,USART1_CTS, USB_DM,CM4_事件输出	-
38	53	A2 A13		聚酰胺12	输入/输出	FT	u -	TIM1_ETR,SPI1_MOSI, LPUART1_RX, USART1_RTS_DE,USB_DP, CM4_事件输出	-
39	54	A5 A11		尼龙13 (JTMS_SWDIO)	输入/输出	FT	u (9)	JTMS_SWDIO,IR_OUT, USB_NOE,SAI1_SD_B, CM4_事件输出	-
40	55	B3 A12 VDDUSB			S-		-	-	-
-	-	- C11		虚拟安全服务	年代	-	-	-	-

表 16. STM32WB55xx 引脚和焊球定义 (续)

密码				引脚名称 (复位后的功能)	输入/输出	FT	引脚	替代功能	附加功能
UFGFPN48	PN68	WL CSP100	UF6G A129						
41	56	A3	C10	尼龙14 (JTCK_SWCLK)	输入/输出	FT_I (9)		JTCK-SWCLK,LPTIM1_OUT, I2C1_SMBA,LCD_SEG5, SAI1_FS_B, CM4_事件输出	-
42	57	A4	C9	尼龙15 (日本滨田发展研究所)	输入/输出	FT_I (9)		JTDI,TIM2_CH1,TIM2_ETR, SPI1_NSS,TSC_G3_IO1, LCD_SEG17, CM4_事件输出,MCO	-
-	-	-J11	VSS	DCAP3S			-	-	-
-58	A6	B9		PC10	输入/输出	FT_I -		TRACED1,TSC_G3_IO2, LCD_COM4/LCD_SEG28/ LCD_SEG40, CM4_事件输出	-
-59	B6	C8		PC11	输入/输出	FT_I -		TSC_G3_IO3, LCD_COM5/LCD_SEG29/ LCD_SEG41, CM4_事件输出	-
-60	C5	B10		PC12	输入/输出	FT_I -		LSCO(3), TRACED3, TSC_G3_IO4, LCD_COM6/LCD_SEG30/ LCD_SEG42, CM4_事件输出	RTC_TAMP3/WKUP3
-61	C4	B11		PD0	I/O	FT-SPI2_NSS	CM4_EVENTOUT		-
-62	C3	C7		PD1	I/O	FT-SPI2_SCK	CM4_EVENTOUT		-
-	-A7	B7		PD2	输入/输出	FT_I -		TRACED2,TSC_SYNC, LCD_COM7/LCD_SEG31/LC D_SEG43,CM4_EVENTOUT	-
-	-C2	D8		PD3	输入/输出	FT -		SPI2_SCK,SPI2_MISO, QUADSPI_BK1_NCS, CM4_事件输出	-
-	-D3	C6		PD4	输入/输出	FT -		SPI2_MOSI,TSC_G5_IO1, QUADSPI_BK1_IO0, CM4_事件输出	-
-	-B7	A6		PD5	输入/输出	FT -		TSC_G5_IO2, QUADSPI_BK1_IO1, SAI1_MCLK_B, CM4_事件输出	-

表 16. STM32WB55xx 引脚和焊球定义 (续)

密码				引脚名称 (复位后的功能)	输入/输出 FT	替代功能	附加功能
UFGFPN48	PN68	WLCP100	UFBG A129				
-	-C6 D6			PD6	输入/输出 FT	SAI1_PDM_DI1, TSC_G5_IO3, QUADSPI_BK1_IO2, SAI1USDU A, CM4_事件输出	-
-	-A8 C5			PD7	输入/输出 FT	TSC_G5_IO4, QUADSPI_BK1_IO3, LCD SEG39, CM4_事件输出	-
-	-B9 B12			虚拟安全服务	年代	-	-
-	-D4 B6			PD8	输入/输出 FT	TIM1_BKIN2,LCD SEG28, CM4_事件输出	-
-	-D5 D4			PD9	输入/输出 FT	TRACED0,LCD SEG29, CM4_事件输出	-
-	-E4 A7			PD10	输入/输出 FT	TRIG_INOUT,TSC_G6_IO1, LCD SEG30, CM4_事件输出	-
-	-E5 B5			PD11	输入/输出 FT	TSC_G6_IO2,LCD SEG31, LPTIM2_ETR, CM4_事件输出	-
-	-B8 B4			PD12	输入/输出 FT	TSC_G6_IO3,LCD SEG32, LPTIM2_IN1, CM4_事件输出	-
43 63 A9 C4				PB3 (日本贸易发展局)	I/O FT_day (9)	JTDO-TRACESWO, TIM2_CH2,SPI1_SCK, USART1_RTS_DE, LCD SEG7,SAI1_SCK_B, CM4_事件输出	COMP2_INM
44 64 C7 B3				PB4 (新泽西州交通运输局)	输入/输出 FT fla (9)	NJTRST,I2C3_SDA, SPI1_MISO,USART1_CTS, TSC_G2_IO1,LCD SEG8, SAI1_MCLK_B,TIM17_BKIN, CM4_事件输出	COMP2_输入
45 65 D6 A3				PB5	输入/输出 FT	LPTIM1_IN1,I2C1_SMBA, SPI1_MOSI,USART1_CK, LPUART1_TX,TSC_G2_IO2, LCD SEG9,COMP2_OUT, SAI1_SD_B,TIM16_BKIN, CM4_事件输出	-

表 16. STM32WB55xx 引脚和焊球定义 (续)

密码				引脚名称 (复位后的功能)	■	■	■	替代功能	附加功能
UFQFPN48	PN68	WL CSP100	UF BG A129						
46	66	F5	A2	PB6	输入/输出	FT_fla -		LPTIM1_ETR,I2C1_SCL, USART1_TX,TSC_G2_IO3, LCD_SEG6,SAI1_FS_B, TIM16_CH1N,MCO, CM4_事件输出	COMP2_输入
47	67	D7	C3	PB7	输入/输出	FT_fla -		LPTIM1_IN2,TIM1_BKIN、 I2C1_SDA,USART1_RX, TSC_G2_IO4,LCD_SEG21, TIM17_CH1N, CM4_事件输出	COMP2_INM,PVD_IN
-	-	-	J5	虚拟安全服务	年代	-	-	-	-
-	-	-	J7	虚拟安全服务	年代	-	-	-	-
-	-	-	J9	虚拟安全服务	年代	-	-	-	-
-	-	-B8	VSS	DCAP4 型号		-	-	-	-
48	68	A10	-	电压源	S-		-	-	-
-	-	-A8	VDD	DCAP4 型号		-	-	-	-
-	-	-	F2	VDD_DCAP1 电源		-	-	-	-
-	-	-	J12	VDD_DCAP3 S -			-	-	-
-	-	-	N7	VDD_DCAP2 S -			-	-	-

1. PC13,PC14 和 PC15 通过电源开关供电。由于此开关仅吸收有限量的电流 (3 mA) ,
PC13,PC14 和 PC15 GPIO 在输出模式下的使用受到限制:

- 速度不得超过 2 MHz,最大负载为 30 pF
- 这些 GPIO 不能用作电流源 (例如驱动 LED) 。

2. 备份域上电后,PC13,PC14 和 PC15 将作为 GPIO 运行。它们的功能取决于未被系统复位复位的 RTC 寄存器的内容。有关如何管理这些 GPIO 的详细信息,请参阅www.st.com 上提供的参考手册 RM0434 中的备份域和 RTC 寄存器描述。

3. LSCO 上的时钟在运行和停止模式下可用,PA2 上的时钟在待机和关机模式下可用。

4. 在 UFQFPN48 上,VDDA 连接到 VREF+。

5. RF引脚,使用标称PCB布局。

6. 32 MHz 振荡器引脚,根据参考设计使用标称 PCB 布局 (参见 AN5165) 。

7. 保留,必须保持悬空。

8. 高频 (高于 32 kHz)可能会影响 RF 性能。将输出速度 GPIOB_OSPEEDRy[1:0] 设置为 00 (y = 0 且 1) 在射频操作期间。

9. 复位后,这些引脚配置为 JTAG/SW 调试备用功能,并且 PA15,PA13 和 PB4 引脚上的内部下拉电阻被激活。

表 17. STM32WB35xx 引脚和焊球定义

别针		引脚	焊球	替代功能	附加功能
引脚	名称 (功能) 重置后)				
1	VBAT	年代	-	-	-
2	PC14-OSC32_IN 输入/输出 FT	(1) (2)	CM4_EVENTOUT		OSC32_输入
3	PC15-OSC32_OUT 输入/输出 FT	(1) (2)	CM4_EVENTOUT		OSC32_输出
4	PH3-BOOT0	输入/输出光纤	- CM4_EVENTOUT,LSCO(3)		-
5	PB8	输入/输出 FT_f	-	TIM1_CH2N,SAI1_PDM_CK1, I2C1_SCL,QUADSPI_BK1_IO1, SAI1_MCLK_A,TIM16_CH1, CM4_事件输出	-
6	PB9	输入/输出 FT_f	-	TIM1_CH3N,SAI1_PDM_DI2, I2C1_SDA,IR_输出、 QUADSPI_BK1_IO0,SAI1_FS_A, TIM17_CH1,CM4_EVENTOUT	-
7	国家标准时间	输入/输出复位	-	-	-
8	维达	年代	-	-	-
9	PA0	输入/输出 FT_a	-	TIM2_CH1,COMP1_OUT, SAI1_EXTCLK,TIM2_ETR, CM4_事件输出	COMP1_INM,ADC1_IN5、 RTC_TAMP2/WKUP1
10	PA1	输入/输出 FT_a	-	TIM2_CH2,I2C1_SMBA,SPI1_SCK、 CM4_事件输出	COMP1_INP,ADC1_IN6
11	聚酰胺2	输入/输出 FT_a	-	LSCO(3)、TIM2_CH3,LPUART1_TX、 QUADSPI_BK1_NCS, COMP2_OUT, CM4_事件输出	COMP2_INM,ADC1_IN7、 WKUP4
12	聚酰胺3	输入/输出 FT_a	-	TIM2_CH4,SAI1_PDM_CK1, LPUART1_RX,QUADSPI_CLK、 SAI1_MCLK_A,CM4_事件输出	COMP2_INP,ADC1_IN8
十三	PA4	输入/输出 FT_a	-	SPI1_NSS,SAI1_FS_B, LPTIM2_OUT,CM4_EVENTOUT	COMP1_INM, COMP2_INM,ADC1_IN9
14	聚酰胺5	输入/输出 FT_a	-	TIM2_CH1,TIM2_ETR,SPI1_SCK、 LPTIM2_ETR,SAI1_SD_B, CM4_事件输出	COMP1_INM, COMP2_INM,ADC1_IN10
15	聚酰胺6	输入/输出 FT_a	-	TIM1_BKIN,SPI1_MISO、 LPUART1_CTS,QUADSPI_BK1_IO3、 TIM16_CH1,CM4_EVENTOUT	ADC1输入11
16	聚酰胺7	输入/输出 FT_fa	-	TIM1_CH1N,I2C3_SCL,SPI1_MOSI, QUADSPI_BK1_IO2, COMP2_OUT, TIM17_CH1,CM4_EVENTOUT	ADC1输入12
17	尼龙8	输入/输出 FT_a	-	MCO,TIM1_CH1,SAI1_PDM_CK2, USART1_CK,SAI1_SCK_A、 LPTIM2_OUT,CM4_EVENTOUT	ADC1_IN15

表 17. STM32WB35xx 引脚和焊球定义 (续)

别针					替代功能	附加功能
引脚	名称 (功能) 重置后)	输入/输出 FT	输入/输出 FT	输入/输出 FT		
18	聚酰胺9	输入/输出 FT_fa -			TIM1_CH2,SAI1_PDM_DI2, I2C1_SCL,USART1_TX,SAI1_FS_A, CM4_事件输出	COMP1_INM,ADC1_IN16
19	PB2	输入/输出 FT_a	-		RTC_OUT,LPTIM1_OUT, I2C3_SMBA,SPI1_NSS, SAI1_EXTCLK,CM4_事件输出	COMP1_输入
20	电压源	年代	-	-	-	-
21	RF1	输入/输出射频(4)			-	-
22	超音速巡航导弹	年代	-	-	-	-
23	血管紧张素转换酶	年代	-	-	-	-
24	输出	射频(5)			-	-
二十五	OSC_IN	我射频(5)			-	-
二十六	AT0	射频(6)			-	-
二十七	AT1	射频(6)			-	-
二十八	PB0	输入/输出 TT	(7) COMP1_OUT,CM4_EVENTOUT, 射频发射模块			-
二十九	PB1	I/O TT	(7) LPUART1	RTS_DE,LPTIM2_IN1、 CM4_事件输出		-
三十	聚乙烯4	输入/输出光纤	-CM4_事件输出			-
31	甚高频全波段开关电源	年代	-	-	-	-
三十二	超薄型SMPS	年代	-	-	-	-
33	超长寿命开关电源	年代	-	-	-	-
三十四	电源电压	年代	-	-	-	-
三十五	电压源	年代	-	-	-	-
三十六	聚酰胺10	输入/输出 FT_f	-		TIM1_CH3,SAI1_PDM_DI1, I2C1_SDA,USART1_RX, USB_CRS_同步,SAI1_SD_A, TIM17_BKIN,CM4_EVENTOUT	-
三十七	PA11	输入/输出 FT_u	-		TIM1_CH4,TIM1_BKIN2, SPI1_MISO,USART1_CTS, USB_DM,CM4_事件输出	-
三十八	聚酰胺12	输入/输出 FT_u	-		TIM1_ETR,SPI1_MOSI, LPUART1_RX,USART1_RTS_DE, USB_DP,CM4_事件输出	-
三十九	尼龙13 (JTMS-SWDIO)	I/O FT	(8) TMS-SWDIO		IR_OUT,USB_NOE, SAI1_SD_B,CM4_事件输出	-
40	电源电压USB	年代	-	-	-	-

表 17. STM32WB35xx 引脚和焊球定义 (续)

别针				替代功能	附加功能
引脚	名称 (功能) 重置后)	输入/输出	引脚		
41	尼龙14 (JTCK-SWCLK)	输入/输出光纤(8)		JTCK-SWCLK,LPTIM1_OUT, I2C1_SMBA,SAI1_FS_B, CM4_事件输出	-
四十二	PA15 (JTDI)	I/O FT (8)	JTDI, TIM2_CH1, TIM2_ETR, SPI1_NSS,CM4_EVENTOUT,MCO		-
43	PB3 (联合技术发展办公室)	输入/输出 FT_a	-	JTDO-TRACESWO,TIM2_CH2, SPI1_SCK,USART1 RTS_DE、 SAI1_SCK_B,CM4_事件输出	COMP2_INM
44 PB4 (NJTRST)输入/输出 FT_fa (8)				NJTRST,I2C3_SDA,SPI1_MISO, USART1_CTS,SAI1_MCLK_B, TIM17_BKIN,CM4_EVENTOUT	COMP2_输入
四十五	PB5	输入/输出 FT_a	-	LPTIM1_IN1,I2C1_SMBA、 SPI1_MOSI,USART1_CK、 LPUART1_TX,COMP2_OUT、 SAI1_SD_B,TIM16_BKIN、 CM4_事件输出	-
四十六	PB6	输入/输出 FT_fa	-	LPTIM1_ETR,I2C1_SCL、 USART1_TX,SAI1_FS_B、 TIM16_CH1N,MCO、 CM4_事件输出	COMP2_输入
四十七	PB7	输入/输出 FT_fa	-	LPTIM1_IN2,TIM1_BKIN,I2C1_SDA、 USART1_RX,TIM17_CH1N、 CM4_事件输出	COMP2_INM,PVD_IN
四十八	电压源	年代	-	-	-

1. PC14 和 PC15 通过电源开关供电。由于此开关仅吸收有限量的电流 (3 mA) ,因此

PC14 和 PC15 GPIO 在输出模式下的使用受到限制:

- 速度不得超过 2 MHz,最大负载为 30 pF

- 这些 GPIO 不能用作电流源 (例如驱动 LED) 。

2. 备份域上电后,PC13,PC14 和 PC15 将作为 GPIO 运行。它们的功能取决于未被系统复位复位的 RTC 寄存器的内容。有关如何管理这些 GPIO 的详细信息,请参阅www.st.com 上提供的参考手册 RM0434 中的备份域和 RTC 寄存器描述。

3. LSCO 上的时钟在运行和停止模式下可用,PA2 上的时钟在待机和关机模式下可用。

4. RF引脚,使用标称PCB布局。

5. 32 MHz 振荡器引脚,根据参考设计使用标称 PCB 布局 (参见 AN5165) 。

6. 保留,必须保持悬空。

7. 高频 (高于 32 kHz)可能会影响 RF 性能。在 RF 操作期间,将输出速度 GPIOB_OSPEEDRy[1:0] 设置为 00 (y = 0 和 1) 。

8. 复位后,这些引脚配置为 JTAG/SW 调试备用功能,并且 PA15,PA13 和 PB4 引脚和 PA14 引脚上的内部下拉电阻被激活。

表 18. 备用功能 (STM32WB55xx)

港口		AF0	AF1 AF2 AF3 AF4 AF5 AF6 AF7 AF8 AF9	AF10							AF11 AF12 AF13 AF14 AF15						
		系统_AF	TIM1/ 时间2/ LPTIM1	TIM1/ 时间2	SPI2/ SAI1/ TIM1	I2C1/ I2C3	SPI1/ SPI2	射频	USART1	LPUART1	TSC	USB/ 四通道SPI	液晶显示屏	COMP1/ COMP2/ TIM1	假1	时间2/ TIM16/ TIM17/ 低功率晶体管2	事件输出
一个 聚酰胺2 聚酰胺3 聚酰胺5 聚酰胺6 聚酰胺7 PA8甲基环氧化物 聚酰胺9 聚酰胺10 PA11 聚酰胺12 尼龙13 尼龙14 PA15 JT01	PA0	-	TIM2_ 频道1	-	---					-	-	-	COMP1_ 出去	SAI1_ 外部时钟	TIM2_ 外径流量	CM4_ 事件输出	
	PA1	-	TIM2_ 通道2	-	-	I2C1_ 工商管理硕士	SPI1_ SCK	-	-	-	-	-	LCD_SEG0	-	-	CM4_ 事件输出	
	聚酰胺2	伦敦科学院	TIM2_ 甲烷	-	---					LPUART1_ _TX	-	四核 SPI_ BK1_NCS	LCD_SEG1	COMP2_ 出去	-	-	CM4_ 事件输出
	聚酰胺3	-	TIM2_ 甲烷	-	SAI1_ 1. PDM_CK1	---				LPUART1_ _RX	-	四核 SPI_ 时钟	LCD_SEG2	-	假1_ _MCLK_A	-	CM4_ 事件输出
	PA4	---					SPI1_ 国家安全战略	-	-	-	-	-	LCD_SEG5	-	假1_ _FS_B	LPTIM2_ 出去	CM4_ 事件输出
	聚酰胺5	-	TIM2_ 频道1	TIM2_ 外径流量	-		SPI1_ SCK	-		-	-	-	-	-	假1_ _SD_B	LPTIM2_ 外径流量	CM4_ 事件输出
	聚酰胺6	-	TIM1_ 巴金	-	-		SPI1_ 味增	-	-	LPUART1_ _CTS	-	四核 SPI_ BK1_IO3	LCD_SEG3	TIM1_ 巴金	-	TIM16_ _CH1	CM4_ 事件输出
	聚酰胺7	-	TIM1_ CH1N	-	-	I2C3_ 新加坡	SPI1_ 抽烟	-		-	-	四核 SPI_ BK1_IO2	LCD_SEG4	COMP2_ 出去	-	TIM17_ _CH1	CM4_ 事件输出
	PA8甲基环氧化物	TIM1_ 频道1	-	SAI1_ 2. PDM_CK2	---			USART1_ CK	-	-			LCD_COM0	-	假1_ _SCK_A	LPTIM2_ 出去	CM4_ 事件输出
	聚酰胺9	-	TIM1_ 通道2	-	SAI1_ 数据采集器	I2C1_ 新加坡	SPI2_ SCK	-	USART1_ #PERR	-	-		LCD_COM1	-	假1_ _FS_A	-	CM4_ 事件输出
	聚酰胺10	-	TIM1_ 甲烷	-	SAI1_ 数据采集器	I2C1_ 南达科他州		-	USART1_ 接收	-	-	USB_CRS_ 同步	LCD_COM2	-	假1_ _SD_A	TIM17_ _BKIN	CM4_ 事件输出
	PA11	-	TIM1_ 甲烷	TIM1_ BKIN2	-	-	SPI1_ 味增	-	USART1_ CTS	-	-	USB_DM	-	TIM1_ BKIN2	-	-	CM4_ 事件输出
	聚酰胺12	-	TIM1_ 外径流量	---			SPI1_ 抽烟	-	USART1_ RTS_DE	LPUART1_ _RX	-	USB DP	-	-	-	-	CM4_ 事件输出
	尼龙13	JTMS- 瑞典	-	-	-	-	-	-	-	红外输出	-	USB_NOE	-	-	假1_ _SD_B	-	CM4_ 事件输出
	尼龙14	JTCK- 时钟信号	LPTIM1_ 出去	-	-	I2C1_ 工商管理硕士	-	-	-	-	-	-	LCD_SEG5	-	假1_ _FS_B	-	CM4_ 事件输出
	PA15 JT01	TIM2_ 频道1	TIM2_ 外径流量	-		SPI1_ 国家安全战略	行动管制令	-	-	-	-	-	LCD_SEG17	-	-	-	CM4_ 事件输出

表 18. 备用功能 (STM32WB55xx) (续)

港口		AF0	AF1 AF2 AF3 AF4 AF5 AF6 AF7 AF8 AF9 AF10							AF11 AF12 AF13 AF14 AF15							
		系统_AF	TIM1/ 时间2/ LPTIM1	TIM1/ 时间2	SPI2/ SAI1/ TIM1	I2C1/ I2C3	SPI1/ SPI2	射频 USART1 LPUART1 TSC		USB/ 四通道SPI	液晶显示屏	COMP1/ COMP2/ TIM1	假1	时间2/ TIM16/ TIM17/ 低功率晶体管2	事件输出		
乙	PB0	---						射频发射 反对_ 外部电源	---			COMP1_ 出去	-	-	CM4_ 事件输出		
	PB1	---						LPUART1 _RTS_DE	-	-	-		LPTIM2_ 输入1	CM4_ 事件输出			
	PB2	RTC_ 出去	LPTIM1_ 出去	-	-	I2C3_ 工商管理硕士	SPI1_ 国家安全战略	-	-	-	LCD_VLCD	-	SAI1_ 外部时钟	-	CM4_ 事件输出		
	PB3	JTDO- 痕迹 斯沃	TIM2_ 通道2	---			SPI1_ SCK	-	USART1_ RTS_DE	-	-	LCD_SEG7	-	SAI1_ SCK_B	-	CM4_ 事件输出	
	PB4	新泽西TRST	-	-	-	I2C3_ 南达科他州	SPI1_ 味噌	-	USART1_ CTS	-	TSC_G2 _IO1	-	LCD_SEG8	-	SAI1_ MCLK_B	TIM17_ 巴金	CM4_ 事件输出
	PB5	-	LPTIM1_ 输入1	-	-	I2C1_ 工商管理硕士	SPI1_ 抽烟	-	USART1_ CK	LPUART1 _TX	TSC_G2 _IO2	-	LCD_SEG9	COMP2_ 出去	SAI1_ SD_B	TIM16_ 巴金	CM4_ 事件输出
	PB6	麦考瑞	LPTIM1_ 外径流量	-	-	I2C1_ 新加坡	-	-	USART1_ WIFI	-	TSC_G2 _IO3	-	LCD_SEG6	-	SAI1_ FS_B	TIM16_ CH1N	CM4_ 事件输出
	PB7	-	LPTIM1_ 输入2	-	TIM1_ 巴金	I2C1_ 南达科他州	-	-	USART1_ 接收	-	TSC_G2 _IO4	-	LCD_SEG21	-	-	TIM17_ CH1N	CM4_ 事件输出
	PB8	-	TIM1_ CH2N	-	SAI1_ 1. PDM_CK1	I2C1_ 新加坡	-			-	-	四核 SPI_ BK1_IO1	LCD_SEG16	-	SAI1_ 时钟源	TIM16_ 频道1	CM4_ 事件输出
	PB9	-	TIM1_ 乙烷	-	SAI1_ 数据采集器	I2C1_ 南达科他州	SPI2_ 国家安全战略	-	-	红外输出	TSC_G7 _IO4	四核 SPI_ BK1_IO0	LCD_COM3	-	SAI1_ FS_A	TIM17_ 频道1	CM4_ 事件输出
	PB10	-	TIM2_ 甲烷	-	-	I2C3_ 新加坡	SPI2_SC 钾	-	-	LPUART1 _RX	同步	四核 SPI_ 时钟	LCD_SEG10	COMP1_ 出去	SAI1_ 时钟源	-	CM4_ 事件输出
	PB11	-	TIM2_ 甲烷	-	-	I2C3_ 南达科他州	-			LPUART1 _TX	-	四核 SPI_ BK1_NCS	LCD_SEG11	COMP2_ 出去	-	-	CM4_ 事件输出
	PB12	-	TIM1_ 巴金	-	TIM1_ 巴金	I2C3_ 工商管理硕士	SPI2_ 国家安全战略	-	-	LPUART1 _RTS	TSC_G1 _IO1	-	LCD_SEG12	-	SAI1_ FS_A	-	CM4_ 事件输出
	PB13	-	TIM1_ CH1N	-	-	I2C3_ 新加坡	SPI2_ SCK	-	-	LPUART1 _CTS	TSC_G1 _IO2	-	LCD_SEG13	-	SAI1_ 时钟源	-	CM4_ 事件输出
	PB14	-	TIM1_ CH2N	-	-	I2C3_ 南达科他州	SPI2_ 味噌	-			TSC_G1 _IO3	-	LCD_SEG14	-	SAI1_ 时钟源	-	CM4_ 事件输出
	PB15	RTC_ 精炼	TIM1_ 乙烷	---			SPI2_ 抽烟	-			TSC_G1 _IO4	-	LCD_SEG15	-	SAI1_ SD_A	-	CM4_ 事件输出

表 18. 备用功能 (STM32WB55xx) (续)

港口		AF0	AF1 AF2 AF3 AF4 AF5 AF6 AF7 AF8 AF9 AF10								AF11 AF12 AF13 AF14 AF15						
系统_AF		TIM1/ 时间2/ LPTIM1	TIM1/ 时间2	SPI2/ SAI1/ TIM1	I2C1/ I2C3	SPI1/ SPI2	射频	USART1	LPUART1	TSC		USB/ 四通道SPI	液晶显示屏	COMP1/ COMP2/ TIM1	假1	时间2/ TIM16/ TIM17/ 低功率晶体管2	事件输出
碳	PC0	-	LPTIM1_ 输入1	-	-	I2C3_ SCL	-			LPUART1_ RX	-	-	LCD_SEG18	-	-	LPTIM2_ 输入1	CM4_ 事件输出
	电脑1	-	LPTIM1_ 出去	-	SPI2_ 抽烟	I2C3_ SDA		-	-	LPUART1_ TX	-	-	LCD_SEG19	-	-	-	CM4_ 事件输出
	PC2	-	LPTIM1_ 输入2	---		SPI2_ 味噌	-	-	-	-	-	-	LCD_SEG20	-	-	-	CM4_ 事件输出
	电脑3	-	LPTIM1_ 外径流量	-	SAI1_ 数据采集器	-	SPI2_ 抽烟	-	-	-	-	-	LCD_VLCD	-	假1 _SD_A	LPTIM2_ 外径流量	CM4_ 事件输出
	电脑4	-	-	-	-	-	-	-	-	-	-	-	LCD_SEG22	-	-	-	CM4_ 事件输出
	PC5	---			SAI1_ 数据恢复软件	-	-	-	-	-	-	-	LCD_SEG23	-	-	-	CM4_ 事件输出
	PC6	---								-	TSC_G4_ _IO1	-	LCD_SEG24	-	-	-	CM4_ 事件输出
	电脑7	---								-	TSC_G4_ _IO2	-	LCD_SEG25	-	-	-	CM4_ 事件输出
	PC8	---								-	TSC_G4_ _IO3	-	LCD_SEG26	-	-	-	CM4_ 事件输出
	PC9	---			TIM1_ _BKIN	---				-	TSC_G4_ _IO4	USB_NOE	LCD_SEG27	-	假1 _SCK_B	-	CM4_ 事件输出
	PC10	痕迹 D1	---							-	TSC_G3_ _IO2	-	LCD_COM4 LCD_SEG28 LCD_SEG40	---			CM4_ 事件输出
	PC11	---								-	TSC_G3_ _IO3	-	LCD_COM5 LCD_SEG29 LCD_SEG41	---			CM4_ 事件输出
	PC12	痕迹 D3	-	-	-	-	-	伦敦科学院	-	-	TSC_G3_ _IO4	-	LCD_COM6 LCD_SEG30 LCD_SEG42	---			CM4_ 事件输出
	PC13	---								-	-	-	-	-	-	CM4_ 事件输出	
	PC14	---								-	-	-	-	-	-	CM4_ 事件输出	
	PC15	---								-	-	-	-	-	-	CM4_ 事件输出	

表 18. 备用功能 (STM32WB55xx) (续)

港口		AF0	AF1 AF2 AF3 AF4 AF5 AF6 AF7 AF8 AF9 AF10									AF11 AF12 AF13 AF14 AF15			
系统_AF		TIM1/ 时间2/ LPTIM1	TIM1/ 时间2	SPI2/ SAI1/ TIM1	I2C1/ I2C3	SPI1/ SPI2	射频	USART1 LPUART1	TSC	USB/ 四通道SPI	液晶显示屏	COMP1/ COMP2/ TIM1	假1	时间2/ TIM16/ TIM17/ 低功率晶体管2	事件输出
德	PD0	---				-	SPI2_ 国家安全插槽			-	-	-	-	-	CM4_ 事件输出
	PD1	---				-	SPI2_ SCK			-	-	-	-	-	CM4_ 事件输出
	PD2	痕迹 D2	---						-	TSC_ 同步	-	LCD_COM7 LCD_SEG31 LCD_SEG43	---		CM4_ 事件输出
	PD3	-	-	-	SPI2_SCK	-	SPI2_ 味噌			-	四核 SPI_ BK1_NCS	---			CM4_ 事件输出
	PD4	---				-	SPI2_ 抽烟			TSC_ G5_IO1	四核 SPI_ BK1_IO0	---			CM4_ 事件输出
	PD5	---							-	TSC_ G5_IO2	四核 SPI_ BK1_IO1	-	-	SAI1_ MCLK_B	CM4_ 事件输出
	PD6	---			SAI1_ 数据采集器	---			-	TSC_ G5_IO3	四核 SPI_ BK1_IO2	-	-	SAI1_ SD_A	CM4_ 事件输出
	PD7	---							-	TSC_ G5_IO4	四核 SPI_ BK1_IO3	LCD_SEG39	-	-	CM4_ 事件输出
	PD8	-	-	TIM1_ BKIN2	-	-	-	-	-	-	-	LCD_SEG28	-	-	CM4_ 事件输出
	PD9	痕迹 D0	-	-	-	-	-	-	-	-	-	LCD_SEG29	-	-	CM4_ 事件输出
	PD10	触发 输入输出	---						-	TSC_ G6_IO1	-	LCD_SEG30	-	-	CM4_ 事件输出
	PD11	---							-	TSC_ G6_IO2	-	LCD_SEG31	-	-	LPTIM2_ 外径流量
	PD12	---							-	TSC_ G6_IO3	-	LCD_SEG32	-	-	LPTIM2_ 输入1
	PD13	---							-	TSC_ G6_IO4	-	LCD_SEG33	-	-	LPTIM2_ 出去
	PD14	-	TIM1_ 频道1	-	-	-	-	-	-	-	-	LCD_SEG34	-	-	CM4_ 事件输出
	PD15	-	TIM1_ 通道2	-	-	-	-	-	-	-	-	LCD_SEG35	-	-	CM4_ 事件输出

表 18. 备用功能 (STM32WB55xx) (续)

港口		AF0	AF1 AF2 AF3 AF4 AF5 AF6 AF7 AF8 AF9 AF10								AF11 AF12 AF13 AF14 AF15						
系统_AF		TIM1/ 时间2/ LPTIM1	TIM1/ 时间2	SPI2/ SAI1/ TIM1	I2C1/ I2C3	SPI1/ SPI2	射频	USART1	LPUART1	TSC	USB/ 四通道SPI	液晶显示屏	COMP1/ COMP2/ TIM1	假1	时间2/ TIM16/ TIM17/ 低功率晶体管2	事件输出	
和 聚乙烯4	PE0	-	TIM1_ 外径流量	-	--					-	TSC_G7_IO3	-	LCD_SEG36	-	-	TIM16_ 频道1 事件输出	
	PE1	----								-	TSC_G7_IO2	-	LCD_SEG37	-	-	TIM17_ 频道1 事件输出	
	PE2跟踪		-	-	SAI1_ 1. PDM_CK1	-				-	TSC_G7_IO1	-	LCD_SEG38	-	SAI1_ 时钟源	-	CM4_ 事件输出
	PE3	----								-	-	-	-	-	-	CM4_ 事件输出	
	PH0	----								-	-	-	-	-	-	CM4_ 事件输出	
赫	PH1	----								-	-	-	-	-	-	CM4_ 事件输出	
	PH3	伦敦科学院	-	-	-	-	-	-	-	-	-	-	-	-	-	CM4_ 事件输出	



表 19. 备用功能 (STM32WB35xx)

港口		AF0 AF1 AF2 AF3 AF4 AF5				AF6	AF7	AF8	AF10 AF12 AF13 AF14 AF15						
		系统_AF	TIM1/ 时间2/ LPTIM1	TIM1/ 时间2	SAI1/ TIM1	I2C1/ I2C3	SPI1	射频	USART1 LPUART1	USB/ 四通道SPI	COMP1/ COMP2/ TIM1	假1	时间2/ TIM16/ TIM17/ 低功率晶体管2		
一个 聚酰胺2	PA0	-	TIM2_ 频道1	-	-				-	-	COMP1_ 出去	SAI1_ 外部时钟	TIM2_ 外径流量	CM4_ 事件输出	
	PA1	-	TIM2_ 通道2	-	-	I2C1_ 工商管理硕士	SPI1_ SCK	-	-	-	---			CM4_ 事件输出	
	聚酰胺3	伦敦科学院	TIM2_ 甲烷	-	-				-	LPUART1_ TX	四核 SPI_ BK1_NCS	COMP2_ 出去	-	-	CM4_ 事件输出
	聚酰胺4	-	TIM2_ 甲烷	-	SAI1_ 1. PDM_CK1	-			-	LPUART1_ RX	四核 SPI_ 时钟	-	假1 _MCLK_A	-	CM4_ 事件输出
	聚酰胺5	-	TIM2_ 频道1	TIM2_ 外径流量	-		SPI1_ 国家安全连接	-					假1 _FS_B	LPTIM2_ 出去	CM4_ 事件输出
	聚酰胺6	-	TIM1_ 巴金	-	-		SPI1_ 味噌	-	-				假1 _SD_B	LPTIM2_ 外径流量	CM4_ 事件输出
	聚酰胺7	-	TIM1_ CH1N	-	-	I2C3_ 新加坡	SPI1_ 抽烟	-		LPUART1_ CTS	四核 SPI_ BK1_IO3	TIM1_ 巴金	-	TIM16_ CH1	CM4_ 事件输出
	PA8甲基环氧化物	-	TIM1_ 频道1	-	SAI1_ 2. PDM_CK2	-			USART1_ CK	-		-	假1 _SCK_A	LPTIM2_ 出去	CM4_ 事件输出
	聚酰胺9	-	TIM1_ 通道2	-	SAI1_ 数据采集器	I2C1_ 新加坡	-	-	USART1_ 接收	-		-	假1 _FS_A	-	CM4_ 事件输出
	聚酰胺10	-	TIM1_ 甲烷	-	SAI1_ 数据采集器	I2C1_ 南达科他州	-	-	USART1_ 接收	-	USB_CRS_ 同步	-	假1 _SD_A	TIM17_ BKIN	CM4_ 事件输出
	PA11	-	TIM1_ 甲烷	TIM1_ BKIN2	-	-	SPI1_ 味噌	-	USART1_ CTS	-	USB_DM	TIM1_ BKIN2	-	-	CM4_ 事件输出
	聚酰胺12	-	TIM1_ 外径流量	---			SPI1_ 抽烟	-	USART1_ RTS_DE	LPUART1_ RX	USB DP	-	-	-	CM4_ 事件输出
	尼龙13	JTMS- 瑞典	-	-	-	-	-	-	IR_OUT USB_NOE		-	假1 _SD_B	-	CM4_ 事件输出	
	尼龙14	JTCK- 时钟信号	LPTIM1_ 出去	-	-	I2C1_ 工商管理硕士	-	-				假1 _FS_B	-	CM4_ 事件输出	
	PA15 JTDO		TIM2_ 频道1	TIM2_ 外径流量	-		SPI1_ 国家安全连接	行动管制令	-	-	-	-	-	CM4_ 事件输出	

表 19. 备用功能 (STM32WB35xx) (续)

港口		AF0 AF1 AF2 AF3 AF4 AF5					AF6	AF7	AF8	AF10 AF12 AF13 AF14 AF15					
		系统_AF	TIM1/ 时间2/ LPTIM1	TIM1/ 时间2	SAI1/ TIM1	I2C1/ I2C3	SPI1	射频	USART1 LPUART1	USB/ 四通道SPI	COMP1/ COMP2/ TIM1	假1	时间2/ TIM16/ TIM17/ 低功率晶体管2	事件输出	
乙	PB0	---						射频发射 MOD_EXT_PA	-	-	COMP1_ 出去	-	-	CM4_ 事件输出	
	PB1	----							-	LPUART1_ RTS_DE	-		LPTIM2_ 输入1	CM4_ 事件输出	
	PB2	RTC_ 出去	LPTIM1_ 出去	-	-	I2C3_ 工商管理硕士	SPI1_ 国家安全战略	-				SAI1_ 外部时钟	-	CM4_ 事件输出	
	PB3	JTDO- 痕迹 斯沃	TIM2_ 通道2	---			SPI1_ SCK	-	USART1_ RTS_DE	-		SAI1_ SCK_B	-	CM4_ 事件输出	
	PB4	新泽西TRST	-	-	-	I2C3_ 南达科他州	SPI1_ 味噌	-	USART1_ CTS	-		SAI1_ MCLK_B	TIM17_ 巴金	CM4_ 事件输出	
	PB5	-	LPTIM1_ 输入1	-	-	I2C1_ 工商管理硕士	SPI1_ 抽烟	-	USART1_ CK	LPUART1_ TX	-	COMP2_ 出去	SAI1_ SD_B	TIM16_ 巴金	CM4_ 事件输出
	PB6	麦考瑞	LPTIM1_ 外径流量	-	-	I2C1_ 新加坡	-	-	USART1_	-		SAI1_ FS_B	TIM16_ CH1N	CM4_ 事件输出	
	PB7	-	LPTIM1_ 输入2	-	TIM1_ 巴金	I2C1_ 南达科他州	-	-	USART1_ 接收	-			TIM17_ CH1N	CM4_ 事件输出	
	PB8	-	TIM1_ CH2N	-	SAI1_ 1. PDM_CK1	I2C1_ 新加坡	-	-		四核 SPI_ BK1_IO1	-	SAI1_ 时钟源	TIM16_ 频道1	CM4_ 事件输出	
	PB9	-	TIM1_ 乙烷	-	SAI1_ 数据采集器	I2C1_ 南达科他州	-	-	-	红外输出	四核 SPI_ BK1_IO0	-	SAI1_ FS_A	TIM17_ 频道1	CM4_ 事件输出
碳 和PE4	PC14	----							-	-	-	-	-	CM4_ 事件输出	
	PC15	----							-	-	-	-	-	CM4_ 事件输出	
磷酸氢钙	伦敦科学院	-	-	-	-	-	-	-	-	-	-	-	-	CM4_ 事件输出	

5 内存映射

STM32WB55xx 和 STM32WB35xx 设备具有单一物理地址空间,可由应用处理器和 RF 子系统访问。

部分闪存以及 SRAM2a 和 SRAM2b 存储器是安全的,只能由 CPU2 访问,并且受到保护,不能从 CPU1 和 DMA 执行、读取和写入。

对于共享资源,SW 应实施仲裁机制以避免访问冲突。这适用于外设复位和时钟控制器 (RCC)、电源控制器 (PWC)、EXTI 和闪存接口,并且可以使用内置信号量块 (HSEM) 来实现。

默认情况下,RF 子系统和 CPU2 以安全模式运行。这意味着部分闪存和 SRAM2 内存只能由 RF 子系统和 CPU2 访问。在这种情况下,主机处理器 (CPU1) 无法访问这些资源。

详细的内存映射和外设映射可以参见参考手册RM0434。

6 电气特性

6.1 参数条件

除非另有说明,所有电压均参考VSS。

6.1.1 最小值和最大值

除非另有规定,最小值和最大值是在环境温度、电源电压和频率的最坏条件下通过对 100% 的器件进行生产测试来保证的,环境温度为 $TA = 25^{\circ}\text{C}$ 和 $TA = \text{TAm}\text{ax}$ (由选定的温度范围给出)。

基于特性分析结果、设计模拟和/或技术特性的数据在表格脚注中注明,未在生产中测试。基于特性分析,最小值和最大值参考样本测试,代表平均值加上或减去三倍标准偏差 (平均值 $\pm 3\sigma$)。

6.1.2 典型值

除非另有说明,典型数据基于 $VDD = VDDA = VDDRF = 3\text{ V}$ 和 $TA = 25^{\circ}\text{C}$ 。它们仅作为设计指南提供,未经测试。

典型的 ADC 准确度值是通过对全温度范围内标准扩散批次中的一批样品进行特性分析来确定的,其中 95% 的器件的误差小于或等于所示值 (平均值 $\pm 2\sigma$)。

6.1.3 典型曲线

除非另有说明,所有典型曲线仅作为设计指导,未经测试。

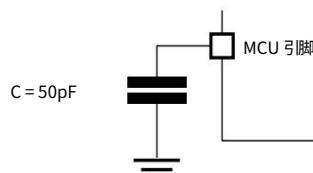
6.1.4 负载电容

用于引脚参数测量的负载条件如图 14 所示。

6.1.5 引脚输入电压

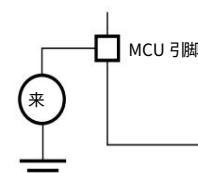
图 15 描述了设备引脚上的输入电压测量。

图 14. 引脚负载条件



MS19210V1

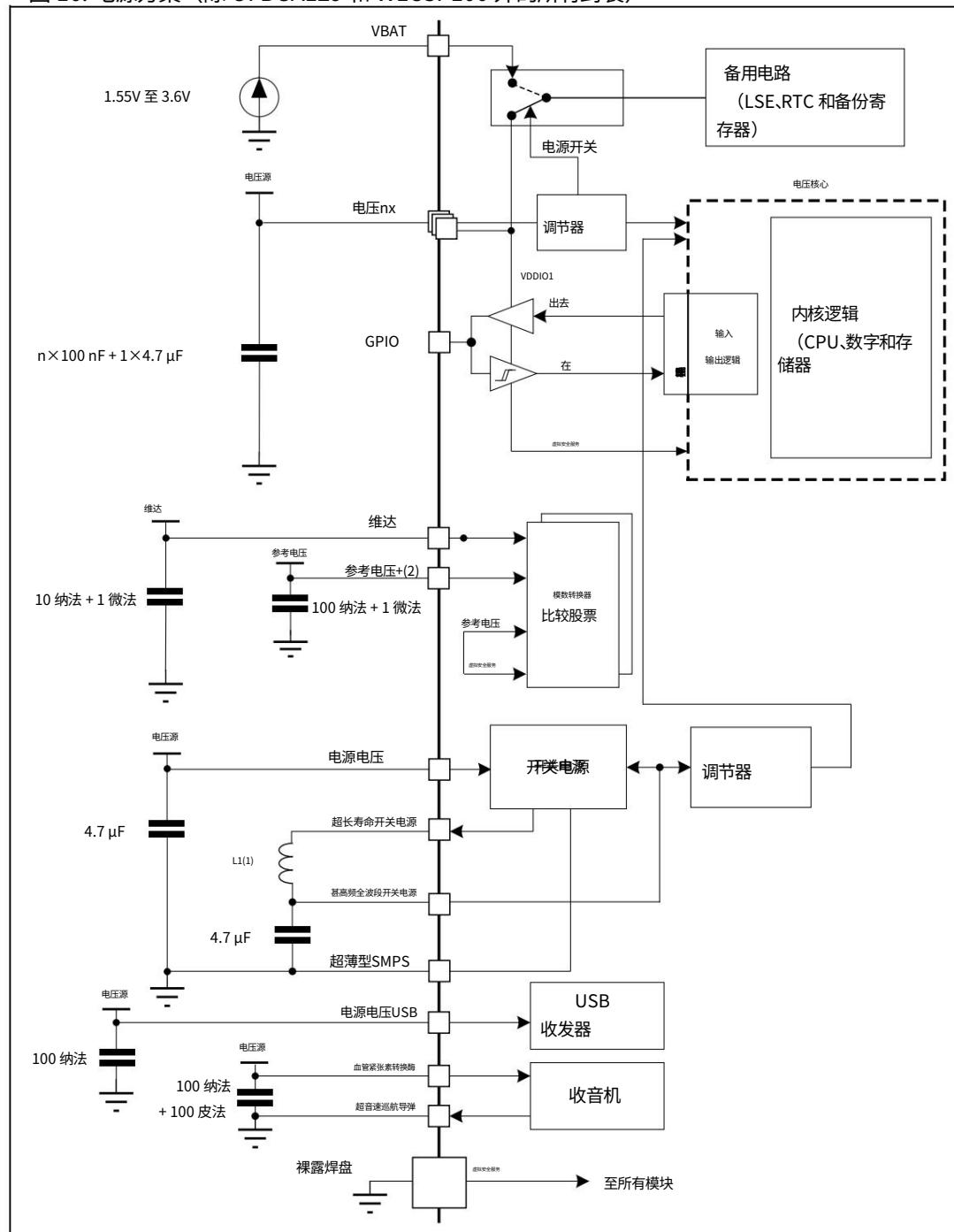
图 15. 引脚输入电压



MS19211V1

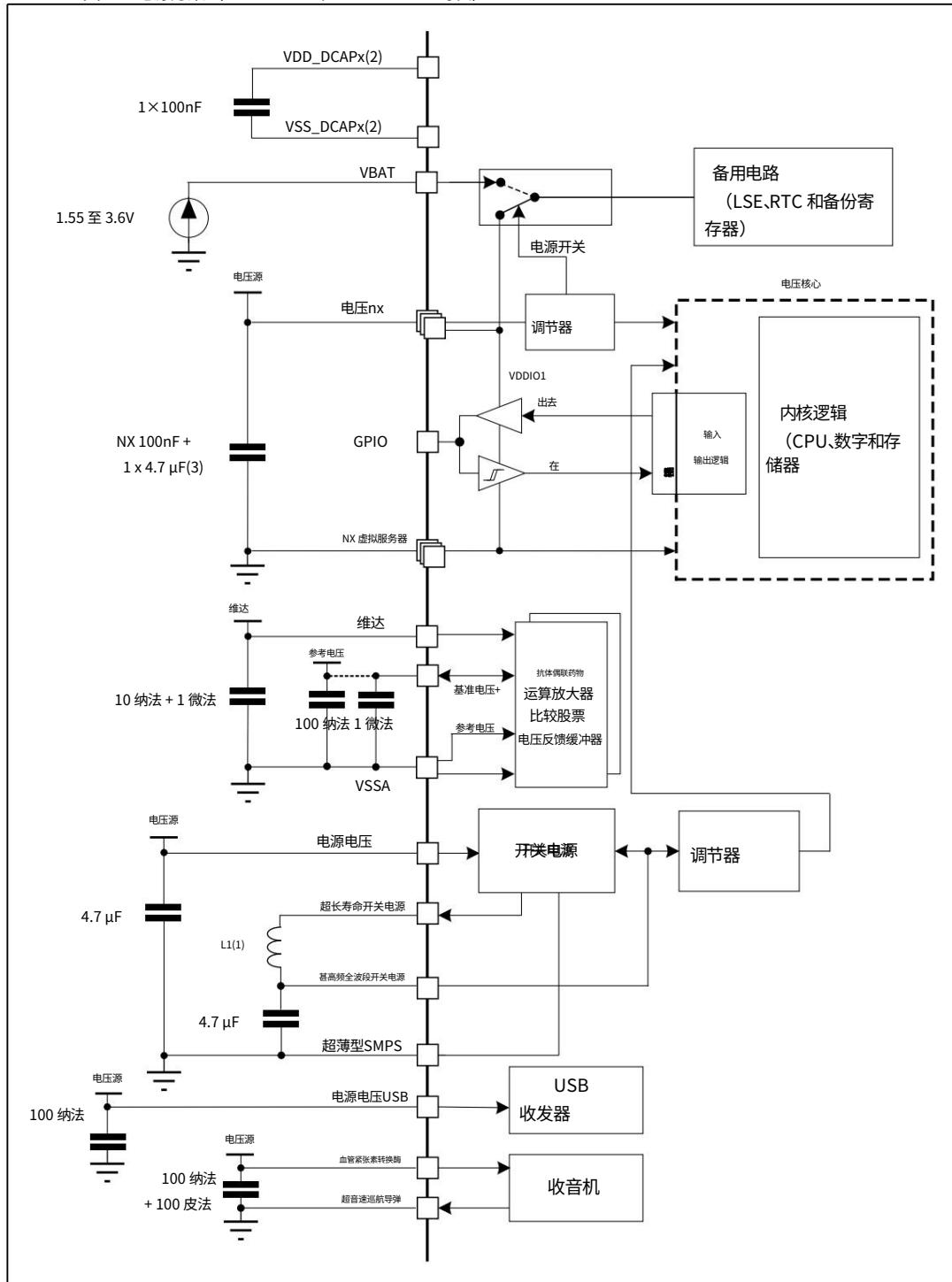
6.1.6 电源方案

图 16. 电源方案 (除 UFBGA129 和 WLCSP100 外的所有封装)



1. L1 的值取决于频率,如表6 所示。
 2. UFQFPN48 封装上不提供VREF+连接。

图 17. 电源方案 (UFBGA129 和 WLCSP100 封装)



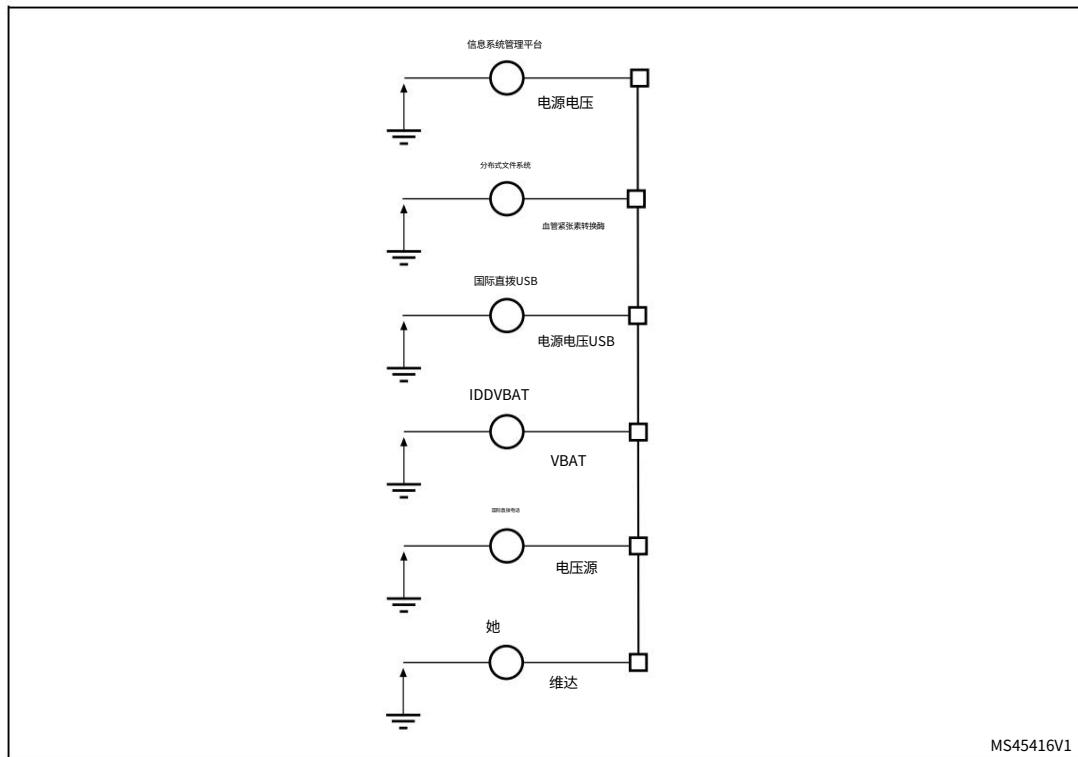
1. L1 的值取决于频率,如表6 所示。
2. 对于 UFBGA129 封装,VDD_DCAPx 和 VSS_DCAPx 球内部连接到VDD和VSS ,以简化2层板布局,特别是BGA下方的接地平面。
VDD电源可与电路板底层 BGA 中心单独连接。去耦 100 nF 电容无需切断电路板接地平面即可连接。
3. nx 100 nF 仅适用于 WLCSP 封装。

注意:每个电源对 (VDD / VSS、VDDA / VSSA等) 必须通过滤波去耦

如图 16 所示,陶瓷电容器。这些电容器必须尽可能靠近 (或低于) PCB 底面的相应引脚放置,以确保设备正常运转。

6.1.7 电流消耗测量

图 18. 电流消耗测量方案



6.2 绝对最大额定值

应力高于表 20、表 21 和表 22 中列出的绝对最大额定值

可能会对器件造成永久性损坏。这些只是应力额定值,并不代表器件在这些条件下可以正常工作。长时间处于最大额定值条件下可能会影响器件的可靠性。

设备任务配置文件 (应用条件) 符合 JEDEC JESD47 资格标准,可根据需求提供扩展任务配置文件。

电气特性

STM32WB55xx STM32WB35xx

表 20. 电压特性(1)

象征	评级	分钟	最大限度	单元
VDDX VSS	外部主电源电压 (包括VDD、VDDA、VDDUSB、VLCD、VDDRF、VDDSMPS、VBAT、VREF+)	-0.3	4.0	V
车架识别号(2)	FT_xxx 引脚上的输入电压	VSS-0.3	最小值 (VDD、VDDA、VDDUSB、VLCD、VDDRF、VDDSMPS) + 4.0(3)(4)	
	TT_xx 引脚上的输入电压		4.0	
	任何其他引脚上的输入电压		4.0	
\Delta VDDx	同一域的不同VDD电源引脚之间的变化	-	50	毫伏
VSSx-VSS	所有不同接地引脚之间的变化(5)	-	50	
VREF+ - VDDA允许电压差为VREF+ > VDDA		-	0.4	V

- 所有主电源 (VDD、VDDRF、VDDA、VDDUSB、VLCD、VBAT)和接地 (VSS、VSSA)引脚必须始终连接到外部电源,在允许的范围内。
- 必须始终遵守VIN最大值。请参阅表 21 了解允许的最大注入电流值。
- 此公式必须仅应用于与引脚定义表中描述的 IO 结构相关的电源。
- 为了维持高于 4 V 的电压,必须禁用内部上拉/下拉电阻。
- 包含 VREF- 引脚。

表 21. 电流特性

象征	评级	最大限度	单元
$\Sigma IVDD$	流入所有VDD电源线的总电流 (源)(1)	130	毫安
	所有VSS接地线流出的总电流 (吸收电流)(1) $\Sigma IVSS$	130	
IVDD(PIN)流入每个VDD电源引脚的最大电流 (源)(1)		100	
IVSS(PIN)每个VSS接地引脚的最大电流 (灌电流)(1)		100	
IIO(引脚)	除 FT_f 之外的任何 I/O 和控制引脚的输出电流消耗	20	
	任何 FT_f 引脚吸收的输出电流	20	
	由任意 I/O 和控制引脚提供的输出电流	20	
$\Sigma IIO(PIN)$	所有 I/O 和控制引脚总和所消耗的总输出电流 (2)	100	
	总输出电流来自所有 I/O 和控制引脚的总和 (2)	100	
注射针(3)	FT_xxx、TT_xx、RST 和 B 引脚上注入电流,PB0 和 PB1 除外	-5 / +0(4)	
	PB0 和 PB1 上注入电流	-5/0	
$\Sigma IINJ(PIN) $	总注入电流 (所有 I/O 和控制引脚的总和)(5)	二十五	

- 所有主电源 (VDD、VDDRF、VDDA、VDDUSB、VBAT)和接地 (VSS、VSSA)引脚必须始终连接到外部电源,在允许的范围内。
- 此电流消耗必须正确分配到所有 I/O 和控制引脚上。总输出电流不得两个连续电源引脚之间的吸电/供电是指高引脚数封装。
- 这些 I/O 上不可能进行正注入 (当VIN > VDD 时) ,并且当输入电压低于指定的最大值时也不会发生正注入。
- VIN < VSS会引起负注入。IINJ (PIN)不得超过。另请参阅表 20:电压最大允许输入电压值的特性。

5. 当多个输入被提交到电流注入时,最大值 $\Sigma |I_{INJ}(PIN)|$ 是负的绝对值
注入电流 (瞬时值)。

表 22. 热特性

象征	评级	价值	单元
TSTG	存储温度范围	-65 至 +150	摄氏度
TJ	最高结温	130	

6.3 工作条件

6.3.1 主要业绩概要

表 23. VDD = 3.3 V时的主要性能

范围		测试条件	单位类型
集成电路	铁心电流消耗	VBAT (VBAT = 1.8V, VDD = 0V)	0.002
		关断 (VDD = 1.8V)	0.013
		待机 (VDD = 1.8 V,32 KB SRAM2a 保留)	0.320
		停止2	1.85
		睡眠 (16MHz)	740
		LP 运行 (2 MHz)	320
		运行 (64MHz)	5000
		无线电接收(1)	4500
		无线电 TX 0 dBm 输出功率(1)	5200
派瑞	外设电流消耗	蓝牙低的活力	安培
		使用 Stop 2 进行广告(2) (Tx = 0 dBm;周期 1.28 秒;31 字节,3 个通道)	
		使用 Stop 2 进行广告(2) (Tx = 0 dBm,6 字节;周期 10.24 秒,3 个通道)	4
		LP 定时器	-
		I2C3	-
		低功耗串口	-
		实时时钟	-

1. 功耗包括射频子系统和数字处理。

2. 功耗平均超过 100 秒,包括 Cortex-M4,RF 子系统、数字处理和 Cortex-M0+。

6.3.2 一般操作条件

表 24. 一般操作条件

象征	范围	状况	分钟	最大限度	单元	
fHCLK内部	AHB 时钟频率	-	0	64	MHz	
fPCLK1内部	APB1 时钟频率	-	0	64		
fPCLK2内部	APB2 时钟频率	-	0	64		
VDD标准工作电压		-	1.71(1)(2)	3.6	V	
VDDA模拟电源电压		使用 ADC 或 COMP	1.62	3.6		
		使用 VREFBUF	2.4			
		ADC,COMP,VREFBUF 未使用(3)	1.71			
VBAT备用工作电压		-	1.55	3.6		

表 24. 一般操作条件 (续)

象征	范围	状况	分钟	最大限度	单元
VFBSPMS	SMPS 反馈电压	-	1.4	3.6	V
VDDRF最小	射频电压	-	1.71	3.6	
VDDUSB	USB 供电电压	使用 USB	3.0	3.6	
		USB未使用	0	3.6	
来	I/O输入电压	TT_xx 输入/输出	-0.3	电源电压+ 0.3	
		除 TT_xx 之外的所有 I/O	-0.3	最小值 (最小值 (VDD、VDDA、VDDUSB、VLCD) + 3.6V, 5.5V) (4)(5)	
晶圆散电	功率耗散 TA = 85 °C (对于后缀) 或者 对于后缀7(6), TA = 105 °C	UFQFPN48	-	803	毫瓦
		超薄QFPN68	-	425	
		WLCSP100	-	558	
		UFBGA129	-	481	
饰面	后缀 6 版本的环境温度	最大功耗	-40	85	摄氏度
		低功耗(7)		105	
	后缀 7 版本的环境温度	最大功耗	-40	105	
		低功耗(7)		125	
TJ	结温范围	后缀 6 版本	-40	105	
		后缀7版本		125	

1. 释放 RESET 时, 可保证功能降至VBOR0最小值。
2. 当VDDmin低于 1.95 V 时, 必须通过启用 BORH 配置来调节 SMPS 操作模式, 以强制 SMPS 旁路模式, 否则不得启用 SMPS。
3. 不使用时, VDDA必须连接至VDD。
4. 此公式必须仅应用于与引脚定义表所描述的IO结构相关的电源。
最大 I/O 输入电压是 $\text{最小值}(\text{VDD, VDDA, VDDUSB, VLCD}) + 3.6 \text{ V 和 } 5.5\text{V}$ 之间的最小值。
5. 当工作电压高于最小值 (VDD、VDDA、VDDUSB、VLCD) + 0.3 V 时, 内部上拉和下拉电阻必须禁用。
6. 如果TA较低, 则允许使用较高的PD值, 只要TJ不超过TJmax (见第 7.6 节: 热特征)。
7. 在低功耗状态下, 只要TJ不超过TJmax, TA就可以扩展到此范围 (见第 7.6 节: 热特性)。

6.3.3 RF 蓝牙低功耗特性

除非另有说明, RF 特性以 1 Mbps 给出。

表 25. RF 发射器蓝牙低功耗特性

象征	范围	测试条件	分钟	典型值	最大值	单位
福普	频率操作范围	-	2402	-	2480	MHz
福克斯塔尔	晶体频率	-	-	三十二	-	
ΔF	增量频率	-	-	250	-	千赫

电气特性

STM32WB55xx STM32WB35xx

表 25. RF 发射器蓝牙低功耗特性 (续)

象征	范围	测试条件	分钟	典型值	最大值	单位
Rgfsk 空中数据速率		12兆比特每秒				
PLLres RF通道间隔		- -2- 兆赫				

表 26. RF 发射器蓝牙低功耗特性 (1 Mbps) (1)

象征	范围	测试条件	最小值	典型值	最大值	单位
普利夫	最大输出功率	SMPS 旁路(VDD > 1.71 V) 或 开启 (VFBSPMS = 1.7 V 且 VDD > 1.95V)(2)	-	6.0	-	分贝毫瓦
		SMPS 旁路(VDD > 1.71 V) 或开启 (VFBSPMS = 1.4 V 且 VDD > 1.95 V) ,代码29(2)(3)	-	3.7	-	
	0 dBm 输出功率	-	-0-			
	最小输出功率	-	-	-20	-	
频带	频带 Tx = 0 dBm 上的输出功率变化 - 典型值		-0.5	-	0.4	分贝
BW6dB 6 dB	信号带宽	Tx = 最大输出功率	-670	-		千赫
IBSE 带内杂散发射	2 MHz低功耗蓝牙®: -20 dBm - ≥ 3 MHz低功耗蓝牙®: -30 dBm -	-	-50	-		分贝毫瓦
		-	-53	-		
带宽	频率漂移	低功耗蓝牙®: ±50 kHz -50	-	-	+50	千赫
maxdr	最大漂移率	低功耗蓝牙®: ±20 千赫/50 微秒	-20	-	+20	千赫/ 50 微秒
佛	频率偏移	低功耗蓝牙®: ±150 千赫	-150	+150		千赫
Δf1	频率偏差平均值	低功耗蓝牙®: 225 至 275 kHz 之间	225	-	275	
Δfa	频率偏差 Δf2 (平均值) / Δf1 (平均值)	低功耗蓝牙®: > 0.80	0.80	-	-	-
欧安组织(4)	带外 杂散发射	< 1 GHz	-	-	-61	分贝毫瓦
		≥1GHz	-	-	-46	

1. 基于参考设计 (见 AN5165) ,在传导模式下测量,使用输出功率特定的外部 RF 滤波器和
阻抗匹配网络与 50 Ω 天线接口。

2.根据所需的 TX 信号,必须将VFBSPMS和VDD设置为不同的电压电平 (请参阅 AN5246如何使用
SMPS 可提高 STM32WB MCU 的电源效率,可在www.st.com 上获取) 。

3. 代码 29 表示 Tx Power (PA_Level)选择 29 (25 为 0 dBm) 。

4. 适用于符合全球无线电频率法规 ETSI EN 300 328 和 EN 300 440 的系统
Class 2 (欧洲)、FCC CFR47 Part 15 (美国)和 ARIB STD-T66 (日本) 。

表 27. RF 发射器蓝牙低功耗特性 (2 Mbps) (1)

象征	范围	测试条件	最小值	典型值	最大值	单位
普利夫	最大输出功率	SMPS 旁路($VDD > 1.71$ V) 或开启 (VFBSPS = 1.7 V 且 $VDD > 1.95$ V)(2)	-	6.0	-	分贝毫瓦
		SMPS 旁路或开启 (VFBSPS = 1.4 V 和 $VDD > 1.71$ V) ,法典29(2)(3)	-	3.7	-	
	0 dBm 输出功率	-	-0-			
	最小输出功率	-	-	-20	-	
频带	频带 $Tx = 0$ dBm 上的输出功率变化 - 典型值		-0.5	-	0.4	分贝
BW6dB 6 dB	信号带宽	$Tx =$ 最大输出功率	670	千赫		
IBSE 带内杂散发射		4 MHz低功耗蓝牙 [®] : -20 dBm -		-56	-	分贝毫瓦
		5 MHz低功耗蓝牙 [®] : -20 dBm - ≥ 6 MHz低功耗蓝牙 [®]		-57	-	
		[®] : -30 dBm		-58		
相位	频率漂移	低功耗蓝牙 [®] : ± 50 kHz -50		-	50	千赫
maxdr	最大漂移率	低功耗蓝牙 [®] : ± 20 千赫/50 微秒	-20	-	20	千赫/50 微秒
佛	频率偏移	低功耗蓝牙 [®] : ± 150 kHz -150		-150		千赫
Δf_1	频率偏差平均值	低功耗蓝牙 [®] : 450 至 550 kHz 之间	450 -	550		
Δf_a	频率偏差 Δf_2 (平均值) / Δf_1 (平均值)	低功耗蓝牙 [®] : > 0.80	0.80-		-	-
欧安组织(4)	带外 杂散发射	< 1 GHz	-	-	-61	-
		≥ 1 GHz	-	-	-46	-

1. 基于参考设计 (见 AN5165) ,在传导模式下测量,使用输出功率特定的外部 RF 滤波器和阻抗匹配网络与 50Ω 天线接口。

2. 根据所需的 TX 信号,必须将VFBSPS和VDD设置为不同的电压电平 (请参见AN5246 STM32WB 系列微控制器上的 SMPS,可在 www.st.com上找到)。

3. 代码 29 表示 Tx Power (PA_Level)选择 29 (25 为 0 dBm) 。

4. 适用于符合全球无线电频率法规 ETSI EN 300 328 和 EN 300 440 的系统
Class 2 (欧洲)、FCC CFR47 Part 15 (美国)和 ARIB STD-T66 (日本) 。

电气特性

STM32WB55xx STM32WB35xx

表 28. RF 接收器蓝牙低功耗特性 (1 Mbps)

象征	范围	测试条件	类型	单元	
Prx_max 最大输入信号	普森斯 (1) (SMPS 旁路) PER <30.8% 高灵敏度模式 (SMPS 开启)	效率值<30.8% 低功耗蓝牙® :最小 -10 dBm 高灵敏度模式	0	分贝毫瓦	
Rssimaxrange RSSI最大值		低功耗蓝牙® :最大 -70 dBm	-96		
Rssiminrange RSSI 最小值		-	-95.5		
检查RSSI 准确性		-	-7		
C/I _{CO}		低功耗蓝牙® :21 dB	-94		
接收带宽	相邻信道干扰	调整≥5MHz 低功耗蓝牙® : -27 dB	-2	分贝	
		调整 ≤ -5 MHz 低功耗蓝牙® : -27 dB	-53		
		调整 = 4 MHz 低功耗蓝牙® : -27 dB	-53		
		调整 = -4 MHz 低功耗蓝牙® : -15 dB	-48		
		调整 = 3 MHz 低功耗蓝牙® : -27 dB	-33		
		调整 = 2 MHz 低功耗蓝牙® : -17 dB	-46		
		调整 = -2 MHz 低功耗蓝牙® : -15 dB	-39		
		调整 = 1 MHz 低功耗蓝牙® :15 dB	-35		
		调整 = -1 MHz 低功耗蓝牙® :15 dB	-2		
C/Im _{age} 镜像抑制(F _{image} = -3 MHz)	互调	低功耗蓝牙® : -9 dB	2	分贝毫瓦	
P_IMD		f ₂ -f ₁ = 3兆赫 低功耗蓝牙® : -50 dBm	-29		
		f ₂ -f ₁ = 4兆赫 低功耗蓝牙® : -50 dBm	-34		
		f ₂ -f ₁ = 5兆赫 低功耗蓝牙® : -50 dBm	-30		
			-32		

表 28. RF 接收器蓝牙低功耗特性 (1 Mbps) (续)

象征	范围	测试条件	类型	单元
P_OBB 带外阻塞		30 至 2000 MHz 低功耗蓝牙® : -30 dBm	-3	分贝毫瓦
		2003 至 2399 MHz 低功耗蓝牙® : -35 dBm	-5	
		2484 至 2997 MHz 低功耗蓝牙® : -35 dBm	-2	
		3 至 12.75 GHz 低功耗蓝牙® : -30 dBm	7	

1. 具有理想的TX。

表 29. RF 接收器蓝牙低功耗特性 (2 Mbps)

象征	范围	测试条件	类型	单元
Prx_max 最大输入信号		效率值<30.8% 低功耗蓝牙® : 最小 -10 dBm	0	分贝毫瓦
		高灵敏度模式 (SMPS 旁路)PER <30.8%	-93	
普森斯 (1)	高灵敏度模式 (SMPS 开启)	低功耗蓝牙® : 最大 -70 dBm	-92.5	
		-	-7	
Rssimaxrange	RSSI最大值	-	-	-94
Rssiminrange	RSSI 最小值	-	-	
检查RSSI 准确性		-	2	分贝
C/Ico	同信道抑制	低功耗蓝牙® 规格:21 dB	9	
相邻信道干扰		调整 ≥ 8 MHz 低功耗蓝牙® : -27 dB	-53	
		调整 ≤ -8 MHz 低功耗蓝牙® : -27 dB	-50	
		调整 = 6 MHz 低功耗蓝牙® : -27 dB	-49	
		调整 = -6 MHz 低功耗蓝牙® : -15 dB	-46	
		调整 = 4 MHz 低功耗蓝牙® : -17 dB	-42	
		调整 = 2 MHz 低功耗蓝牙® : 15 dB	-3	
		调整 = -2 MHz 低功耗蓝牙® : 15 dB	-3	
C/Image 镜像抑制(Fimage = -4 MHz)		低功耗蓝牙® : -9 dB	-26	

电气特性

STM32WB55xx STM32WB35xx

表 29. RF 接收器蓝牙低功耗特性 (2 Mbps) (续)

象征	范围	测试条件	类型	单元
P_IMD	互调	f2-f1 = 6兆赫 低功耗蓝牙®： -50 dBm	-29	分贝毫瓦
		f2-f1 = 8兆赫 低功耗蓝牙®： -50 dBm	-30	
		f2-f1 = 10兆赫 低功耗蓝牙®： -50 dBm	-29	
P_OBB 带外阻塞		30 至 2000 MHz 低功耗蓝牙®： -30 dBm	-3	毫瓦
		2003 至 2399 MHz 低功耗蓝牙®： -35 dBm	-9	
		2484 至 2997 MHz 低功耗蓝牙®： -35 dBm	-3	
		3 至 12.75 GHz 低功耗蓝牙®： -30 dBm	4	

1. 具有理想的TX。

表 30. VDD = 3.3 V 时的 RF 蓝牙低功耗功耗(1)

象征	范围	单位类型
最大电流	TX 最大输出功耗 (SMPS 旁路)	12.7
	TX 最大输出功耗 (SMPS 开启, VFBSMPS = 1.7 V)	7.8
tx0dbm	TX 0 dBm 输出功耗 (SMPS 旁路)	8.8
	TX 0 dBm 输出功耗 (SMPS 开启, VFBSMPS = 1.4 V)	5.2
伊尔克斯	Rx 消耗 (SMPS 旁路)	7.9
	Rx 消耗 (SMPS 开启, VFBSMPS = 1.4 V)	4.5

1. 功耗包括射频子系统和数字处理。

6.3.4 射频 802.15.4 特性

表 31. RF 发射器 802.15.4 特性

象征	范围	状况	最小值	典型值	最大值	单位
Fop	工作范围	-	2405	2480		MHz
福克斯塔尔	晶体频率	-	-	三十二	-	
△F	增量频率	-	-	5	-	
Roqpsk	空中数据速率	-	-250	- kbps		
PLLres	RF 通道间隔	-	-	5	-兆赫	

表 31. RF 发射器 802.15.4 特性 (续)

象征	范围	状况	最小值	典型值	最大值	单位
普利夫	最大输出功率(1)	SMPS 旁路或开启 (VFBSMPS = 1.7 V 和 VDD > 1.95V)	-	5.7	-	分贝毫瓦
		SMPS 旁路 (VDD > 1.71 V)或开启 (VFBSMPS = 1.4 V 且 VDD > 1.95V)	-	3.7	-	
	0 dBm 输出功率	-	-	0	-	
	最小输出功率	-	-	-20	-	
Pband	频带内输出功率变化 Tx = 0 dBm - 典型值		-0.5	-	0.4	分贝
EVM 均方根	EVM 均方根	最大峰值	-	8	- %	
Txpd	发射功率密度	f-fc > 3.5兆赫	-	-35	-	分贝

1. 基于参考设计 (参见 AN5165) ,以传导模式测量,使用输出功率特定的外部 RF 滤波器和阻抗匹配网络与 50 Ω 天线接口。

表 32. RF 接收器 802.15.4 特性

象征	范围	状况	单位类型
Prx_max	最大输入信号	最小值: -20 dBm 且 PER < 1% -10	
卢比	灵敏度 (SMPS 旁路)	最大: -85 dBm 且 PER < 1%	-100
	灵敏度 (SMPS 开启)		-98
C/调整	相邻信道抑制	-	三十五
称呼	替代频道拒绝	-	四十六

图 19. 典型链路质量指示器代码与 Rx 级别

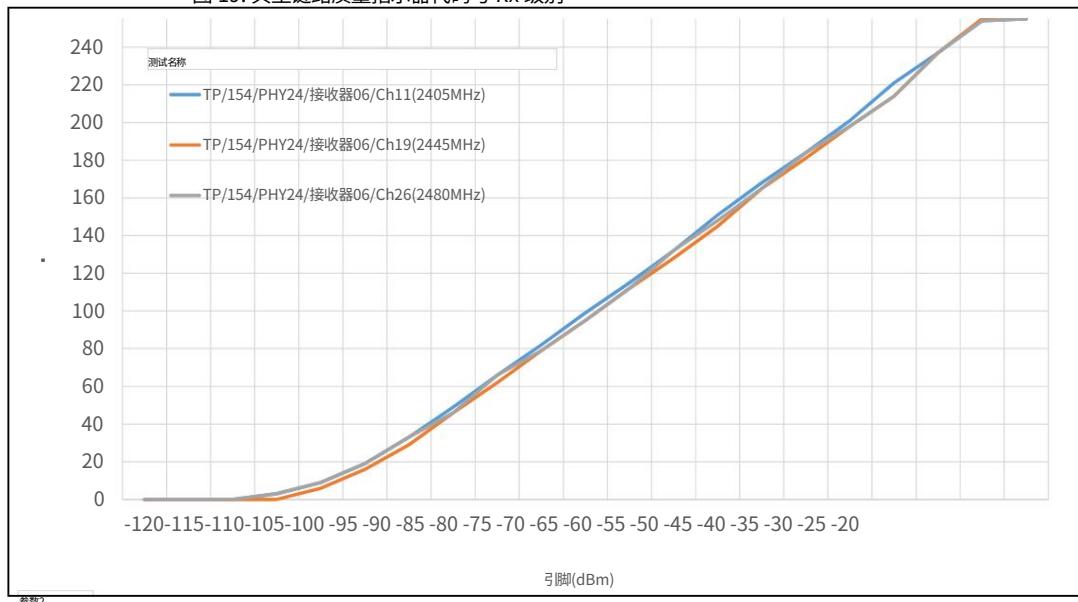
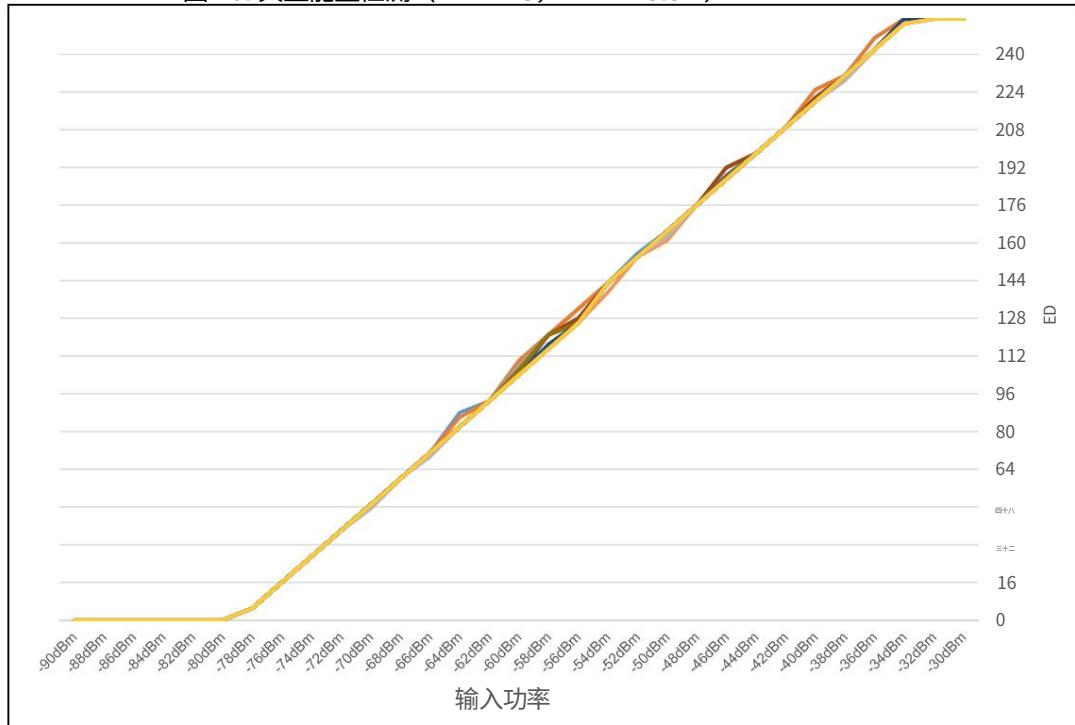


图 20. 典型能量检测 ($T = 27^\circ\text{C}$, $\text{VDD} = 3.3\text{ V}$)表 33. $\text{VDD} = 3.3\text{ V}$ 时的 RF 802.15.4 功耗(1)

象征	范围	单位类型
最大电流	TX 最大输出功耗 (SMPS 旁路)	11.7
	TX 最大输出功耗 (SMPS 开启, VFBSMPS = 1.7 V)	6.5
tx0dbm	TX 0 dBm 输出功耗 (SMPS 旁路)	9.1
	TX 0 dBm 输出功耗 (SMPS 开启, VFBSMPS = 1.4 V)	4.5
伊尔克斯洛	Rx 消耗 (SMPS 旁路)	9.2
	Rx 功耗 (SMPS 开启)	4.5

1. 功耗包括射频子系统和数字处理。

6.3.5 上电/断电时的工作条件

表 34 中给出的参数来自表 24 中汇总的环境温度条件下进行的测试。

表 34. 上电/断电时的工作条件

象征	范围	状况	分钟	最大限度	单元
电源电压	VDD上升时间率	-	-	∞	微秒/伏
	VDD下降时间率		10	∞	
tVDA	VDDA上升时间率	-	0	∞	微秒/伏
	VDDA下降时间率		10	∞	
tvVDDUSB	VDDUSB上升时间速率	-	0	∞	微秒/伏
	VDDUSB下降时间率		10	∞	
tvDDRF	VDDRF上升时间率	-	-	∞	微秒/伏
	VDDRF下降时间率		-	∞	

6.3.6 嵌入式复位和电源控制块特性

表 35 中给出的参数来自表 24:一般操作条件中总结的环境温度条件下进行的测试。

表 35. 嵌入式复位和电源控制模块特性

象征	范围	条件(1)	最小值	典型值	最大值	单位
tRSTTEMPO(2)	检测到 BOR0 后复位暂缓VDD上升	-	250	400	微秒	
VBOR0(2)	欠压复位阈值 0	上升沿	1.62	1.66	1.70	V
		下降沿	1.60	1.64	1.69	
VBOR1	欠压复位阈值 1	上升沿	2.06	2.10	2.14	V
		下降沿	1.96	2.00	2.04	
VBOR2	欠压复位阈值 2	上升沿	2.26	2.31	2.35	V
		下降沿	2.16	2.20	2.24	
VBOR3	欠压复位阈值 3	上升沿	2.56	2.61	2.66	V
		下降沿	2.47	2.52	2.57	
VBOR4	欠压复位阈值 4	上升沿	2.85	2.90	2.95	V
		下降沿	2.76	2.81	2.86	
电压差	可编程电压检测器阈值 0	上升沿	2.10	2.15	2.19	V
		下降沿	2.00	2.05	2.10	
物理气相沉积1	PVD 阈值 1	上升沿	2.26	2.31	2.36	V
		下降沿	2.15	2.20	2.25	
血管紧张素转换酶	PVD 阈值 2	上升沿	2.41	2.46	2.51	V
		下降沿	2.31	2.36	2.41	

电气特性

STM32WB55xx STM32WB35xx

表 35. 嵌入式复位和电源控制模块特性 (续)

象征	范围	条件(1)	最小值	典型值	最大值	单位
物理气相沉积3	PVD 阈值 3	上升沿	2.56	2.61	2.66	V
		下降沿	2.47	2.52	2.57	
维他命4	PVD 阈值 4	上升沿	2.69	2.74	2.79	V
		下降沿	2.59	2.64	2.69	
物理气相沉积5	PVD 阈值 5	上升沿	2.85	2.91	2.96	V
		下降沿	2.75	2.81	2.86	
物理气相沉积6	PVD 阈值 6	上升沿	2.92	2.98	3.04	毫伏
		下降沿	2.84	2.90	2.96	
Vhyst_BORH0	BORH0的滞后电压	连续模式下的滞后	-	20	-	毫伏
		其他模式下的滞后	-	三十	-	
Vhyst_BOR_PVD	BORH的滞后电压 (除 BORH0)和 PVD	-	-	100	-	
IDD (BOR_PVD)(2)	BOR(3) (BOR0 除外)和VDD的 PVD 消耗	-	-	1.1	1.6 μ A	
VPVM1	VDDUSB外设电压监控	-	1.18	1.22	1.26	V
VPVM3	VDDA外设电压监控	上升沿	1.61	1.65	1.69	
		下降沿	1.6	1.64	1.68	
Vhyst_PVM3	PVM3 滞后	-	-	10	-毫伏	
IDD (PVM1)(2)来自VDD的 PVM1 功耗		-	-	0.2	-	安培
IDD (PVM3)(2)来自VDD的 PVM3 功耗		- 2-				

1. 连续模式是指运行/睡眠模式,或者在低功耗运行/低功耗睡眠模式下启用温度传感器。

2.由设计保证。

3. BOR0 在所有模式下均处于启用状态 (关机除外) ,因此其消耗包含在电源电流中特征表。

6.3.7 嵌入式电压基准

表 36 中给出的参数是从表 24:一般工作条件中总结的环境温度和电源电压条件下进行的测试得出的。

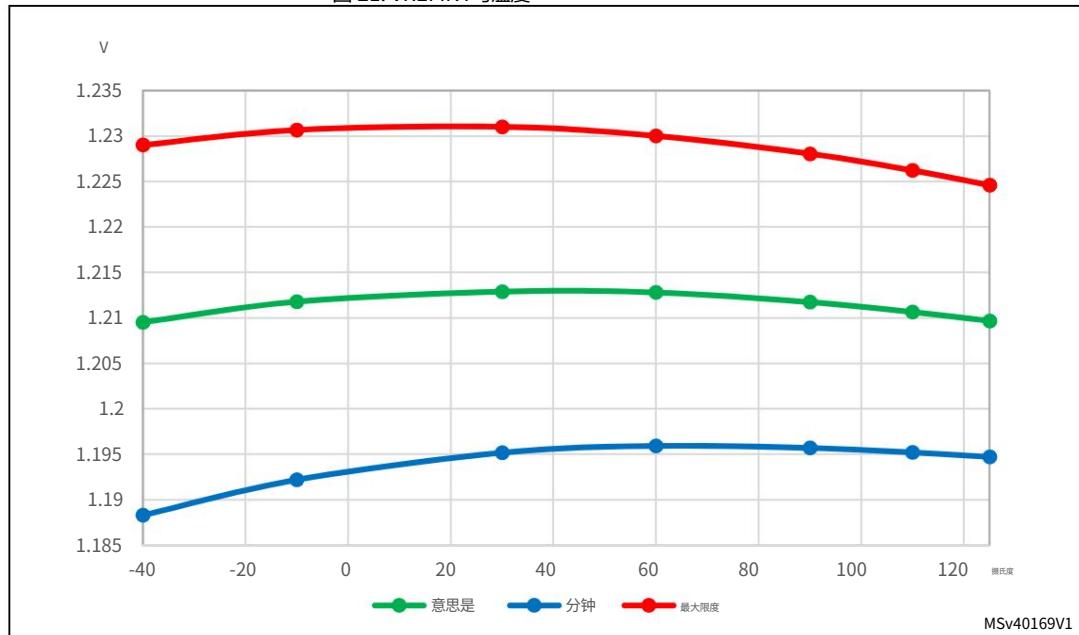
表 36. 嵌入式内部电压参考

象征	范围	状况	最小值	典型值	最大值	单位
维特	内部参考电压	-40°C < TA < +125°C	1.182	1.212	1.232	V
tS_vrefint ⁽¹⁾	读取内部参考电压时的ADC采样时间	-	4(2)	-	-	微秒
tstart_vreint	ADC 启用时参考电压缓冲器的启动时间	-	-	8	12(2)	
IDD(VREFINTBUF)	VREFINT缓冲区消耗来自经 ADC 转换后的VDD	-	-	12.5	20(2)	安培
ΔVREFINT	内部参考电压分布在整个温度范围内	VDD = 3V	-	5	7.5(2)毫伏	
系数	温度系数	-40°C < TA < +125°C	-	三+	50(2) ppm/°C	
系数	长期稳定性	1000 小时,温度 = 25 °C	-	300 1000 (2)	ppm	
电压增益	电压系数	3.0V < VDD < 3.6V	-	250 1200(2)	ppm/V	
VREFINT_DIV1	1/4参考电压	-	24	二十五	二十六	%
VREFINT_DIV2	1/2参考电压		49	50	51	
VREFINT_DIV3	1/4参考电压		74	75	76	

1. 应用中可以通过多次迭代来确定最短采样时间。

2. 由设计保证。

图 21. VREFINT与温度



6.3.8 电源电流特性

电流消耗是多个参数和因素的函数,例如工作电压、环境温度、I/O 引脚负载、设备软件配置、工作频率、I/O 引脚切换速率、内存中的程序位置以及执行的二进制代码。

电流消耗的测量如图18:电流消耗测量方案所示。

典型和最大电流消耗

MCU 处于以下条件:

- 所有 I/O 引脚均处于模拟输入模式
- 除非明确说明,否则所有外设均被禁用
- 闪存访问时间通过最小等待状态数进行调整,
取决于 f_{HCLK} 频率 (请参阅参考手册中的“根据 CPU 时钟 (HCLK) 频率的等待状态数”表)。
- 当外设使能时 $f_{PCLK} = f_{HCLK}$
- 对于闪存和共享外设, $f_{PCLK} = f_{HCLK} = f_{HCLKS}$

表 37 至 表 48 中给出的参数是从表 24:一般工作条件中总结的环境温度和电源电压条件下进行的测试得出的。

表 37. 运行和低功耗运行模式下的电流消耗,带数据处理的代码
从闪存运行,ART 启用 (缓存开启,预取关闭),VDD = 3.3 V

符号 参数	- 运行模式	状况		类型						马克斯(1)		单元 毫安	
		电压调节	fHCLK	25°C	55°C	85°C	105°C	25°C	85°C	105°C			
国际直拨电话 (运行)	电源电流 fHCLK = fHSI16 最高至 包括 16 MHz,fHCLK = fHSE = 32 MHz fHSI16 + PLL ON 高 于 32 MHz 所有外设均已禁用	范围 2	16兆赫 1.90		1.90	2.00	2.20	2.40	2.52	2.96			
			2兆赫 0.960	0.985	1.10				1.25	1.25	1.57	2.05	
			64兆赫 8.15	8.25	8.40	8.60	9.30	9.60	10.02				
			32兆赫 4.20	4.25	4.40	4.65	4.25	4.63	5.17				
			16兆赫 2.25	2.30	2.40	2.65	2.65	2.91	3.52				
	电源电流 fHCLK = fMSI 所有外设均已禁用	范围 1	64兆赫 5.00	5.00	5.10	5.20					-	-	-
			32兆赫 3.15	3.15	3.25	3.35					-	-	-
			16兆赫 2.30	2.30	2.35	2.45					-	-	-
		开关电源 范围 1	2兆赫 0.335	0.360	0.470	0.670	0.480	0.910	1.47				
			1兆赫 0.170	0.210	0.325	0.520	0.270	0.730	1.31				
国际直拨电话 (LP 运行)	低功耗运行模 式	400千赫 0.0815											
		100千赫 0.0415											

1. 除非另有说明,否则由特性结果保证。

表 38. 运行和低功耗运行模式下的电流消耗,数据处理代码从 SRAM1 运行,VDD = 3.3 V

符号 参数		状况			类型			马克斯(1)			单元
		-	电压调节	fHCLK 25°C 55°C 85°C 105°C 25°C 85°C 105°C							
国际直接电话 (运行)	电源电流 运行模式	fHCLK = fHSI16 最高至 包括 16 MHz,fHCLK = fHSE = 32 MHz fHSI16 + PLL ON 高 于 32 MHz 所有外设均已禁用	范围 2	16兆赫 2.00	2.05	2.15	2.30	2.57	3.04	3.64	
				2兆赫 0.970	1.00	1.10			1.25	1.62	1.90 2.55
			范围 1	64兆赫 8.80	8.90	9.00	9.20	10.50	10.80	11.30	
				32兆赫 4.50	4.55	4.70	4.90	4.63	4.89	5.62	
				16 兆赫 2.40	2.40	2.55	2.70	2.50	2.70	3.21	
			开关电源 范围 1	64兆赫 5.25	5.30	5.35	5.45				-
				32兆赫 3.25	3.25	3.35	3.45				-
				16兆赫 2.35	2.35	2.40	2.45				-
			国际直接电话 (LP 运行)	2兆赫 0.265	0.285	0.385	0.550	0.440	0.940	1.620	
				1兆赫 0.135	0.170	0.270	0.430	0.290	0.760	1.480	
				400千赫 0.066	0.097	0.195	0.360	0.200	0.670	1.380	
				100千赫 0.031	0.0625	0.160	0.325	0.170	0.470	1.330	

1. 除非另有说明,否则由特性结果保证。

表 39. 运行和低功耗运行模式下的典型电流消耗（具有不同的代码）
从闪存运行,ART 启用（缓存开启,预取关闭）, VDD= 3.3 V

象征	范围	状况			类型	单元	类型	单元		
		-	电压调节	代码						
国际直拨电话 (运行)	- fHCLK = fMSI = 2MHz 所有外设禁用	■	■	精简代码(1)	1.90	毫安	119	毫安/兆赫		
				核心标志	1.85		116			
				Dhrystone 2.1	1.85		116			
				斐波那契	1.75		109			
				虽然(1)	1.60		100			
		■	■	精简代码(1)	8.15	毫安	127	毫安/兆赫		
				核心标志	8.00		125			
				Dhrystone 2.1	8.10		127			
				斐波那契	7.60		119			
				虽然(1)	6.85		107			
		■	■	精简代码(1)	5.00	毫安	78	毫安/兆赫		
				核心标志	4.95		77			
				Dhrystone 2.1	4.95		77			
				斐波那契	4.75		74			
				虽然(1)	4.40		69			
		■	■	精简代码(1)	4.07	毫安	64	毫安/兆赫		
				核心标志	3.99		62			
				Dhrystone 2.1	4.04		63			
				斐波那契	3.79		59			
				虽然(1)	3.42		53			
国际直拨电话 (LP 运行)	电源电流 低功率运行	fHCLK = fMSI = 2MHz 所有外设禁用			精简代码(1)	320	安培	160	毫安/兆赫	
		核心标志		350	175					
		Dhrystone 2.1		350	175					
		斐波那契		390	195					
		虽然(1)		225	113					

1.表 37和表 38中提供的特性结果使用了简化代码。

2. 计算值。RF TX 和 SMPS 开启时的 MCU 消耗。

电气特性

STM32WB55xx STM32WB35xx

表 40. 运行和低功耗运行模式下的典型电流消耗，
从 SRAM1 运行不同的代码，VDD = 3.3 V

象征	范围	状况			类型	单元	类型	单元	
		-	电压调节	代码					
国际直拨电话 (运行)	电源电流 低功率运行	160mA	140mA	精简代码(1)	2.00	毫安	125	毫安/兆赫	
				核心标志	1.75		109		
				Dhrystone 2.1	1.95		122		
				斐波那契	1.85		116		
				虽然(1)	1.85		116		
		140mA	120mA	精简代码(1)	8.80	毫安	138	毫安/兆赫	
				核心标志	7.50		117		
				Dhrystone 2.1	8.60		134		
				斐波那契	7.90		123		
				虽然(1)	8.00		125		
		120mA	100mA	精简代码(1)	5.25	毫安	82	毫安/兆赫	
				核心标志	4.65		73		
				Dhrystone 2.1	5.15		80		
				斐波那契	4.85		76		
				虽然(1)	4.90		77		
		100mA	80mA	简化代码(1) 4.39		毫安	69	毫安/兆赫	
				核心标志	3.74		58		
				Dhrystone 2.1	4.29		67		
				斐波那契	3.94		62		
				虽然(1)	3.99		62		
国际直拨电话(LPRun)	电源电流 低功率运行	fHCLK = fMSI = 2MHz 所有外设禁用			简化代码(1) 255	安培	128	毫安/兆赫	
		核心标志		205	103				
		Dhrystone 2.1		250	125				
		斐波那契		230	115				
		虽然(1)		220	110				

1.表 37 和表 38 中提供的特性结果使用了简化代码。

2. 计算值。RF TX 和 SMPS 开启时的 MCU 消耗。



表 41. 休眠和低功耗休眠模式下的电流消耗,闪存开启最大(1)

象征	范围	状况			类型					单元	
		-	电压调节	fHCLK 25°C	55°C	85°C	105°C	25°C	85°C		
国际长途电话 (睡眠)	睡眠模式下的供电电流, fHCLK = fHSI16 最高 可达 16MHz 包括, fHCLK = fHSE 最高至 32兆赫 fHSI16 + PLL ON 高 于 32 MHz 所有外设均已禁用	范围 2 16 MHz	0.740	0.765	0.865			1.05	0.840	1.210	1.810
			64兆赫 2.65			2.70	2.80	3.00	3.00	3.38	3.91
			32兆赫 1.40			1.45	1.60	1.80	1.55	1.86	2.49
			16兆赫 0.845	0.875	0.990			1.20	0.970	1.40	2.02
			64兆赫 2.60			2.60	2.65	2.75	-	-	-
		开关电源 范围 1	32兆赫 1.90			1.95	2.00	2.10	-	-	-
			16兆赫 1.70			1.70	1.75	1.80	-	-	-
			2兆赫 0.090	0.125	0.235	0.430	0.130	0.600	1.19		
		电源电流 低功耗睡眠模 式	1兆赫 0.058	0.093	0.205	0.400	0.090	0.570	1.16		
			400千赫 0.044	0.0725	0.185	0.380	0.070	0.540	1.11		
			100千赫 0.0315	0.0635	0.0175	0.370	0.055	0.530	1.13		

表 42. 低功耗睡眠模式下的电流消耗,断电状态下的闪存

符号 参数		状况		类型				马克斯(1)			单元
		-	fHCLK	25 摄氏度	55 摄氏度	85 摄氏度	105 摄氏度	25 摄氏度	85 摄氏度	105 摄氏度	
(LP睡眠)	电源电流 低功耗睡眠模 式	fHCLK = fMSI 所有外设均已禁用	2兆赫	94.0	115	200	335	135	610	1201	安培
			1兆赫	56.5	86.0	170	305	94.2	560	1171	
			400千赫	40.5	66.5	150	285	68.0	540	1129	
			100千赫	27.5	57.5	140	275	54.6	539	1131	

1. 除非另有说明,否则由特性结果保证。

表 43. Stop 2 模式下的电流消耗

符号/参数		状况		类型								马克斯(1)		单元
		-	电源电压	0°C	25°C	40°C	55°C	85°C	105°C	0°C	25°C	85°C	105°C	
(第 2 站)	停止 2 模式下的供电电流, RTC 禁用	LCD 已禁用 蓝牙低 能源禁用	1.8V	1.00	1.85	3.15	5.95	21.5	50.0	1.58	4.12	56.9	132.7	安培
			2.4V	1.10	1.85	3.20	6.00	22.0	51.0				-	
			3.0V	1.10	1.85	3.25	6.10	22.0	52.0	1.60	4.17	57.9	135.6	
			3.6V	1.15	1.95	3.35	6.25	23.0	53.0	1.69	4.40	58.6	135.7	
		LCD 启用(2) 并计时 由 LSI 提供 蓝牙低 能源禁用	1.8V	1.20	2.00	3.35	6.10	22.0	50.5	1.76	4.30	57.1	133.3	
			2.4V	1.20	2.00	3.40	6.20	22.0	51.0			-	-	
			3.0V	1.25	2.10	3.45	6.30	22.5	52.0	1.85	4.41	58.1	135.8	
			3.6V	1.30	2.15	3.60	6.55	23.0	53.5	1.97	4.66	59.4	136.6	
		RTC 时钟 由 LSI 提供, LCD 已禁用	1.8V	1.30	2.10	3.45	6.25	22.0	50.5	1.91	4.50	57.2	133.0	
			2.4伏	1.45	2.25	3.55	6.40	22.5	51.5			-	-	
			3.0V	1.50	2.30	3.70	6.55	22.5	52.5	2.11	4.64	58.3	136.1	
			3.6V	1.75	2.50	3.95	6.85	23.5	53.5	2.26	5.12	59.7	136.9	
(第 2 站 和 实时时钟 (RTC))	在 Stop 2 模式下 供电电流, RTC 启用, 蓝牙低 能源禁用	RTC 时钟 由 LSI 提供, LCD 启用(2)	1.8V	1.35	2.20	3.55	6.30	22.0	50.5	1.99	4.57	57.4	133.8	安培
			2.4伏	1.50	2.35	3.65	6.50	22.5	51.5			-	-	
			3.0V	1.70	2.45	3.85	6.65	23.0	52.5	2.17	4.87	58.4	136.3	
			3.6V	1.80	2.60	4.05	6.95	23.5	54.0	2.41	5.11	59.9	137.1	
		RTC 时钟 LSE 石英(3) 低驱动模式	1.8V	1.35	2.20	3.50	6.25	22.0	50.5	1.91	4.29	57.1	133.5	
			2.4伏	1.45	2.25	3.65	6.40	22.5	51.5			-	-	
			3.0V	1.55	2.45	3.80	6.65	23.0	52.5	2.01	4.31	58.0	135.9	
			3.6V	1.70	2.55	4.05	6.95	23.5	54.0	2.16	4.40	81.6	137.0	

表 43. 停止 2 模式下的电流消耗 (续)

符号	参数	状况		类型								马克斯(1)			单元
		-	电源电压	0°C	25°C	40°C	55°C	85°C	105°C	0°C	25°C	85°C	105°C		
(从 站点 2)	供电电流 醒来自 停止 2 模式 旁路模式	唤醒时钟为 HSI16, 电压范围 2。参见 (4)。	3.0V-389				-	-	-	-	-	-	-	-	安培
		唤醒时钟为 MSI = 32 MHz, 电压范围 1。参见 (4)。	3.0V-320				-	-	-	-	-	-	-	-	
		唤醒时钟为 MSI = 4 MHz, 电压范围 2。 参见(4)。	3.0V-528				-	-	-	-	-	-	-	-	

1. 除非另有说明,保证基于特性测试。
2. LCD 可通过外部电压源启用。不包括 VLCD 的功耗。请参阅 VLCD 的 LCD 控制器特性
3. 基于使用 32.768 kHz 晶振 (MC306-G-06Q-32.768,制造商 JFVNY) 和两个 6.8 pF 负载进行的特性测试电容器。
4. 通过闪存执行代码唤醒。典型唤醒时间的平均值如表 51:低功耗模式 中所述
[唤醒时间](#)。

表 44. Stop 1 模式下的电流消耗

符号 参数		状况		类型						马克斯(1)			单元	
		-	电源电压	0°C	25°C	40°C	55°C	85°C	105°C	0°C	25°C	85°C	105°C	
图示接线 (第 1 站) 实时时钟 已禁用	电源电流 停止 1 模式, 实时时钟 已禁用	蓝牙低 能源禁用 LCD 已禁用	1.8V	5.05	9.20	15.5	28.0	96.0	210	7.00	28.4	343.7	138.6	安培
			2.4伏	5.10	9.25	15.5	28.5	96.5	215			-	-	
			3.0V	5.15	9.30	15.5	28.5	97.0	215	7.07	28.5	346.8	146.0	
			3.6V	5.25	9.45	16.0	29.0	97.5	215	7.30	28.8	351.0	149.4	
		蓝牙低 能源禁用 LCD 启用(2),由 LSI 计时	1.8V	5.05	9.30	15.5	28.5	96.0	210	7.10	28.7	344.4	139.0	
			2.4伏	5.10	9.35	16.0	28.5	96.5	215			-	-	
			3.0V	5.20	9.65	16.0	28.5	97.0	215	7.26	29.6	345.0	147.0	
			3.6V	5.35	9.85	16.0	29.0	98.5	215	7.62	29.8	349.0	150.8	
图示接线 (第 1 站) 实时时钟 (RTC)	电源电流 停止 1 模式, 实时时钟 已启用, 蓝牙 低能耗已禁用	RTC 由 LSI 计时 LCD 已禁用	1.8V	5.30	9.35	16.0	28.5	96.5	215	7.30	29.5	343.7	139.2	安培
			2.4V	5.40	9.45	16.0	28.5	97.0	215			-	-	
			3.0V	5.70	9.55	16.5	29.0	98.5	220	7.69	29.7	347.2	146.1	
			3.6V	5.85	10.0	16.5	29.5	96.5	215	8.08	29.8	349.9	151.1	
		RTC 由 LSI 计时 LCD 启用(2)	1.8V	5.25	9.60	16.0	28.5	96.5	215	7.10	29.0	344.3	139.9	
			2.4V	5.30	9.75	16.0	29.0	97.0	215			-	-	
			3.0V	5.85	9.80	16.5	29.0	97.5	215	7.53	29.8	347.4	146.2	
			3.6V	5.90	10.5	16.5	29.0	98.5	220	8.18	29.9	350.6	151.8	
		RTC 时钟 LSE 石英(3) 低驱动模式	1.8V	5.35	9.55	16.0	28.5	96.5	215	6.00	28.7	343.9	138.7	
			2.4伏	5.40	9.70	16.0	29.0	96.5	215			-	-	
			3.0V	5.75	9.70	16.0	29.0	97.5	215	7.40	28.9	346.6	143.8	
			3.6V	5.90	10.0	16.5	29.5	99.0	220	7.58	29.2	349.0	149.9	

表 44. 停止 1 模式下的电流消耗 (续)

符号 参数		状况		类型						马克斯(1)			单元	
		-	电源电压	0°C	25°C	40°C	55°C	85°C	105°C	0°C	25°C	85°C	105°C	
电源电流 (从 停止1)	从 Stop 1 旁路模式唤醒 时	唤醒时钟 HSI16, 电压范 围2。 见 (4) 。	3.0V-129				-	-	-	-	-	-	-	安培
		唤醒时钟 MSI = 32 MHz,电压范围 1。 见 (4) 。	3.0V-124			-	-	-	-	-	-	-	-	
		唤醒时钟 MSI = 4 MHz,电压范围 2。 见 (4) 。	3.0V-207			-	-	-	-	-	-	-	-	

1. 除非另有说明,保证基于特性测试。
2. LCD 可通过外部电压源启用。不包括 VLCD 的功耗。请参阅 IVLCD 的 LCD 控制器特性
3. 根据使用 32.768 kHz 晶体 (MC306-G-06Q-32.768,制造商 JFVN) 和两个 6.8 pF 负载电容器进行的特性测量。
4. 通过从闪存执行代码唤醒。典型唤醒时间的平均值如表 51:低功耗模式唤醒中所述
時間。

表 45. Stop 0 模式下的电流消耗

符号 参数	状况	类型										马克斯(1)				单元
		-	电源电压 0°C	25°C	40°C	55°C	85°C	105°C	0°C	25°C	85°C	105°C	-	-	-	
(停止 0)	Stop 0 模式下的供电电流， RTC 已禁用， 蓝牙低 能源禁 用， LCD 已禁用	- -	1.8V	95.5	100	110	120	195	315	110.0	114.2	458.1	874.8	-	-	安培
			2.4伏	97.5	105	110	125	195	315	-	-	-	-	-	-	
			3.0V	98.5	105	110	125	195	320	117.3	134.3	461.8	880.0	-	-	
			3.6V	100	105	115	125	200	320	165.0	135.7	494.0	884.1	-	-	
	从 Stop 0 唤醒期 间的供电电流 旁路模式	唤醒时钟HSI16， 电压范围2。 见 (2)。	3.0V-			331	-	-	-	-	-	-	-	-	-	安培
			3.0V-			349	-	-	-	-	-	-	-	-	-	
			3.0V-			196	-	-	-	-	-	-	-	-	-	

1. 除非另有说明,否则由特性结果保证。
2. 通过闪存执行代码唤醒。典型唤醒时间的平均值如表 51:低功耗模式中所述
[唤醒时间](#)。

表 46. 待机模式下的电流消耗

象征	范围	状况		类型						马克斯(1)			单元	
		-	电源电压	0°C	25°C	40°C	55°C	85°C	105°C	0°C	25°C	85°C	105°C	
支持	待机模式下的供电电流 (备份寄存器和 SRAM2a 保留), RTC 已禁用	蓝牙低能源禁用 没有独立的监督机构	1.8V	0.270	0.320	0.515	0.920	3.45	8.20	0.300	0.828	7.850	19.300	安培
			2.4V	0.270	0.350	0.540	0.955	3.50	8.80			-	-	
			3.0V	0.270	0.370	0.575	1.00	3.85	9.50	0.380	0.945	8.505	21.200	
			3.6V	0.300	0.410	0.645	1.15	4.20	10.50	0.400	1.040	8.980	22.400	
		蓝牙低能源禁用 具有独立看门狗	1.8V	0.265	0.525	0.710	1.10	3.90	8.40	0.520	1.095	8.041	19.500	
			2.4V	0.280	0.595	0.790	1.20	4.00	9.05			-	-	
			3.0V	0.290	0.670	0.855	1.35	4.15	9.80	0.730	1.253	8.774	21.400	
			3.6V	0.295	0.770	0.990	1.50	4.60	11.00	0.851	1.356	9.360	22.840	
待机时 实时时钟 (RTC)	待机模式下的供电电流 (备份寄存器和 SRAM2a 保留), 已启用 RTC 蓝牙低能源禁用	RTC 时钟 LSI, 无独立看门狗	1.8V	0.500	0.600	0.780	1.20	3.70	8.45	0.680	1.165	8.143	19.660	安培
			2.4V	0.630	0.705	0.910	1.30	3.80	9.10			-	-	
			3.0V	0.725	0.825	1.050	1.50	3.95	9.90	0.930	1.463	8.977	21.440	
			3.6V	0.860	0.970	1.200	1.70	4.25	11.00	1.050	1.628	9.634	23.080	
		RTC 时钟 LSI, 具有独立看门狗	1.8V	0.565	0.655	0.830	1.25	3.75	8.55	0.734	1.196	8.187	19.710	
			2.4V	0.635	0.790	0.975	1.40	4.10	9.20			-	-	
			3.0V	0.725	0.915	1.100	1.55	4.50	10.00	1.028	1.573	9.072	21.810	
			3.6V	0.870	1.050	1.300	1.80	4.90	11.00	1.144	1.723	9.730	23.200	
		RTC 时钟 LSE 石英 (2) 低驱动模式	1.8V	0.525	0.625	0.840	1.25	3.75	8.60	0.600	1.061	8.029	19.610	
			2.4V	0.665	0.755	0.960	1.35	4.05	9.25			-	-	
			3.0V	0.775	0.880	1.100	1.55	4.40	10.00	0.600	1.100	8.719	21.570	
			3.6V	0.935	1.050	1.300	1.80	5.00	11.00	0.750	1.171	9.460	23.030	



象征	范围	状况		类型								马克斯(1)				单元		
		-	电源电压	0°C	25°C	40°C	55°C	85°C	105°C	0°C	25°C	85°C	105°C	-	-	-		
(SRAM2a)(3)	电源电流 要减去 待机模式时 SRAM2a 不保 留	- - - - - - - - - - - - - - - - - 安培	1.8V	0.160	0.210	0.380	0.660	2.30	5.15					-	-	-	-	
			2.4伏	0.165	0.245	0.375	0.650	2.15	5.20					-	-	-	-	
			3.0V	0.155	0.250	0.385	0.630	2.25	5.20					-	-	-	-	
			3.6V	0.155	0.235	0.375	0.670	2.20	5.20					-	-	-	-	
(从 支持)	唤醒期间的供电 电流 待机模式	唤醒时钟为 HSI16。 参见 (4)。 开关电源关闭	3.0V-		1.73	-	-	-	-	-	-	-	-	-	-	-	毫安	

1. 除非另有说明,否则由特性结果保证。
2. 基于使用 32.768 kHz 晶振 (MC306-G-06Q-32.768,制造商 JFVN) 和两个 6.8 pF 负载进行的特性测试电容器。
3. 待机带 SRAM2a 模式下的供电电流为 :IDD(待机) + IDD(SRAM2a)。待机带 RTC 带 SRAM2a 模式下的供电电流是 :IDD(待机+RTC)+IDD(SRAM2a)。
4. 通过闪存执行代码唤醒。表 51 中给出了典型唤醒时间的平均值。



表 47. 关断模式下的电流消耗

象征	范围	状况		类型								马克斯(1)				单元	
		-	电源电压	0°C	25°C	40°C	55°C	85°C	105°C	0°C	25°C	40°C	55°C	85°C	105°C		
■ (关闭)	电源电流 关机模式 (保留备份寄存器) RTC 禁用	-	1.8V	0.039	0.013	0.030	0.100	0.635	1.950					-	-	2.099	6.200
			2.4伏	0.059	0.014	0.055	0.120	0.785	2.350					-	-	-	-
			3.0V	0.064	0.037	0.070	0.180	1.000	2.900					-	0.185	2.670	7.490
			3.6V	0.071	0.093	0.140	0.280	1.300	3.700					-	0.247	3.120	8.450
■ (使用 RTC 关机)	电源电流 关机模式 (保留备份寄存器) RTC 启用	RTC 由 LSE 计时 石英 (2) 低 驾驶模式	1.8V	0.320	0.315	0.355	0.420	0.985	2.300					-	0.572	2.702	6.180
			2.4伏	0.425	0.405	0.460	0.540	1.200	2.800					-	-	-	-
			3.0V	0.535	0.535	0.595	0.700	1.500	3.450					-	0.664	2.990	7.800
			3.6V	0.695	0.720	0.790	0.940	2.000	4.350					-	0.790	3.730	9.140

1. 除非另有说明,否则由特性结果保证。

2. 根据使用 32.768 kHz 晶体 (MC306-G-06Q-32.768,制造商 JFVN) 和两个 6.8 pF 负载电容器进行的特性测量。

表 48. VBAT 模式下的电流消耗

符号 参数		状况		类型								马克斯(1)				单元	
		-	VBAT	0°C	25°C	40°C	55°C	85°C	105°C	0°C	25°C	40°C	55°C	85°C	105°C		
■ (VBAT)	备份域 电源电流	RTC 已禁用	1.8V	1.00	2.00	4.00	10.0	52.0	145				-	-	-	-	-
			2.4V	1.00	2.00	5.00	12.0	60.0	165				-	-	-	-	-
			3.0V	2.00	4.00	7.00	16.0	75.0	225				-	-	-	-	-
			3.6V	7.00	15.0	23.0	42.0	170	450				-	-	-	-	-
		已启用 RTC 并计时 LSE quartz(2)	1.8伏	295	305	315	325	380	480				-	-	-	-	-
			2.4伏	385	395	400	415	475	595				-	-	-	-	-
			3.0伏	495	505	515	530	600	765				-	-	-	-	-
			3.6伏	630	645	660	685	830	1150				-	-	-	-	-
													-	-	-	-	-
													-	-	-	-	-

1. 除非另有说明,否则由特性结果保证。

2. 根据使用 32.768 kHz 晶体 (MC306-G-06Q-32.768,制造商 JFVN) 和两个 6.8 pF 负载电容器进行的特性测量。

表 49. 复位条件下的电流

符号条件		类型								马克斯(1)						单元
		0 °C	25 °C	40 °C	55 °C	85 °C	105 °C	0 °C	25 °C	40 °C	55 °C	85 °C	105 °C	-	-	
国际直接电话 (普通话)	1.8V	-	410	-	-	-	-	-	-	-	-	-	-	-	-	安培
	2.4V	-	-	-	-	-	-	-	-	-	-	-	-	-	-	
	3.0V	-	550	-	-	-	-	-	-	750	-	-	-	-	-	
	3.6V	-	750	-	-	-	-	-	-	-	-	-	-	-	-	

1. 除非另有说明,否则由特性结果保证。

I/O 系统电流消耗

I/O 系统的电流消耗有两个部分:静态和动态。

I/O 静态电流消耗

所有用作带上拉电阻的输入的 I/O 在引脚外部保持相反电平时都会产生电流消耗。此电流值可使用表 72:I/O 静态特性中给出的上拉/下拉电阻值计算。

对于输出引脚,必须考虑所有内部或外部上拉/下拉负载来估算电流消耗。

如果从外部施加中间电压,则额外的电流消耗是由于 I/O 配置为输入所致。该电流消耗是由用于区分输入值的输入施密特触发器电路引起的。除非应用程序需要这种特定配置,否则可以通过将这些 I/O 配置为模拟模式来避免这种消耗。ADC 输入引脚就是这种情况,应将其配置为模拟输入。

注意:由于外部电磁噪声的影响,任何浮动输入引脚也可能稳定在中间电压水平或意外切换。为避免与浮动引脚相关的电流消耗,必须将它们配置为模拟模式,或在内部强制为确定的数字值。这可以通过使用上拉/下拉电阻或将引脚配置为输出模式来实现。

I/O 动态电流消耗

除了先前测量的内部外设电流消耗 (见表 50) 之外,应用程序使用的 I/O 也影响电流消耗。

当 I/O 引脚切换时,它使用来自 I/O 电源电压的电流为其电路供电,并对连接到该引脚的电容负载 (内部和外部) 进行充电/放电:

低于 VDD_f \times 西南 $\times C$

- ISW 是开关 I/O 对电容性负载充电/放电时吸收的电流
- VDD 是 I/O 电源电压
- f_{SW} 是 I/O 开关频率
- C 是 I/O 引脚所见的总电容: $C = C_{IO} + C_{EXT}$
- C_{IO} 是 I/O 引脚电容
- C_{EXT} 是 PCB 板电容加上任何连接的外部设备引脚电容。

测试引脚配置为推挽输出模式,并由软件以固定频率切换。

片上外设电流消耗

表 50 给出了片上外设的电流消耗。MCU 处于以下条件下：

- 所有 I/O 引脚均处于模拟模式
- 通过测量电流消耗的差异来计算给定值：
 - 当外设时钟开启时
 - 当外设时钟关闭时

表 20 中总结了环境工作温度和电源电压条件：电压特性

表 50 给出了片上外设数字部分的功耗。外设模拟部分的功耗（如适用）在数据表的每个相关部分中均有注明。

表50. 外设电流消耗

外围设备	范围 1	范围 2	低功耗运行和休眠	单元
AHB1	总线矩阵(1)	2.40	2.00	1.80
	时钟树	1.25	1.05	1.05
	CRC	0.465	0.375	0.380
	DMA1	1.90	1.55	1.80
	DMA2	2.00	1.65	1.80
	DMA复用器	4.15	3.40	4.45
	所有 AHB1 外设	12.0	10.0	11.5
AHB2(2)	AES1	4.00	3.30	3.90
	ADC1 独立时钟域	2.55	2.10	2.10
	ADC1 时钟域	2.25	1.90	1.90
	所有 AHB2 外设	7.45	6.20	6.60
AHB3 QSPI		7.60	6.25	7.10
AHB 共享	TRNG 独立时钟域	3.80	不适用	不适用
	TRNG 时钟域	2.00	不适用	不适用
	静态随机存储器2	1.70	1.35	1.35
	闪光	8.35	6.90	8.45
	AES2	6.95	5.75	7.00
	蛋白激酶A	4.40	3.65	4.25
	所有 AHB 共享外设	17.5	14.5	16.0

毫安/兆赫

表 50. 外设电流消耗 (续)

外围设备		范围 1	范围 2	低功耗运行和休眠	单元
APB1	RTCA	1.10	0.88	1.25	
	共同责任报告	0.24	0.20	0.20	
	USB FS 独立时钟域	3.20	不适用	不适用	
	USB FS 时钟域	2.05	不适用	不适用	
	I2C1独立时钟域	2.50	4.40	4.40	
	I2C1时钟域	4.80	4.00	5.50	
	I2C3独立时钟域	2.10	3.50	3.55	
	I2C3时钟域	3.70	3.10	3.55	
	液晶显示屏	1.35	1.10	2.10	
	SPI2	1.65	1.40	2.25	
	LPTIM1独立时钟域	2.10	3.40	3.00	
	LPTIM1时钟域	3.60	3.00	3.80	
	时间2	5.65	4.70	4.90	
	LPUART1独立时钟域	2.70	4.15	3.85	
	LPUART1时钟域	4.45	3.70	5.25	
	LPTIM2时钟域	3.95	3.25	4.50	
	LPTIM2独立时钟域	2.20	3.70	3.80	
	妇女发展组织	0.335	0.285	0.965	
	所有 APB1 外设	27.0	22.5	25.5	
APB2	AHB 至 APB2(3)	1.10	0.885	1.35	毫安/兆赫
	TIM1	8.20	6.80	7.25	
	TIM17	2.85	2.40	2.40	
	TIM16	2.75	2.30	2.55	
	USART1独立时钟域	4.40	7.80	7.00	
	USART1时钟域	8.80	7.30	7.75	
	SPI1	1.75	1.45	1.45	
	SAI1独立时钟域	2.50	1.50	3.50	
	SAI1时钟域	2.40	不适用	不适用	
	所有 APB2 均已启用	28.0	23.0	25.5	
全部		97.5	80.5	90.0	

1. 当至少一个主设备处于 ON 状态 (CPU、DMA) 时, BusMatrix 自动激活。
 2. 读写访问期间的 GPIO 消耗。
 3. 当 APB2 上至少有一个外设处于 ON 状态时, AHB 到 APB2 桥接器会自动激活。

电气特性

STM32WB55xx STM32WB35xx

6.3.9 低功耗模式的唤醒时间和电压调节 过渡时期

表 51 中给出的唤醒时间是事件与第一个用户指令执行之间的延迟。

设备在 WFE (等待事件) 指令后进入低功耗模式。

表 51. 低功耗模式唤醒时序(1)

象征	范围	状况	典型值	最大值	单位
睡眠	起床时间 睡眠模式 进入运行模式	-	9	10	CPU 周期数
狼吞虎咽	起床时间 低功耗睡眠模式转为低功耗运行模式	在低功耗睡眠模式 (PWR_CR1 中的 FPDS = 1) 期间, 当时钟 MSI = 2 MHz 时, 在闪存中唤醒, 此时存储器处于断电状态	9	10	
tWUSTOP0	起床时间 Flash 中的 Stop 0 模式转为 Run 模式 记忆	范围 1	唤醒时钟 MSI = 32 MHz	2.38	微秒
			唤醒时钟 HSI16 = 16 MHz 1.69	2.00	
		范围 2	唤醒时钟 HSI16 = 16 MHz 1.70	2.01	
			唤醒时钟 MSI = 4 MHz	7.43	
	起床时间 SRAM1 中的 Stop 0 模式转为 Run 模式	范围 1	唤醒时钟 MSI = 32 MHz	2.63	
			唤醒时钟 HSI16 = 16 MHz 1.80	2.00	
		范围 2	唤醒时钟 HSI16 = 16 MHz 1.82	2.02	
			唤醒时钟 MSI = 4 MHz	7.58	
tWUSTOP1	起床时间 停止 1 模式在闪存中运行 SMPS 已绕过	范围 1	唤醒时钟 MSI = 32 MHz	4.67	微秒
			唤醒时钟 HSI16 = 16 MHz 5.09	6.03	
		范围 2	唤醒时钟 HSI16 = 16 MHz 5.08	6.00	
			唤醒时钟 MSI = 4 MHz	8.36	
	起床时间 停止 1 模式在 SRAM1 中运行 SMPS 已绕过	范围 1	唤醒时钟 MSI = 32 MHz	4.88	
			唤醒时钟 HSI16 = 16 MHz 5.29	5.95	
		范围 2	唤醒时钟 HSI16 = 16 MHz 5.28	5.96	
			唤醒时钟 MSI = 4 MHz	8.49	
	起床时间 停止 1 模式 低功耗运行模式 在闪存中	调节器 低功耗模式 (PWR_CR1 中的 LPR = 1)	唤醒时钟 MSI = 4 MHz	7.96	
	起床时间 停止 1 模式 低功耗运行模式 在 SRAM1 中			8.00	

表 51. 低功耗模式唤醒时序(1) (续)

象征	范围	状况	典型值	最大值	单位
tWUSTOP2	起床时间 Flash 中的 Stop 2 模式转为 Run 模式 记忆 SMPS 已绕过	范围 1	唤醒时钟 MSI = 32 MHz	5.27	6.07
			唤醒时钟 HSI16 = 16 MHz	5.71	6.52
		范围 2	唤醒时钟 HSI16 = 16 MHz	5.72	6.52
			唤醒时钟 MSI = 4 MHz	9.10	9.93
	起床时间 SRAM1 中的 Stop 2 模式转为 Run 模式 SMPS 已绕过	范围 1	唤醒时钟 MSI = 32 MHz	5.20	5.94
			唤醒时钟 HSI16 = 16 MHz	5.64	6.42
		范围 2	唤醒时钟 HSI16 = 16 MHz	5.64	6.43
			唤醒时钟 MSI = 4 MHz	9.05	9.85
特沃斯比	起床时间 待机模式 进入运行模式 SMPS 旁路	范围 1	唤醒时钟 HSI16 = 16 MHz	51.0	58.1

1. 由特性结果保证 (VDD = 3 V, T = 25 °C)。

表 52. 稳压器模式转换时间(1)

象征	范围	状况	典型值	最大值	单位
沃普伦	从低功耗运行模式唤醒时间 运行模式(2)	使用 MSI 2 MHz 运行代码	15.33	16.30	微秒
tVOST	调节器从范围 2 过渡到 范围 1 或范围 1 至范围2(3)	使用 HSI16 运行代码	21.4	28.9	

1. 由特性结果保证 (VDD = 3 V, T = 25 °C)。

2. 直到 PWR_SR2 中的 REGLPF 标志被清除为止的时间。

3. 直到 PWR_SR2 中 VOSF 标志被清除的时间。

表 53. 使用 USART/LPUART 的唤醒时间(1)

象征	范围	状况	典型值	最大值	单位
乌乌萨特 tWULPUART	计算最大唤醒时间所需的时间 USART/LPUART 波特率允许从 当 USART/LPUART 时钟源为 恒生指数16	停止模式 0	-	1.7	微秒
		停止模式 1/2	-	8.5	

1. 由设计保证。

6.3.10 外部时钟源特性

由外部源产生的高速外部用户时钟

高速外部 (HSE) 时钟由 32 MHz 晶体振荡器或正弦波或方波提供。

该器件包括内部可编程电容,可用于调整晶体频率以补偿 PCB 寄生频率。

除非另有说明,表 54 和表 55 中的特性均在推荐工作条件下测得。典型值参考 $TA = 25^\circ\text{C}$ 和 $VDD = 3.0\text{ V}$ 。

表 54. HSE 晶振要求(1) (2)

象征	范围	状况	最小值	典型值	最大值	单位	
fNOM 振荡器频率		-	-	三十二	-	兆赫	
fTOL 频率容差		包括初始精度、温度稳定性、老化以及由于不正确的负载电容导致的频率牵引。	-	-	(3)	百万分之一	
CL 负载电容		-	6	-	8	毫微微法	
ESR 等效串联电阻		-	-	-	100 欧姆		

- 32 MHz XTAL 已针对特定参考 (NX2016SA) 进行验证。
- 有关 HSE 晶体的信息,请参阅 AN5165 “使用 STM32WB 微控制器开发 RF 硬件”, 请访问 www.st.com 获取。
- 参考标准规范:低功耗蓝牙为 50 ppm, 802.15.4 为 40 ppm, 当同时支持低功耗蓝牙使用能源和 802.15.4。

表 55. HSE 时钟源要求(1)

象征	范围	状况	最小	类型	最大		单元
外部	用户外部时钟源频率	-	-	三十二	-	-	MHz
托尔	频率容差	包括初始精度、温度稳定性和老化稳定性。	-	-	(2)	百万分之一	
时钟输入电压限制	正弦波或方波, 交流耦合(3) 0.4	-	-	1.6	虚拟专用网络		
DuCy(HSE) 占空比		-	四十五	50	55	%	
tr, tf	上升和下降时间	10% - 90% 方波	-	- 15	* 虚拟专用网络	纳秒	
φn(HSE) 32 MHz 的相位噪声		偏移 = 10 kHz	-	-	-127		
		偏移 = 100 kHz	-	-	-135 分贝/赫兹		
		偏移 = 1 MHz	-	-	-138		

- 由设计保证。
- 参考标准规范: 蓝牙低功耗为 50 ppm, 802.15.4 为 40 ppm, 当蓝牙低功耗使用能源和 802.15.4。
- 仅支持交流耦合 (电容 470 pF 至 100 nF)。

表 56. HSE 振荡器特性

象征	范围	状况	最小值	典型值	最大值	单位
tSUA(HSE)	启动时间 对于 80% 幅度稳定VDDRF稳定，	XOTUNE=000000, -40 至 +125 °C 范围	-	1000	-	微秒
tSUR (健康安全环境)	启动时间 对于 XOREADY 信号		-	250	-	
IDDRF(HSE)	HSE 电流消耗(1) HSEGMC=000,XOTUNE=000000 -			50	-	安培
XOTg(HSE)	XOTUNE 粒度	电容器组	-15			百万分之一
XOTfp(HSE)	XOTUNE 调频		±20	±40	-	
XOTnb(HSE)	XOTUNE 调谐位数		-	6	-	少量
XOTst(HSE)	XOTUNE 设置时间		-	-	0.1	纳秒/微秒

1. 独立模式下的电流消耗。设计仿真中器件级的电流消耗为 350 μ A。

笔记：有关振荡器微调的信息,请参阅www.st.com 上的 AN5165。

由外部源产生的低速外部用户时钟

低速外部 (LSE) 时钟可由 32.768 kHz 晶体谐振器振荡器提供。本节提供的信息基于表 57 中指定的典型外部元件获得的设计仿真结果。在应用中,谐振器和负载电容器必须尽可能靠近振荡器引脚放置,以最大限度地减少输出失真和启动稳定时间。

有关谐振器特性 (频率、封装、精度)的更多详细信息,请咨询晶体谐振器制造商。

表 57. 低速外部用户时钟特性(1)

象征	范围	状况	分钟	典型值	最大值	单位
IDD(LSE)	LSE 电流消耗	LSEDRV[1:0] = 00 低驱动能力	-	250	-	纳安
		LSEDRV[1:0] = 01 中低驱动能力	-	315	-	
		LSEDRV[1:0] = 10 中高驱动能力	-	500	-	
		LSEDRV[1:0] = 11 高驱动能力	-	630	-	
Gmcritmax	最大临界晶体gm	LSEDRV[1:0] = 00 低驱动能力	-	-	0.50	毫安/伏
		LSEDRV[1:0] = 01 中低驱动能力	-	-	0.75	
		LSEDRV[1:0] = 10 中高驱动能力	-	-	1.70	
		LSEDRV[1:0] = 11 高驱动能力	-	-	2.70	
tSU(LSE)(2)	启动时间	VDD稳定	-	2	-	s

表 57. 低速外部用户时钟特性(1) (续)

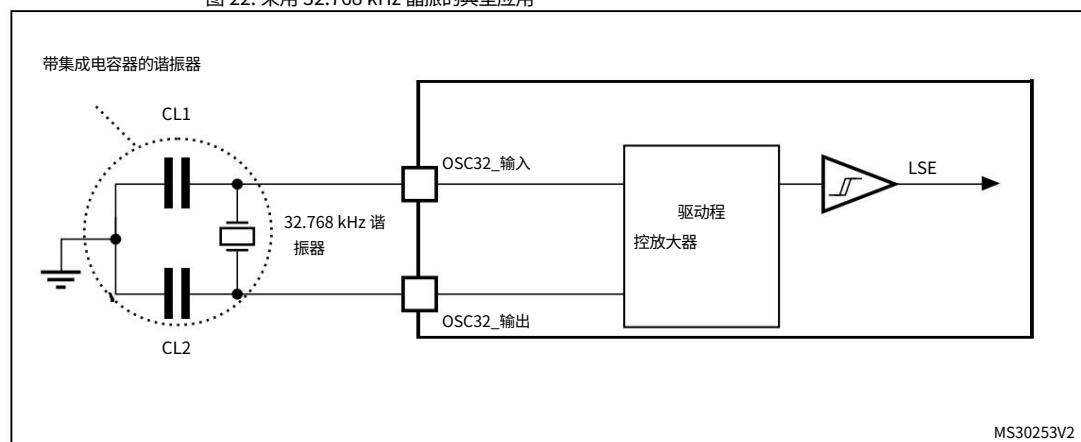
象征	范围	状况	分钟	典型值	最大值	单位
ftolLSE频率容差		包括初始精度、温度稳定性、老化和频率牵引	-500	-	+500 ppm	

1. 由设计保证。

2. $t_{SU(LSE)}$ 是从启用 (通过软件) 到达到稳定的 32 kHz 振荡所测量的启动时间。此值是针对标准晶体测量的,并且会因晶体制造商的不同而有很大差异。

笔记: 有关选择晶体的信息,请参阅应用笔记 AN2867 “STM8S、STM8A 和 STM32 微控制器的振荡器设计指南”,网址为www.st.com。

图 22. 采用 32.768 kHz 晶振的典型应用



笔记: OSC32_IN 与 OSC32_OUT 之间无需外部电阻,且禁止添加。

在旁路模式下,LSE 振荡器关闭,输入引脚是标准 GPIO。

外部时钟信号必须符合第 6.3.17 节中详细说明的 I/O 特性。建议的时钟输入波形如图 23 所示。

图23. 低速外部时钟源AC时序图

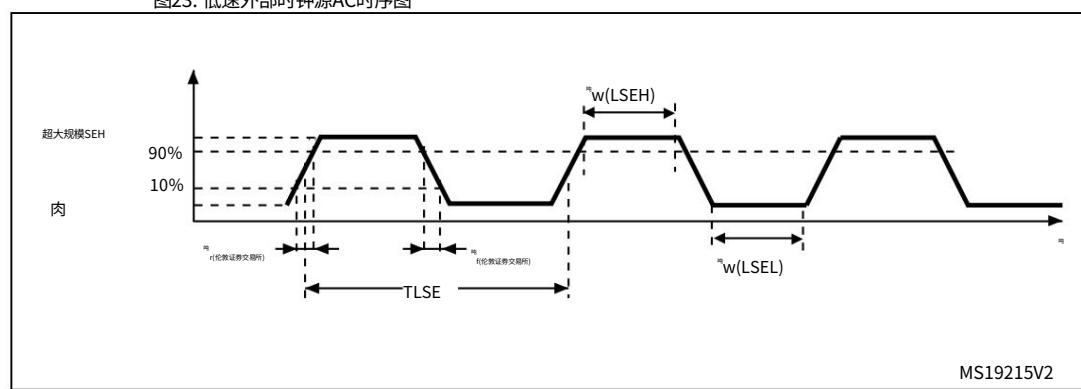


表 58. 低速外部用户时钟特性(1) - 旁路模式

象征	范围	状况	分钟	类型	最大限度	单元
外部	用户外部时钟源频率	-	21.2	32.768	44.4	千赫
超大规模SEH	OSC32_IN输入引脚高电平电压	-	0.7 VDDx	-	电压源	V
肉	OSC32_IN输入引脚低电平电压	-	虚机安全服务	-	0.3 VDDx	
tw(LSEH) tw(最低有效距离)	OSC32_IN高或低时间	-	250	-	-	纳秒
ftollSE频率容差	包括初始精度、温度稳定性、老化和频率牵引	-500	-	+500	百万分之一	

1. 由设计保证。

6.3.11 内部时钟源特性

表 59 中给出的参数来自表 24:一般工作条件下总结的环境温度和电源电压条件下进行的测试。提供的曲线是特性结果,未在生产中测试。

高速内部 (HSI16)RC 振荡器

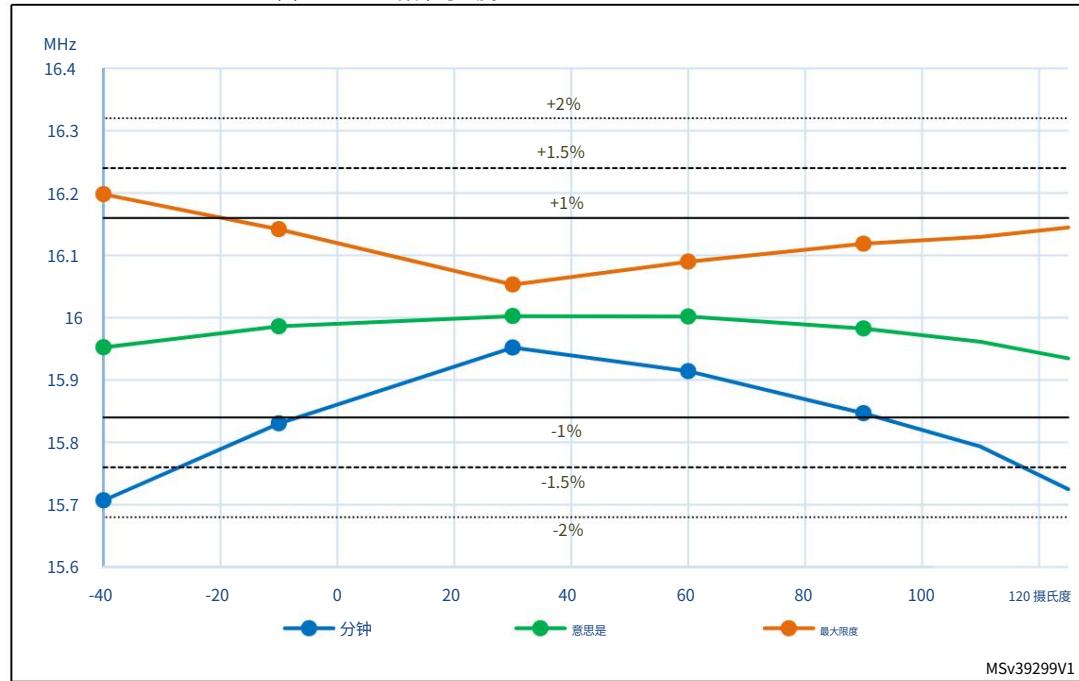
表 59. HSI16 振荡器特性(1)

象征	范围	状况	最小值	典型值	最大值	单位
HSI16	HSI16频率	VDD=3.0V, TA=30°C 15.88	-	-	16.08兆赫	
修剪	HSI16 用户调整步骤	修剪代码不是64的倍数	0.2	0.3	0.4	%
		修整码是64的倍数	-4	-6	-8	
DuCy(HSI16)(2)占空比	-	-	四十五	-	55	
△温度(HSI16)	HSI16 振荡器频率随温度漂移	TA = 0 至 85 °C	-1	-	1	
		TA= -40 至 125 °C	-2	-	1.5	
△VDD(HSI16)	HSI16 振荡器频率随VDD漂移VDD=1.62 V 至 3.6 V -0.1 tsu(HSI16)(2) HSI16 振荡器启动时间	-	-	0.05		
tstab(HSI16)(2)	HSI16 振荡器稳定时间 DD(HSI16)(2)	-	-	0.8	1.2	微秒
HSI16 振荡器功耗	-	-	-	3	5	
	-	-	-	155 190	μA	

1. 由特性结果保证。

2. 由设计保证。

图 24. HSI16 频率与温度



多速内部 (MSI) RC 振荡器

表 60. MSI 振荡器特性(1)

象征	范围	状况	分钟	典型值	最大值	单位
MSI	工厂校准后的 MSI 频率 (在VDD=3V 时完成) TA=30°C	微星模式 PLL 模式 晶体=32.768 千赫	范围 0	98.7	100	101.3
			范围 1	197.4	200	202.6
			范围 2	394.8	400	405.2
			范围 3	789.6	800	810.4
			范围 4	0.987	1	1.013
			范围 5	1.974	2	2.026
			范围 6	3.948	4	4.052
			范围 7	7.896	8	8.104
			范围 8	15.79	16	16.21
			射程 9	23.69	24	24.31
			范围 10	31.58	三±二	32.42
			射程 11	47.38	48	48.62
Δ温度(MSI)(2)	MSI 振荡器频率随 温度漂移	微星模式	范围 0	-	98.304	-
			范围 1	-	196.608	-
			范围 2	- 393	216 -	
			范围 3	- 786	432 -	
			范围 4	-	1.016	-
			范围 5	-	1.999	-
			范围 6	-	3.998	-
			范围 7	-	7.995	-
			范围 8	-	15.991	-
			射程 9	-	23.986	-
			范围 10	-	32.014	-
			射程 11	-	48.005	-
			TA= -0 至 85 °C	-3.5	-	3
			TA= -40 至 125 °C	-8	-	6

电气特性

STM32WB55xx STM32WB35xx

表 60. MSI 振荡器特性(1) (续)

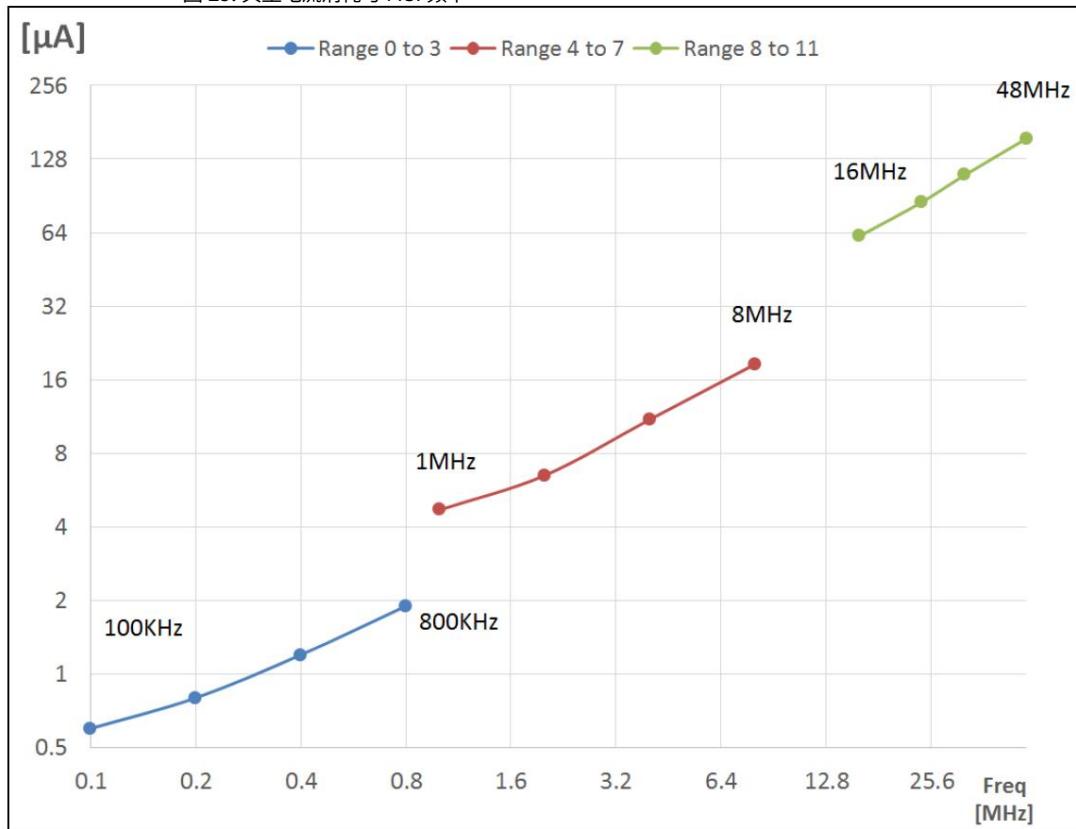
象征	范围	状况			分钟	典型值	最大值	单位	
$\Delta VDD(MSI)(2)$	MSI 振荡器频率随 VDD漂移 (参考值为 3 V)	微星模式	范围 0 至 3	VDD = 1.62 至 3.6 V	-1.2	-	0.5	%	
				VDD = 2.4 至 3.6 V	-0.5	-			
			范围 4 至 7	VDD = 1.62 至 3.6 V	-2.5	-	0.7		
				VDD = 2.4 至 3.6 V	-0.8	-			
			范围 8 至 11	VDD = 1.62 至 3.6 V	-5	-	1		
				VDD = 2.4 至 3.6 V	-1.6	-			
			TA= -40 至 85 °C		-	1	2		
			TA= -40 至 125 °C		-	2	4		
			PLL 模式 射程 11	下一步过渡	-	-	-	纳秒	
				对于成对过渡	-	-	-		
接口 抖动(MSI)(6)	周期抖动 USB时钟(4)	PLL 模式 射程 11	为下一次过渡	-	--2				
				-	--1				
MT_USB 抖动(MSI)(6)	USB 时钟的中期抖动(5)	PLL 模式 射程 11	对于成对过渡	-					
				-					
CC抖动(MSI)(6)	RMS 周期抖动	PLL 模式范围 11		-	-	60	-	附言	
P 抖动(MSI)(6) RMS	周期抖动	PLL 模式 范围 11		-	-	50	-		
tSU(MSI)(6)	MSI 振荡器启动时间	PLL 模式 射程 11	范围 0	-	-	10	20	微秒	
			范围 1	-	-	5	10		
			范围 2	-	-	4	8		
			范围 3	-	-	3	7		
			范围 4 至 7	-	-	3	6		
			范围 8 至 11	-	-	2.5	6		
tSTAB(MSI)(6)	MSI 振荡器稳定时间	PLL 模式 射程 11	最终频率的 10%	-	-	0.25	0.5	纳秒	
			最终频率的 5%	-	-	0.5	1.25		
			最终频率的 1%	-	-	-	2.5		

表 60. MSI 振荡器特性(1) (续)

象征	范围	状况			分钟	典型值	最大值	单位
国际直拨电话(MSI)(6)	MSI 振荡器功耗	范围 0	-	-	0.6	1		安培
		范围 1	-	-	0.8	1.2		
		范围 2	-	-	1.2	1.7		
		范围 3	-	-	1.9	2.5		
		范围 4	-	-	4.7	6		
		范围 5	-	-	6.5	9		
		范围 6	-	-	11	15		
		范围 7	-	-	18.5		二十五	
		范围 8	-	-	62	80		
		射程 9	-	-	85	110		
		范围 10	-	-	110	130		
		射程 11	-	-	155	190		

- 由特性结果保证。
- 这是测量初始频率后单个部分的偏差。
- 采样模式是指温度传感器禁用的低功耗运行/低功耗睡眠模式。
- 48 MHz 的 MSI 平均周期与 28 个周期内的实际 48 MHz 时钟进行比较。它包括频率容差 + 抖动 48 MHz 时钟频率下的 MSI。
- 仅提取 28 个周期内 48 MHz 的 MSI 累积抖动。
对于下一次转换:48 MHz 的 MSI 的 28 个周期的 2 个连续帧的最小和最大抖动,28 个周期内的 1000 次捕获。
对于成对转换:48 MHz 的 MSI 56 个周期的 2 个连续帧的最小和最大抖动,56 个周期内的 1000 次捕获。
- 由设计保证。

图 25. 典型电流消耗与 MSI 频率



高速内部 48 MHz (HSI48) RC 振荡器

表 61. HSI48 振荡器特性(1)

象征	范围	状况	分钟	类型	最大单位	
氢键48	HSI48频率	VDD = 3.0V, TA = 30°C	-	四十八	-兆赫	
修剪	HSI48 用户调整步骤	-	-	0.11(2)	0.18(2)	
用户调整覆盖范围	HSI48 用户修剪覆盖范围	±32 步	±3(3)	±3.5(3)	-	
DuCy(HSI48) 占空比	HSI48 振荡器的精度 过热 (工厂校准)	-	45(2)	-	55(2)	%
ACCHSI48_REL		VDD = 3.0V 至 3.6V, TA = -15 至 85 °C	-	-	±3(3)	
DVDD(HSI48)	HSI48振荡器频率漂移 与VDD	VDD = 1.65V 至 3.6V, TA = -40 至 125 °C	-	-	±4.5(3)	
tsu(HSI48)		VDD = 3V 至 3.6V	-	0.025(3)	0.05(3)	
IDD(HSI48)	HSI48振荡器功耗	VDD = 1.65V 至 3.6V	-	0.05(3)	0.1(3)	
tsu(HSI48)	HSI48 振荡器启动时间	-	-	2.5(2)	6(2)	微秒
IDD(HSI48)	HSI48振荡器功耗	-	-	340(2)	380(2) μ A	

表 61. HSI48 振荡器特性(1) (续)

象征	范围	状况	分钟	类型	最大单位	
NT抖动	下一转换抖动 28 个周期的累积抖动(4)	-	-	±0.15(2)	-	
PT抖动	成对转换抖动 56 个周期的累积抖动(4)	-	-	±0.25(2)	-	纳秒

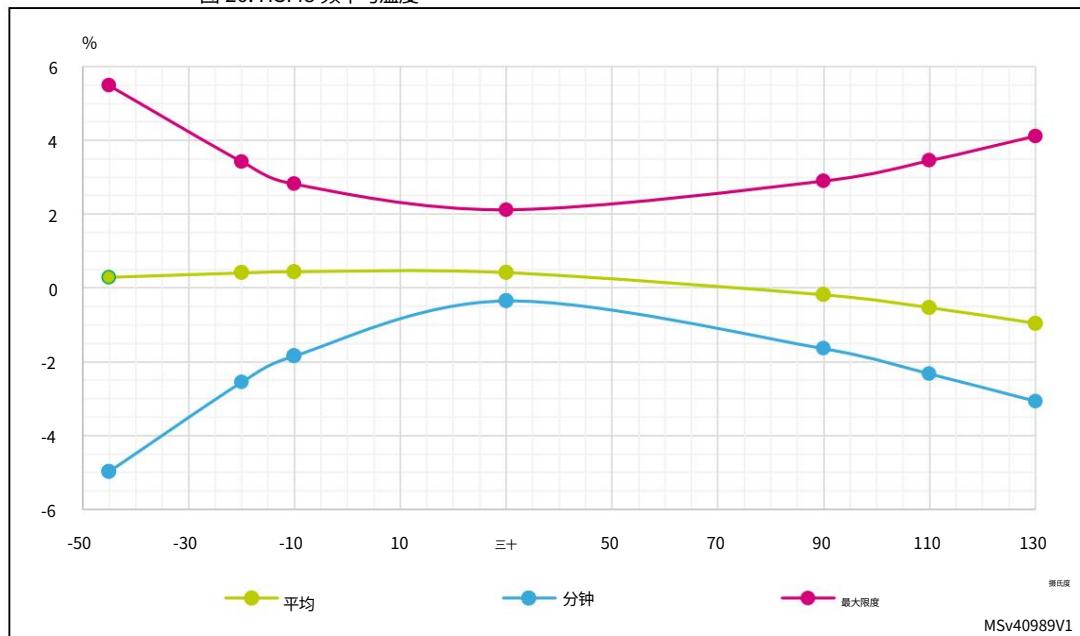
1.除非另有说明, $VDD = 3\text{ V}$, $TA = -40$ 至 125°C 。

2.由设计保证。

3.由特性结果保证。

4.抖动测量是在没有并行激活时钟源的情况下进行的。

图 26. HSI48 频率与温度



低速内部 (LSI)RC 振荡器

表 62. LSI1 振荡器特性(1)

象征	范围	状况	最小值	典型值	最大值	单位
LSI1频率	LSI1频率	$VDD = 3.0\text{V}, TA = 30^\circ\text{C}$	31.04	32.96	-	
		$VDD = 1.62$ 至 $3.6\text{V}, TA = -40$ 至 125°C	29.5	-	-	千赫
$t_{SU}(\text{LSI1})$ (2)	LSI1 振荡器启动时间 $t_{STAB}(\text{LSI1})$ (2)	-	-	80	130	微秒
LSI1 振荡器稳定时间	最终频率的 5%	-	125	180	-	
IDD(LSI1)	(2) LSI1 振荡器功耗	-	-	110	180 纳安	

1.由特性结果保证。

2.由设计保证。

电气特性

STM32WB55xx STM32WB35xx

表 63. LSI2 振荡器特性(1)

象征	范围	状况	最小值	典型值	最大值	单位
大阴极集成电路	LSI2频率	VDD = 3.0V, TA = 30°C	21.6	-	44.2	千赫
		VDD = 1.62 至 3.6V, TA = -40 至 125°C	21.2	-	44.4	
tSU(LSI2)(2)	LSI2 振荡器启动时间	-	0.7	-	3.5 毫秒	
国际直接电话(LSI2)(2)	LSI2振荡器功耗	-	-500	1180	毫安	

1. 由特性结果保证。

2. 由设计保证。

6.3.12 PLL 特性

表 64 中给出的参数是从表 24:一般工作条件中总结的温度和VDD电源电压条件下进行的测试得出的。

表 64. PLL、PLLSAI1 特性(1)

象征	范围	状况	最小值	典型值	最大值	单位
锁相环输入	PLL 输入时钟(2)	-	2.66	-	16兆赫	
	PLL 输入时钟占空比	-	四十五	-	55%	
fPLL_P_OUT	PLL 倍频器输出时钟 P	电压调节范围 1	2	-	64	MHz
		电压调节范围 2	2	-	16	
fPLL_Q_OUT	PLL 倍频器输出时钟 Q	电压调节范围 1	8	-	64	
		电压调节范围 2	8	-	16	
fPLL_R_OUT	PLL 倍频器输出时钟 R	电压调节范围 1	8	-	64	
		电压调节范围 2	8	-	16	
fVCO_OUT	PLL VCO 输出	电压调节范围 1	96	-	344	
		电压调节范围 2	64	-	128	
tLOCK PLL	锁定时间	-	-	15	40	微秒
抖动	RMS 周期抖动	系统时钟 64 MHz	-	40	-	附言
	RMS 周期抖动		-	三十	-	
国际直接(PLL)	PLL功耗 在VDD(1)	VCO 频率 = 96 MHz	-	200	260	
		VCO 频率 = 192 MHz	-	300	330 安培	
		VCO 频率 = 344 MHz	-	520	650	

1. 由设计保证。

2. 注意使用适当的分频因子 M 来获取指定的 PLL 输入时钟值。M 因子是共享的
两个 PLL 之间。

6.3.13 闪存特性

表 65. 闪存特性(1)

象征	范围	状况	类型	最大单位	
程序	64位编程时间	-	81.7	90.8	微秒
tprog_row	一行 (64个双字)编程时间	常规编程	5.2	5.5	
		快速编程	3.8	4.0	
页面	一页 (4 KB) 编程时间	常规编程	41.8	43.0	毫秒
		快速编程	30.4	31.0	
tERASE页 (4 KB)擦除时间		-	22.0	24.5	
时间	整体擦除时间	-	22.1	25.0	
VDD平均功耗		写入模式	3.4	-	毫安
		擦除模式	3.4	-	

1. 由设计保证。

表 66. 闪存耐久性和数据保留时间 (最小值)(1)

象征	范围	状况		单元
耐德耐力		TA = -40 至 +105 °C 1	10	千次循环
数据保留		kcycle(2) TA = 85 °C	三+	
		TA = 105 °C时为10000次(2)	15	
		TA = 125 °C时为10000 次	7	
		(2) TA = 55 °C 时为 10000 次	三+	
		(2) TA = 85 °C时为10000 次	15	
		(2) TA = 105 °C时为10000 次(2)	10	

1. 由特性结果保证。

2. 在整个温度范围内进行循环。

6.3.14 电磁兼容特性

在设备特性分析过程中,会根据样本执行敏感度测试。

功能性 EMS (电磁敏感性)

在设备上执行简单应用程序 (通过 I/O 端口切换 2 个 LED) 时,设备会受到两个电磁事件的压力,直到发生故障。故障由 LED 指示:

· 对所有器件引脚施加静电放电 (ESD) (正极和负极) ,直到发生功能干扰。此测试符合 IEC 61000-4-2 标准。

· FTB: 通过 100 pF 电容向 VDD 和 VSS 施加快速瞬变电压 (正电压和负电压) ,直到发生功能干扰。此测试符合 IEC 61000-4-4 标准。

设备重置允许恢复正常运行。

测试结果如表 67 所示。它们基于 AN1709 “STM8、STM32 和传统 MCU 的 EMC 设计指南”中定义的 EMS 级别和等级,可在 www.st.com 上查阅。

表 67. EMS 特性

象征	范围	状况	级别/类别
垂直断层扫描	施加在任何 I/O 引脚上的电压限制以引起功能干扰	VDD = 3.3V, TA = +25°C, fHCLK = 64MHz, 符合 IEC 61000-4-2	2B
网站	在 VDD 和 VSS 引脚上施加 100 pF 的快速瞬态电压突发限制,以引起功能干扰	VDD = 3.3V, TA = +25°C, fHCLK = 64MHz, 符合 IEC 61000-4-4	5A

设计强化软件以避免噪声问题

利用典型的应用环境和简化的 MCU 软件在组件级执行 EMC 特性和优化。

良好的 EMC 性能在很大程度上取决于用户的应用,尤其是软件。因此,建议用户根据应用所需的 EMC 级别应用 EMC 软件优化和预认证测试。

软件推荐

软件流程必须包括失控条件的管理,例如:

- 损坏的程序计数器
- 意外重置
- **关键数据损坏 (例如控制寄存器)**

资格预审

大多数常见故障 (意外复位和程序计数器损坏) 可以通过手动强制 NRST 引脚或振荡器引脚处于低状态 1 秒钟来重现。

为了完成这些试验,可以在规格值范围内直接在设备上施加 ESD 应力。当检测到意外行为时,可以对软件进行强化

以防止发生不可恢复的错误（请参阅 AN1015 “用于提高微控制器 EMC 性能的软件技术” ,网址: www.st.com）。

电磁干扰 (EMI)

在执行简单应用程序（通过 I/O 端口切换两个 LED）时,会监控设备发射的电磁场。此发射测试符合 IEC 61967-2 标准,该标准规定了测试板和引脚负载。

表 68. fHSE / fCPUM4、fCPUM0 = 32 MHz / 64 MHz、32 MHz 的 EMI 特性

符号参数	状况	已监控 频带	外设开启 SMPS 关闭或打开	单元
半 峰值 (1) VDD = 3.6V, TA = 25°C, WLCSP100 封装 符合 IEC 61967-2	0.1 MHz 至 30 MHz	1	分贝μV	
	30 MHz 至 130 MHz	4		
	130 MHz 至 1 GHz	-1		
	1 GHz 至 2 GHz	7		
	0.1 MHz 至 2 GHz	1.5		

1. 请参阅 AN1709, “EMI 辐射测试”部分。

2. 请参阅 AN1709, “EMI 等级分类”部分。

6.3.15 电气灵敏度特性

基于使用特定测量方法进行的三种不同测试 (ESD、LU) ,对设备施加压力以确定其在电灵敏度方面的性能。

静电放电 (ESD)

根据每个引脚组合,对每个样品的引脚施加静电放电（一个正脉冲和一个负脉冲,间隔 1 秒）。样品大小取决于设备中的电源引脚数量 (3 部分 × (n+1) 个电源引脚)。此测试符合 ANSI/JEDEC 标准。

表 69. ESD 绝对最大额定值

象征	评级	状况	类别	最大值(1)单位	
VESD(HBM)	静电放电电压 (人体模型)	TA = +25 °C, 符合 ANSI/ESDA/JEDEC JS-001	2	2000	V
VESD(CDM)	静电放电电压 (充电装置模型)	TA = +25 °C, 符合 ANSI/ESD STM5.3.1 JS-002	C2a(2)	500(2)	
			C1(3)	250(3)	

1. 由特性结果保证。

2. UFBGA129 封装。

3. UFBGA129 封装。

静态闩锁

需要对六个部件进行两项互补静态测试来评估闩锁性能：

- 向每个电源引脚施加电源过压
- 对每个输入、输出和可配置 I/O 引脚进行电流注入。

这些测试符合 EIA/JESD 78A IC 闩锁标准。

表 70. 电气灵敏度

象征	范围	状况	班级
鲁	静态闩锁等级TA = +105 °C 符合	JESD78A	二

6.3.16 I/O 电流注入特性

一般而言,在产品正常运行期间,应避免由于外部电压低于VSS或高于VDD (对于标准 3.3 V I/O 引脚)而导致电流注入 I/O 引脚。但是,为了在意外发生异常注入时指示微控制器的稳健性,在设备特性分析期间会以样本为基础进行敏感性测试。

对 I/O 电流注入的功能敏感性

在设备上执行简单应用程序时,通过向浮动输入模式下编程的 I/O 引脚注入电流来对设备进行压力测试。在一次向 I/O 引脚注入电流时,检查设备是否存在功能故障。

故障由超出范围的参数指示:ADC 误差超过某个限值 (高于 5 LSB TUE)、相邻引脚上感应漏电流超出常规限值 (超出 -5 μA / 0 μA 范围)或其他功能故障 (例如发生复位或振荡器频率偏差)。

表征结果如[表71所示](#)。

负感应漏电流是由负注入引起的,正感应漏电流是由正注入引起的。

表 71. I/O 电流注入敏感性(1)

象征	描述	功能易感性		单元
		负压注入	正压注入	
IINJ	除 PB0、PB1 外的所有引脚上均注入电流	-5	不适用(2)	毫安
	PB0、PB1 引脚上注入电流	-5	0	

1. 由特性结果保证。

2. 无法注入。

6.3.17 I/O 端口特性

一般输入/输出特性

有关 GPIO 配置的信息,请参阅www.st.com上的AN4899 “STM32 GPIO 配置,用于硬件设置和低功耗”。

除非另有说明,表 72 中给出的参数均来自表 24:一般工作条件下总结的条件下进行的测试。所有 I/O 均设计为符合 CMOS 和 TTL 标准。

表 72. I/O 静态特性

象征	范围	状况	分钟	类型	最大限度	单元
将要 艾滋病病毒	I/O 输入 低电平电压(1)	1.62V < VDD < 3.6V	-	-	0.3×电源电压	V
	I/O 输入 低电平电压(2)				0.39×电源电压- 0.06	
维希斯	I/O 输入 高电平电压(1)		0.7×电源电压	-	-	毫伏
	I/O 输入 高电平电压(2)		0.49×VDD +0.26-		-	
伊尔克	TT_xx,FT_xxx, 和 NRST 输入/输出 输入迟滞		-	200	-	
伊尔克	FT_xx 输入漏电流	0 ≤ VIN ≤ 最大值 (VDDXXX) (3)	-	-	±100	纳安
		最大值 (VDDXXX) ≤ VIN ≤ 最大值 (VDDXXX) + 1V(2)(3)(4)	-	-	650	
		最大值 (VDDXXX) + 1V < VIN ≤ 5.5V (2)(3)(4)(5)(6)	-	-	200(7)	
	FT_lu,FT_u 和 PB2 和 PC3 I/O 输入漏电流	0 ≤ VIN ≤ 最大值 (VDDXXX) (3)	-	-	±150	
		最大值 (VDDXXX) ≤ VIN ≤ 最大值 (VDDXXX) + 1V (2)(3)	-	-	2500	
		最大值 (VDDXXX) + 1V < VIN ≤ 5.5V (1)(3)(4)(8)	-	-	250	
RPU	弱上拉 等效电阻(1) VIN = VSS		二十五	40	55	千欧姆
远程PD	弱下拉 等效电阻(1) VIN = VDD		二十五	40	55	
寄存器信息	I/O 引脚 电容(9)	-	-	5	-	毫微微法

1. 在生产中测试。
2. 由设计保证,未经生产测试。
3. 表示 I/O 本身的焊盘漏电。总产品焊盘漏电由下式给出:

$$I_{Total_leak_max} = 10 \mu A + \text{焊盘上施加} \text{VIN} \text{的 I/O 数量} \times I_{leak}(\text{Max})$$

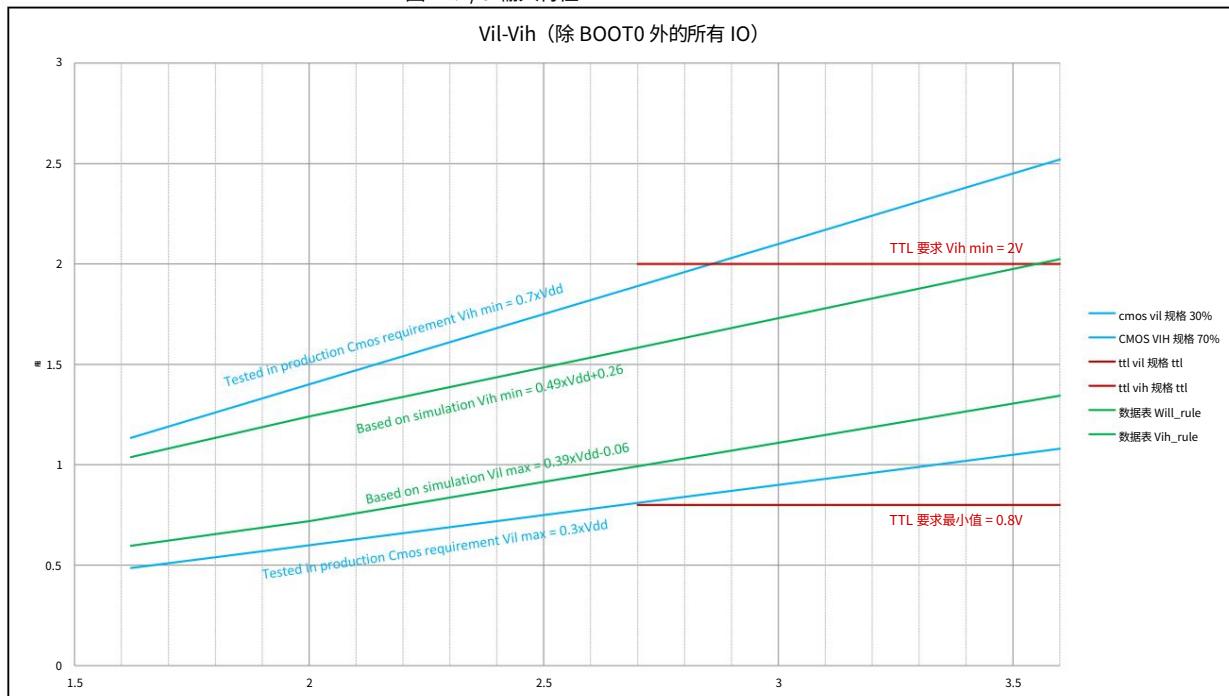
电气特性

STM32WB55xx STM32WB35xx

4. $\text{Max}(\text{VDDXXX})$ 是所有 I/O 电源中的最大值。
5. VIN 必须低于 $[\text{Max}(\text{VDDXXX}) + 3.6 \text{ V}]$ 。
6. 参考图 27 I/O 输入特性。
7. 为了维持高于 $\text{Min}(\text{VDD}, \text{VDDA}, \text{VDDUSB}, \text{VLCD}) + 0.3 \text{ V}$ 的电压, 内部上拉和下拉电阻必须被禁用。除 FT_{lu} 、 FT_{u} 、 PB2 和 PC3 之外的所有 FT_{xx} IO。
8. 上拉和下拉电阻设计为与可切换的 PMOS/NMOS 串联的真实电阻, 其对串联电阻的贡献很小 (~10%)。
9. 不包括 RF I/O 结构。

所有 I/O 均符合 CMOS 和 TTL 标准 (无需软件配置)。其特性涵盖的不仅仅是严格的 CMOS 技术或 TTL 参数, 如图 27 所示。

图 27. I/O 输入特性



输出驱动电流

GPIO (通用输入/输出) 可吸收或提供高达 $\pm 8 \text{ mA}$ 的电流, 并可吸收或提供高达 $\pm 20 \text{ mA}$ 的电流 (具有宽松的 VOL / VOH)。

在用户应用中, 必须限制能够驱动电流的 I/O 引脚数量以符合第 6.2 节中规定的绝对最大额定值。

- VDD 上所有 I/O 提供的电流之和, 加上最大
 - MCU 从 VDD 获得的功耗不能超过绝对最大额定值 ΣIVDD (见表 20: 电压特性)。
- 所有 I/O 在 VSS 上吸收的电流总和, 加上 MCU 在 VSS 上吸收的最大电流消耗, 不能超过绝对最大额定值 ΣIVSS (见表 20: 电压特性)。

输出电压水平

除非另有说明,下表中给出的参数均来自表 24:一般工作条件下总结的环境温度和电源电压条件下进行的测试。所有 I/O 均符合 CMOS 和 TTL 标准 (除非另有说明,否则为 FT 或 TT)。

表 73. 输出电压特性(1)

象征	范围	状况	最小值	最大值	单位	
卷(2)	为 I/O 引脚 CMOS 端口输出低电平电压(3)	$ I_{IO} = 8 \text{ 毫安}$ $VDD \geq 2.7V$	-	0.4		V
	VOH(2)输出 I/O 引脚的高电平电压 VOL(2)输出 I/O 引脚的		电源电压	0.4	-	
低电平电压	TTL 端口(3)		-	0.4		
	VOH(2)输出 I/O 引脚的高电平电压		2.4	-		
VOL(2)输出 I/O 引脚的低电平电压			-	1.3		
VOH(2)输出 I/O 引脚的高电平电压			电压	1.3	-	
VOL(2)输出 I/O 引脚的低电平电压			-	0.4		
VOH(2)输出 I/O 引脚的高电平电压			电压源	-0.45	-	
音量+(2)	FT I/O 的输出低电平电压 $ I_{IO} = 10 \text{ mA}$ FM+ 模式下的引脚 (带 “f”选项的 FT I/O)	$ I_{IO} = 20 \text{ 毫安}$ $VDD \geq 2.7V$	-	0.4		
		$VDD \geq 1.62V$	-	0.4		
		$ I_{IO} = 2 \text{ 毫安}$ $1.62V \geq VDD \geq 1.08V$	-	0.4		

1. 器件拉出的或吸收的I/O电流必须始终遵守表 20:电压特性中规定的绝对最大额定值,并且所有 I/O (I/O 端口和控制引脚)拉出的或吸收的电流之和必须始终遵守绝对最大额定值 ΣI_{IO} 。

2. 由设计保证。

3、TTL 和 CMOS 输出兼容 JEDEC 标准 JESD36 和 JESD52。

输入/输出交流特性

输入/输出交流特性的定义和值如表 74 所示。

除非另有说明,给出的参数均来自表 24:一般工作条件下总结的环境温度和电源电压条件下进行的测试。

电气特性

STM32WB55xx STM32WB35xx

表 74. I/O 交流特性(1)(2)

速度符号		范围	状况	最小值	最大值	单位	
00	Fmax 最大频率		C = 50 pF, 2.7V ≤ VDD ≤ 3.6V -		5	MHz	
			C = 50 pF, 1.62V ≤ VDD ≤ 2.7V -		1		
			C = 10 pF, 2.7V ≤ VDD ≤ 3.6V -		10		
			C = 10 pF, 1.62V ≤ VDD ≤ 2.7V -		1.5		
	Tr/Tf 输出上升和下降时间		C = 50 pF, 2.7V ≤ VDD ≤ 3.6V -		二十五	纳秒	
			C = 50 pF, 1.62V ≤ VDD ≤ 2.7V -		52		
			C = 10 pF, 2.7V ≤ VDD ≤ 3.6V -		17		
			C = 10 pF, 1.62V ≤ VDD ≤ 2.7V -		三十七		
01	Fmax 最大频率		C = 50 pF, 2.7V ≤ VDD ≤ 3.6V -		二十五	MHz	
			C = 50 pF, 1.62V ≤ VDD ≤ 2.7V -		10		
			C = 30 pF, 2.7V ≤ VDD ≤ 3.6V -		50		
			C = 30 pF, 1.62V ≤ VDD ≤ 2.7V -		15		
	Tr/Tf 输出上升和下降时间		C = 50 pF, 2.7V ≤ VDD ≤ 3.6V -		9	纳秒	
			C = 50 pF, 1.62V ≤ VDD ≤ 2.7V -		16		
			C = 30 pF, 2.7V ≤ VDD ≤ 3.6V -		4.5		
			C = 30 pF, 1.62V ≤ VDD ≤ 2.7V -		9		
10	Fmax 最大频率		C = 50 pF, 2.7V ≤ VDD ≤ 3.6V -		50	MHz	
			C = 50 pF, 1.62V ≤ VDD ≤ 2.7V -		二十五		
			C = 30 pF, 2.7V ≤ VDD ≤ 3.6V -		100(3)		
			C = 30 pF, 1.62V ≤ VDD ≤ 2.7V -		37.5		
	Tr/Tf 输出上升和下降时间		C = 50 pF, 2.7V ≤ VDD ≤ 3.6V -		5.8	纳秒	
			C = 50 pF, 1.62V ≤ VDD ≤ 2.7V -		11		
			C = 10 pF, 2.7V ≤ VDD ≤ 3.6V -		2.5		
			C = 10 pF, 1.62V ≤ VDD ≤ 2.7V -		5		
11	Fmax 最大频率		C = 30 pF, 2.7V ≤ VDD ≤ 3.6V -		120(3)	MHz	
			C = 30 pF, 1.62V ≤ VDD ≤ 2.7V -		50		
			C = 10 pF, 2.7V ≤ VDD ≤ 3.6V -		180(3)		
			C = 10 pF, 1.62V ≤ VDD ≤ 2.7V -		75(3)		
	Tr/Tf 输出上升和下降时间		C = 30 pF, 2.7V ≤ VDD ≤ 3.6V -		3.3	纳秒	
			C = 30 pF, 1.62V ≤ VDD ≤ 2.7V -		6		
			C = 10 pF, 2.7V ≤ VDD ≤ 3.6V -		1.7		
			C = 10 pF, 1.62V ≤ VDD ≤ 2.7V -		3.3		

- 最大频率在占空比为 45% 至 55% 时实现,此时负载为指定的电容。
- 下降时间和上升时间分别定义为输出波形。

3. 该值代表 I/O 能力,但最大系统频率限制为 64 MHz。

6.3.18 NRST 引脚特性

NRST 引脚输入驱动器采用 CMOS 技术。它连接到永久上拉电阻 RPU。

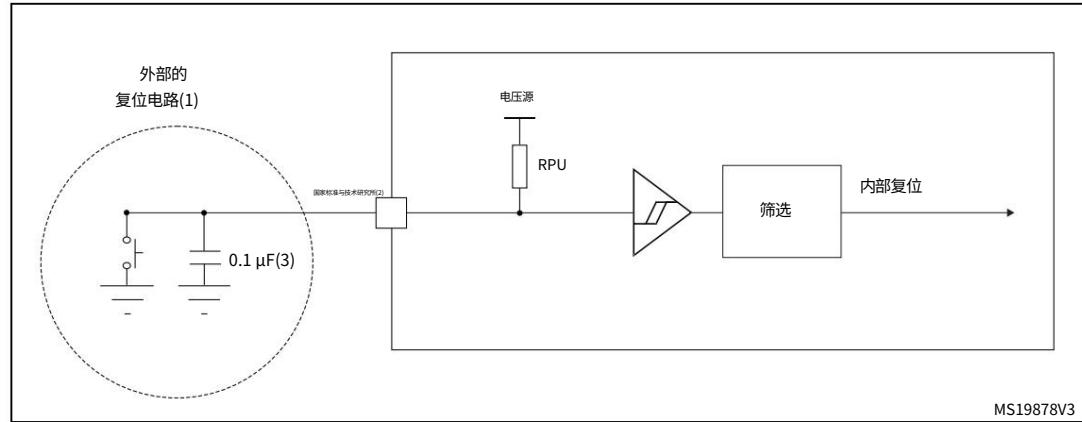
除非另有说明,下表给出的参数均来自[表 24:一般工作条件中总结的环境温度和电源电压条件下进行的测试。](#)

表 75. NRST 引脚特性(1)

象征	范围	状况	分钟	类型	最大限度	单元
意志 (NRST)	NRST 输入 低电平电压	-	-	-	0.3×电源电压	V
艾滋病病毒 (NRST)	NRST 输入 高电平电压	-	0.7×电源电压	-	-	
V _{th} (NRST)	NRST 施密特触发器电压滞 后	-	-	200	-	毫伏
RPU	弱上拉等效电阻 (2)	车辆识别号=VSS	二十五	40	55	千欧姆
室颤 (NRST)	NRST 输入 滤波脉冲	-	-	-	70	纳秒
越南核能协会 (NRST)	NRST 输入 未滤波脉冲	1.71V≤VDD≤3.6V	350	-	-	

1. 由设计保证。
2. 上拉电阻采用真电阻与可开关 PMOS 串联设计。该 PMOS 贡献
串联电阻最小 (~10%)。

图 28. 建议的 NRST 引脚保护



1. 复位网络保护设备免受寄生复位的影响。
2. 用户必须确保 NRST 引脚上的电平可以低于 VIL (NRST) 中规定的最大电平
[表 75](#),否则设备将不会考虑重置。
3. NRST 上的外部电容必须尽可能靠近器件。

6.3.19 模拟开关增压器

表 76. 模拟开关升压器特性(1)

象征	范围	分钟	类型	最大限度	单元
电压源	电源电压	1.62	-	3.6	V
tSU(BOOST)	增压器启动时间	-	-	240	微秒
国际直接电话 (加速)	助推器消耗 1.62V≤VDD≤2.0V	-	-	250	安培
	助推器消耗 2.0V≤VDD≤2.7V	-	-	500	
	助推器消耗 2.7V≤VDD≤3.6V	-	-	900	

1. 由设计保证。

6.3.20 模数转换器特性

除非另有说明,表 77 中给出的参数都是在环境温度、 f_{PCLK} 频率和VDDA电源电压条件下进行测试得出的初步值,这些条件总结在表 24:一般工作条件下。

笔记: 建议每次开机后进行校准。

表 77. ADC 特性(1) (2) (3)

象征	范围	状况	分钟	类型	最大限度	单元
维达	模拟电源电压	-	1.62	-	3.6	V
基准电压+	正参考电压	电源电压 $\geq 2V$	2	-	维达	V
		VDDA $< 2V$		维达		V
参考电压	负参考电压	-		VSSA		V
ADC	ADC 时钟频率	范围 1	0.14	-	64	MHz
		范围 2	0.14	-	16	
采样率 对于 FAST 通道	分辨率 = 12 位	分辨率 = 12 位	-	-	4.26	每秒
		分辨率 = 10 位	-	-	4.92	
		分辨率 = 8 位	-	-	5.81	
		分辨率 = 6 位	-	-	7.11	
	分辨率 = 12 位 对于慢速通道	分辨率 = 12 位	-	-	3.36	
		分辨率 = 10 位	-	-	4.00	
		分辨率 = 8 位	-	-	4.57	
		分辨率 = 6 位	-	-	7.11	
		分辨率 = 12 位	-	-	3.36	
		分辨率 = 10 位	-	-	4.00	
触发触发	外部触发频率	fADC = 64MHz 分辨率 = 12 位	-	-	4.26	MHz
		分辨率 = 12 位	-	-	15	1/fADC
最小值	输入共模	差分模式	(VREF++ VREF-) / 2-0.18	(VREF++ VREF-) / 2	(VREF++ VREF-) / 2+0.18	V
仅有的 (4)	转换电压范围(2)	-	0	-VREF+	电压	
雨	外部输入阻抗	-	-	-	50	千欧姆
计算机构设计中心	内部采样和保持电容器	-	-	5	-	毫微法
工作人员	通电时间	-		1		转换周期
校准	校准时间	fADC = 64MHz		1.8125		微秒
		-		116		1/ fADC

电气特性

STM32WB55xx STM32WB35xx

表 77. ADC 特性(1) (2) (3) (续)

象征	范围	状况	分钟	类型	最大限度	单元
LATR	触发转换延迟常规通道和注入通道,无转换中止	CKMODE = 00	1.5	2	2.5	1/fADC
		CKMODE = 01	-	-	2.0	
		CKMODE = 10	-	-	2.25	
		CKMODE = 11	-	-	2.125	
拉特林吉	触发转换延迟注入通道中止常规转换	CKMODE = 00	2.5	3	3.5	1/fADC
		CKMODE = 01	-	-	3.0	
		CKMODE = 10	-	-	3.25	
		CKMODE = 11	-	-	3.125	
特斯	采样时间	fADC = 64MHz	0.039	-	10.0	微秒
		-	2.5	-	640.5	1/fADC
tADCVREG_STUP	ADC 电压调节器启动时间	-	-	-	20	微秒
转换时间	总转换时间 (含采样时间)	fADC = 64MHz 分辨率 = 12 位	0.234	-	1.019	微秒
		分辨率 = 12 位	ts + 12.5 个周期 (逐次逼近)= 15 至 653			1/fADC
IDDA(ADC)	VDDA电源的 ADC 功耗	fs = 4.26 Msps	-	730	830	安培
		fs = 1 Msps	-	160	220	
		fs = 10 ksps	-	16	50	
IDDV_S (模数转换器)	VREF+单端模式的 ADC 功耗	fs = 4.26 Msps	-	130	160	安培
		fs = 1 Msps	-	三十	40	
		fs = 10 ksps	-	0.6	2	
IDDV_D(ADC)	VREF+差分模式的 ADC 功耗	fs = 4.26 Msps	-	250	310	安培
		fs = 1 Msps	-	60	70	
		fs = 10 ksps	-	1.3	3	

- 设计保证
- 当VDDA < 2.4 V时,I/O 模拟开关升压器启用 (SYSCFG_CFGR1 中的 BOOSTEN = 1, VDDA < 2.4V)。当VDDA ≥ 2.4 V时,此功能禁用。
- SMPM 处于旁路模式。
- 根据封装不同, VREF+可内部连接到VDDA, VREF-可内部连接到VSSA。
更多详细信息请参阅第 4 节:引脚排列和引脚说明。

表 78. ADC 采样时间(1)(2)

分辨率 (位)	雨 (千欧姆)	快速通道		慢速通道	
		最小采样时间 (ns)	采样周期	最小采样时间 (ns)	采样周期
12	0	33	6.5	57	6.5
	0.05	三十七	6.5	62	6.5
	0.1	四十二	6.5	67	6.5
	0.2	51	6.5	76	6.5
	0.5	78	6.5	104	12.5
	1	123	12.5	151	12.5
	5	482	47.5	526	47.5
	10	931	92.5	994	92.5
	20	1830	247.5	1932	247.5
	50	4527	640.5	4744	640.5
10	100	9021	640.5	9430	640.5
	0	二十七	2.5	四十七	6.5
	0.05	三十	2.5	51	6.5
	0.1	三十四	6.5	55	6.5
	0.2	41	6.5	62	6.5
	0.5	64	6.5	85	6.5
	1	100	12.5	124	12.5
	5	395	47.5	431	47.5
	10	763	92.5	816	92.5
	20	1500	247.5	1584	247.5
8	50	3709	640.5	3891	640.5
	100	7391	640.5	7734	640.5
	0	21	2.5	三十七	2.5
	0.05	24	2.5	40	6.5
	0.1	二十七	2.5	43	6.5
	0.2	三十二	6.5	49	6.5
	0.5	50	6.5	67	6.5
	1	78	6.5	97	6.5
	5	308	47.5	337	24.5
	10	595	92.5	637	47.5
	20	1169	247.5	1237	92.5
	50	2891	247.5	3037	247.5
	100	5762	640.5	6038	640.5

表 78. ADC 采样时间(1)(2) (续)

分辨率 (位)	雨 (千欧姆)	快速通道		慢速通道	
		最小采样时间 (ns)	采样周期	最小采样时间 (ns)	采样周期
6	0	15	2.5	二十六	2.5
	0.05	17	2.5	二十八	2.5
	0.1	19	2.5	三十一	2.5
	0.2	23	2.5	三十五	2.5
	0.5	三十六	6.5	四十八	6.5
	1	56	6.5	69	6.5
	5	221	24.5	242	24.5
	10	427	47.5	458	47.5
	20	839	92.5	890	92.5
	50	2074	247.5	2184	247.5
	100	4133	640.5	4342	640.5

1. 由设计保证。

2. VDD = 1.62 V, Cpcb = 4.7 pF, 125 °C, 升压器启用。

表 79. ADC 精度 - 有限测试条件1(1)(2)(3)

符号	参数		条件(4)			最小值	典型值	最大值	单位	
和	未调 整总额 错误	TA=25°C, SPEED [±] 12MHz, 采样4.26Mps	单端	快速通道 (最大速度)	-	4	5		最低有效位	
				慢速通道 (最大速度)	-	4	5			
			微分	快速通道 (最大速度)	-	3.5	4.5			
				慢速通道 (最大速度)	-	3.5	4.5			
	EO 偏移误差		单端	快速通道 (最大速度)	-	1	2.5			
				慢速通道 (最大速度)	-	1	2.5			
			微分	快速通道 (最大速度)	-	1.5	2.5			
				慢速通道 (最大速度)	-	1.5	2.5			
	EG 增益误差		单端	快速通道 (最大速度)	-	2.5	4.5			
				慢速通道 (最大速度)	-	2.5	4.5			
			微分	快速通道 (最大速度)	-	2.5	3.5			
				慢速通道 (最大速度)	-	2.5	3.5			
ED	微分线性 错误		单端	快速通道 (最大速度)	-	1	1.5		位	
				慢速通道 (最大速度)	-	1	1.5			
			微分	快速通道 (最大速度)	-	1	1.2			
				慢速通道 (最大速度)	-	1	1.2			
	他		单端	快速通道 (最大速度)	-	1.5	2.5			
				慢速通道 (最大速度)	-	1.5	2.5			
			微分	快速通道 (最大速度)	-	1	2			
				慢速通道 (最大速度)	-	1	2			
	十一月		单端	快速通道 (最大速度)	10.4	10.5	-			
				慢速通道 (最大速度)	10.4	10.5	-			
			微分	快速通道 (最大速度)	10.8	10.9	-			
				慢速通道 (最大速度)	10.8	10.9	-			
你	信噪比和 失真 比率	TA=25°C, SPEED [±] 12MHz, 采样4.26Mps	单端	快速通道 (最大速度)	64.4	65	-		分贝	
				慢速通道 (最大速度)	64.4	65	-			
			微分	快速通道 (最大速度)	66.8	67.4	-			
				慢速通道 (最大速度)	66.8	67.4	-			
	信噪比		单端	快速通道 (最大速度)	65	66	-			
				慢速通道 (最大速度)	65	66	-			
			微分	快速通道 (最大速度)	67	68	-			
				慢速通道 (最大速度)	67	68	-			

电气特性

STM32WB55xx STM32WB35xx

表 79. ADC 精度 - 有限测试条件1(1)(2)(3) (续)

符号 参数		条件(4)		最小值	典型值	最大值	单位
		单端	微分				
总谐波失真	总谐波失真	TA=25°C 4.25Msps, 16MHz	快速通道 (最大速度)	-	-74	-73	分贝
			慢速通道 (最大速度)	-	-74	-73	
		TA=25°C 4.25Msps, 16MHz	快速通道 (最大速度)	-	-79	-75	
			慢速通道 (最大速度)	-	-79	-75	

1. 由设计保证。
2. ADC 直流准确度值是在内部校准后测量的。
3. ADC 精度与负注入电流:应避免在任何模拟输入引脚上注入负电流,因为这会显著降低在另一个模拟输入上执行的转换的精度。建议在可能注入负电流的模拟引脚上添加肖特基二极管 (引脚接地)。
4. 当 $VDDA < 2.4$ V 时,I/O 模拟开关升压器启用 (SYSCFG_CFGR1 中的 BOOSTEN = 1, $VDDA < 2.4$ V)。当 $VDDA \geq 2.4$ V 时,禁用。无过采样。

表 80. ADC 精度 - 有限测试条件2(1)(2)(3)

符号	参数		条件(4)			最小值	典型值	最大值	单位
和 EO 偏移误差 EG 增益误差 ED 他 十一月 你 信噪比	未调 整总额 错误 微分线性 错误 积分线性 错误 有效位数 信噪比和 失真 比率 信噪比	1.8MHz, ±4.26Msps, V _{DD} = 2.7V, TA = 25°C	单端	快速通道 (最大速度)	-	4.6.5			最低有效位
				慢速通道 (最大速度)	-	4.6.5			
			微分	快速通道 (最大速度)	-	3.5	5.5		
				慢速通道 (最大速度)	-	3.5	5.5		
			单端	快速通道 (最大速度)	-	1	4.5		
				慢速通道 (最大速度)	-	1	5		
			微分	快速通道 (最大速度)	-	1.5.3			
				慢速通道 (最大速度)	-	1.5.3			
			单端	快速通道 (最大速度)	-	2.5.6			
				慢速通道 (最大速度)	-	2.5.6			
			微分	快速通道 (最大速度)	-	2.5	3.5		
				慢速通道 (最大速度)	-	2.5	3.5		
			单端	快速通道 (最大速度)	-	1	1.5		位
				慢速通道 (最大速度)	-	1	1.5		
			微分	快速通道 (最大速度)	-	1	1.2		
				慢速通道 (最大速度)	-	1	1.2		
			单端	快速通道 (最大速度)	-	1.5	3.5		
				慢速通道 (最大速度)	-	1.5	3.5		
			微分	快速通道 (最大速度)	-	1	3		
				慢速通道 (最大速度)	-	1	2.5		
			单端	快速通道 (最大速度)	10.10.5		-		分贝
				慢速通道 (最大速度)	10.10.5		-		
			微分	快速通道 (最大速度)	10.710.9		-		
				慢速通道 (最大速度)	10.710.9		-		
			单端	快速通道 (最大速度)	62.65		-		
				慢速通道 (最大速度)	62.65		-		
			微分	快速通道 (最大速度)	66.67.4		-		
				慢速通道 (最大速度)	66.67.4		-		
			单端	快速通道 (最大速度)	64.66		-		
				慢速通道 (最大速度)	64.66		-		
			微分	快速通道 (最大速度) 66.5.68			-		
				慢速通道 (最大速度) 66.5.68			-		

电气特性

STM32WB55xx STM32WB35xx

表 80. ADC 精度 - 有限测试条件2(1)(2)(3) (续)

符号 参数		条件(4)			最小值	典型值	最大值	单位	
		单端 TA=25°C V _{DDA} 4.26Msps, 82MHz,	快速通道 (最大速度)	慢速通道 (最大速度)					
总谐波失真	总谐波失真				-	-74	-65	分贝	
	快速通道 (最大速度)		慢速通道 (最大速度)	-	-74	-67			
				-	-79	-70			
	微分		慢速通道 (最大速度)	-	-79	-71			

- 由设计保证。
- ADC 直流准确度值是在内部校准后测量的。
- ADC 精度与负注入电流:应避免在任何模拟输入引脚上注入负电流,因为这会显著降低在另一个模拟输入上执行的转换的精度。建议在可能注入负电流的模拟引脚上添加肖特基二极管 (引脚接地)。
- 当 $V_{DDA} < 2.4$ V 时,I/O 模拟开关升压器启用 (SYSCFG_CFGR1 中的 BOOSTEN = 1, $V_{DDA} < 2.4$ V)。当 $V_{DDA} \geq 2.4$ V 时,禁用。无过采样。

表 81. ADC 精度 - 有限测试条件3(1)(2)(3)

符号 参数		条件(4)				最小值	典型值	最大值	单位	
和 环境乙烷	未调 整总额 错误	120MHz, 4.26Mbps, 100%占空比	单端	快速通道 (最大速度)	-	5.5	7.5		最低有效位	
				慢速通道 (最大速度)	-	4.5	6.5			
			微分	快速通道 (最大速度)	-	4.5	7.5			
				慢速通道 (最大速度)	-	4.5	5.5			
	失调误差		单端	快速通道 (最大速度)	-	2	5			
				慢速通道 (最大速度)	-	2.5	5			
			微分	快速通道 (最大速度)	-	2	3.5			
				慢速通道 (最大速度)	-	2.5	3			
例如	增益误差		单端	快速通道 (最大速度)	-	4.5	7			
				慢速通道 (最大速度)	-	3.5	6			
			微分	快速通道 (最大速度)	-	3.5	4			
				慢速通道 (最大速度)	-	3.5	5			
ED	微分线性 错误		单端	快速通道 (最大速度)	-	1.2	1.5		位	
				慢速通道 (最大速度)	-	1.2	1.5			
			微分	快速通道 (最大速度)	-	1	1.2			
				慢速通道 (最大速度)	-	1	1.2			
他	积分线性 错误		单端	快速通道 (最大速度)	-	3	3.5			
				慢速通道 (最大速度)	-	2.5	3.5			
			微分	快速通道 (最大速度)	-	2	2.5			
				慢速通道 (最大速度)	-	2	2.5			
十一月	有效位数		单端	快速通道 (最大速度)	10	10.4	-		分贝	
				慢速通道 (最大速度)	10	10.4	-			
			微分	快速通道 (最大速度)	10.6	10.7	-			
				慢速通道 (最大速度)	10.6	10.7	-			
你	信噪比和 失真 比率		单端	快速通道 (最大速度)	62	64	-			
				慢速通道 (最大速度)	62	64	-			
			微分	快速通道 (最大速度)	65	66	-			
				慢速通道 (最大速度)	65	66	-			
信噪比	信噪比		单端	快速通道 (最大速度)	63	65	-			
				慢速通道 (最大速度)	63	65	-			
			微分	快速通道 (最大速度)	66	67	-			
				慢速通道 (最大速度)	66	67	-			

电气特性

STM32WB55xx STM32WB35xx

表 81. ADC 精度 - 有限测试条件3(1)(2)(3) (续)

符号 参数		条件(4)		最小值	典型值	最大值	单位	
总谐波失真	总谐波失真	1.65V ≤ VDDA = VREF+ ≤ 3.6V, 4.26Msps, 16MHz, 1.65V ≤ VDDA = VREF+ ≤ 3.6V	单端	快速通道 (最大速度)	-	-69 -67	分贝	
				慢速通道 (最大速度)	-	-71 -67		
	微分		微分	快速通道 (最大速度)	-	-72 -71		
				慢速通道 (最大速度)	-	-72 -71		

1. 由设计保证。
2. ADC 直流准确度值是在内部校准后测量的。
3. ADC 精度与负注入电流:应避免在任何模拟输入引脚上注入负电流,因为这会显著降低在另一个模拟输入上执行的转换的精度。建议在可能注入负电流的模拟引脚上添加肖特基二极管 (引脚接地)。
4. 当 $VDDA < 2.4$ V 时,I/O 模拟开关升压器启用 (SYSCFG_CFGR1 中的 BOOSTEN = 1, $VDDA < 2.4$ V)。当 $VDDA \geq 2.4$ V 时,禁用。无过采样。

表 82. ADC 精度 - 有限测试条件4(1)(2)(3)

符号	参数		条件(4)			最小值	典型值	最大值	单位	
和	未调整总额错误	采样速率 15MHz, 16位	单端	快速通道 (最大速度)	-	5.5.4			最低有效位	
				慢速通道 (最大速度)	-	4	5			
			微分	快速通道 (最大速度)	-	4	5			
				慢速通道 (最大速度)	-	3.5.4.5				
	EO 偏移误差		单端	快速通道 (最大速度)	-	2	4			
				慢速通道 (最大速度)	-	2	4			
			微分	快速通道 (最大速度)	-	2	3.5			
				慢速通道 (最大速度)	-	2.3.5				
	EG 增益误差		单端	快速通道 (最大速度)	-	4.4.5				
				慢速通道 (最大速度)	-	4.4.5				
			微分	快速通道 (最大速度)	-	3	4			
				慢速通道 (最大速度)	-	3	4			
ED	微分线性 错误		单端	快速通道 (最大速度)	-	1	1.5		位	
				慢速通道 (最大速度)	-	1	1.5			
			微分	快速通道 (最大速度)	-	1	1.2			
				慢速通道 (最大速度)	-	1	1.2			
	他		单端	快速通道 (最大速度)	-	2.5	3			
				慢速通道 (最大速度)	-	2.5	3			
			微分	快速通道 (最大速度)	-	2	2.5			
				慢速通道 (最大速度)	-	2.2.5				
	十一月		单端	快速通道 (最大速度) 10.2 10.5				-		
				慢速通道 (最大速度) 10.2 10.5				-		
			微分	快速通道 (最大速度) 10.6 10.7				-		
				慢速通道 (最大速度) 10.6 10.7				-		
你	信噪比和 失真 比率	分贝	单端	快速通道 (最大速度) 63.65				-	分贝	
				慢速通道 (最大速度) 63.65				-		
			微分	快速通道 (最大速度)	65.66			-		
				慢速通道 (最大速度) 65.66				-		
	信噪比		单端	快速通道 (最大速度) 64.65				-		
				慢速通道 (最大速度) 64.65				-		
			微分	快速通道 (最大速度) 66.67				-		
				慢速通道 (最大速度) 66.67				-		

表 82. ADC 精度 - 有限测试条件4(1)(2)(3) (续)

符号 参数		条件(4)		最小值	典型值	最大值	单位
总谐波失真	总谐波失真	单端	快速通道 (最大速度)	-	-71	-69	分贝
			慢速通道 (最大速度)	-	-71	-69	
	微分	快速通道 (最大速度)	-	-73	-72		
			慢速通道 (最大速度)	-	-73	-72	

1. 由设计保证。
2. ADC 直流准确度值是在内部校准后测量的。
3. ADC 精度与负注入电流:应避免在任何模拟输入引脚上注入负电流,因为这会显著降低在另一个模拟输入上执行的转换的精度。建议在可能注入负电流的模拟引脚上添加肖特基二极管 (引脚接地)。
4. 当 $VDDA < 2.4$ V 时,I/O 模拟开关升压器启用 (SYSCFG_CFGR1 中的 BOOSTEN = 1, $VDDA < 2.4$ V)。当 $VDDA \geq 2.4$ V 时,它将被禁用。无过采样。

图 29. ADC 精度特性

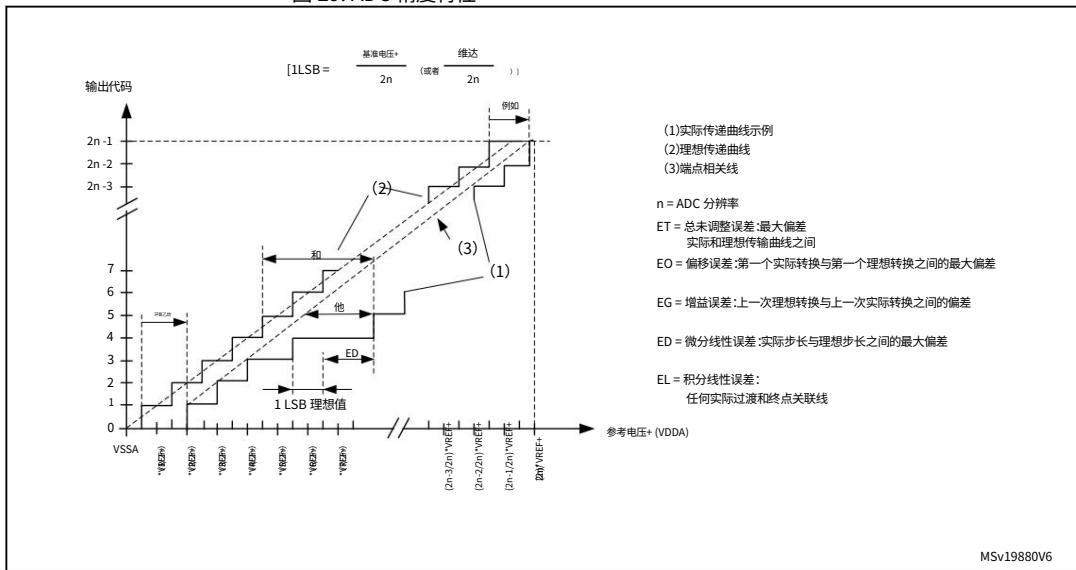
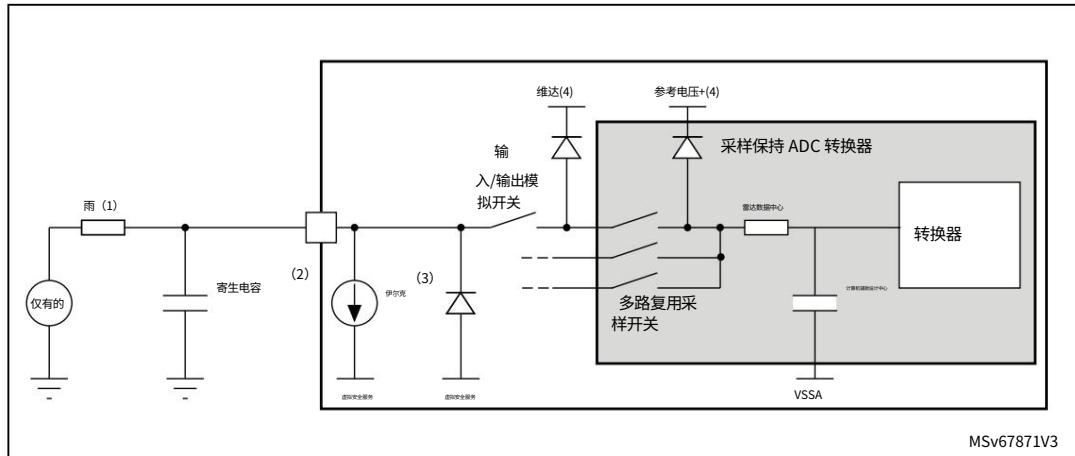


图 30. 使用 ADC 的典型连接图



1. 有关RAIN、RADC和CADC的值,请参阅表 77:ADC 特性。
2. Cparasitic表示 PCB 电容 (取决于焊接和 PCB 布局质量)加上焊盘电容 (焊盘电容值请参阅表 72:I/O 静态特性)。较高的Cparasitic 值会降低转换精度。为了解决这个问题,应降低fADC。
3. 请参阅表 72:I/O 静态特性以了解 l_{kg} 的值。
4. 参考图16和图17。

通用 PCB 设计指南

必须按照图 16 所示执行电源去耦:电源方案 (除 UFBGA129 和 WLCSP100 外的所有封装)。10 nF 电容需要是陶瓷电容 (质量好),尽可能靠近芯片放置。

6.3.21 电压参考缓冲器特性

表 83. VREFBUF 特性(1)

象征	范围	状况	分钟	类型	最大限度	单元
维达	模拟电源电压	VRS = 0	2.4	-	3.6	V
		VRS = 1	2.8	-	3.6	
	降级模式(2)	VRS = 0	1.65	-	2.4	
		VRS = 1	1.65	-	2.8	
VREFBUF_ 出去	电压参 考输出	VRS = 0	2.046	2.048	2.049	
		VRS = 1	2.498	2.500	2.502	
	降级模式(2)	VRS = 0	VDDA-150 毫伏	-	2.049	
		VRS = 1	VDDA-150 毫伏	-	2.502	
修剪	调整步进分 辨率	-	-	-	± 0.05	± 0.1 %
氯	负载电容器	-	-	0.5	1	1.5 微法拉
血沉	等效串联电阻 克劳德	-	-	--2 Ω		

表 83. VREFBUF 特性(1) (续)

象征	范围	状况		分钟	类型	最大限度	单元
负荷	静载荷 当前的	-	-	-	-	4	毫安
iline_reg	线路调节 $2.8 \text{ V} \leq \text{VDDA} \leq 3.6 \text{ V}$	负载电流= $500 \mu\text{A}$	-	200	1000	百万分之一伏特	
			负载= 4 mA	-	100	500	
Ilload_reg	负载调节 $500 \mu\text{A} \leq \text{Ilload} \leq 4 \text{ mA}$ 正常模式	-	-	50	500 ppm	毫安	ppm/ 摄氏度
系数	温度系数	-40°C < 温度范围 < +125°C		-	系数 50号 +	ppm/ 摄氏度	
		0°C < TJ < +50°C		-	系数 50号 +		
电源抑制比	电源抑制比	直流		40	60	-	分贝
		100千赫		二十五	40	-	
开始	启动时间	CL = $0.5 \mu\text{F}$ (4)		-	300	350	微秒
		CL = $1.1 \mu\text{F}$ CL (4)		-	500	650	
		= $1.5 \mu\text{F}$ (4)		-	650	800	
冲击电流	最大直流控制 当前驱动器 启动阶段的 VREFBUF_OUT (5)	-	-	-	8	-	毫安
她 (VREFBUF)	电压反馈缓冲器 VDDA的消耗	负载电流= $0 \mu\text{A}$		-	16	二十五	安培
		负载电流= $500 \mu\text{A}$		-	18	三十	
		负载= 4 mA		-	三十五	50	

- 除非另有规定,由设计保证。
- 在降级模式下,电压参考缓冲器无法准确维持随后的输出电压 (VDDA - 下降电压)。
- $\text{VDDA} = 3 \text{ V}$, $\text{TJ} = 30^\circ\text{C}$, $\text{Ilload} = 100 \mu\text{A}$ 。
- 容性负载必须包含一个 100 nF 电容,以截止高频噪声。
- 为了在启动阶段和缩放变化期间正确控制 VREFBUF 浪涌电流, VDDA 电压必须处于当 $\text{VRS} = 0$ 和 $\text{VRS} = 1$ 时,范围分别为 $[2.4 \text{ V} \text{ 至 } 3.6 \text{ V}]$ 和 $[2.8 \text{ V} \text{ 至 } 3.6 \text{ V}]$ 。

6.3.22 比较器特性

表 84. COMP 特性(1)

象征	范围	状况		最小值	典型值	最大值	单位
维达	模拟电源电压	-		1.62	-	3.6	
来	比较器 输入电压范围	-		0 -VDDA			V
VBG(2)	定标器输入电压	-		维特			
可安放的固定系统	缩放器偏移电压	-		-	±5	±10	毫伏
来自VDDA的 IDDA(缩放器)	洁牙机静态消耗	BRG_EN=0 (桥接禁用)		-	200 300	纳安	
		BRG_EN=1 (桥接启用)		-	0.8	1	安培
tSTART_SCALER	缩放器启动时间	-		-	100 200	微秒	
开始	比较器启动时间达到传输延迟 规范	高速模式	VDDA $\geq 2.7V$	-	-	5	微秒
			VDDA $< 2.7V$	-	-	7	
		中等模式	VDDA $\geq 2.7V$	-	-	15	
			VDDA $< 2.7V$	-	-	二十五	
		超低功耗模式		-	-	40	
(2)后 续发展	100 mV 过驱动时的传播延迟	高速模式	VDDA $\geq 2.7V$	-	55 80		纳秒
			VDDA $< 2.7V$	-	55	100	
		中等模式		-	0.55 0.9		
		超低功耗模式		-	4	7	
偏移量	比较器失调误差	全共模范围		-	±5	±20	毫伏
维希斯	比较器滞后	无滞后		-	0	-	毫伏
		低滞后		-	8	-	
		中等滞后		-	15	-	
		高滞后		-	二十七	-	
IDDA(COMP)	来自VDDA的比较器功耗	超低功耗模 式	静止的	-	400 600		纳安
			50 kHz ± 100 mV 超速方波信号	-	1200	-	
		中等的 模式	静止的	-	5	7	安培
			50 kHz ± 100 mV 超速方波信号	-6-			
		高速模式	静止的	-	70	100	
			50 kHz ± 100 mV 超速方波信号	-	75	-	

1. 除非另有规定,由设计保证。

2. 参考表 36:嵌入式内部电压参考。

3. 由特性结果保证。

6.3.23 温度传感器特性

表85. TS特性

象征	范围	分钟	类型	最大限度	单元
静力 (1)	VTS与温度的线性关系	-	±1	±2	摄氏度
Avg_Slope(2)平均斜率		2.3	2.5	2.7毫伏/°C	
V30	30 °C 时的电压 (±5 °C) (3)	0.742	0.76	0.785	V
开始 (TS_BUF) (1)	连续模式下传感器缓冲器的启动时间(4)	-	8	15	微秒
开始(1)	进入连续模式的启动时间(4)	-	70	120	微秒
tS_temp(1)读取温度时的 ADC 采样时间		5	-	-	微秒
国际直接电话(TS)(1)	当 ADC 选择时,温度传感器从VDD消耗	-	4.7	7	安培

- 由设计保证。
- 由特性结果保证。
- 在 $V_{DDA} = 3.0 \text{ V} \pm 10 \text{ mV}$ 时测量。V30 ADC 转换结果存储在 TS_CAL1 字节中。参见表11：[温度传感器校准值](#)。
- 连续模式是指运行/睡眠模式,或者在低功耗运行/低功耗睡眠模式下启用温度传感器。

6.3.24 VBAT监控特性

表 86. VBAT监控特性(1)

象征	范围	分钟	典型值	最大值	单位
R	VBAT电阻桥	-	3 x 39	-	千欧姆
问	VBAT测量比率	-	3	-	-
是(2)	Q 上的错误	-10	-	10	%
tS_vbat(2)读取VBAT时的 ADC 采样时间		12	-	-	微秒

1. $1.55 < \text{VBAT} < 3.6 \text{V}$ 。

2. 由设计保证。

表 87. VBAT充电特性

象征	参数条件		分钟	类型	最大限度	单元
红细胞	电池充电 电阻	VBRS = 0	-	5	-	千欧姆
		VBRS = 1	-	1.5	-	

6.3.25 SMPS降压转换器特性

SMPS 降压转换器特性在 4 MHz 时钟下给出,使用 10 μ H 电感器和 4.7 μ F 电容器。

6.3.26 LCD 控制器特性

STM32WB55xx 设备嵌入内置升压转换器,提供独立于VDD电压的恒定 LCD 参考电压。必须将外部电容器Cext连接到 VLCD 引脚以解耦此转换器。

表 88. LCD 控制器特性(1)

象征	范围	状况	分钟	类型	最大单位	
VLCD	液晶外部电压		-	-	3.6	V
VLCD0	LCD内部参考电压0		-	2.62	-	
VLCD1	LCD内部参考电压1		-	2.76	-	
VLCD2	LCD内部参考电压2		-	2.89	-	
VLCD3	LCD内部参考电压3		-	3.04	-	
VLCD4	LCD内部参考电压4		-	3.19	-	
VLCD5	LCD内部参考电压5		-	3.32	-	
VLCD6	LCD内部参考电压6		-	3.46	-	
VLCD7	LCD内部参考电压7		-	3.62	-	
外延	VLCD外接电容	缓冲器关闭 (BUFEN=0为LCD_CR寄存器)	0.2	-	2	μ F
		缓冲开启 (BUFEN=1为LCD_CR寄存器)	1-2			
外延字与内部寄存器字2	VDD = 2.2 V时VDD的供电电流	缓冲器关闭 (BUFEN=0为LCD_CR寄存器)	-3-			微安培
	VDD = 3.0 V时VDD的供电电流	缓冲器关闭 (BUFEN=0为LCD_CR寄存器)	-	1.5	-	
IV液晶显示器	来自VLCD的供电电流 (VLCD = 3V)	缓冲器关闭 (BUFFEN = 0,PON = 0)	-	0.5	-	微安培
		缓冲开启 (BUFFEN = 1,1/2 偏差)	-	0.6	-	
		缓冲开启 (BUFFEN = 1,1/3 偏差)	-	0.8	-	
		缓冲开启 (BUFFEN = 1,1/4 偏差)	-1-			
石英振荡器	低驱动电阻网络的总高电阻值		-	5.5	-	兆欧
RLN	高驱动电阻网络的总低电阻值		-	240	-	千欧姆

电气特性

STM32WB55xx STM32WB35xx

表 88. LCD 控制器特性(1) (续)

象征	范围	状况	分钟	类型	最大单位	
V44	段/公共最高电平电压	-	-	液晶显示器	-	V
V34	段/公共3/4电平电压	-	3/4V	液晶屏	-	
V23	段/公共2/3电平电压	-	2/3V	液晶屏	-	
V12	段/公共1/2电平电压	-	1/2V	液晶屏	-	
V13	段/公共1/3电平电压	-	1/3V	液晶屏	-	
V14	段/公共1/4电平电压	-	1/4V	液晶屏	-	
V0	段/公共最低电平电压	-	0	-	-	

1. 由设计保证。

2. LCD 启用,3 V 内部升压激活,1/8 占空比,1/4 偏压,分频比 = 64,所有像素激活,未连接 LCD。

6.3.27 定时器特性

下表给出的参数是设计保证的。有关输入/输出复用功能特性 (输出比较、输入捕获、外部时钟、PWM 输出) 的详细信息,请参阅[第 6.3.17 节](#)。

表 89. TIMx(1)特性

象征	范围	状况	分钟	最大限度	单元
三 (TIM)	定时器解析时间	-	1	-tTIMxCLK	
		fTIMxCLK = 64MHz	15.625	-	纳秒
串扰	CH1 至 CH4 上的定时器外部时钟频率	-	0fTIMxCLK/2		MHz
		fTIMxCLK = 64MHz	0	40	
休息	计时器分辨率	TIM1、TIM16、TIM17	-	16	少量
		时间2	-	三十二	
tCOUNTER 16 位计数器时钟周期		-	1	65536	时间周期
		fTIMxCLK = 64MHz	0.015625	1024	微秒
最大计数	32 位计数器的最大可能计数	-	-	65536 × 65536 tTIMxCLK	
		fTIMxCLK = 64MHz	-	67.10	s

1. TIMx,作为一个通用术语,其中 x 代表 1、2、16 或 17。

表 90. 32 kHz 时的 IWDG 最小/最大超时周期 (LSI1)(1)

预分频器分频器 PR[2:0] 位	最小超时 RL[11:0] = 0x000	最大超时 RL[11:0] = 0xFFFF 单位		
/4	0	0.125	512	多处时钟源
/8	1	0.250	1024	
/16	2	0.500	2048	
/32	3	1.0	4096	
/64	4	2.0	8192	
/128	5	4.0	16384	
/256	6 或 7	8.0	32768	

1. 确切的时序仍然取决于 APB 接口时钟与 LSI 时钟的相位,因此始终存在完整的 RC 不确定时期。

6.3.28 时钟恢复系统 (CRS)

该设备嵌入了一个特殊的模块,用于自动调整内部 48 MHz 振荡器,以保证其在整个设备操作范围内的最佳精度。

此自动调整基于外部同步信号,该信号可以来自 USB Sart Of Frame (SOF) 信号、LSE 振荡器、CRS_SYNC 引脚上的外部信号或由用户软件生成。

为了在启动时更快地锁定,还可以将自动修剪与手动修剪操作结合起来。

6.3.29 通讯接口特性

I²C 接口特性

I²C 接口满足 I²C 总线规范和用户手册修订版 03 适用于:

- 标准模式 (Sm):比特率高达 100 kbit/s
- 快速模式 (Fm):比特率高达 400 kbit/s
- 快速模式 Plus (Fm+):比特率高达 1 Mbit/s。

表 91. 所有I²C模式下的最小 I²CCLK 频率

符号 参数		健康)状况		分钟	单元
f(I ² CCLK)	I ² CCLK 频率	标准模式	-	2	MHz
		快速模式	模拟滤波器开启, DNF = 0	9	
			模拟滤波器关闭, DNF = 1	9	
		快速模式增强版	模拟滤波器开启, DNF = 0	19	
			模拟滤波器关闭, DNF = 1	16	

当 I²C 外设正确配置时,I²C 时序要求由设计保证 (参见参考手册)。

SDA 和 SCL I/O 要求满足以下限制:SDA 和 SCL I/O 引脚不是“真正的”开漏。配置为开漏时,连接在 I/O 引脚和VDD之间的PMOS被禁用,但仍存在。部分支持 Fast-mode Plus 中的 20 mA 输出驱动要求。

这限制了 Fast-mode Plus 支持的最大负载Cload,由以下公式给出:

- $tr(\text{SDA/SCL}) = 0.8473 \times Rp \times Cload$
- $Rp \text{ (最小值)} = [VDD - VOL \text{ (最大值)}] / IOL \text{ (最大值)}$

其中Rp是I2C 线路上拉电阻。有关 I2C I/O 特性,请参阅[第 6.3.17 节](#)。

所有 I2C SDA 和 SCL I/O 都嵌入模拟滤波器,其特性请参见表92。

表 92. I2C 模拟滤波器特性(1)

象征	范围	分钟	最大限度	单元
你知道	模拟滤波器抑制的尖峰的最大脉冲宽度	50(2)	110(3)	纳秒

1. 由设计保证。
2. 宽度低于tAF(min)的尖峰被滤除。
3. 宽度大于tAF(max)的尖峰不会被过滤

SPI 特性

除非另有说明,表 93 中给出的 SPI 参数均来自表 24:一般工作条件下总结的环境温度、fPCLKx频率和电源电压条件下进行的测试。

- 输出速度设置为 OSPEEDRy[1:0] = 11
- 电容负载 C = 30 pF
- 测量点在 CMOS 电平完成:0.5 VDD

有关输入/输出备用功能特性 (SPI 的 NSS、SCK、MOSI、MISO) 的更多详细信息,请参阅[第 6.3.17 节](#)。

表 93. SPI 特性(1)

象征	范围	状况	分钟	类型	最大单位	
sCK 1/tc(SCK)	SPI 时钟频率	大师模式 1.65 < VDD < 3.6V 电压范围 1	-	-	MHz	三十二
		主发射机模式 1.65 < VDD < 3.6V 电压范围 1				三十二
		从机接收模式 1.65 < VDD < 3.6V 电压范围 1				三十二
		从属模式发送器/全双工 2.7 < VDD < 3.6V 电压范围 1				32(2)
		从属模式发送器/全双工 1.65 < VDD < 3.6V 电压范围 1				20.5(2)
		电压范围 2				8
tsu(NSS)	NSS 建立时间th(NSS)	从属模式, SPI 预分频器 = 2	4个TPCLK	-	-	-
NSS 保持时间tw(SCKH)		从属模式, SPI 预分频器 = 2	2个TPCLK	-	-	
tw(SCKL)	SCK高低电平时间 主模式		TPCLK -1.5 TPCLK TPCLK +1			
tsu(MI)	数据输入建立时间	大师模式	1.5	-	-	纳秒
tsu(SI)		从属模式	1	-	-	
th(MI)	数据输入保持时间	大师模式	5	-	-	
th(SI)		从属模式	1	-	-	
ta(SO)	数据输出访问时间	从属模式	9	-	三十四	
tdis(SO)	数据输出禁用时间		9	-	16	
电视(特约)	数据输出有效时间	从属模式 2.7 < VDD < 3.6 V 电压范围 1	-	14.5	15.5	纳秒
		从属模式 1.65 < VDD < 3.6 V 电压范围 1	-	15.5	24	
		从属模式 1.65 < VDD < 3.6 V 电压范围 2	-	19.5	二十六	
电视		主模式 (使能边沿后)	-	2.5	3	
(MO)日	数据输出保持时间	从属模式 (使能边沿之后)	8	-	-	
(SO)日(MO)		主模式 (使能边沿后)	1	-	-	

1. 由特性结果保证。

2. 从机发送模式下的最大频率由ta(SO)和tsu(MI)之和决定,该值必须符合 SCK 采样沿之前的 SCK 低或高相位。当 SPI 与主机通信时, tsu(MI) = 0, 占空比 (SCK) = 50 %, 可以实现此值。

图 31. SPI 时序图 - 从模式且 CPHA = 0

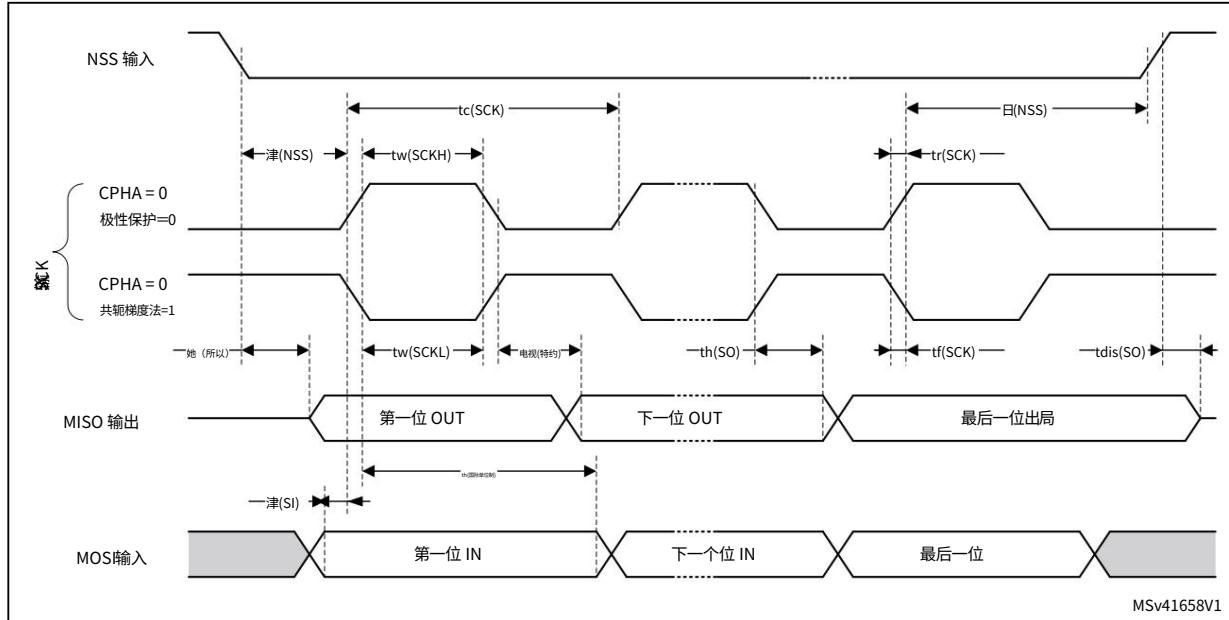
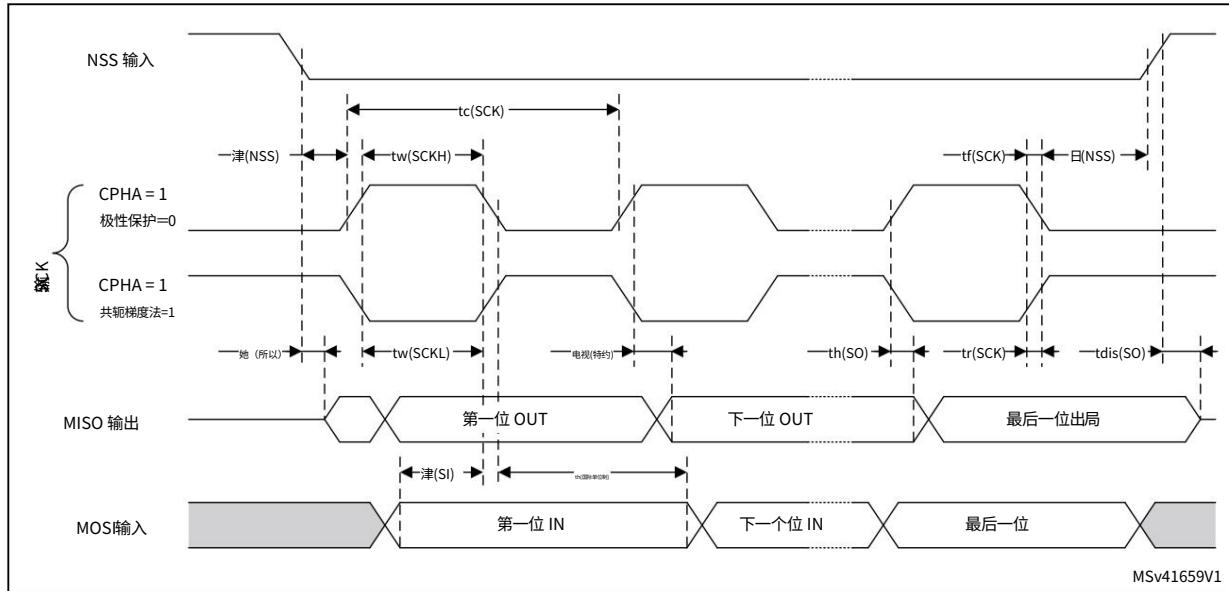
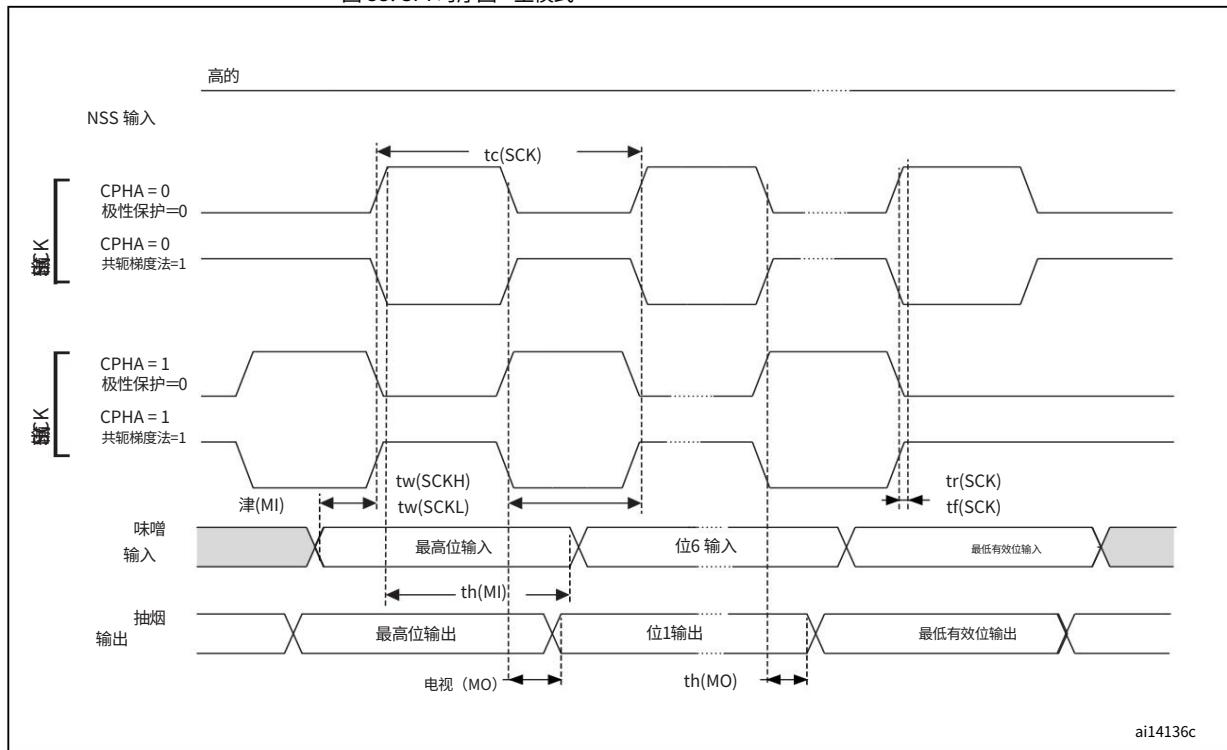


图 32. SPI 时序图 - 从模式且 CPHA = 1



1. 测量点设置在CMOS电平:0.3 VDD和0.7 VDD。

图 33. SPI 时序图 - 主模式



1. 测量点设置在CMOS电平:0.3 VDD和0.7 VDD。

Quad-SPI 特性

除非另有说明,表 94 和表 95 中给出的 Quad-SPI 参数均来自在环境温度、fAHB 频率和 VDD

电源电压条件总结在表 24:一般工作条件下,采用以下配置:

- 输出速度设置为 OSPEEDRy[1:0] = 11
- 电容负载 C = 15 或 20 pF
- 测量点设置在 CMOS 电平:0.5 VDD

有关输入/输出交替功能特性的详细信息,请参阅第 6.3.17 节。

表 94. SDR 模式下的 Quad-SPI 特性(1)

象征	范围	状况	分钟	类型	最大限度	单元
FCK 1/t(对照)	四通道 SPI 时钟频率	1.65 < VDD < 3.6 V, CLOAD = 20 pF 电压范围 1	-	-	40	MHz
		1.65 < VDD < 3.6 V, CLOAD = 15 pF 电压范围 1	-	-	四十八	
		2.7 < VDD < 3.6 V, CLOAD = 15 pF 电压范围 1	-	-	60	
		1.65 < VDD < 3.6 V CLOAD = 20 pF 电压范围 2	-	-	16	
tw(CKH) 四通道 SPI 时钟 高低时间 tw(CKL)		fAHBCLK = 48 MHz, 预设=1	t(对照)/2 0.5	-	t(CK)/2 + 1	纳秒
			t(对照)/2 1	-	t(对照)/2 + 0.5	
ts(IN) 数据输入建立时间		电压范围 1	2	-	-	
		电压范围 2	3.5	-	-	
th(IN) 数据输入保持时间		电压范围 1	4.5	-	-	
		电压范围 2	6	-	-	
tv(OUT) 数据输出有效时间		电压范围 1	-	1	1.5	
		电压范围 2	-	1	1.5	
th(OUT) 数据输出保持时间		电压范围 1	0	-	-	
		电压范围 2	0	-	-	

1. 由特性结果保证。

表 95. DDR 模式下的 Quad-SPI 特性(1)

象征	范围	状况	分钟	类型	最大限度	单元	
FCK 1/t(对照)	四路 SPI 时钟频率	1.65 < VDD < 3.6 V, CLOAD = 20 pF 电压范围 1	-	-	40	MHz	
		2.0 < VDD < 3.6 V, CLOAD = 20 pF 电压范围 1	-	-	50		
		1.65 < VDD < 3.6 V, CLOAD = 15 pF 电压范围 1	-	-	四十八		
		1.65 < VDD < 3.6 V CLOAD = 20 pF 电压范围 2	-	-	16		
tw(CKH) 通道 SPI 时钟 高低时间tw(CKL)		fAHBCLK = 48 MHz, 预设=0	t(CK)/2	-	t(CK)/2 + 1	纳秒	
			t(CK)/2 - 1	-	t(对照)/2		
tsr(印度) 上升沿数据输入建立 时间		电压范围 1	2.5	-	-		
		电压范围 2	3.5				
tsf(印度) 下降沿数据输入建立 时间		电压范围 1	2.5	-	-		
		电压范围 2	1.5				
thr(输入) 上升沿数据输入保 持时间		电压范围 1	5.5	-	-		
		电压范围 2	6.5				
thf(输入) 下降沿数据输入保 持时间		电压范围 1	5	-	-		
		电压范围 2	6				
电视机(输出)	上升沿数据输出有效 时间	电压范围 1	DHHC = 0	-	4	5.5	
			DHHC = 1		t(对照)/2 + 1	t(对照)/2 + 1.5	
		电压范围 2			4.5	7	
tvf(输出) 下降沿数据输出有效 时间		电压范围 1	DHHC = 0	-	4	6	
			DHHC = 1		t(CK)/2 + 1	t(CK)/2 + 2	
		电压范围 2			6	7.5	
thr (输出) 上升沿数据输出保 持时间		电压范围 1	DHHC = 0	2	-	-	
			DHHC = 1 t(CK)/2 + 0.5		-	-	
		电压范围 2		3.5	-	-	
thf(输出) 下降沿数据输出保 持时间		电压范围 1	DHHC = 0	3	-	-	
			DHHC = 1 t(CK)/2 + 0.5		-	-	
		电压范围 2		5	-	-	

1. 由特性结果保证。

图 34. Quad-SPI 时序图 - SDR 模式

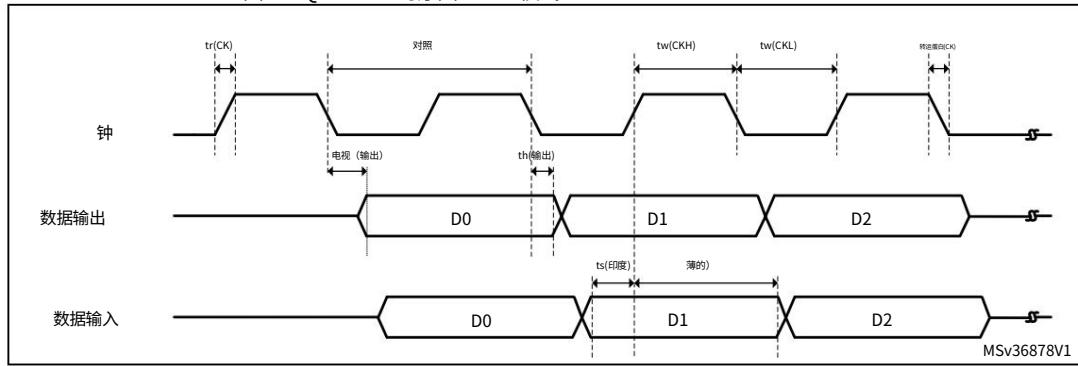
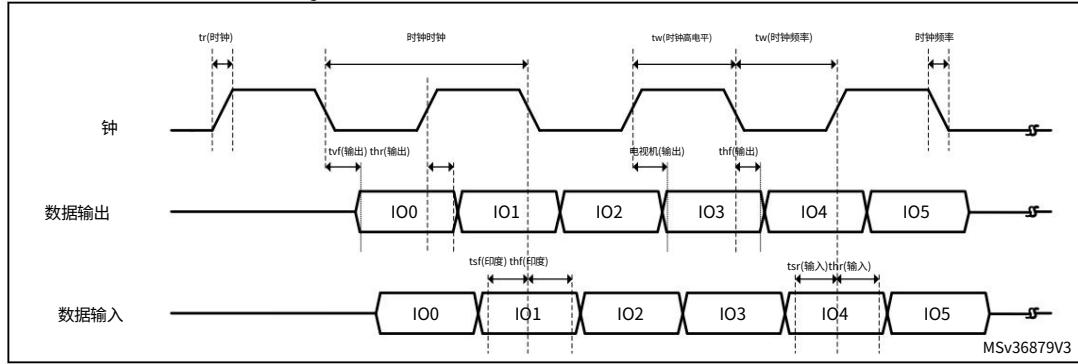


图 35. Quad-SPI 时序图 - DDR 模式



SAI 特性

除非另有说明,表 96 中给出的 SAI 参数均是在环境温度、 f_{PCLKx} 频率和 VDD

电源电压条件总结在表 24:一般工作条件下,配置如下:

- 输出速度设置为 $OSPEEDR[y[1:0]] = 10$
- 电容负载 $C = 30 \text{ pF}$
- 测量在 CMOS 电平下进行: 0.5 VDD

有关输入/输出交替功能的更多详细信息,请参阅第 6.3.17 节
特征 (CK、SD、FS)。

表 96. SAI 特性(1)

象征	范围	状况	最小值	最大值	单位
时钟源	SAI主时钟输出	-	-	50	
CK	SAI 时钟频率(2)	主发射机 2.7V≤VDD≤3.6V 电压范围 1	-	23.5	MHz
		主发射机 1.65V≤VDD≤3.6V 电压范围 1	-	16	
		主接收器 电压范围 1	-	16	
		从属发送器 2.7V≤VDD≤3.6V 电压范围 1	-	二十六	
		从属发送器 1.65V≤VDD≤3.6V 电压范围 1	-	20	
		从属接收器 电压范围 1	-	三十二	
		电压范围 2	-	8	
电视 (FS)	FS 有效时间	大师模式 2.7V≤VDD≤3.6V	-	21	纳秒
		大师模式 1.65V≤VDD≤3.6V	-	三十	
th(FS)	FS 保持时间	大师模式	10	-	
tsu(FS)	FS 设置时间	从属模式	1.5	-	
th(FS)	FS 保持时间	从属模式	2.5	-	
tsu(SD_A_MR)	数据输入建立时间	主接收器	1	-	
tsu(SD_B_SR)		从属接收器	1.5	-	
th(SD_A_MR)	数据输入保持时间	主接收器	6.5	-	
th(SD_B_SR)		从属接收器	2.5	-	
tv(SD_B_ST)	数据输出有效时间	从属发送器 (启用边沿后) 2.7V≤VDD≤3.6V	-	19	
		从属发送器 (启用边沿后) 1.65V≤VDD≤3.6V	-	二十五	
th(SD_B_ST)	数据输出保持时间	从发送器 (使能边沿之后)	10	-	
tv(SD_A_MT)	数据输出有效时间	主发送器 (使能边沿之后) 2.7V≤VDD≤3.6V	-	18.5	
		主发送器 (使能边沿之后) 1.65V≤VDD≤3.6V	-	二十五	
th(SD_A_MT)	数据输出保持时间	主发送器 (使能边沿之后)	10	-	

1. 由特性结果保证。

2. APB 时钟频率必须至少是 SAI 时钟频率的两倍。

图 36. SAI 主时序波形

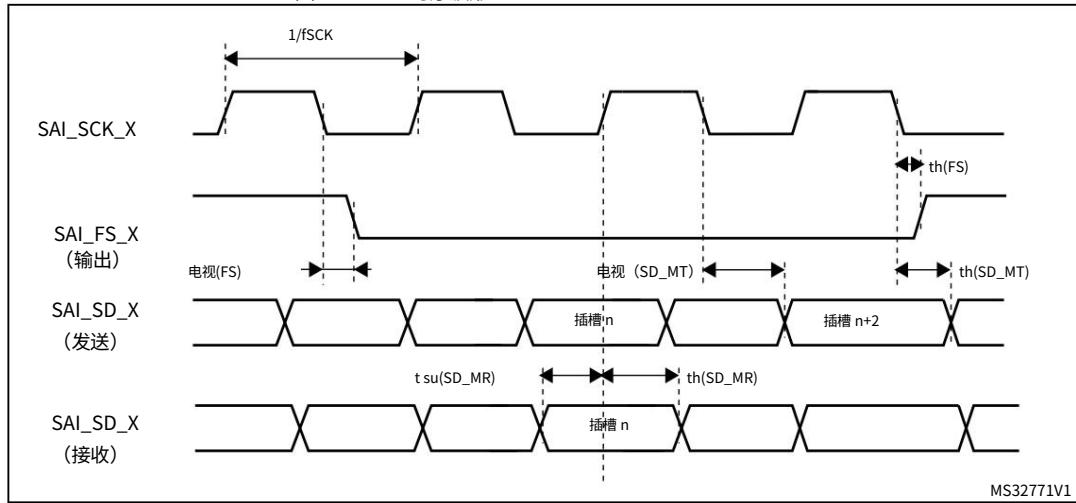
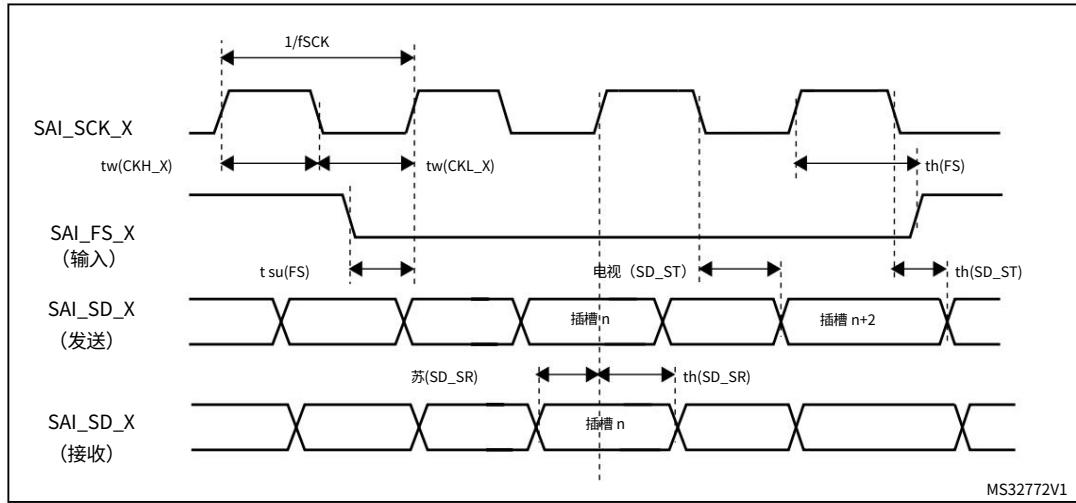


图 37. SAI 从设备时序波形



USB 特性

STM32WB55xx 和 STM32WB35xx USB 接口完全符合 USB 规范版本 2.0,并通过 USB-IF 认证 (用于全速设备操作)。

表 97. USB 电气特性(1)

象征	范围	状况	最小值	典型值	最大值	单位
VDDUSB	USB 收发器工作电压	-	3.0(2)	-	3.6V	
Tcrystal_less	USB 无晶振操作温度	-	-15	-	85	摄氏度
RPUI	空闲期间的嵌入式 USB_DP 上拉值	-	900	1250	1600	
RPUR	接收期间嵌入的 USB_DP 上拉值	-	1400	2300	3200	
零驱动车辆(3)	输出驱动器阻抗(4)	高低驾驶 28		三十六	四十四	哦

- 除非另有规定, $TA = -40$ 至 125°C 。
- STM32WB55xx 和 STM32WB35xx 的 USB 功能可确保低至 2.7 V,但在完整的 USB 在 2.7 至 3.0 V 电压范围内电气特性会下降。
- 由设计保证。
- USB_DP (D+) 和 USB_DM (D-) 上无需外部串联终端电阻;匹配阻抗已经包含在嵌入式驱动程序中。

JTAG/SWD 接口特性

除非另有说明,表 98 和 表 99 中给出的参数均来自表 24:一般工作条件 中总结的环境温度、 f_{PCLKx} 频率和电源电压条件下进行的测试,采用以下配置:

- 电容负载 $C = 30 \text{ pF}$
- 测量点在 CMOS 电平完成:0.5 VDD

表 98. JTAG 特性

象征	范围	状况	分钟	典型值	最大值	单位
1/tc(TCK)	TCK 时钟频率	2.7 < VDD < 3.6V	-	-	二十九	MHz
		1.65 < VDD < 3.6V	-	-	21	
tisu(TMS)	TMS 输入建立时间	tih(TMS)	2.5	-	-	纳秒
TMS	输入保持时间	tisu(TDI)	2	-	-	
立时间	tih(TDI)	-	1.5	-	-	
	TDI 输入保持时间	-	2	-	-	
tov(TDO)	TDO 输出有效时间	2.7 < VDD < 3.6V	-	13.5	16.5	
		1.65 < VDD < 3.6V	-	13.5	23	
toh(TDO)	TDO 输出保持时间	-	11	-	-	

电气特性

STM32WB55xx STM32WB35xx

表 99. SWD 特性

象征	范围	状况	分钟	典型值	最大值	单位
1/tc(SWCLK)	SWCLK 时钟频率	2.7 < VDD < 3.6V	-	-	55	MHz
		1.65 < VDD < 3.6V	-	-	三十五	
tisu(TMS)	SWDIO 输入建立时间	-	2.5	-	-	纳秒
tih(TMS)	SWDIO 输入保持时间	-	2	-	-	
tov(TDO)	SWDIO 输出有效时间	2.7 < VDD < 3.6V	-	16	18	
		1.65 < VDD < 3.6V	-	16	二十八	
toh(TDO)	SWDIO 输出保持时间	-	+三	-	-	

有关输入/输出备用功能特性 (CK、SD、WS) 的详细信息,请参阅[第 6.3.17 节](#)。

7 封装信息

为了满足环保要求,ST 提供不同等级的 ECOPACK 封装,具体取决于这些器件的环保合规级别。ECOPACK 规格、等级定义和产品状态可在www.st.com 上找到。

ECOPACK 是 ST 的商标。

7.1 设备标记

请参阅www.st.com上的“STM32微控制器和微处理器的参考设备标记示意图” (TN1433)。引脚 1 / 球 A1 的位置以及标记区域相对于引脚 1 / 球 A1 的位置和方向。

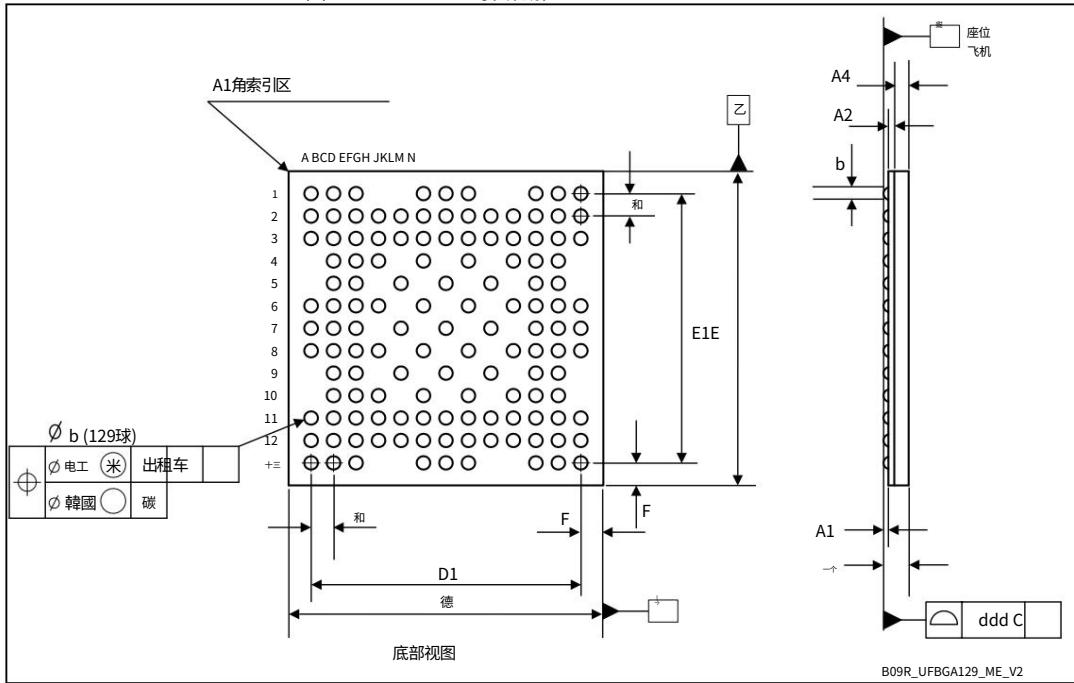
标有“ES”、“E”或附有工程样品通知函的部件尚未合格,因此未获准用于生产。ST 对此类使用造成的任何后果概不负责。在任何情况下,ST 均不对客户在生产中使用任何这些工程样品承担责任。在决定使用这些工程样品进行认证活动之前,必须先联系 ST 的质量部门。

相应的封装信息小节中提供了 WLCSP 简化标记示例 (如果有)。

7.2 UFBGA129 封装信息

该 UFBGA 是 129 球、7 x 7 毫米、0.5 毫米细间距、方形球栅阵列封装。

图 38.UFBGA129 封装轮廓



1. 图纸未按比例绘制。
2. 端子 A1 角必须使用角倒角、油墨或金属化标记在顶面上进行识别
标记、封装主体或整体散热块的其他特征。
允许在封装的底面上设置一个区别特征来识别端子 A1 角。每个角的具体形状是可选的。

表 100. UFBGA129 机械数据

象征	毫米			英寸(1)		
	分钟	类型	最大限度	分钟	类型	最大限度
(2)	-	-	0.60	-	-	0.024
A1	-	-	0.11	-	-	0.004
A2	-	0.13	-	-	0.005	-
A4	-	0.32	-	-	0.013	-
b(3)	0.24	0.29	0.34	0.009	0.011	0.013
德	6.85	7.00	7.15	0.270	0.276	0.281
和	6.85	7.00	7.15	0.270	0.276	0.281
D1	-	6.00	-	-	0.236	-
E1	-	6.00	-	-	0.236	-
和	-	0.50	-	-	0.020	-
F	-	0.50	-	-	0.020	-

表 100. UFBGA129 机械数据 (续)

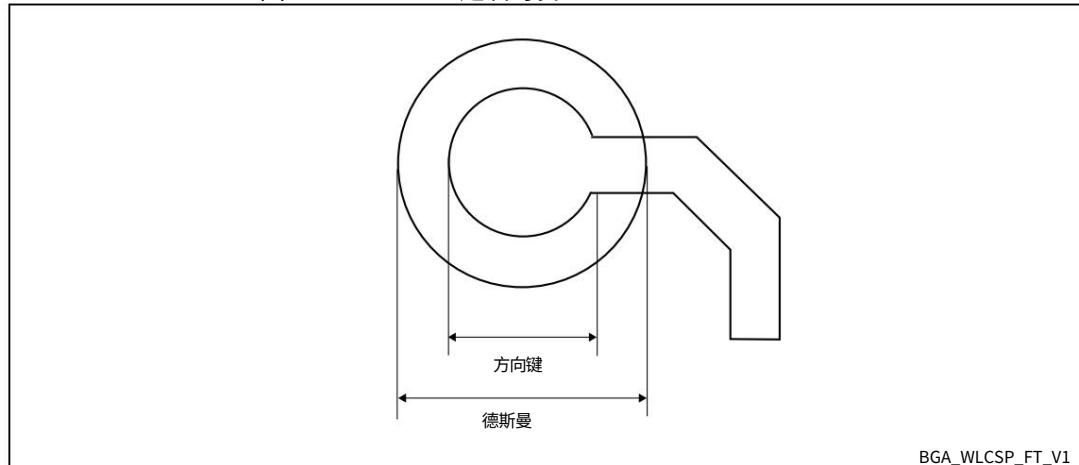
象征	毫米			英寸(1)		
	分钟	类型	最大限度	分钟	类型	最大限度
ddd	-	-	0.08	-	-	0.003
电子电气工程师(4)	-	-	0.15	-	-	0.006
fff(5)	-	-	0.05	-	-	0.002

1. 英寸数值由毫米换算而成,并四舍五入为小数点后四位。
- 2.- UFBGA 代表超薄型细间距球栅阵列。
 - 超薄轮廓 $0.50 < A \leq 0.65$ mm / 细间距: $e < 1.00$ mm 间距。
 - 总轮廓高度 (尺寸 A) 是从底座平面到部件顶部测量的
 - 包裹的最大总高度按以下方法计算:
$$A_{Max} = A1_{Typ} + A2_{Typ} + A4_{Typ} + \sqrt{(A1^2 + A2^2 + A4^2 \text{ 公差值})}$$
3. 安装前的典型球直径为0.20毫米。
4. 控制球阵列相对于基准 A 和 B 的位置的位置公差。

对于每个球,都有一个垂直于基准 C 的圆柱形公差带 eee ,并且位于相对于基准 A 和 B 的真实位置,如 e 所定义。垂直于每个球的基准 C 的轴必须位于此公差带内。
5. 控制矩阵内球相对于彼此位置的位置公差。

对于每个球,都有一个垂直于基准 C 的圆柱形公差带 fff ,位于 e 定义的真实位置。每个球的垂直于基准 C 的轴必须位于此公差带内。阵列中的每个公差带 fff 都完全包含在上方的相应区域 eee 中。每个球的轴必须同时位于两个公差带内。

图 39.UFBGA129 建议封装



BGA_WLCSP_FT_V1

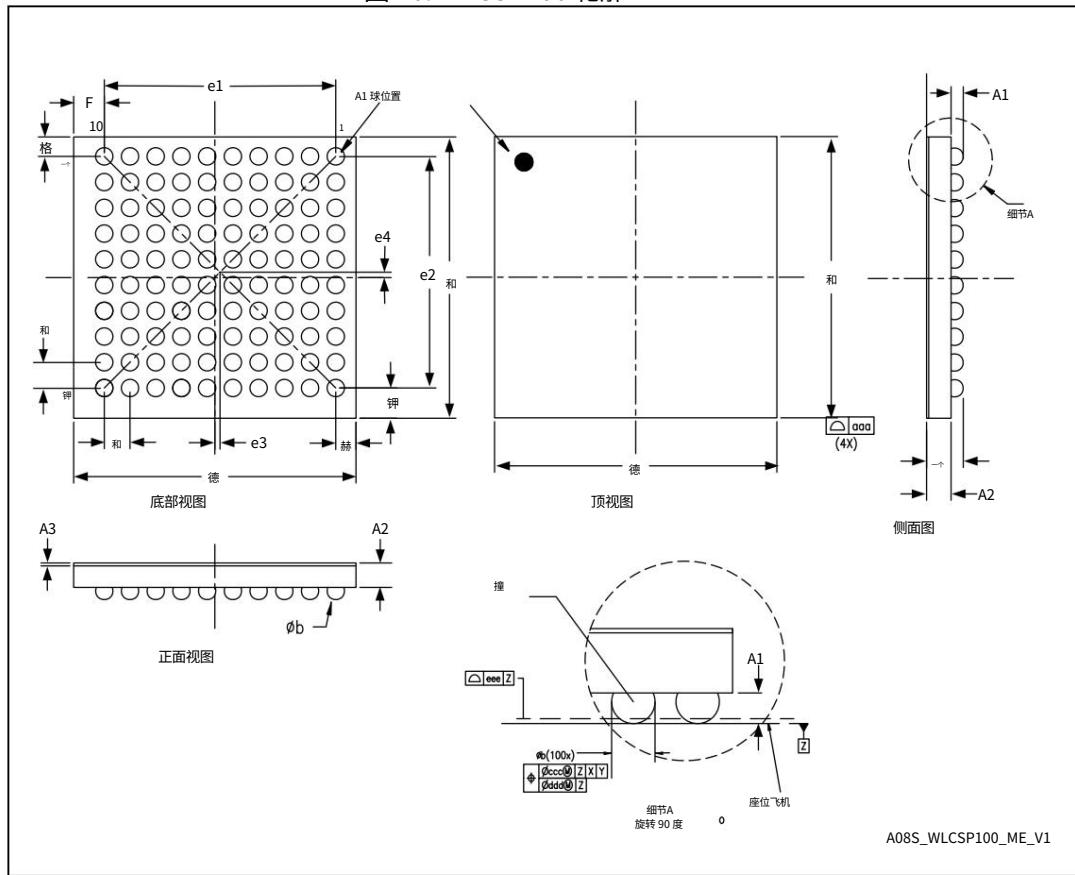
表 101. UFBGA129 推荐的 PCB 设计规则

方面	建议值
沥青	0.5 毫米
方向键	0,275 毫米
德斯曼	0.400 毫米 (典型值) (取决于阻焊层对准公差)
模版开口	0.300 毫米
模板厚度	0.100 毫米

7.3 WLCSP100 封装信息

该 WLCSP 是 100 球、4.40 x 4.38 毫米、0.4 毫米间距的晶圆级芯片规模封装。

图 40. WLCSP100 轮廓



1. 主要基准 Z 和座面由凸块的球形冠定义。
2. 凸块位置指定符合 JESD 95-1、SPP-010 标准。

表 102. WLCSP100 机械数据

象征	毫米			英寸(1)		
	分钟	类型	最大限度	分钟	类型	最大限度
一个	-	-	0.59	-	-	0.023
A1	-	0.18	-	-	0.007	-
A2	-	0.38	-	-	0.015	-
A3(2)	-	0.025(3)	-	-	0.001	-
b	0.22	0.25	0.28	0.009	0.010	0.011
德	4.38	4.40	4.42	0.1724	0.1732	0.1740
和	4.36	4.38	4.40	0.1716	0.1724	0.1732
和	-	0.40	-	-	0.016	-
e1	-	3.60	-	-	0.142	-
e2	-	3.60	-	-	0.142	-
e3	-	0.08	-	-	0.003	-
e4	-	0.08	-	-	0.001	-
F	-	0.480(4)	-	-	0.0189	-
格	-	0.306(4)	-	-	0.0120	-
赫	-	0.320(4)	-	-	0.0126	-
钾	-	0.474(4)	-	-	0.0187	-
AAA	-	-	0.10	-	-	0.004
bbb	-	-	0.10	-	-	0.004
加拿大	-	-	0.10	-	-	0.004
ddd	-	-	0.05	-	-	0.002
电工	-	-	0.05	-	-	0.002

1. 英寸数值由毫米换算而成,并四舍五入到小数点后第三位。

2. 背面涂层。

3. 公称尺寸四舍五入到小数点后第三位,是根据工艺能力得出的。

4. 尺寸计算结果四舍五入到小数点后第三位。

图 41. WLCSP100 建议封装

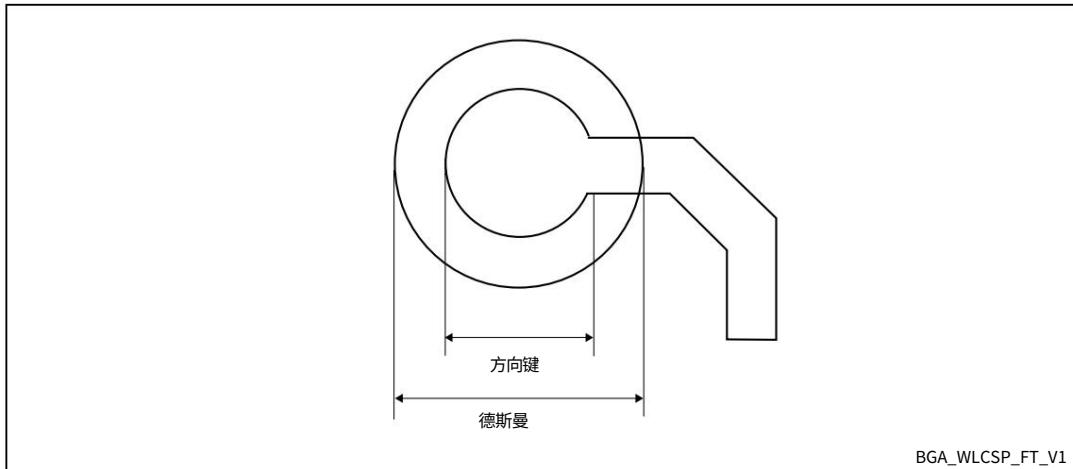


表 103. WLCSP100 - 建议的 PCB 设计规则

方面	建议值
沥青	0.4 毫米
Dpad (PCB 铜焊盘直径)	0.250 毫米
德斯曼	0.325 毫米 (典型值) (取决于阻焊层对准公差)
模版开口	0.250 毫米
模板厚度	0.100 毫米

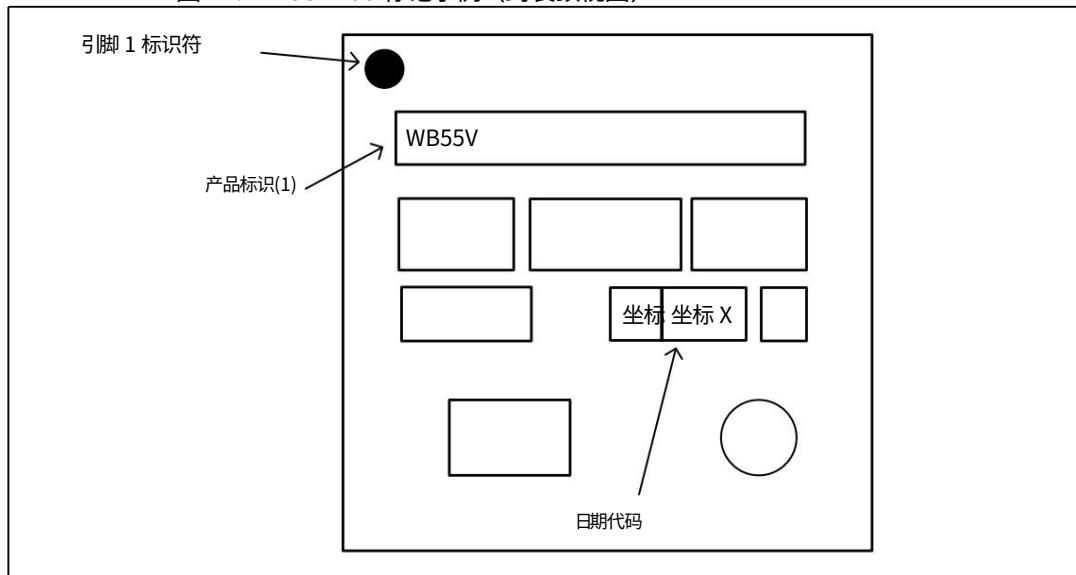
WLCSP100 的器件标记

[图 42](#)给出了顶部标记方向与引脚 1 标识符位置的示例。

印刷标记可能因供应链不同而有所差异。

用于在整个供应链操作过程中识别零件的其他可选标记或嵌入/嵌入标记未在下文中标出。

图 42. WLCSP100 标记示例 (封装顶视图)

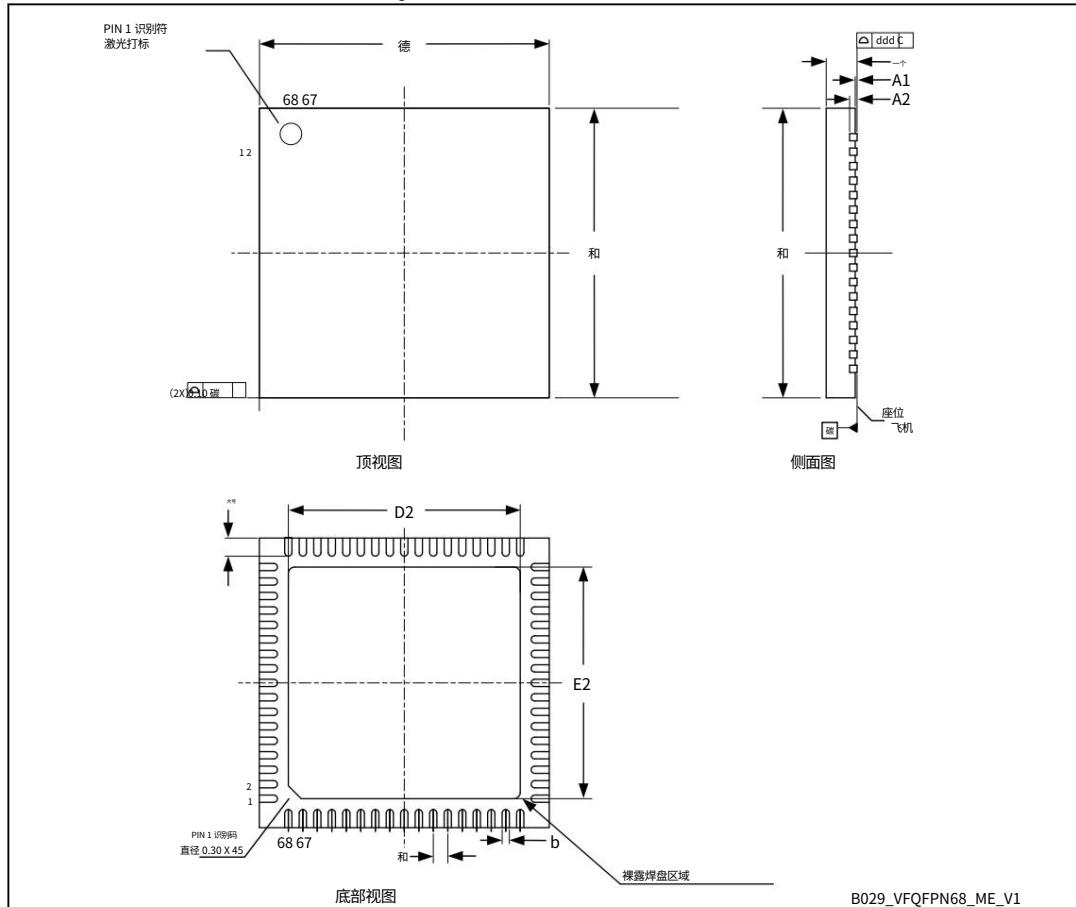


1. 标记为 ES 或 E 或附有工程样品通知函的部件尚未合格,因此未获准用于生产。ST 对此类使用造成的任何后果概不负责。
在任何情况下,ST 均不对客户在生产中使用任何这些工程样品承担责任。在决定使用这些工程样品进行认证活动之前,必须先联系 ST 的质量部门。

7.4 VFQFPN68 封装信息

VFQFPN68 是一种 8 x 8 毫米、间距为 0.4 毫米的超薄细间距四方扁平封装。

图 43. VFQFPN68 封装轮廓



1. VFQFPN 代表热增强型超薄细间距四方扁平封装,无引线。锯齿版。超薄外形 $0.80 < A \leq 1.00$ 毫米。
2. 引脚#1标识符必须存在于封装的顶面上,使用压痕标记或其他封装主体的特征。该特征的确切形状和大小是可选的。

表 104. VFQFPN68 机械数据

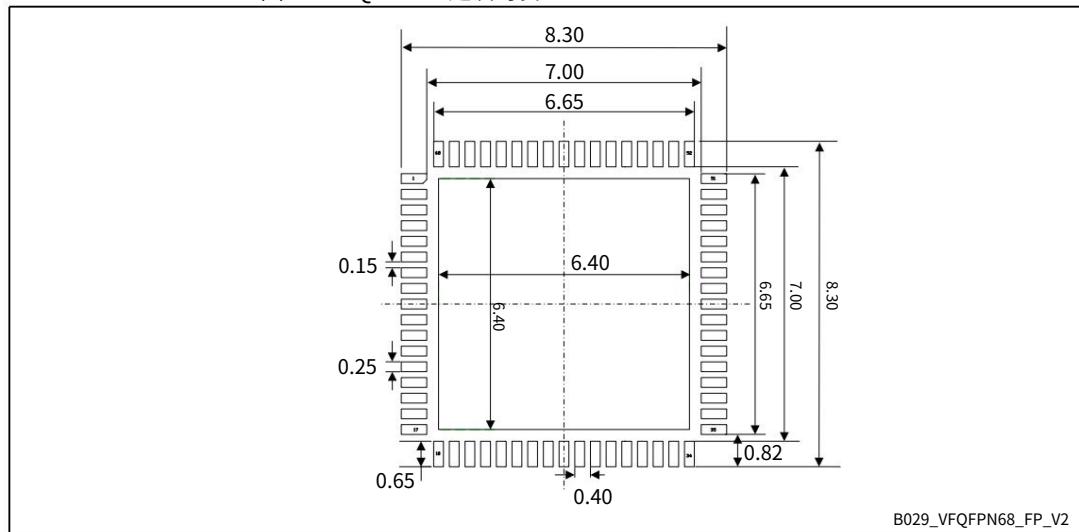
象征	毫米			英寸(1)		
	分钟	类型	最大限度	分钟	类型	最大限度
一个	0.80	0.90	1.00	0.0315	0.0354	0.0394
A1	0	0.02	0.05	0	0.0008	0.0020
A3	-	0.20	-	-	0.0008	-
b	0.15	0.20	0.25	0.0059	0.0079	0.0098
德	7.85	8.00	8.15	0.3091	0.3150	0.3209
D2	6.30	6.40	6.50	0.2480	0.2520	0.2559

表 104. VFQFPN68 机械数据 (续)

象征	毫米			英寸(1)		
	分钟	类型	最大限度	分钟	类型	最大限度
和	7.85	8.00	8.15	0.3091	0.3150	0.3209
E2	6.30	6.40	6.50	0.2480	0.2520	0.2559
和	-	0.40	-	-	0.0157	-
大号	0.40	0.50	0.60	0.0157	0.0197	0.0236
ddd	-	-	0.08	-	-	0.0031

1. 英寸数值由毫米换算而成，并四舍五入为小数点后四位。

图 44. VFQFPN68 建议封装

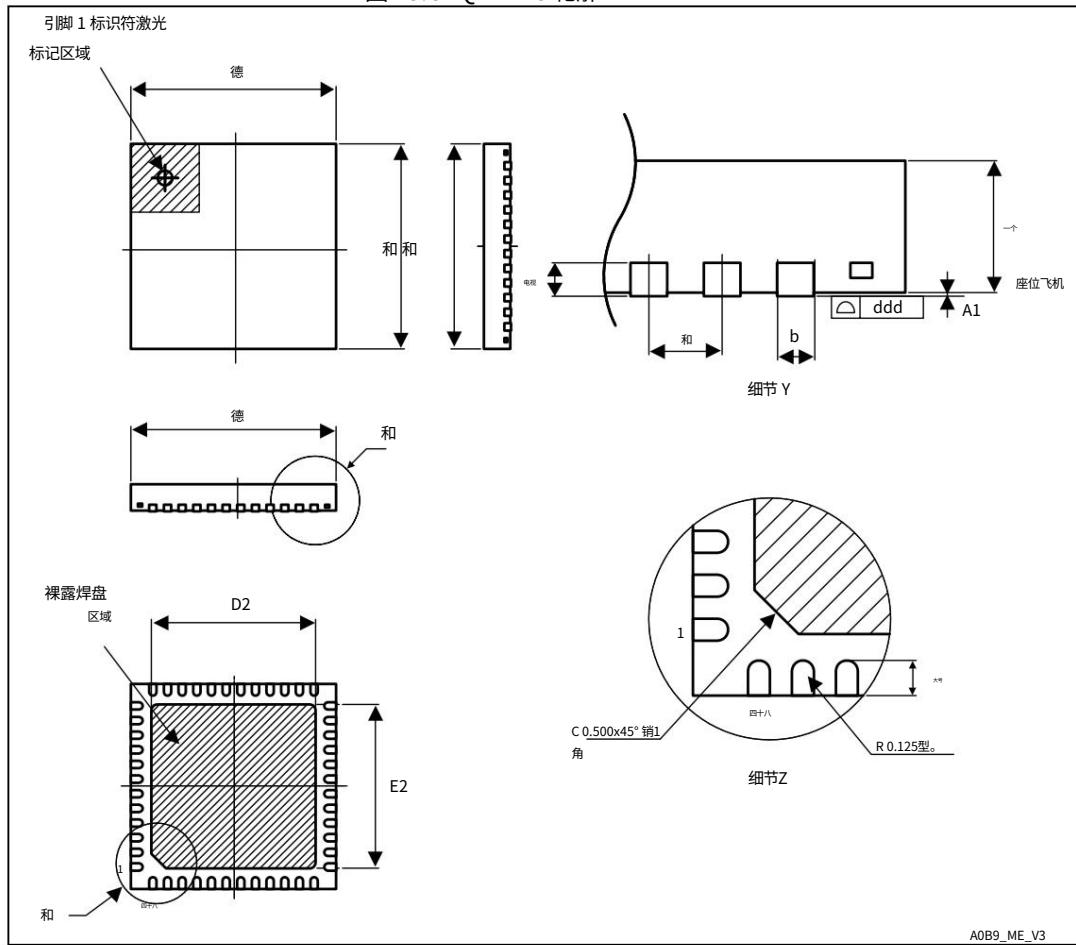


1. 尺寸以毫米表示。

7.5 UFQFPN48 封装信息

UFQFPN48 是 48 引线、7 x 7 毫米、0.5 毫米间距、超薄细间距四方扁平封装。

图 45.UFQFPN48 轮廓



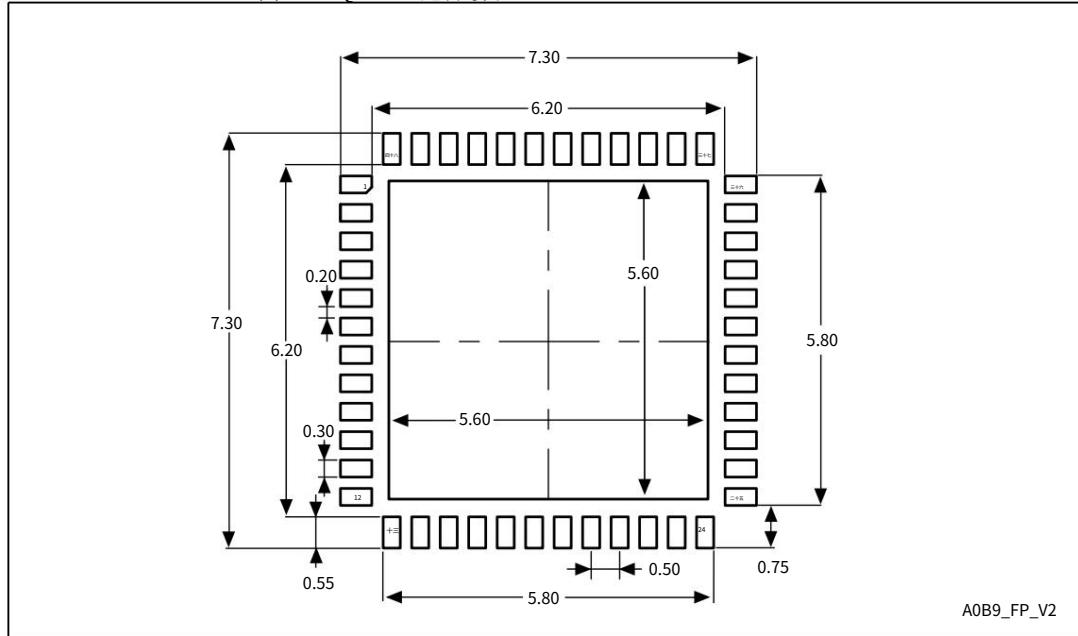
1. 图纸未按比例绘制。
 2. 所有引线/焊盘也应焊接到PCB上,以提高引线/焊盘焊点寿命。
 3. UFQFPN 封装底部有一个裸露的芯片焊盘,必须将其电连接到 PCB 地。

表 105. UFQFPN48 机械数据

象征	毫米			英寸(1)		
	分钟	类型	最大限度	分钟	类型	最大限度
-个	0.500	0.550	0.600	0.0197	0.0217	0.0236
A1	0.000	0.020	0.050	0.0000	0.0008	0.0020
德	6.900	7.000	7.100	0.2717	0.2756	0.2795
和	6.900	7.000	7.100	0.2717	0.2756	0.2795
D2	5.500	5.600	5.700	0.2165	0.2205	0.2244
E2	5.500	5.600	5.700	0.2165	0.2205	0.2244
大号	0.300	0.400	0.500	0.0118	0.0157	0.0197
电视	-	0.152	-	-	0.0060	-
b	0.200	0.250	0.300	0.0079	0.0098	0.0118
和	-	0.500	-	-	0.0197	-
ddd	-	-	0.080	-	-	0.0031

1. 英寸数值由毫米换算而成,并四舍五入为小数点后四位。

图 46.UFQFPN48 建议封装



1. 尺寸以毫米表示。

7.6 热特性

芯片最高结温($T_{J\max}$) 绝不能超过表 24:一般工作条件中给出的值。

芯片最大结温 $T_{J\max}$ 以摄氏度为单位,可利用以下公式计算:

$$T_{J\max} = T_{A\max} + (P_{D\max} \times \theta_{JA})$$

在哪里:

- $T_{A\max}$ 是最高环境温度 (单位为 $^{\circ}\text{C}$) ,
- θ_{JA} 是封装结至环境热阻,单位为 $^{\circ}\text{C} / \text{W}$,
- $P_{D\max}$ 是PINT最大值和PI/O最大值之和 ($P_{D\max} = P_{INT\max} + P_{IO\max}$) ,
- $P_{INT\max}$ 是IDD与VDD的乘积,单位为瓦特。这是芯片内部最大功率。

PI/O max 表示输出引脚上的最大功率耗散:

$$P_{IO\max} = \sum (V_{OL} \times I_{OL}) + \sum ((V_{DD} - V_{OH}) \times I_{OH})$$

考虑应用中低电平和高电平的 I/O 的实际 V_{OL} / I_{OL} 和 V_{OH} / I_{OH} 。

笔记: 当使用SMPS时,一部分功耗被耗散到外部电感上,从而降低了芯片的功耗。这部分功耗主要取决于电感的ESR特性。

笔记: 由于辐射的射频功率相当低 (< 4 mW),因此没有必要将其从芯片功耗中去除。

表 106. 封装热特性

象征	范围	价值	单元
θ_{JA}	结-环境热阻 UQFPN48 7 毫米 x 7 毫米	24.9	$^{\circ}\text{C}/\text{W}$
	结-环境热阻 VQFPN68 8 毫米 x 8 毫米	47.0	
	结-环境热阻 WLCSP100 0.4 毫米间距	35.8	
	结-环境热阻 UFBGA129 0.5 毫米间距	41.5	
θ_{JB}	热电阻接线板 UQFPN48 7 毫米 x 7 毫米	13.0	$^{\circ}\text{C}/\text{W}$
	热电阻接线板 VQFPN68 8 毫米 x 8 毫米	36.1	
	热电阻接线板 WLCSP100 0.4 毫米间距	不适用	
	热电阻接线板 UFBGA129 0.5 毫米间距	16.2	

表 106. 封装热特性 (续)

象征	范围	价值	单元
θJC	热电阻结壳 UFQFPN48 7 毫米 x 7 毫米	1.3	摄氏度/瓦
	热电阻结壳 VFQFPN68 8 毫米 x 8 毫米	13.7	
	热电阻结壳 WLCSP100 0.4 毫米间距	不适用	
	热电阻结壳 UFBGA129 0.5 毫米间距	34.9	

7.6.1 参考文档

JESD51-2 集成电路热测试方法环境条件 - 自然对流 (静止空气)。可从 www.jedec.org 获取

7.6.2 选择产品温度范围

订购微控制器时,温度范围在第8节所示的信息方案中指定。

每个温度范围后缀对应最大耗散时的特定保证环境温度和特定的最高结温。

由于应用程序通常不会在最大耗散下使用该设备,因此计算准确的功耗和结温以确定最适合应用程序的温度范围很有用。

以下示例说明如何计算给定应用所需的温度范围。

示例 1:高性能应用程序

假设应用条件如下:

最大环境温度 $TA_{max} = 82^{\circ}C$ (根据 JESD51-2 测量), $IDD_{max} = 50 \text{ mA}$, $VDD = 3.5 \text{ V}$, 最多 20 个 I/O 同时使用, 输出低电平, $IOL = 8 \text{ mA}$, $VOL = 0.4 \text{ V}$, 最多 8 个 I/O 同时使用, 输出低电平, $IOL = 20 \text{ mA}$, $VOL = 1.3 \text{ V}$

$$PINT_{max} = 50 \text{ mA} \times 3.5 \text{ V} = 175 \text{ mW}$$

$$PIO_{max} = 20 \times 8 \text{ mA} \times 0.4 \text{ V} + 8 \times 20 \text{ mA} \times 1.3 \text{ V} = 272 \text{ mW}$$

$$\text{由此得出: } PINT_{max} = 175 \text{ mW}, \text{ PIO}_{max} = 272 \text{ mW}$$

$$\text{最大PD} = 175 + 272 = 447 \text{ mW}$$

使用表 106 中获得的值, TJ_{max} 计算如下:

- 对于 VFQFPN68, $47^{\circ}C / W$

$$TJ_{max} = 82^{\circ}C + (47^{\circ}C / W \times 447 \text{ mW}) = 82^{\circ}C + 21^{\circ}C = 103^{\circ}C$$

这在后缀 6 版本部件的范围内 ($-40 < TJ < 105^{\circ}C$), 请参阅第 8 节。

在这种情况下, 必须至少订购温度范围后缀为 6 的零件。

笔记：利用给定的PD最大值,用户可以找到给定设备温度范围 (订单代码后缀 7) 允许的TA最大值。

后缀 7: TA最大值 = TJ最大值 - (47 °C / W × 447 mW) = 125 °C - 21 °C = 103 °C

示例 2:高温应用

使用相同的规则,只要结温TJ保持在规定范围内,就有可能实现在高环境温度下以低功耗运行的应用。

假设应用条件如下:

最大环境温度TA max = 100 °C (根据 JESD51-2 测量), IDD max = 50 mA, VDD = 3.5 V, 最多 20 个 I/O 同时使用, 输出低电平, IOL = 8 mA, VOL = 0.4 V

PINT最大值 = 50 mA × 3.5 V = 175 mW

PIO最大值 = 20 × 8 mA × 0.4 V = 64 mW

由此得出: PINTmax = 175 mW 和PIO max = 64 mW

最大PD = 175 + 64 = 239 mW

因此: PD最大值 = 239 mW

使用表 106 中获得的值, TJ max 计算如下:

- 对于 UFQFPN48, 24.9 °C / W

TJ最大值 = 100 °C + (24.9 °C / W × 239 mW) = 100 °C + 6 °C = 106 °C

这超出了后缀 6 版本部件的范围 (-40 < TJ < 105 °C)。

在这种情况下,必须至少订购温度范围后缀为 7 的部件 (参见第 8 节), 除非用户降低功率耗散以便能够使用后缀为 6 的部件。

8 订购信息

例子：

STM32 WB 55 VGV 6 A TR

设备系列

STM32 = 基于 Arm® 的 32 位微控制器

产品类型

WB = 无线蓝牙®

设备子系列

55 = 模具 5,全套功能

35 = 模具 3,全套功能(1)

引脚数

C = 48 针

R = 68 针

V = 100 或 129 针

闪存大小

C = 256 KB

E = 512 KB

Y(2) = 640 KB

G = 1 兆字节

包裹

U = UFQFPN48 7 x 7 毫米

V = VFQFPN68 8 x 8 毫米

Y = WLCSP100 0.4 毫米间距

Q = UFBGA129 0.5 毫米间距

温度范围

6 = 工业温度范围, -40 至 85 °C (105 °C 结温)

7 = 工业温度范围, -40 至 105 °C (125 °C 结温)

识别码

A = 专有识别码

空白 = 非专有识别码

包装

TR = 卷带式

xxx = 已编程部分

1. STM32WB35xx 仅适用于 48 引脚 UFQFPN48 封装,256 或 512 KB 闪存

记忆。

2. 仅限 STM32WB55VY、WLCSP100 封装,温度范围 -40 至 85 °C (105 °C 结温)。

订购信息

STM32WB55xx STM32WB35xx

要获取可用选项列表（例如速度或封装）,或要获取有关此设备任何方面的更多信息,请联系最近的
ST 销售办事处。

9 重要安全通知

意法半导体集团公司 (ST) 高度重视产品安全,这就是为什么本文档中提到的 ST 产品可能经过各种安全认证机构的认证和/或可能实施我们自己的安全措施 (如本文所述)。但是,任何级别的安全认证和/或内置安全措施都不能保证 ST 产品能够抵御所有形式的攻击。因此,ST 的每位客户都有责任确定 ST 产品中提供的安全级别是否满足客户需求,无论是单独使用 ST 产品,还是与客户最终产品或应用程序的其他组件和/或软件结合使用。特别请注意:

- ST 产品可能已通过一个或多个安全认证机构的认证,例如平台安全架构 (www.psacertified.org) 和/或物联网平台安全评估标准 (www.trustcb.com)。有关本文提及的 ST 产品是否已获得安全认证以及此类认证的级别和当前状态的详细信息,请访问相关认证标准网站或访问 www.st.com 上的相关产品页面以获取最新信息。由于 ST 产品的安全认证状态和/或级别可能会不时发生变化,客户应根据需要重新检查安全认证状态/级别。如果未显示 ST 产品已通过特定安全标准的认证,则客户不应假设该产品已通过认证。
- 认证机构有权评估、授予和撤销与 ST 产品相关的安全认证。因此,这些认证机构独立负责授予或撤销 ST 产品的安全认证,ST 对认证机构针对任何 ST 产品所进行的错误、评估、测评、测试或其他活动不承担任何责任。
- 可能与 ST 产品结合使用的行业加密算法 (如 AES、DES 或 MD5)和其他开放标准技术基于非 ST 开发的标准。ST 对此类加密算法或开放技术中的任何缺陷,或已经或可能开发用于绕过、解密或破解此类算法或技术的任何方法不承担任何责任。
- 虽然可以进行严格的安全测试,但没有哪个级别的认证可以绝对保证防御所有攻击,包括未经测试的高级攻击、新的或未识别的攻击形式,或在使用 ST 产品时 (超出其规格或预期用途)或与客户用于创建其最终产品或应用程序的其他组件或软件结合使用时的任何形式的攻击。ST 不负责抵御此类攻击。因此,无论 ST 可能提供的安全功能和/或任何信息或支持如何,每位客户都应自行负责确定测试的攻击级别是否符合其需求,无论是与 ST 产品本身相关还是与客户最终产品或应用程序集成时。
- ST 产品 (包括任何硬件、软件、文档等)的所有安全功能 (包括但不限于 ST 添加的任何增强安全功能)均按“原样”提供。因此,在适用法律允许的范围内,ST 放弃所有明示或暗示的保证,包括但不限于适销性或特定用途适用性的暗示保证,除非适用的书面和签署的合同条款另有明确规定。

10 修订历史

表 107. 文档修订历史

日期	修订	更改
2017 年 7 月 25 日	1	初始版本。
2018 年 4 月 4 日	2	<p>更新了文档标题、特性、第 1 节：简介、第 2 节：说明、第 3.1 节：架构、第 3.3.2 节：内存保护单元、第 3.3.3 节：嵌入式闪存、第 3.4 节：安全性和保障性、第 3.6 节：RF 子系统、第 3.6.1 节：RF 前端框图、第 3.6.2 节：BLE 一般说明、第 3.7.1 节：电源分配、第 3.7.2 节：电源方案、第 3.7.4 节：电源监控器、第 3.10 节：时钟和启动、第 3.14 节：模数转换器 (ADC)、第 3.19 节：真随机数发生器 (RNG)、第 5 节：内存映射、第 6.3.25 节：SMPS 降压转换器特性和第 7.5.2 节：选择产品温度范围。</p> <p>更新了表 2:STM32WB55xx 器件特性和外设数量、表 6:电源典型组件、表 7:所有模式下的特性、表 8:STM32WB55xx 模式概览、表 13:定时器特性、表 15:引脚排列表中使用的图例/缩写、表 16:STM32WB55xx 引脚和焊球定义、表 17:备用功能、表 23:RF 发射器 BLE 特性、表 26:RF 接收器 BLE 特性 (1 Mbps) 并添加了脚注、表 28:VDD = 3.3 V 时的 RF BLE 功耗、表 31:VDD = 3.3 V 时的 RF 802.15.4 功耗、表 37:运行和低功耗运行模式下的典型电流消耗，其中从闪存运行不同的代码、ART 启用（缓存开启预取关闭），VDD = 3.3 V，表 38:运行和低功耗运行模式，不同的代码从 SRAM1 运行，VDD = 3.3 V，表 40:低功耗休眠模式下的电流消耗，断电状态下的闪存，表 41:停止 2 模式下的电流消耗，表 42:停止 1 模式下的电流消耗，表 43:停止 0 模式下的电流消耗，表 44:待机模式下的电流消耗，表 45:关断模式下的电流消耗，表 48:外设电流消耗，表 104:封装热特性和表 97:STM32WB55xx 订购信息方案。</p> <p>添加了表 47:复位条件下的电流。</p> <p>更新了图 1:STM32WB55xx 框图、图 2:STM32WB55xx RF 前端框图、图 4:电源分配、图 6:电源概览、图 7:时钟树、图 8:STM32WB55Cx UFQFPN48 引脚排列(1)(2)、图 9:STM32WB55Rx VFQFPN68 引脚排列(1)(2)、图 10:STM32WB55Vx WLCSP100 ballout(1)、图 14:电源方案（除UFBGA129外的所有封装）。</p>

表 107. 文档修订历史记录 (续)

日期	修订	更改
2018 年 10 月 8 日	3	<p>将文档分类更改为公开。</p> <p>更新了特性、第 3.6.2 节:BLE 一般描述、第 3.7.2 节:电源方案、第 3.7.3 节:线性稳压器、第 3.10 节:时钟和启动、第 6.3.10 节:外部时钟源特性、第 6.3.20 节:模数转换器特性、第 6.3.29 节:通信接口特性、第 7.2 节:WLCSP100 封装信息和第 7.5 节:热特性。</p> <p>在整个文档中将VDDIOx替换为VDD。</p> <p>更新了表 5:典型外部元件、表 7:所有模式下的特性的脚注2、表 8:STM32WB55xx 模式概览及其脚注5、表 12:内部电压参考校准值、表 16:STM32WB55xx 引脚和焊球定义 及其脚注6、表 17:备用功能、表 20:热特性、表 21:VDD = 3.3 V 时的主要性能、表 21:VDD = 3.3 V 时的主要性能、表 22:一般工作条件、表 23:RF 发射器 BLE 特性 及其脚注、表 26:RF 接收器 BLE 特性 (1 Mbps)、表 28:VDD = 3.3 V 时的 RF BLE 功耗、表 29:RF 发射器 802.15.4 特性 及其脚注1、表 30:RF 接收器 802.15.4 特性、表 31:RF 802.15.4 功耗、VDD = 3.3 V, 表 34:嵌入式内部电压基准、表 35:运行和低功耗运行模式下的电流消耗、数据处理代码从闪存运行、ART 启用 (缓存开启预取关闭)、VDD = 3.3 V, 表 36:运行和低功耗运行模式下的电流消耗、数据处理代码从 SRAM1 运行、VDD = 3.3 V, 表 37:运行和低功耗运行模式下的典型电流消耗、不同代码从闪存运行、ART 启用 (缓存开启预取关闭)、VDD = 3.3 V, 表 38:运行和低功耗运行模式下的典型电流消耗、不同代码从 SRAM1 运行、VDD = 3.3 V, 表 39:睡眠和低功耗睡眠模式下的电流消耗、闪存开启、表 40:低功耗睡眠模式下的电流消耗、闪存处于断电状态、表 41:停止 2 模式下的电流消耗、表 42:Stop 1 模式下的电流消耗、表 43:Stop 0 模式下的电流消耗、表 44:待机模式下的电流消耗、表 45:关断模式下的电流消耗、表 46:VBAT 模式下的电流消耗、表 47:复位条件下的电流、表 48:外设电流消耗、表 49:低功耗模式唤醒时序、表 50:稳压器模式转换时间、表 51:使用 LPUART 的唤醒时间、表 53:HSE 时钟源要求 及其添加的脚注、表 61:LSI2 振荡器特性、表 63:闪存特性、表 65:EMS 特性、表 67:ESD 绝对最大额定值、表 69:I/O 电流注入敏感性、表 70:I/O 静态特性 及其脚注、表 71:输出电压特性、表 72:I/O AC 特性 及其脚注1 和2、表 73:NRST 引脚特性、表 77:ADC 精度 - 有限测试条件1、表 78:ADC 精度 - 有限测试条件2、表 79:ADC 精度 - 有限测试条件3、表 80:ADC 精度 - 有限测试条件4、表 82:COMP 特性、表 90:I2C 模拟滤波器特性、表 91:SPI 特性、表 92:SDR 模式下的 Quad-SPI 特性、表 93:DDR 模式下的 Quad-SPI 特性和表 94:SAI 特性。</p>

修订历史

STM32WB55xx STM32WB35xx

表 107. 文档修订历史记录 (续)

日期	修订	更改
2018 年 10 月 8 日	3 (续)	<p>更新了图 2:STM32WB55xx RF 前端框图、图 14:电源方案 (除 UFBGA129 之外的所有封装)、图 18:典型能量检测 ($T = 27^\circ\text{C}$, $VDD = 3.3\text{ V}$) 和图 25:I/O 输入特性。</p> <p>添加了图 5:上电/断电序列、图 17:典型链路质量指示器代码与 Rx 电平和图 18:典型能量检测 ($T = 27^\circ\text{C}$, $VDD = 3.3\text{ V}$)。</p> <p>增加了表 24:RF 发射器 BLE 特性 (1 Mbps)、表 25:RF 发射器 BLE 特性 (2 Mbps)、表 27:RF 接收器 BLE 特性 (2 Mbps)、表 52:HSE 晶体要求和表 89:所有 I2C 模式下的最小 I2CCLK 频率。</p> <p>添加了UFQFPN48 的设备标记。</p> <p>删除了之前的图 22:I/O AC 特性定义(1)和图 27:SMPS 效率 - $VDDSMPS = 3.6\text{ V}$。</p>
2019 年 2 月 20 日	4	<p>更新了文档标题。</p> <p>产品状态移至生产数据。</p> <p>引入了 BGA129 封装,因此更新了封面上的图片,表 16:STM32WB55xx 引脚和球定义和第 8 节:订购信息,并添加了图 11:STM32WB55Vx UFBGA129 球输出(1)</p> <p>以及第 7.1 节:UFBGA129 封装信息。</p> <p>更新的功能,第 3.3.4 节:嵌入式 SRAM、第 3.17 节:触摸感应控制器 (TSC) 和第 3.24 节:低功耗通用异步接收器发送器 (LPUART)。</p> <p>增加了第 6.3.28 节:时钟恢复系统 (CRS)。</p> <p>添加了表 76:ADC 采样时间。</p> <p>删除了原表 75:最大 ADC RAIN 和表 84:SMPS 降压转换器特性。</p> <p>更新了图 8.9 和 10 的标题。</p> <p>更新了图 43:VFQFPN68 建议封装。</p>

表 107. 文档修订历史记录 (续)

日期	修订	更改
2019 年 2 月 20 日	4 (续)	<p>更新了表 2:STM32WB55xx 器件特性和外设数量、表 8:STM32WB55xx 模式概览及其脚注、表 21:VDD = 3.3 V 时的主要性能、表 22:一般工作条件、表 23:RF 发射器 BLE 特性、表 24:RF 发射器 BLE 特性 (1 Mbps)、表 25:RF 发射器 BLE 特性 (2 Mbps)、表 26:RF 接收器 BLE 特性 (1 Mbps)、表 27:RF 接收器 BLE 特性 (2 Mbps)、表 28:VDD = 3.3 V 时 RF BLE 功耗、表 29:RF 发射器 802.15.4 特性、表 31:VDD = 3.3 V 时 RF 802.15.4 功耗、表 35:运行和低功耗运行模式下的电流消耗,数据处理代码从闪存运行,ART 启用 (缓存开启预取关闭),VDD = 3.3 V、表 36:运行和低功耗运行模式下的电流消耗,数据处理代码从 SRAM1 运行,VDD = 3.3 V、表 37:运行和低功耗运行模式下的典型电流消耗,不同代码从闪存运行,ART 启用 (缓存开启预取关闭),VDD = 3.3 V、表 38:运行和低功耗运行模式下的典型电流消耗,不同代码从 SRAM1 运行,VDD = 3.3 V、表 39:睡眠和低功耗睡眠模式下的电流消耗,闪存开启,表 40:低功耗睡眠模式下的电流消耗,闪存处于断电状态,表 41:停止 2 模式下的电流消耗,表 42:停止 1 模式下的电流消耗,表 43:停止 0 模式下的电流消耗,表 44:待机模式下的电流消耗,表 45:关断模式下的电流消耗,表 46:VBAT 模式下的电流消耗,表 47:复位条件下的电流,表 48:外设电流消耗及其脚注、表 49:低功耗模式唤醒时序、表 50:稳压器模式转换时间及其脚注1、表 65:EMS 特性、表 66:EMI 特性、表 67:ESD 绝对最大额定值、表 69:I/O 电流注入敏感性、表 75:ADC 特性、表 77:ADC 精度 - 有限测试条件1、表 78:ADC 精度 - 有限测试条件2、表 79:ADC 精度 - 有限测试条件3、表 80:ADC 精度 - 有限测试条件 4 和表 104:封装热特性。</p>
2019 年 10 月 4 日	5	<p>更新了特性、第 2 节:说明、第 6.1.6 节:电源方案、第 6.2 节:绝对最大额定值和第 7.2 节:WLCSP100 封装信息。</p> <p>更新了表 6:电源典型元件、表 7:所有模式下的特性、表 11:温度传感器校准值、表 16:STM32WB55xx 引脚和球定义、表 17:备用功能、表 21:VDD = 3.3 V 时的主要性能、表 26:RF 接收器 BLE 特性 (1 Mbps)、表 34:嵌入式内部电压参考、表 62:PLL、PLLSAI1 特性和表 67:ESD 绝对最大额定值。</p> <p>更新了图 6:电源概览和图 33:Quad-SPI 时序图 - DDR 模式。</p> <p>增加了图 15:电源方案 (UFBGA129 封装) 和图 21:低速外部时钟源 AC 时序图。</p> <p>增加了表 56:低速外部用户时钟特性-旁路模式。</p>

修订历史

STM32WB55xx STM32WB35xx

表 107. 文档修订历史记录 (续)

日期	修订	更改
2020 年 2 月 19 日	6	<p>更新了特性、第 2 节 : 说明、I/O 系统电流消耗、第 3.17 节 : 触摸感应控制器 (TSC)、第 7.1 节 : UFBGA129 封装信息、第 7.2 节 : WLCSP100 封装信息、第 7.3 节 : VFQFPN68 封装信息、第 7.4 节 : UFQFPN48 封装信息、第 7.5 节 : 热特性</p> <p>以及第 8 节 : 订购信息。</p> <p>增加了 JTAG/SWD 接口特性、UFBGA129 的设备标记、WLCSP100 的设备标记和 VFQFPN68 的设备标记。</p> <p>更新了表 2:STM32WB55xx 器件特性和外设数量、表 7:所有模式下的特性、表 16:STM32WB55xx 引脚和焊球定义、表 17:备用功能、表 18:电压特性、表 22:一般工作条件、表 26:RF 接收器 BLE 特性 (1 Mbps)、表 27:RF 接收器 BLE 特性 (2 Mbps)、表 30:RF 接收器 802.15.4 特性、表 47:复位条件下的电流、表 61:LSI2 振荡器特性和表 104:封装热特性。</p> <p>在表 15 中添加了脚注 5 : 引脚分布表中使用的图例/缩写。</p> <p>更新了图 2:STM32WB55xx RF 前端框图、图 6:电源概览、图 7:时钟树、图 11:STM32WB55Vx UFBGA129 ballout(1)、图 14:电源方案 (除 UFBGA129 以外的所有封装)、图 36:UFBGA129 封装轮廓和图 47:UFQFPN48 标记示例 (封装顶视图)。</p>
2020 年 4 月 10 日	7	<p>更新了第 3.6.5 节 : 典型 RF 应用原理图和第 6.3.10 节 : 外部时钟源特性。</p> <p>更新了表 16:STM32WB55xx 引脚和球定义以及表 54:HSE 晶体要求。</p> <p>更新了图 11:STM32WB55Vx UFBGA129 ballout(1) 和图 14:电源方案 (除 UFBGA129 以外的所有封装)。</p> <p>对整个文档进行了少量的文本编辑。</p>
2020 年 6 月 17 日	8	<p>推出了 STM32WB55VY。</p> <p>更新了第 3.3.4 节 : 嵌入式 SRAM、第 3.4 节 : 安全性和保障性、第 3.14 节 : 模数转换器 (ADC)、第 6.3.10 节 : 外部时钟源特性和第 8 节 : 订购信息。</p> <p>更新了表 1:设备摘要、表 2:STM32WB55xx 和 STM32WB35xx 设备特性和外设数量、表 26:RF 发射器蓝牙低功耗特性 (1 Mbps)、表 27:RF 发射器蓝牙低功耗特性 (2 Mbps)、表 65:闪存特性和表 77:ADC 特性。</p> <p>更新了图 10:STM32WB55Cx 和 STM32WB35Cx UFQFPN48 引脚排列(1)(2)、图 11:STM32WB55Rx VFQFPN68 引脚排列(1)(2) 和图 17:电源方案 (UFBGA129 和 WLCSP100 封装)。</p> <p>更新了表 15 的脚注 5 : 引脚排列表中使用的图例/缩写 以及表 16 的脚注 8 : STM32WB55xx 引脚和球定义。</p> <p>在表 16 中添加了脚注 3, 在图 16 中添加了脚注 2, 在表 86 中添加了脚注 1, 并在表 23、30 和 33 中添加了脚注。</p> <p>添加表 55:HSE 时钟源要求。</p>

表 107. 文档修订历史记录 (续)

日期	修订	更改
2020 年 7 月 2 日	9	<p>添加了 STM32WB35xx 设备。</p> <p>更新了第 2 节:说明、第 3.3.4 节:嵌入式 SRAM 和第 8 部分:订购信息。</p> <p>更新了表 1:器件摘要、表 2:STM32WB55xx 和 STM32WB35xx 器件特性和外设数量、表 7:所有模式的特性和表 106:封装热特性。</p> <p>添加了表 17:STM32WB35xx 引脚和球定义以及表 19:备用功能 (STM32WB35xx)。</p> <p>添加了图 2:STM32WB35xx 框图、图 8:STM32WB35xx - 电源概览和图 50:STM32WB35xx UFQFPN48 标记示例 (封装顶视图)，</p> <p>更新了图 1:STM32WB55xx 框图、图 4:RF 部分的外部组件、图 16:电源方案 (除 UFBGA129 和 WLCSP100 之外的所有封装)、图 17:电源方案 (UFBGA129 和 WLCSP100 封装)并在图 9:时钟树中添加了脚注。</p> <p>在表 8 中添加了脚注 1:STM32WB55xx 和 STM32WB35xx 模式概述。</p>
2020 年 11 月 23 日	10	<p>更新特性,第 3.15 节:电压参考缓冲器 (VREFBUF) 以及第 3.28.2 节:嵌入式跟踪宏单元™。</p> <p>更新了表 9:STM32WB55xx 和 STM32WB35xx CPU1 外设互连矩阵、表 17:STM32WB35xx 引脚和球定义、表 26:RF 发射器蓝牙低功耗特性 (1 Mbps)、表 27:RF 发射器蓝牙低功耗特性 (2 Mbps)、表 31:RF 发射器 802.15.4 特性、表 50:外设电流消耗、表 54:HSE 晶体要求、表 55:HSE 时钟源要求、表 57 的脚注 2:低速外部用户时钟特性和表 86: VBAT 监控特性。</p> <p>在表 24 中添加了脚注 2,在表 26 中添加了脚注 2,并在表 27 中添加了脚注 2。</p> <p>更新了图 9:时钟树和图 13:STM32WB55Vx UFBGA129 ballout(1)。</p> <p>对整个文档进行了少量的文本编辑。</p>

修订历史

STM32WB55xx STM32WB35xx

表 107. 文档修订历史记录 (续)

日期	修订	更改
2021 年 4 月 7 日	11	<p>更新了文档标题、特性、第 1 节：简介、第 2 节：说明、第 3.3.4 节：嵌入式 SRAM、第 3.6 节：RF 子系统、第 3.6.2 节：低功耗蓝牙一般说明和第 6.1.2 节：典型值、第 6.3.10 节：外部时钟源特性。</p> <p>更新了表 2：STM32WB55xx 和 STM32WB35xx 设备特性和外设数量、表 16：STM32WB55xx 引脚和焊球定义、表 17：STM32WB35xx 引脚和焊球定义、表 18：备用功能 (STM32WB55xx)、表 19：备用功能 (STM32WB35xx)、表 23：$VDD = 3.3$ V 时的主要性能、表 50：外设电流消耗、表 53：使用 USART/LPUART 的唤醒时间和表 55：HSE 时钟源要求。</p> <p>更新了图 3：STM32WB55xx 和 STM32WB35xx RF 前端框图、图 9：时钟树、图 16：电源方案（除 UFBGA129 和 WLCSP100 之外的所有封装）、图 17：电源方案（UFBGA129 和 WLCSP100 封装）和图 29：ADC 精度特性。</p> <p>从表 83：VREFBUF 特性中删除了原脚注 3。</p>
2022 年 1 月 11 日	12	<p>更新了特性、第 3.6.2 节：低功耗蓝牙一般描述、第 3.10 节：时钟和启动以及第 7.6 节：热特性。</p> <p>更新了图 7：STM32WB55xx - 电源概览、图 29：ADC 精度特性、图 30：使用 ADC 的典型连接图及其脚注、图 40：WLCSP100 轮廓及其脚注、图 41：WLCSP100 建议封装和图 49：STM32WB55xx UFQFPN48 标记示例（封装顶视图）。</p> <p>更新了表 24：一般操作条件、表 26：RF 发射器蓝牙低功耗特性（1 Mbps）、表 27：RF 发射器蓝牙低功耗特性（2 Mbps）、表 83：VREFBUF 特性、表 101：UFBGA129 推荐的 PCB 设计规则、表 102：WLCSP100 机械数据和表 103：WLCSP100 - 推荐的 PCB 设计规则。</p> <p>对整个文档进行了少量的文本编辑。</p>
2022 年 6 月 7 日	+三	<p>更新了文档标题、特性、第 2 节：说明、第 3.6 节：RF 子系统、第 3.6.2 节：低功耗蓝牙一般说明以及第 6.3.25 节：SMPS 降压转换器特性。</p> <p>更新了表 23 的脚注 2：$VDD = 3.3$ V 时的主要性能、表 54 的脚注：HSE 晶体要求，并在表 56 中添加了脚注：HSE 振荡器特性。</p> <p>更新了表 68：HSE / ICPUM4, ICPUM0 = 32 MHz / 64 MHz, 32 MHz 的 EMI 特性、表 72：I/O 静态特性及其脚注 7。</p> <p>更新了图 31：SPI 时序图 - 从属模式且 CPHA = 0、图 32：SPI 时序图 - 从属模式且 CPHA = 1、图 26：UFBGA129 标记示例（封装顶视图）、图 42：WLCSP100 标记示例（封装顶视图）和图 32：VFQFPN68 标记示例（封装顶视图）。</p> <p>添加了第 9 节：重要安全通知。</p> <p>对整个文档进行了少量的文本编辑。</p>

表 107. 文档修订历史记录 (续)

日期	修订	更改
2022 年 8 月 12 日	14	<p>更新了功能。</p> <p>在表 72: I/O 静态特性中添加了脚注9。</p> <p>对整个文档进行了少量的文本编辑。</p>
2023 年 1 月 30 日	15	<p>更新了特性和 I/O 系统电流消耗。</p> <p>更新了表 7 的脚注4 所有模式的特性和表 74 的脚注 1: I/O AC 特性。</p> <p>更新了图 12: STM32WB55Vx WLCSP100 ballout(1)。</p> <p>对整个文档进行了少量的文本编辑。</p>
2023 年 8 月 23 日	16	<p>更新了文档标题、特性、第 2 节: 说明、第 3.6 节: RF 子系统、第 3.6.2 节: 低功耗蓝牙一般说明以及第 3.20 节: 计时器和看门狗。</p> <p>更新了表 2: STM32WB55xx 和 STM32WB35xx 器件特性和外设数量、表 23: VDD = 3.3 V 时的主要性能、表 35: 嵌入式复位和电源控制块特性以及表 57: 低速外部用户时钟特性。</p> <p>添加了第 7.1 节: 设备标记。</p> <p>删除了以前的UFBGA129 设备标记、VFQFPN68 设备标记以及UFQFPN48 设备标记。</p>
2024 年 10 月 7 日	17	更新了 图 1: STM32WB55xx 框图 、 图 2: STM32WB35xx 框图 和 图 8: STM32WB35xx - 电源概览 。

重要通知 请仔细阅读

STMicroelectronics NV 及其子公司（“ST”）保留随时对 ST 产品和/或本文档进行更改、修正、增强、修改和改进的权利，恕不另行通知。购买者应在下订单前获取有关 ST 产品的最新相关信息。ST 产品根据订单确认时有效的 ST 销售条款和条件销售。

购买者对 ST 产品的选择、挑选和使用负全部责任，ST 对应用协助或购买者产品的设计不承担任何责任。

ST 在此不授予任何明示或暗示的知识产权许可。

如果转售的 ST 产品的规定与此处所述的信息不同，则 ST 对该产品授予的任何保证将失效。

ST 和 ST 徽标是 ST 的商标。有关 ST 商标的更多信息，请参阅 www.st.com/trademarks。所有其他产品或服务名称均归其各自所有者所有。

本文档中的信息取代并替换了该文档之前任何版本中提供的信息。

© 2024 STMicroelectronics – 保留所有权利