山东大学 学院

计算机组成原理 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号： | 姓名： | | 班级： |
| 实验题目： RAM实验 | | | |
| 实验学时：2 | | 实验日期： 2020年11月9日星期一 | |
| 实验目的：  1、了解FPGA中RAM的功能；  2、掌握RAM的参数设置和使用方法；  3、掌握作为随机存储器RAM的仿真测试方法，工作特性和读写方法。 | | | |
| 硬件环境：  实验台上的FPGA | | | |
| 软件环境：QuartusII | | | |
| 实验内容与设计：  1、实验内容  在FPGA中利用嵌入式阵列块EAB可以构成存储器，RAM的结构如图8-1。数据从ram\_dp0的左边D[7..0]输入，从右边Q[7..0]输出，R/W为读/写控制信号端。当输入数据和地址准备好以后，在inclock是地址锁存时钟，当信号上升沿到来时，地址被锁存，数据写入存储单元。数据的读出控制是从A[7..0]输入存储单元地址，在CLK信号上升沿到来时，该单元数据从Q[7..0]输出。R/W是读/写控制端，低电平时进行读操作，高电平时进行写操作；CLK是读/写时钟脉冲信号；DATA[7..0]是RAM\_dq0的8位数据输入端；A[7..0]是RAM的读出和写入地址；Q[7..0]是RAM\_dq0的8位数据输出端。  2、实验原理图：    3、实验步骤  1、按图7-1输入电路图，进行编译、引脚锁定、向FPGA配置下载；2、通过键1、键2输入RAM的8位数据（选择实验台工作模式1），键3、键4输入存储器的8位地址。键8控制读/写允许，低电平时读允许，高电平时写允许；键7（CLK0）产生读/写时钟脉冲，即生成写地址锁存脉冲，对RAM进行写/读操作；3、RAM也能加入初始化文件；选择RAM的ID名取为：ram1。  实验中选择实验电路模式为NO.1，按以上方式进行验证实验。首先控制读出初始化数据，与载入的初始化文件ram\_dp1.mif中的数据进行比较，然后控制写入一些数据，再读出比较。使用在系统读写RAM的工具对其中的数据进行读写操作，设置成连续读模式，将在系统读写工具窗口的数据与实验箱上数码管上显示的数据进行对比（图8-3）。  4、实验结果  （1）RAM初始化文件RAM\_A.mif的内容（部分）：    （2）QuartusII的在系统存储模块读写工具：    （3）进行实验：  1）初始    2）在A0存入55，在25存入AA    3）在25读出AA，在A0读出55    通过以上实验，我们输入的数据与读出的数据相符，实验成功。  （4）实验结果表：   |  |  |  |  |  | | --- | --- | --- | --- | --- | | 输入 | | | | 输出 | | data[7..0] | address[7..0] | wren | clock | q[7..0] | | 输入的是输入ram中的数据 | 输入的是读/写的单元地址 | 1为写状态  0为读状态 | ↑点击实现操作 | 输出输入地址所在内存的数据。 | | | | |
| 结论分析与体会：  通过该实验详细了解了RAM（随机存取存储器）并且了解了它的存储机理和原理。通过《[程序存储器数据存储器参考资料》](../计算机组成与设计课内实验/程序存储器数据存储器参考资料.docx)，设计了一个简易的RAM，并且进行了数据初始化，导入RAM数据，输入地址寻找并显示数据，输入地址和数据修改RAM中数据的实验过程。更加深入的掌握了RAM的运行机理。  相较于上一次的ROM实验，这一次实验明显有了很大提升，不管是对RAM的设计上还是，实验过程的操作上准确度和熟练度提升巨大。但还有很多不足的地方，希望能在以后的实验学习中进一步的改进。 | | | |

注：实验报告的命名规则：学号\_姓名\_实验n\_班级