山东大学 学院

计算机组成原理 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号： | 姓名： | | 班级： |
| 实验题目： RAM扩展实验 | | | |
| 实验学时： 2 | | 实验日期：2020年11月16日星期一 | |
| 实验目的：  （1）了解半导体静态随机读写存储器RAM的工作原理及其使用方法。  （2）掌握半导体存储器的字、位扩展技术。 | | | |
| 硬件环境：  实验台上的FPGA  74139 | | | |
| 软件环境：QuartusII | | | |
| 实验内容与设计：  1、实验内容  通过字、位扩展构建实用存储器，并完成存储器的读写操作  实验要求：  采用实验8所设计的256 x 4的RAM的结构（参考实验8生成器件），构成1K x8的存储器。根据课本第4章的内容自行设计实现方案。  实验8中，因为RAM的数据输入和数据输出是不同的端口，设计时不用隔离器件。要利用2-4译码器74139.  选择五个不连续的存贮单元地址，分别存入不同内容，作单个存贮器单元的读/写操作实验。  2、实验原理图：  使用了八块ram进行了位拓展与字拓展，因为没有片选接口，所以使用了clock进行片选操作。    3、实验步骤  1、按要求设计并输入电路图，进行编译、引脚锁定、向FPGA配置下载；  2、通过键1、键2输入RAM的8位数据（选择实验台工作模式1），键3、键4输入存储器的低8位地址，高2位地址由红色的拨码开关提供。键8控制读/写允许，低电平时读允许，高电平时写允许；键7（CLK0）产生读/写时钟脉冲，即生成写地址锁存脉冲，对RAM进行写/读操作；  4、实验结果  （1）QuartusII的在系统存储模块读写工具：    （2）进行实验：  1）初始（左面为初始时数码管，右面为初始时片选）    存数：  2）在第一个存储体（右图进行片选存储体）中的10位置存入数据11。    3）在第二个存储体（右图进行片选存储体）中的20位置存入数据22。    4）在第三个存储体（右图进行片选存储体）中的30位置存入数据33.    5）在第四个存储体（右图进行片选存储体）中的40位置存入数据44.    验证：  6）在第一个存储体（右图进行片选存储体）中的10位置取出数据11。    7）在第二个存储体（右图进行片选存储体）中的20位置取出数据22。  8）在第三个存储体（右图进行片选存储体）中的30位置取出数据33。    9）在第四个存储体（右图进行片选存储体）中的40位置取出数据44。    通过以上实验，我们输入的数据与读出的数据相符，实验成功。  （3）实验结果表：   |  |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | --- | | 输入 | | | | | | 输出 | | data[7..0] | address[7..0] | clock | A1 | A2 | wren | q[7..0] | | 输入的是输入ram中的数据 | 输入的是读/写的块内地址 | ↑点击实现操作 | 高二位地址为选择存储块地址 | | 1为写状态  0为读状态 | 输出输入地址所在内存的数据。 | | | | |
| 结论分析与体会：  通过该实验更深入的了解了RAM（随机存取存储器）并且了解了它的存储机理和原理。并且通过该实验详细了解并实现了RAM的字拓展与位拓展，了解了片选功能。通过《[程序存储器数据存储器参考资料》](../计算机组成与设计课内实验/程序存储器数据存储器参考资料.docx)，设计了一个拓展RAM，实现了输入块地址和块内地址寻找并显示数据，输入地址和数据修改RAM中数据的实验过程。更加深入的掌握了RAM的运行机理。  相较于上一次的简易RAM实验，这一次实验明显有了很大提升，不管是对RAM的设计上还是对RAM的理解上，实验过程的操作上准确度和熟练度提升巨大。但还有很多不足的地方，设计电路图不够清晰合理，对一些设计的操作还不够熟练，对原理的掌握不够熟练，这些都是存在问题，希望能在以后的实验学习中进一步的改进。 | | | |

注：实验报告的命名规则：学号\_姓名\_实验n\_班级