山东大学 学院

基本逻辑门逻辑实验 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号： | 姓名： | | 班级： |
| 实验题目：基本逻辑门逻辑实验 | | | |
| 实验学时： 4 | | 实验日期： 2020年9月21日 | |
| 实验目的：  掌握逻辑异或门，三态门，3线-8线译码器，同步四位二进制计数器，四位双向通用移位寄存器，双D触发器，的输入与输出关系 | | | |
| 硬件环境：  实验台。  二输入四异或门 74LS86  三态门 TRI  四位二进制计数器 74LS161  3-8译码器 74LS138  双向移位寄存器 74LS194  8位寄存器 74LS74 | | | |
| 软件环境：QuartusII | | | |
| 实验内容与设计：  1、实验内容  实验平台介绍，实验环境应用讲解；测试74LS86、74LS 125、74LS 138、74LS 161、74LS194、74LS74等集成电路功能，分析其输入和输出之间的逻辑关系。  2、实验原理图：  第一部分：二输入四异或门74LS86逻辑关系连接图：    第二部分：三态门TRI逻辑关系连接图。      第三部分：四位二进制计数器74LS161逻辑关系连接图    第四部分： 3-8译码器74LS138逻辑关系连接图    第五部分：双向移位寄存器74LS194逻辑关系连接图    第六部分：8位寄存器74LS74逻辑关系连接图    3、实验步骤  （1）在GuarttII环境下，建立工程文件，调入被测器件，将其输入管脚绑定在相应的开关上，输出管脚绑定在相应的指示灯上，创建源文件。  （2）将该文件编译下载到实验平台上的FPGA内，按照所测器件的功能表逐条验证。  （3）用试验台的电平开关输出作为被测器件的输入。拨动开关，改变器件的输入电平  （4）被测器件的输出引脚与实验台上的电平指示灯连接。指示灯亮表示输出电平为1，指示灯灭表示输出电平为。  4、实验结果  第一部分：L低电平输入，H高电平输入   |  |  |  | | --- | --- | --- | | 输入 | | 输出 | |  |  |  | | L | L | L | | L | H | H | | H | L | H | | H | H | L |   当信号不同时，高电平输出。  第二部分：L低电平输入，H高电平输入   |  |  |  | | --- | --- | --- | | 输入 | | 输出 | | 1C | 1A | 1Y | | L | L | L | | L | H | H | | H | L | L | | H | H | L |   C为高电平时输出截止  第三部分：L低电平输入，H高电平输入，X代表任意, ↑－低到高电平跳变   |  |  |  |  |  |  |  |  |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | | 输入 | | | | | | | | | 输出 | | | | | | CLK | CLRN | LDN | ENP | ENT | A | B | C | D | QA | QB | QC | QD | RCO | | X | L | X | X | X | X | X | X | X | L | L | L | L | L | | ↑ | H | L | X | X | a | b | c | d | a | b | c | d |  | | X | H | H | L | X | X | X | X | X | 保持 | | | |  | | X | H | H | X | L | X | X | X | X | 保持 | | | | L | | ↑ | H | H | H | H | X | X | X | X | 计数 | | | |  |   第四部分：L低电平输入，H高电平输入，X代表任意,↑－低到高电平跳变   |  |  |  |  |  |  |  |  |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | | 输入 | | | | | | 输出 | | | | | | | | | ENABLE | | | SELECT | | | | G1 | G2AN | G2BN | C | B | A | Y0 | Y1 | Y2 | Y3 | Y4 | Y5 | Y6 | Y7 | | X | H | X | X | X | X | H | H | H | H | H | H | H | H | | X | X | H | X | X | X | H | H | H | H | H | H | H | H | | L | X | X | X | X | X | H | H | H | H | H | H | H | H | | H | L | L | L | L | L | L | H | H | H | H | H | H | H | | H | L | L | L | L | H | H | L | H | H | H | H | H | H | | H | L | L | L | H | L | H | H | L | H | H | H | H | H | | H | L | L | L | H | H | H | H | H | L | H | H | H | H | | H | L | L | H | L | L | H | H | H | H | L | H | H | H | | H | L | L | H | L | H | H | H | H | H | H | L | H | H | | H | L | L | H | H | L | H | H | H | H | H | H | L | H | | H | L | L | H | H | H | H | H | H | H | H | H | H | L |   第五部分：  H－高电平 L－低电平 X－任意电平 ↑－低到高电平跳变  　　a-d－A-D 端的稳态输入电平  　　QA0-QD0－规定的稳态条件建立前QA－AD的电平  　　QAn-QDn－时钟最近的↑前QA－AD的电平  注：X表示任意值   |  |  |  |  |  |  |  |  |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | | 输入 | | | | | | | | | | 输出 | | | | | CLR | Mode | | CLK | SERIAL | | PARALLEL | | | | QA | QB | QC | QD | | S1 | S0 | SLS | SRS | A | B | C | D | | L | X | X | X | X | X | X | X | X | X | L | L | L | L | | H | X | X | L | X | X | X | X | X | X | QA0 | QB0 | QC0 | QD0 | | H | H | H | ↑ | X | X | a | b | c | d | a | b | c | d | | H | L | H | ↑ | X | H | X | X | X | X | H | QAN | QBN | QCN | | H | L | H | ↑ | X | L | X | X | X | X | L | QAN | QBN | QCN | | H | H | L | ↑ | H | X | X | X | X | X | QBN | QCN | QDN | H | | H | H | L | ↑ | L | X | X | X | X | X | QBN | QCN | QDN | L | | H | L | L | X | X | X | X | X | X | X | QA0 | QB0 | QC0 | QD0 |   第六部分：L低电平输入，H高电平输入，X代表任意  因为内部结构为独立的两个原件所以只写其中一个真值表   |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | | 输入 | | | | 输出 | | | PRN | CLRN | CLK | D | Q | QN | | L | H | X | X | H | L | | H | L | X | X | L | H | | L | L | X | X | H | H | | H | H | ↑ | H | H | L | | H | H | ↑ | L | L | H | | H | H | L | X | Q0 | Q0N | | | | |
| 结论分析与体会：  第一部分：当信号不同时，高电平输出。  第二部分：C为高电平时输出截止  第三部分：实现了二进制计数器，具有清零、保持、同步并行置数功能。  第四部分：38译码器的目的相当于将二进制翻译成对应选中的数值。  第五部分：实现了具有移位功能的寄存器。寄存器中所存代码能够在位移脉冲作用下 依次左移和右移  第六部分：实现了双D触发器，可以应用于多个功能。  本次实验中学习了如何使用实验平台，并且测试了74LS86、74LS 125、74LS 138、74LS 161、74LS194、74LS74等集成电路的功能，通过分析输入输出，得到了输入输出的真值表。并且通过真值表得到了不同器件的功能。 | | | |

注：实验报告的命名规则：学号\_姓名\_实验n\_班级