山东大学 学院

计算机组成原理 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号： | 姓名： | | 班级： |
| 实验题目：补码加法器 | | | |
| 实验学时： 2 | | 实验日期： 2020年10月5日 | |
| 实验目的：  掌握加法器实现补码加、减运算的基本原理。  数据宽度为 4 位，设计出实验线路图。  设计试验步骤。 | | | |
| 硬件环境：  原、反码控制器及溢出判断使用 74LS86。 | | | |
| 软件环境：QuartusⅡ | | | |
| 实验内容与设计：  1、实验内容  本实验要求采用一位全加器和异或门设计一个四位二进制补码加法器，操作数和运算结果均采用补码表示，该加法器要求可做补码加法，也可做补码减法运算。  （X)补 十（Y)补 ＝（X十Y)补      （X)补 -（Y)补 ＝（X)补 十（-Y)补  2、实验原理图：    3、实验步骤  （1）原理图输入：从元件库中选取相应器件实现四位补码加法器电路设计。    （2）管脚锁定：平台工作于模式5，将SUM3-SUM0、C4依次定义在LED指示灯D5-D1上，将K、C0、A3-A0、B3-B0依次绑定在红色拨码开关dout7、dout8、键4-键1、键8-键5上。  （3）原理图编译、适配和下载：在QuartusⅡ环境中选择EP4CE6/10E器件，进行原理图的编译和适配，无误后完成下载。  （4）功能测试：利用输入开关键改变K、C0和A、B操作数的值，看LED指示灯显示的结果是否正确并记录结果。  （5）生成元件符号。  4、实验结果   |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | | 输入 | | | | | | | | | | 输出 | | | | | | K | CO | A3 | A2 | A1 | A0 | B3 | B2 | B1 | B0 | C4 | SUM3 | SUM2 | SUM1 | SUM0 | | H | H | Q3 | Q2 | Q1 | Q0 | E3 | E2 | E1 | E0 | 实现了以A0为低位，A3为高位。B0为低位，B3为高位的二进制加法运算。C4为进位 | | | | | | L | L | Q3 | Q2 | Q1 | Q0 | E3 | E2 | E1 | E0 | 实现了以A0为低位，A3为高位。B0为低位，B3为高位的二进制减法运算，其中A为被减数，B为减数。C4为进位 | | | | | | | | |
| 结论分析与体会：  实现了采用一位全加器和异或门设计一个四位二进制补码加法器的实验要求，操作数和运算结果均采用补码表示，该加法器要求可做补码加法，也可做补码减法运算。掌握了实现加减法的原理。 | | | |

注：实验报告的命名规则：学号\_姓名\_实验n\_班级