

清华大学本科生考试试题专用纸

考试课程 数字逻辑与处理器基础（A） 2014 年 6 月 18 日

班级：_____ 学号：_____ 姓名：_____

请注意：

1. 除特别标注的题目外，请将答案写在答题纸上。
2. 请在试题专用纸和答题纸上填好姓名、班级和学号。考试时间为 2 小时。
3. 请遵守考场纪律。除了证件、笔、尺子、水杯和允许携带的资料以外，不要随身携带任何物品。请勿携带手机。作弊者以零分处理，并上报清华大学教务处，由学校按照相关规定进行处理。

一、简答题（每题 4 分，共计 20 分）

1. 什么是毛刺（Glitch）？解释其在组合和时序电路中可能出现的原因。
2. 仅用四选一多路选择器（要求画出逻辑电路图，允许反变量输入）实现函数

$$F(X,Y,Z,W)=\prod M(0,5,7,8,13,15)\bullet\prod md(2,10)$$

3. 用晶体管数目最少的 CMOS 晶体管电路（要求画出晶体管级电路图）实现

$$F(A,B,C)=\sum m(0,1,2)+\sum md(6,7)$$

4. MIPS 指令集中不存在 nori 指令，因为使用 MIPS 指令集中的其他指令可以完成此功能。请用尽可能少的 MIPS 指令实现 $\$t0 = \$t1 \text{ NOR } 0x1234$ 。
5. CPU 性能公式：执行时间 = $I \times CPI \times T$ ，其中影响 I、CPI 和 T 的因素有哪些？

二、分析计算题（每题 10 分，共计 40 分）

1. 图 2.1 所示电路中，门的延时为 1ns，D 触发器的时间参数如下：建立时间 2ns，保持时间 1ns，CLK 到 Q 的延时 4ns。回答下列问题：

- (1) (3 分) 分析此电路的逻辑功能。
- (2) (5 分) 请计算图 2.1 所示电路的最高时钟频率。
- (3) (2 分) CLK 端至 FF1 控制端之间的逻辑门称作什么？如果该逻辑门没有延时，则此电路的最高工作频率为多少？

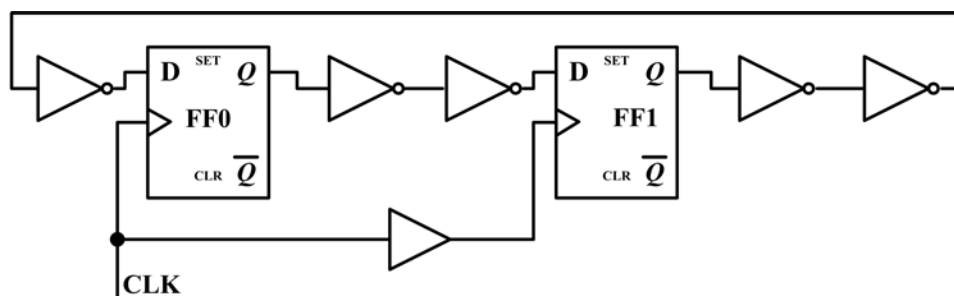


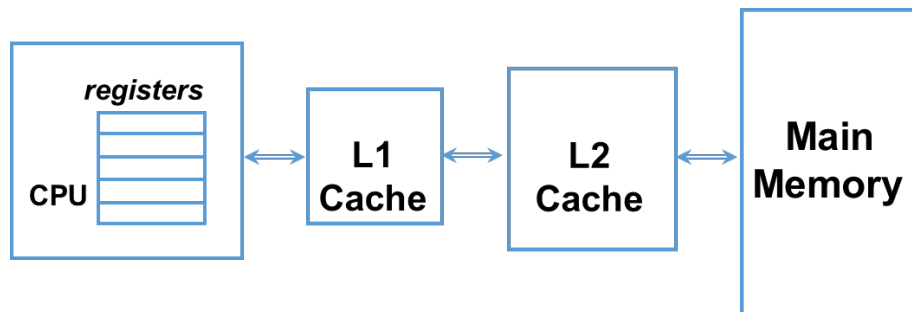
图 2.1 时序电路

2. 下面是一段 MIPS 机器代码，左边的数字是内存中指令的地址，右边的数字是指令的机器码。

```
0x00400000  0x20080000
0x00400004  0x20090001
0x00400008  0x0089502a
0x0040000c  0x15400003
0x00400010  0x01094020
0x00400014  0x21290002
0x00400018  0x08100002
0x0040001c  0x01001020
```

- (1) 将这段机器代码转换成 MIPS 汇编代码，如果需要可以添加标号（4 分）。
- (2) 这段代码实现了什么功能？（3 分）
- (3) 将这段代码转换成 C 语言代码，标识符（如变量名）可以自行确定。（3 分）

3. 某 MIPS 计算机采用如下的存储器系统



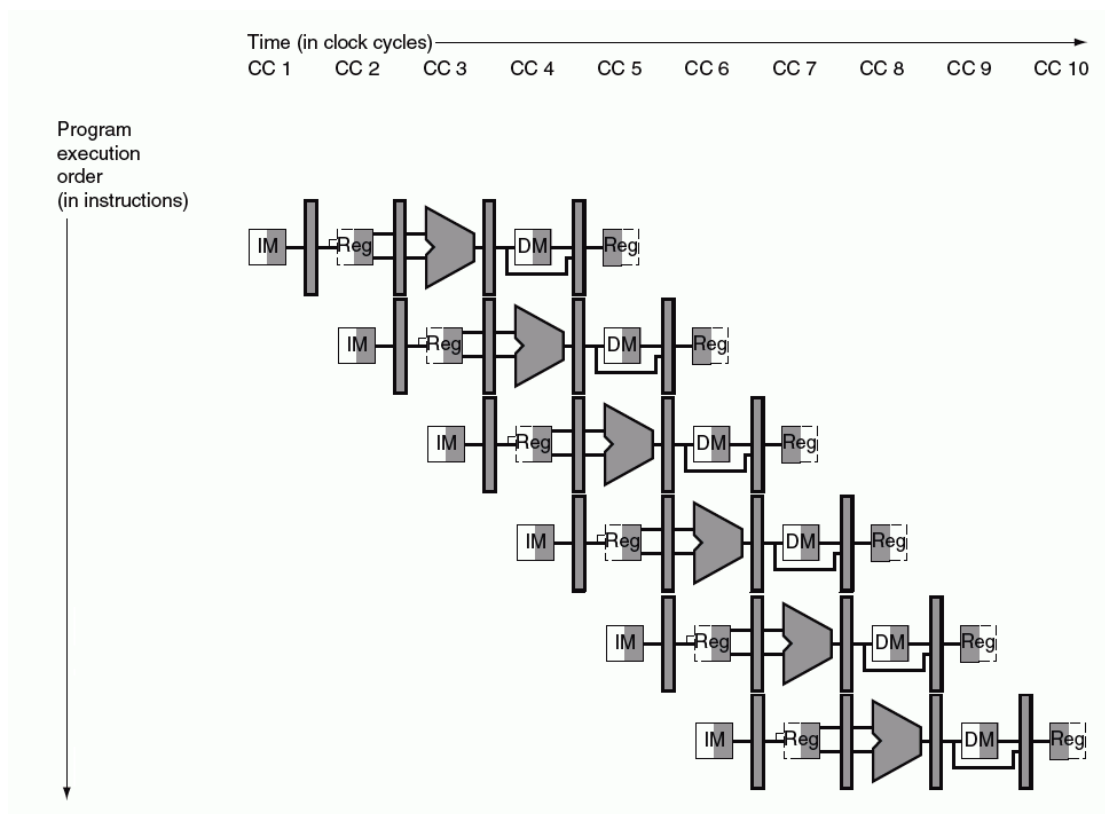
主存的访问时间为 t_m ，L1 Cache 采用 4 路组相联，命中率为 H_1 ，访问时间为 t_1 ，容量为 8KB，块大小为 16B，L2 Cache 采用直接映射，命中率为 H_2 ，访问时间为 t_2 ，容量为 4MB，块大小为 64B。（1K=1024，1M=1024K）

- (1) L1 Cache 中标签(Tag)需要有多少位？（3 分）
- (2) L2 Cache 中标签(Tag)需要有多少位？（3 分）
- (3) 该存储器系统的平均访问时间是多少？（4 分）

4. 在五级流水线 MIPS 处理器上执行下述指令：

```
add $t0, $s0, $s1
sub $t0, $t0, $s2
lw  $t1, 60($t0)
and $t2, $t1, $t0
```

- (1) 如果硬件没有转发单元和冒险检测单元，由编译器解决数据相关性，编译器需要怎样插入 nop 指令才能保证程序的正确执行？写出加入 nop 指令后的代码。（3 分）
- (2) 如果处理器硬件存在转发单元和冒险检测单元，执行这段代码需要多少时钟周期？（3 分）
- (3) 画一张图描述在流水线中转发和阻塞是如何执行的（说明：为方便起见，你可以用铅笔在下面的图上直接修改。）（4 分）



三、设计题（每题 20 分，共计 40 分）

1. 请设计一个正脉冲检测电路（正脉冲定义为电平上升→高电平→下降，宽度不限）。输入信号多数时间处于“0”低电平，有脉冲时处于“1”高电平，由于存在干扰，输入信号脉冲波形不完整，存在单周期毛刺，设计时需要考虑滤除干扰。下面是设计要求：

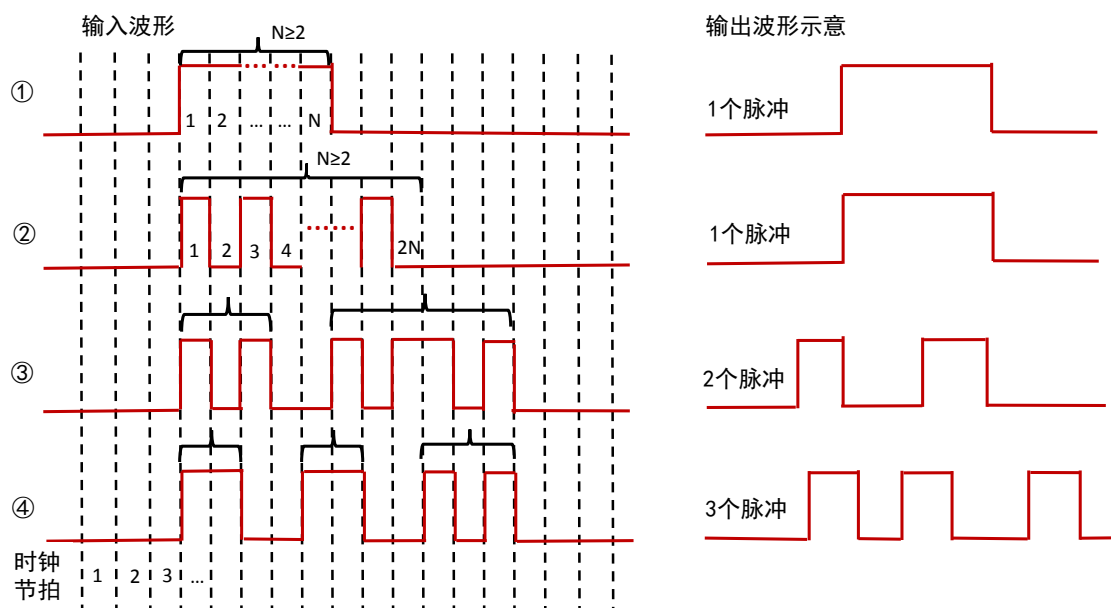


图 3.1

波形说明:

- a) 左面是输入波形，右面是输出波形；
- b) 波形①输入为持续 ($N \geq 2$) 的高电平正脉冲，中间没有毛刺干扰；输入为单个正脉冲。如果 $N=1$ 表明是单周期毛刺干扰，需要滤除，不能算为有效脉冲。
- c) 波形②输入为正脉冲，中间存在毛刺干扰（在 2,4,6...等位置），输出为滤除干扰后的单个正脉冲。
- d) 波形③输入为 2 个正脉冲，第一个正脉冲中间有 1 个干扰，第二个正脉冲中间有 2 个干扰。
- e) 波形④输入为 3 个正脉冲，头两个没有干扰，第三个正脉冲中间有 1 个干扰。

假设输入信号是经过 D 触发器采样后得到的，与时钟 clk 同步。脉冲检测电路采用同一时钟源 clk，输出波形的脉冲需要根据上图要求滤除单周期的毛刺，脉冲宽度可以与输入波形有一定偏差，请：

- a) 根据输入输出要求, 说明检测电路的工作方式 (5 分);
- b) 采用摩尔形式, 画出状态转移图 (提示: 化简后状态数小于 8) (7 分);
- c) 用 D 触发器和与门、或门、非门实现该电路 (门电路输入数目不限); 要求①D 触发器的数量达到最少, ②组合逻辑尽可能简化。(8 分)

2. 图 3.2 所示为课上所讲的单周期 MIPS 处理器，它能够执行由 9 条指令构成的 MIPS 指令集的一个核心子集（add、sub、and、or、slt、beq、lw、sw、j）。

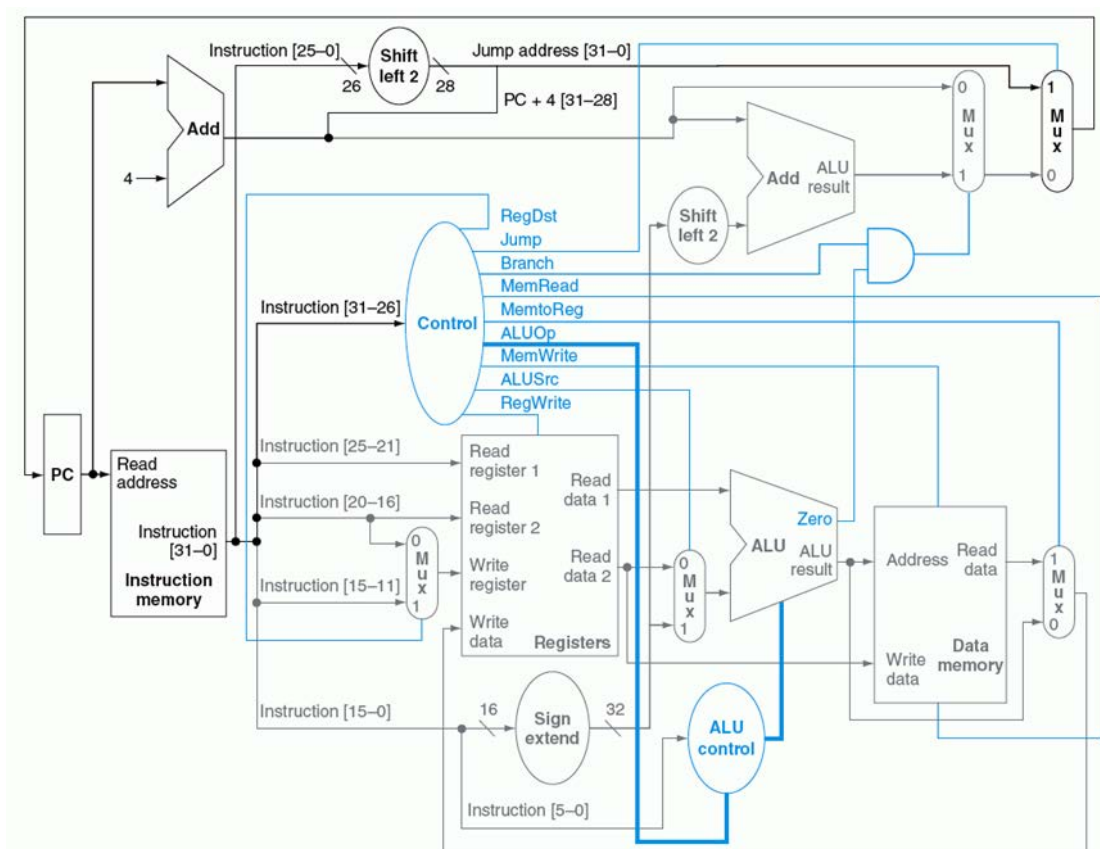


图 3.2

现在需要在这个指令集中加入两条新的指令 jal 和 slti。

回答如下问题：

- (1) jal 指令的操作过程如何？为了支持 jal 指令，需要对数据通路做出何种修改？(3 分)
- (2) slti 指令的操作过程如何？为了支持 slti 指令，需要对数据通路做出何种修改？(3 分)
- (3) 为了支持 jal 指令，主控制单元(Control)需要增加或者修改哪些控制信号？ALU 控制单元(ALU control)需要哪些修改？(4 分)
- (4) 为了支持 slti 指令，主控制单元需要增加或者修改哪些控制信号？ALU 控制单元需要哪些修改？(4 分)
- (5) 下表列出了原单周期处理器的控制信号设置，请扩充此表，填入执行 jal 和 slti 指令所需的控制信号的取值，你可以根据需要在表中追加新增的控制信号。(6 分)

信号 指令	ALU Op1	ALI Op2	RegD st	ALU Src	Mem toRe g	Reg Write	Mem Read	Mem Write	Bran ch	Jump				
R 型	1	0	1	0	0	1	0	0	0	0				
lw	0	0	0	1	1	1	1	0	0	0				
sw	0	0	X	X	X	0	0	1	0	0				
beq	0	1	X	X	X	0	0	0	1	0				
j	X	X	X	X	X	0	0	0	0	1				
jal														
slti														

说明：为方便起见，你不需重新画图和表，可以用铅笔在图上和表上直接修改。