

实验七 Nios II 流水灯实验

一、实验目的：

- (1) 了解学习 CPU 软核的基本和设计流程；
- (2) 学习嵌入式软核软件和 FPGA 硬件设计的协同过程。

二、实验背景：

SOPC 是用 FPGA 的电路结构实现单片微处理的软 IP 核。相比 SOC，一个 FPGA 内部可根据容量实现多个单片微处理器。

三、实验内容：

在 DE2-115 平台上基于 Nios II 验证一个流水灯实验。

四、实验步骤：

- 1, 预习 Nios II、RISC V、Nios V、Micro Blaze 的基本概念；
- 2, 使用 Quartus 18.1 及以下的同学使用附件的流程进行学习和操作；使用 Quartus 19 及以上的同学使用“西部可编程逻辑器件”21 年 5 月 21 日的文章“LED 流水灯的 Nios II 设计之 2021”进行学习和操作；
- 3, 学习该工程的内容，并修改工程，观察板卡工作状态变化；
- 4, 书写实验报告。整理实验内容，归纳实验收获。

5, 五、实验报告要求：

1、格式与要求：

- (1) 题目。
- (2) 实验目的。
- (3) 实验原理与步骤。
- (6) 画出工程系统框图，越细化越好。

2、思考题：

- (1) 网上查询并写出 Nios II、RISC V、Nios V、Micro Blaze 的异同；
- (2) 软核与硬核的区别和优缺点；
- (3) FPGA 与 CPU 的特点和应用区别。