江苏大学 硕士研究生入学考试样题

 科目代码:
 834

 科目名称:
 电子技术

 满分:
 150

 方

一、单项选择题(本大题共 20 小题,每小题 2 分,共 40 分) 请将正确选项前的字 母连同题号一起,写上答题纸,否则无效。 1、双极型晶体三极管(BJT)处于放大区的外部偏置条件是()。 $A \times J_E$ 正偏、 J_C 反偏; $B \times$ 两结正偏; $C \times$ 两结反偏; $D \times$ 两结零偏 2、设增强型 PMOS 管开启电压 U_{TP} ,当 u_{GS} () U_{TP} 时管子导通,否则截止。 A、小于等于; B、大于等于; C、大于; D、远大于 3、对于 CMOS 与非门电路,其多余输入端的正确处理方法是()。 A、通过大电阻接地: B、悬空: C、经由小电阻接地: D、经电阻接 V_{CC} 4、与 TTL 逻辑门电路相比,CMOS 门电路的最突出优势在于()。 A、可靠性高: B、抗干扰能力强; C、速度快; D、功耗低 5、下列逻辑部件中属于时序逻辑电路的是()。 A、二进制译码器; B、四位全加器; C、双向移位寄存器; D、数据选择器 6、若将边沿 JK 触发器的 J、K 端都接高电平,在 CP 脉冲作用后,该触发器的工作状 态应为()。 B、1; C、翻转; D、不变 A, 0; 7、基本 RS 触发器由两个**与非**门或者由两个**或非**门首尾交叉耦合构成。由两个**或非**门构 成的基本 RS 触发器输入端的触发信号是 ()。 A、低电平; B、高电平; C、脉冲上升沿; D、脉冲下降沿 8、在一个 N 位二进制计数器中,时钟信号到达时,各触发器的翻转有先有后,这种类 型的计数器被称为()。 A、同步计数器; B、异步计数器; C、移位寄存型计数器; D、时钟计数器 9、为了把串行输入数据转换为并行输出数据,可以使用()。)。 A、计数器; B、存储器; C、若干个触发器; D、寄存器 10、快闪式存储器(闪存)不但具有 EPROM 结构简单、编程可靠的优点,而且它在擦 除操作和擦除速度上有着()的技术优势。 A、集成度高、容量大; B、小体积、低成本; C、隧道效应、快速擦除; D、使用方便 11、若测得工作在放大电路中的某一只双极型晶体管(BJT)的三个电极的直流电位为:

 $U_1 = 0 \text{ V}$ 、 $U_2 = -10 \text{ V}$ 、 $U_3 = -9.3 \text{ V}$,据此可判断该管是()。

- A、PNP 型锗管; B、PNP 型硅管; C、NPN 型锗管; D、NPN 型硅管 12、在低频小信号电压放大电路中,合适设置静态工作点的目的是()。 B、提高交流输入电阻; A、不失真地放大低频小信号; D、增大交流输出电压幅值 C、增强带负载能力; 13、在场效应管共源(CS)放大电路中,设置漏极电阻 R_D 的作用是()。 A、将电流信号转换为电压信号输出; B、限流; C、压控电流; D、取得合适栅偏压 14、通用型集成运放的输入级都采用差动放大电路,此举是因差放的()。 A、输入电阻高; B、输出电阻低; C、差模电压增益大; D、共模抑制比大 15、设射极跟随器(CC 放大电路)与基本共射(CE)放大电路接同一信号源,且选 用同一只BJT: 3DG8, 试问: 前者的通频带 f_{BW} 与后者的 f_{BW} 相比, 前者的 f_{BW} A、宽得多; B、宽一些; C、与后者一样宽; D、窄一些 16、多级放大电路的通频带比组成它的任一放大级的通频带都()。 A、宽; B、更多地依赖于反馈深度; C、窄; D、宽得多 17、某单级阻容耦合共射放大电路的中频电压增益为: -100, 当信号电压频率为上限 截止频率 f_H时,此电路的实际电压增益约为:()。 $A_{,}-100;$ $B_{,}-70.7;$ $C_{,}-3;$ $D_{,}$ 特征频率 f_{1} 所确定的增益 18、欲稳定输出电压并提高输入电阻,应在放大器中引入()组态的交流负反馈。 A、电流串联; B、电流并联; C、电压串联; D、电压并联 19、交流负反馈所能抑制的干扰和噪声是()的干扰、噪声信号。 A、进入反馈环内; B、滞留在反馈环外; C、输入信号中含有; D、输出信号中 20、乙类互补对称功放电路存在着交越失真,因而最佳方案是设计功放电路,使其工 作在()。 A、甲类; B、甲乙类且接近于乙类; C、甲乙类; D、丙类或丁类 二、两个逻辑门电路如图 1 所示,试经过分析,将各电压表的读数填入表 1 内。(共 16 分,每空2分) $+V_{\rm CC}=+5\rm V$

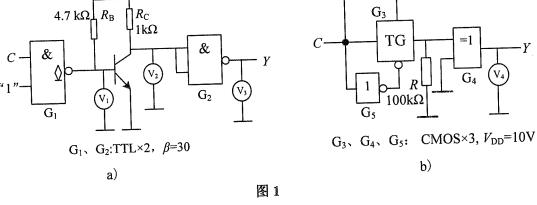


表1 第二题解答

C	V_1	V_2	V_3	V_4
0				
1				

- 三、图 2 是一个由 8 选 1 数据选择器构成的 3 输入逻辑电路。要求: (18 分)
 - 1)分析该逻辑电路,写出其逻辑函数表达式 F,并利用卡诺图进行化简;
 - 2) 试用最少的两输入端与非门实现该逻辑函数 F;
 - 3) 改用 3 线-8 线二进制译码器实现该逻辑函数 F。

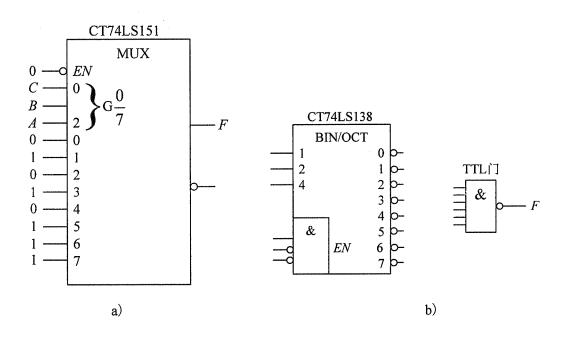


图 2

四、用两片 CT74LS160 和适当的门电路,设计同步 45 进制计数器,其计数值循环为 从 1 计数到 45。要求:连线采用级连法。 (本题 12 分)

表 2 MSI 同步 10 进制加法计数器 CT74LS160 功能表

***************************************				输	入				输出
\overline{CR}	\overline{LD}	$CT_{\mathtt{p}}$	$CT_{\mathtt{T}}$	CP	D_0	D_1 I	D_2	D_3	Q_0 Q_1 Q_2 Q_3
0	ф	ф	ф	ф	ф	ф	ф	ф	0 0 0 0
1	0	ф	ф	†	d_0	d_1	d_2	d_3	d_0 d_1 d_2 d_3
1	1	1	1	Ť	ф	ф	ф	ф	8421码10进制加法计数
1	1	0	ф	ф	ф	ф	ф	ф	保持
1	1	ф	0	ф	ф	ф	ф	ф	保持

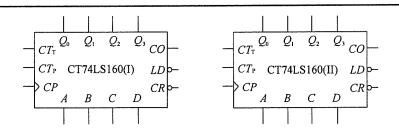


图 3 第四题所用 CT74LS160 芯片

五、一种 555 定时器应用电路如图 4 所示,其中 TG 门导通电阻 $R_{\rm on}=0$ Ω ,关断电阻 $R_{\rm off}=\infty$,要求: (本题 12 分)

- 1) 说明两片 CC7555 分别接成了何种基本应用电路;
- 2) 简述此电路的工作原理;
- 3) 估算出 u_{O1} 、 u_{O2} 的频率。

表3 555定时器功能表

<i>TH</i> (6)	$\overline{TR}(2)$	$\overline{R}(4)$	<i>OUT</i> (3)	V(7)
Φ	Φ	低	低	导通
$> 2V_{\rm DD}/3$	$>V_{\rm DD}/3$	高	低	导通
$< 2V_{\rm DD}/3$	$>V_{\rm DD}/3$	高	保持	保持
Φ	$< V_{\rm DD}/3$	高	高	截止

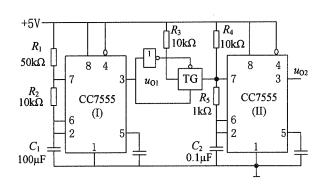
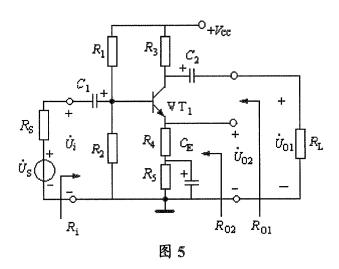


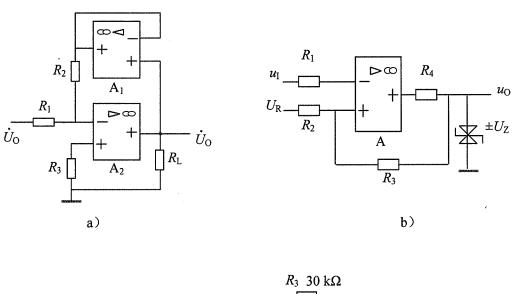
图 4 一种 555 定时器应用电路

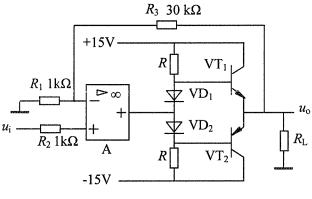
六、放大电路如图 5 所示,电路中晶体管的 β 、 r_{be} 和其它参数均为已知。试解答:

- (1) 列出 I_{BQ} 、 I_{CQ} 和 U_{CEQ} 的估算式;
- (2) 画出图 1 放大电路的微变等效电路图;
- (3) 写出输入电阻 R_i 和输出电阻 R_{o1} 、 R_{o2} 的计算式。
- (4) 计算 $\dot{A}_{u1} = \dot{U}_{o1} / \dot{U}_{s}$ 和 $\dot{A}_{u2} = \dot{U}_{o2} / \dot{U}_{s}$ (只要求列出计算式即可)。 (本题 16 分)



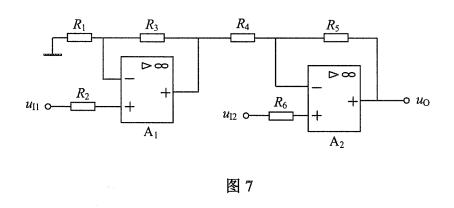
七、对于图 6 的每一个电路,试分析各电路中存在的整体交流反馈的极性,若是交流负反馈,指出其类型;若为交流正反馈,说明它是何种功能的模拟电子电路(即说出其全称)。要求在各电路图上标出瞬时电位极性。 (共 12 分)





c) 图 6

八、求图 7 所示电路输出电压 u_0 与输入电压 u_{I1} 、 u_{I2} 的运算关系式,已知两个集成运放皆理想。 (本题 12 分)



科目代码: 834 科目名称: 电子技术 第5页 共6页

九、分析图 8 中的电路,判断各电路是否能够产生正弦波振荡,标出瞬时极性或作扼要的判断说明;如果能振荡,说出振荡器的全称,并写出振荡频率 f_0 的表达式。(12 分)

