

江苏大学

硕士研究生入学考试样题

科目代码: 834

科目名称: 电子技术

满分: 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本试题纸或草稿纸上均无效; ③本试题纸须随答题纸一起装入试题袋中交回!

一、单项选择题 (本大题共 20 小题, 每小题 2 分, 共 40 分) 请将正确选项前的字母连同题号一起, 写上答题纸, 否则无效。

1、在低频小信号共射放大电路中, 合理设置静态工作点的目的是【 】。

- A、不失真地放大交流小信号; B、提高交流输入电阻;
C、增强带负载能力; D、提高放大电路效率

2、以下各阻容耦合基本放大电路中, 输出电阻最小者是【 】。

- A、共射电路; B、共源电路; C、共基电路; D、共集电路

3、直接耦合双极型晶体三极管 (BJT) 放大电路存在零点漂移的原因是【 】。

A、电路元件老化; B、BJT 参数受温度影响; C、增益不够稳定; D、 V_{CC} 不稳

4、某单管阻容耦合共射放大电路的中频电压放大倍数为: -100 , 当信号频率等于上限频率 f_H 时, 此电路的电压放大倍数约为【 】。

- A、 -100 ; B、 -3 ; C、 -70.7 ; D、 70.7

5、放大电路在高频信号作用下电压增益下降的原因是【 】。

- A、存在着晶体管极间电容和分布电容; B、晶体管非线性特性;
C、电路中有耦合电容和射极旁路电容; D、静态工作点设置不合适

6、在射极恒流源差放电路中, 用恒流源代替射极电阻 R_E 的作用是【 】。

- A、增大差模输入电阻; B、提高差模输出电压的幅值;
C、取得与较高阻值 R_E 相同的抑零漂效果; D、减小差模输出电阻

7、增益-带宽积 (GBP) 用来描述放大电路 A_{usM} 与 f_{BW} 之关系, 此乘积应【 】。

- A、大一些好; B、越小越好; C、小一些好; D、越稳越好

8、已知射极跟随器与基本共射放大电路在同一电压源作用下, 且知两者选用同一只 BJT, 但前者的通频带却比后者【 】。

- A、窄得多; B、宽得多; C、欠稳定; D、略宽一些

9、在如下由集成运放组成的应用电路中，集成运放处于非线性区的电路是【 】。

- A、反相输入积分器； B、三阶压控电压源低通滤波器；
C、除法运算电路； D、迟滞型电压比较器

10、由于功放电路的输入和输出信号幅度都较大，所以采用【 】法分析。

- A、微变等效电路； B、相量法； C、最大值估算； D、图解分析

11、在数据总线上实现“分时传送数据”功能的数字逻辑部件是【 】。

- A、TTL 与非门； B、CMOS 传输门 (TG)； C、集电极开路门； D、三态逻辑门

12、七段字形译码显示器是指：【 】的组合逻辑电路。

- A、将七段字形显示信号转换成 BCD 码； B、将 BCD 码转换成七段字形显示信号；

C、将 0~9 个数字转换成 BCD 码； D、将 8421 码转换成“0~9”共 10 个数字显示出

13、下列 4 种类型的触发器中可以组成移位寄存器的是【 】。

- A、基本 RS 触发器； B、维-阻 D 触发器； C、同步 RS 触发器； D、主从 RS 触发器

14、若每输入 128 个脉冲，分频器能输出一个脉冲，则此分频器需用【 】个 T 触发器链接而成？

- A、7； B、8； C、9； D、10

15、由于通用阵列逻辑 GAL 的输出采用了【 】，所以其芯片类型少、功能全。

- A、OLMC； B、扩展的宏单元； C、可编程的或阵列； D、灵活多样的输出方式

16、14 位 CMOS 逐次逼近型 ADC 完成一次转换所需要的时间可表示为： $T = 【 】$ ，下式中 T_{CP} 为 CP 脉冲的周期。

- A、 $14T_{CP}$ ； B、 $15T_{CP}$ ； C、 $16T_{CP}$ ； D、 T_{CP}

17、快闪式存储器（闪存）不但具有 EPROM 结构简单、编程可靠的特点，而且具有 E²PROM【 】的特性。

- A、集成度高； B、速度快； C、功耗低； D、隧道效应、快速擦除

18、用【 】片 1024×4 位 RAM 芯片扩展成 2048×8 位的 RAM 存储系统。

- A、8； B、2； C、4； D、16

19、某一个 $16K \times 4$ 存储器芯片，它的起始 16 进制数地址全“0”，试问：其最高 16 进制数地址为【 】₁₆？它的地址有【 】位？

A、3FF/16； B、7FFF/8； C、7FF/4； D、3FFF/14

20、欲将三角波变换为矩形波，需要设计用集成 555 定时器构成的【 】。

A、多谐振荡器； B、矩形波产生器；

C、施密特触发器； D、单稳态触发器

二、逻辑电路如图 1 所示，设 $V_{DD}=10\text{V}$ ， $V_{CC}=5\text{V}$ ， C 为控制信号，求图示电压表的读数（请将答案填入表 1 内）。（本题 16 分，每空 2 分）

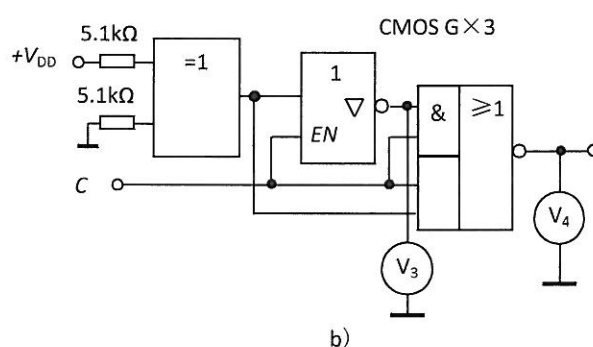
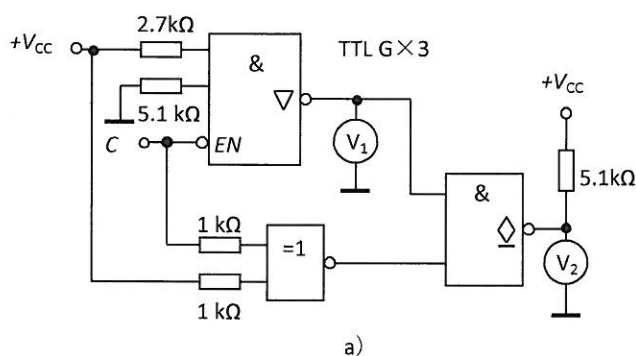


图 1

表 1

C	V_1	V_2	V_3	V_4
0				
1				

三、图 2a 所示是一个由 3 线-8 线二进制译码器 CT74LS138 和与门构成的 3 输入逻辑电路，要求：

- (1) 试分析该逻辑电路，列出真值表，并利用卡诺图进行化简；
- (2) 用最少的 3 输入端与非门实现该逻辑函数 F ，允许输入端有反变量出现；
- (3) 现有一片 8 选 1 数据选择器 CT74LS151，其控制端 $0^\#$ 引脚折断，试利用此芯片设计上述逻辑电路（就在图 2b 上连线）。（本题 18 分）

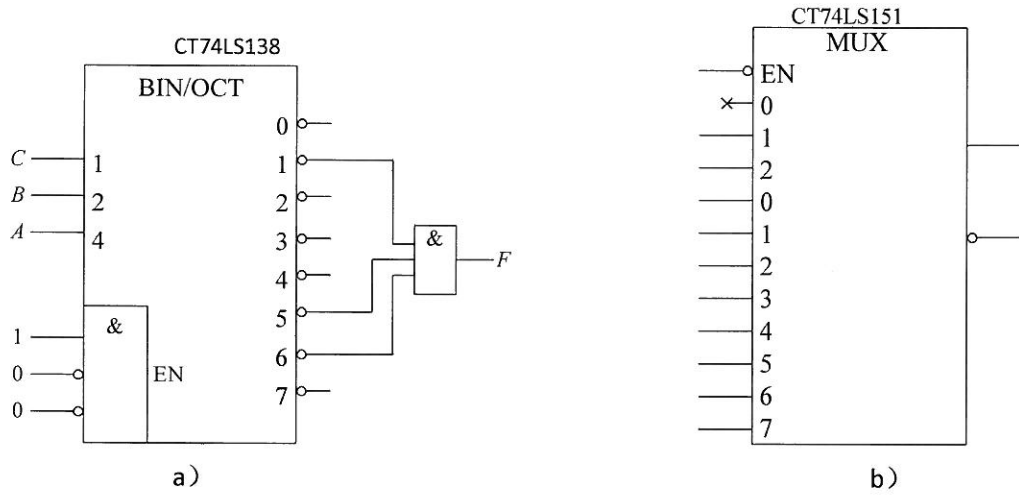


图 2

四、用两片 CT74LS160 和适当的门电路，设计同步 42 进制计数器。要求采用同步置数法。

（本题 12 分）

表 2 MSI 同步 10 进制加法计数器 CT74LS160 功能表

输 入									输 出			
\overline{CR}	\overline{LD}	CT_P	CT_T	CP	D_0	D_1	D_2	D_3	Q_0	Q_1	Q_2	Q_3
0	Φ	Φ	Φ	Φ	Φ	Φ	Φ	Φ	0	0	0	0
1	0	Φ	Φ	\uparrow	d_0	d_1	d_2	d_3	d_0	d_1	d_2	d_3
1	1	1	1	\uparrow	Φ	Φ	Φ	Φ	8421 码 10 进制加法计数 保 持 保 持			
1	1	0	Φ	Φ	Φ	Φ	Φ	Φ				
1	1	Φ	0	Φ	Φ	Φ	Φ	Φ				

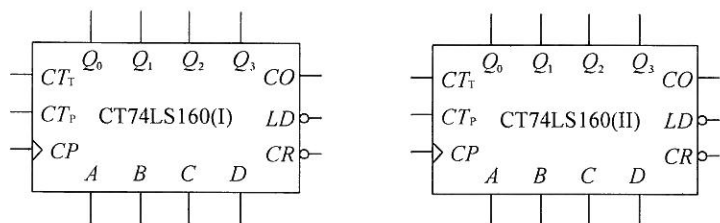


图3 第四题所用 CT74LS160 芯片

五、555 定时器应用电路如图 4 所示，图中 VD 为理想二极管， $+V_{DD}$ 为 $+5\text{ V}$ 。要求：

- 1) 说明两片 CC7555 分别接成了何种应用电路；
- 2) 简述电路的工作原理；
- 3) 估算 U_{o1} 及 U_{o2} 的频率；
- 4) 定性画出 U_{o1} 及 U_{o2} 的波形图。(12 分)

表3 555定时器功能表

$TH(6)$	$\overline{TR}(2)$	$\overline{R}(4)$	$OUT(3)$	$V(7)$
Φ	Φ	低	低	导通
$> 2V_{DD}/3$	$> V_{DD}/3$	高	低	导通
$< 2V_{DD}/3$	$> V_{DD}/3$	高	保持	保持
Φ	$< V_{DD}/3$	高	高	截止

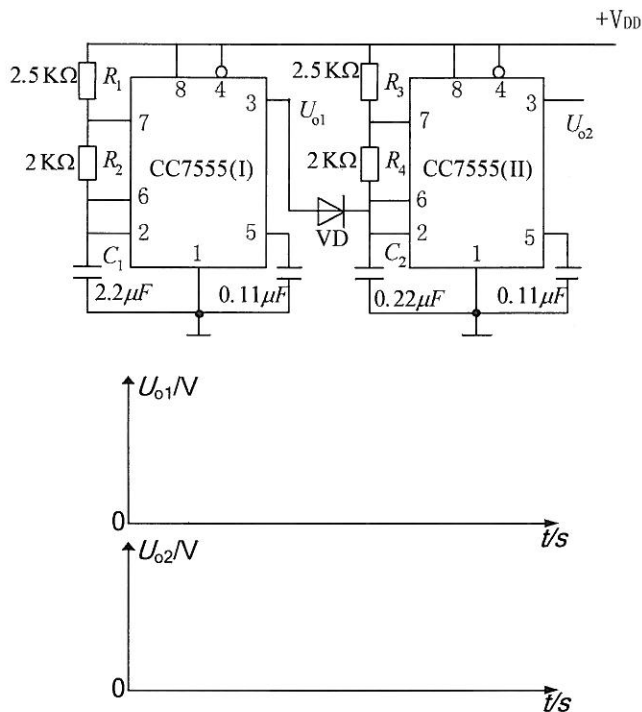


图4 一种 555 定时器应用电路

六、图 5 电路中 BJT 的 $U_{BEQ}=0.7\text{ V}$, $\beta=100$, 各电阻值如图所注。

- (1) 该电路属于何种组态?
- (2) 画出电路的直流通路; 试问: 为使 $U_{CQ}=-4\text{ V}$, R_e 应取多大的电阻值, 同时 $I_{CQ}=?$
- (3) 绘出电路的微变等效电路图, 并估算其 \dot{A}_u 、 R_i 、 R_o 之值。

(本题 16 分)

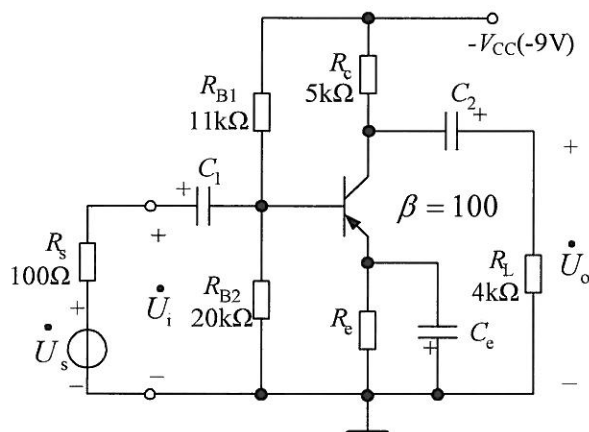
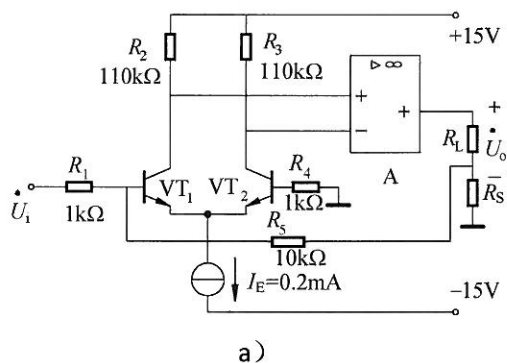


图 5

七、判断图 6 所示电路中引入的总体交流反馈属于何种类型 (要求: 直接在图中标瞬时电位极性, 写出判断结果, 不必另画图)。 (共 12 分)



a)

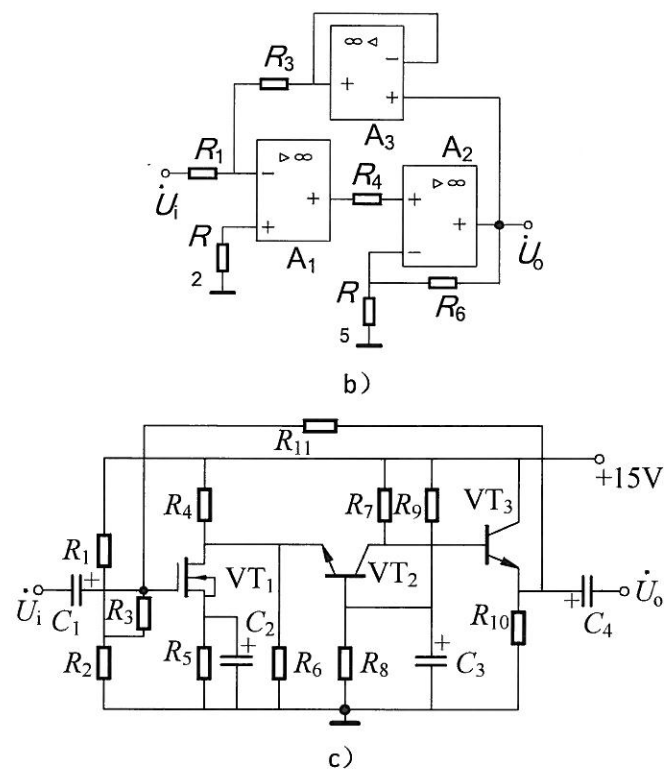


图 6

八、试分析图 7 中集成运算放大器电路实现的运算关系式： $u_{O1}=f_1(u_{I1}, u_{I2})$ 、 $u_{O2}=f_2(u_{I3})$ 以及 $u_o=f(u_{I1}, u_{I2}, u_{I3})$ ，并指出图中的虚地点，以及各运放分别为哪一种功能的应用电路？（本题 12 分）

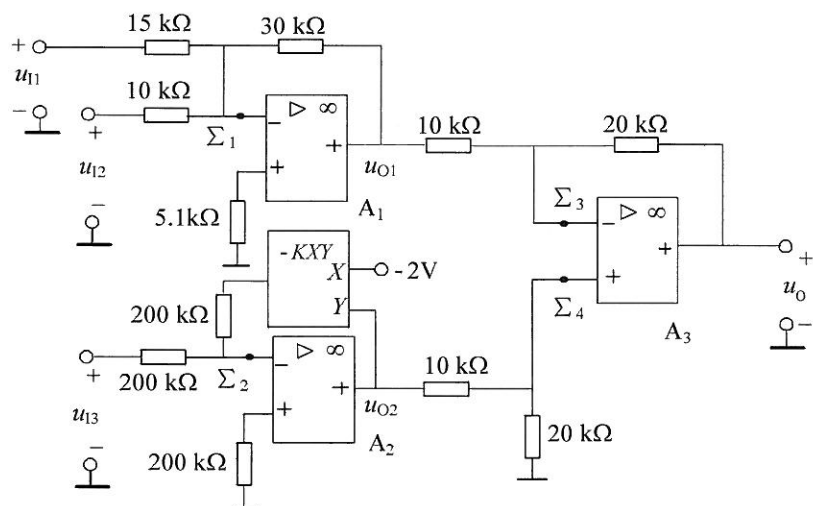
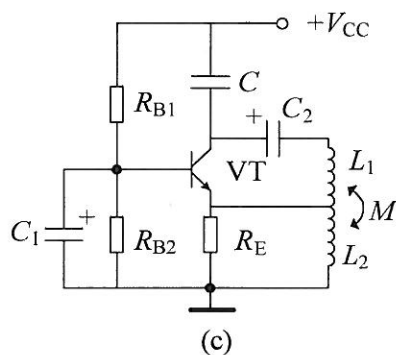
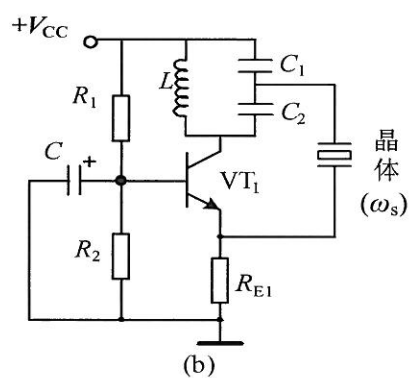
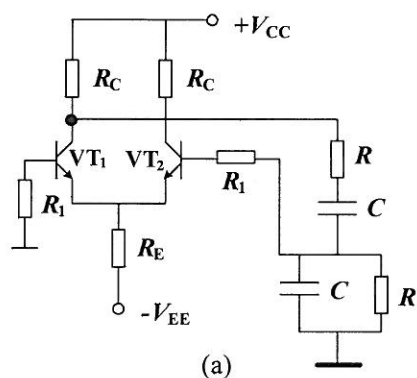


图 7

九、判断图 8 各电路能否产生正弦波振荡，若能，写出振荡器全称及其振荡频率 f_0 表达式；若不能振荡，试改正，使之能振荡（另外作图）。**要求：**在各图上标出瞬时电位极性，或作扼要的相位判断说明，据此写出结论。
(本题 12 分)



c)

图 8