



现代 VLSI 器件基础

fundamentals of modern VLSI devices 译本

作者: YUAN TAUR & TAK H.NING

组织: UCSD& IBM

时间: March 23, 2020

译者: 郑博航



Victory won't come to us unless we go to it. — M. Moore

第二版前言

自从剑桥大学在 1998 年出版了第一版的现代 VLSI 器件基础,我们收到了关于此书的许多赞誉和鼓励。许多美国和全世界各地的重点高校将它作为研究生一年级有关微电子课程的教科书。在 2002 年,广岛大学 Shibahara 教授所领导的团队已经将第一版翻译成了日文。

在过去的十年中,VLSI(超大规模集成电路)技术的进步和发展在继续着。如今,晶体管的发明已经经过了 60 年,每个处理器或者 DRAM 芯片上已经集成了超过十亿个晶体管,并且最高的处理器时钟频率已经高达 5GHz。在 2007 年,全世界的集成电路规模高达 2500 亿美元。在 2008 年时,IC 工业界到达了 45 纳米的工艺节点,这意味着尖端的 IC 产品采取了最小 45 纳米的光刻特征尺寸。当 bulk CMOS 工艺被缩减到低于 100nm 的尺寸时,让 CMOS 技术成为制造大规模数字集成电路的特殊因素,也就是低静态功耗,不能再被看作是理所应当的了。虽然关态的电流随着现在已经减小到 1V 的源电压增加而增加,但是由于栅极氧化层只有几个原子层的厚度,栅极的泄露电流会因为量子隧穿效应指数倍增加。动态和静态的电源管理已经变成了继续在处理器里提高时钟频率和晶体管数量的关键因素。为了继续将尺寸减小到 10nm,新的材料和器件结构已经被探索去替代传统的 bulk CMOS。

写第二版书的目的是为了更新在第一版完成后在材料上的进步。关键的新材料被新增,诸如 MOSFET 按比例缩小理论(MOSFET scale length theory),高场传输模型(high-field transport model)和 SiGebase 双极型器件那一章已经被极大的增加了。我们也增加了关于基础器件物理和电路的讨论,包括金半接触(metal-silicons contacts),COMS 电路的噪声容限和射频应用优点的图像。此外第二版还增加了两个全新的章节。第九章是关于存储器件并且包括常用的 SRAM,DRAM 的读写操作基础和非易失存储器阵列。第十章是关于 SOI(绝缘底上硅)器件包括先进器件的未来潜力。

我愿意借此机会感谢所有在本书的进步中有给予我们鼓励和有价值的建议的朋友和同事。特别是很早就采用了第一版的普渡大学的 Mark Lundstrom 教授和给出关于处理扩散电容建议的国家半导体公司的 Constantin Bulucea 博士。同时感谢乔治亚理工学院的 James Meindl 教授,UCSD 的 Peter Asbeck 教授和佛罗里达大学的 Jerry Fossum 教授对本书的支持。

我们也要感谢在 IBM 的许多同事,特别是在先进的硅器件研发领域的,感谢他们直接或间接的贡献。Yuan Taur 也要感谢他在 UCSD 的许多学生对完成第二版的帮助,特别是 Jooyoung Song 和 Bo Yu。我也要感谢 Katie Kahng 在我工作过程中的中的爱,支持和耐心。

我们要特别感谢我们的家人在这个看似无穷无尽的任务中对我们的支持理解。

Yuan Taur
Tak H.Ning
June,2008



目录

1	引言	1
1.1	VLSI 器件工艺的发展	1
1.1.1	历史展望	1
1.1.2	最近发展	2

第一章 引言

自从 1947 年双极型晶体管被发明，半导体工业就得到了空前的增长，并且对人们的工作生活带来了巨大的影响。大约在最近的 30 年，到目前为止半导体发展最快的领域是硅基的超大规模集成电路技术，晶体管尺寸的持续缩小是 VLSI 技术持续发展的驱动。小型化的益处，比如更高的封装密度，更高的电路速度，以及更低的功耗，是带来如今革命性进步的关键，这些进步包括与上一代比起来，如今的计算机，无线单元和通信系统拥有的更高性能，每个功能模块戏剧性减少的消耗，以及大大减少的物理尺寸。在经济这一方面，整个世界的 IC 商业规模由 1970 年的 10 亿美元，到 1984 年的 200 亿美元，2007 年已经到达了 2500 亿美元。就产出和就业来说，电子工业现在在许多国家已经跻身于最大的工业品类之列。在全世界范围内，微电子对于经济社会甚至政治的重要性无疑将继续增加。世界范围内在 VLSI 技术的投资成为了强有力的驱动力，那几乎保障了在物理定律允许的情况下 IC 集成的密度和功耗的持续进步。

1.1 VLSI 器件工艺的发展

1.1.1 历史展望

在 1980 年中期，Sah 的一篇文章叙述了一种绝好的关于 mosfet 的改进，形成了它在 VLSI 应用的初步概念。图 1.1 给出了在 VLSI 技术发展具有里程碑意义时间的年表。二极管技术在早期被发展并且被 1960 年代被首先用于大型主机的集成内存。双极型晶体管一直被用在原始器件速度最重要的时候，因为双极型电路在独立电路等级保持着最快速度。但是，当单位芯片到达大约 10^4 个电路时，双极型器件的巨大功耗严重限制了他们的集成度。在如今的 VLSI 标准看来，这样的集成度是非常低的。

1930 年第一次发表了通过应用电场调制半导体表面电导的想法。然而，早期尝试去制造一个表面电场控制的器件并不成功，原因在于高密度的表面态的存在有效地防止了外部电场影响的表面电势。第一块基于硅衬底并且栅极绝缘层为 SiO_2 的 MOSFET 于 1960 年被制造 (Kahng and Atalla, 1960)。为了在一块硅芯上实现电路功能，在 1960, 1970 年代，n 沟道和 p 沟道的 MOSFET 以及双极型晶体管被广泛的使用。尽管 MOSFET 比双极型器件要慢，但是它有更高的布局密度并且制造也相对简单。最简单的 MOSFET 芯片可以仅用四张掩膜和单次参杂来完成。然而，就像双极型电路，单极的 MOSFET 电路也受着大静态功耗之苦，并且因此单个芯片上的集成度是有限的。

在 1963 年，COMS(互补型 MOS) 的发明 (Wanlass and Sah) 使得集成度取得了重大的突破，此时 n 沟道和 p 沟道的 MOSFET 在同一块衬底上被并排构建。在一个典型的 COMS 电路中，n 沟道和 p 沟道的 MOSFET 在电源端被串联，所以说静态功耗可以说是微不足道的。绝大部分的功耗被消耗在电路的开关状态（比如仅当在动态电路时）。通过清楚地在一块电路上设计电路的“开关活动”，工程师已经可以在一块芯片上集成上亿

个 CMOS 晶体管并且使得芯片容易地空气冷却。直到最小的光刻特征尺寸到达 180nm, CMOS 的集成水平不再受功耗的限制, 而取决于制造工艺。另一个 CMOS 电路的优点来自于无比例, 全轨到轨摆幅¹, 这可以增加噪声容限, 使得设计一个 CMOS 芯片变得更容易。

随着线性尺寸在 1990 年代早期到达 $0.5-\mu m$ 尺寸的水平, 双极型晶体管的优点已经被 CMOS 器件巨大的电路密度所超过了。集成功能的系统性优势取代了原始的晶体管性能。即便是高端的电脑系统设计者也可以用 CMOS 来取代双极型二极管 (Rao et al., 1997) 以满足他们的性能目标。从此, CMOS 已经成为了数字电路的技术, 并且双极的仅仅主要被用于模拟和射频。

先进的光刻和刻蚀工艺使得工业上可以减小晶体管的物理尺寸, 并且可以在同一块芯片上布局更多的晶体管。这些进步和芯片尺寸的稳定增长造成了每块芯片上的晶体管数目和存储大小指数级增长。这些领域的历史和现在的趋势被图 1.2 很好地描述了出来。传统地, 随机动态存储器包括了 IC 芯片上的最多的部分, 这是因为现在计算机系统对于更多储存的巨大的并且是不知足的需求。有一点很有趣, 这本书可以被储存在一个 64-Mb 的 DRAM 芯片上, 这种芯片在 1997 年批量生产, 大小相当于 $1.2 \times 1.2 cm^2$ 的面积。硅器件刺激了信息技术工业的快速发展, 他们的显著特点是他们的速度增加了, 可是由于大小的减小, 成本反而减少了。如今生产的晶体管速度比 20 年前的快了 10 倍, 面积却仅仅只有那时的 1%¹。这被图 1.2 的微处理器单元 (MPU) 清楚地描述, 微处理器的结构改进和晶体管的速度提高共同提高了时钟频率。

1.1.2 最近发展

自从 1998 年这本书第一次出版, 以下的在 VLSI 工业界的主要发展值得一提:

- 在 1990 年代中期以前, DRAM 是科技的驱动力 (ITRS, 1999)。然而, 从 1990 年中期起, 微处理器已经取代了 DRAM 成为 VLSI 技术的驱动力。这个转变产生的原因是微处理器使得 CMOS 器件有更短的栅长, 更低的电压, 比 DRAM 拥有更多的连线级 (ITRS, 2007)。微处理器性能的需求已经将最近的研究活动从 SiO_2 转化为高 κ 栅介质和材料与器件结构以增强传输特性, 这些先进的特性已经在高端的产品上有所体现。
- 受蓄电池运行的个人系统对低功耗和轻量级储存需求的驱动, 从 1990 中期以来, NAND 闪存的发展处在异常快的轨道上。如今, NAND 闪存 (最高密度版本的电驱动可编程和可擦除非易失性存储) 已经超过 DRAM 成为了 IC 芯片上最多的组件, 如图 1.2 (Kim, 2008)。

• ...

¹原文为 ratioless, full rail-to-rail logic swing 限于译者水平, 翻译的不好