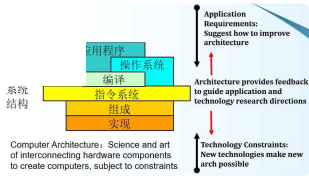




计算机系统结构 SPOC | 学校专有课程

邓倩妮

我的学习时长



公告

评分标准

课件

测验与作业

考试

讨论区

课程分享



微信提醒课程进度



扫码下载 APP

帮助中心

## MIPS指令系统

↑返回

本次得分为：10.00/10.00，本次测试的提交时间为：2022-06-01，如果你认为本次测试成绩不理想，你可以选择 [再做一次](#)。

1

单选

(1分) 已知：寄存器 x3 中的值0x55555555，执行以下指令后，寄存器x2中的值为多少？

得分/总分

sll x2, x3, 4

andi x2, x2, -1

A. 0x55555550

B. 0xFFFFFFFF

C. 0x57755770

D. 0xFEFFFFE0

✓1.00/1.00

正确答案：A 你选对了

2

单选

(1分) 给定寄存器x5和x6的值分别为：

得分/总分

x5 = 1010 1101 0001 0000 0000 0000 0000 0010 （二进制）

x6 = 0011 1111 1111 1000 0000 0000 0000 0000 （二进制）

执行以下指令后，寄存器x2的值为多少？

slt x2, x5, x6

beq x2, \$zero, ELSE

j DONE

ELSE: addi x2, \$zero, 2

DONE:

A. 1

B. 2

C. 0

D. 都不对

✓1.00/1.00

正确答案：A 你选对了

解析：A、t0中是一个负数，t1中是一个整数，所以t0小于t1，slt \$t2, \$t0, \$t1指令将t2 设置为1。beq指令不转移

3

单选

(1分) 指针x, y 的值分别存储在寄存器 x2和 x3中，

得分/总分

将下列表达式转换为汇编指令：

 $*x = *y + 1$

- A. lw x3, 1(t1)  
sw x2, 0(t1)
- B. sw t1, 0(x2)  
addi t1, t1, 1  
lw t1, 0(x3)
- C. lw t1, 0(x3)  
addi t1, t1, 1  
sw t1, 0(x2)
- D. addi x2, x3, 1

✔1.00/1.00

正确答案：C 你选对了

4 单选 (1分) 以下哪个描述是错误的？

得分/总分

- A. jal指令将PC+1存储在\$ra寄存器中
- B. 使用jal 指令调用一个函数，用jr指令从函数返回
- C. 调用者函数中，通过将 si 寄存器保存入栈，就不怕被调用函数会改变这些寄存器的值。
- D. 被调用函数中，可以使用临时寄存器（ti），且不需要保存和恢复它们。

✔1.00/1.00

正确答案：A 你选对了

5 单选 (1分) 寄存器中的值有时是地址，有时是数据，在指令中，它们在形式上没有差别，只有通过（ ）才能识别它是数据还是地址。

得分/总分

- A. 指令操作码或寻址方式位
- B. 时序信号
- C. 判断程序
- D. 寄存器编号

✔1.00/1.00

正确答案：A 你选对了

解析： A、CPU在执行指令时，会根据指令中的操作码字段和寻址方式字段，对寄存器内容进行解析，例如：如果寄存器直接寻址方式，寄存器中的内容就是操作数，如果是基址寻址方式，基址寄存器中的内容是一个基地址。

6 单选 (1分) 对于表达式：A = C[0] << 4;

得分/总分

哪个 RISC-V 汇编指令代码段实现了它的功能？

假设： x6 = A, x17 是 C数组的起始地址。

- A. sd x17, 0(x6)  
slli x6, x6, 4
- B. ld x6, 0(x17)  
slli x6, x6, 4
- C. sd x6, 0(x17)  
slli x6, x6, 4
- D. ld x17, 0(x6)  
slli x6, x6, 4

✔1.00/1.00

正确答案：B 你选对了

7 单选 (1分) 局部变量放在哪个内存段中? 得分/总分

- A. Stack ✓1.00/1.00
- B. Static
- C. Text
- D. Heap

正确答案: A 你选对了

8 单选 (1分) 栈指针寄存器 (SP) 的内容是什么? 得分/总分

What is the content of stack pointer (SP)?

- A. address of the next instruction
- B. address of the top element of the stack ✓1.00/1.00
- C. address of the current instruction
- D. size of the stack

正确答案: B 你选对了

9 单选 (1分) 以下 RISC-V 指令: 得分/总分

LOOP: beq x6, x0, DONE

addi x6, x6, -1

addi x5, x5, 2

jal x0, LOOP

DONE:

假设 x6 的值初始化为 5、x5 的值初始化为0, x5的最终值为多少 (十进制) ?

- A. 2
- B. 10 ✓1.00/1.00
- C. 12
- D. 0

正确答案: B 你选对了

10 单选 (1分) 以下 RISC-V 指令: 得分/总分

bge x5, x0, ELSE

jal x0, DONE

ELSE: ori x6, x0, 2

DONE:

假设 x5 中的数值为 0x00000000001010000. x6 最终值为多少 (十进制) ?

- A. 1
- B. 4
- C. 0
- D. 2

✓1.00/1.00

正确答案: D 你选对了

8 单选 (1分) 如果提出一条新指令 "rpt", 该指令将循环条件检查和计数器减一合为一条指令。

得分/总分

例如 "rpt x29" 的功能为: if ( $x_{29} > 0$ ) {  $x_{29} = x_{29} - 1$  ; }

如果将该指令添加到 RISC-V 指令集, 最合适将它设计为什么格式?

- ☐ A. J-Format
- ☐ B. B-Format
- ☐ C. R-Format
- ☒ D. I-Format

✗0.00/1.00

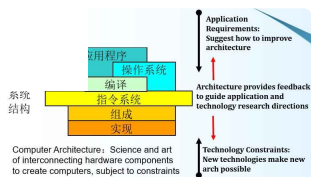
正确答案: B 你错选为D



计算机系统结构 SPOC | 学校专有课程

邓倩妮

我的学习时长



公告

评分标准

课件

测验与作业

考试

讨论区

课程分享



微信提醒课程进度



扫码下载 APP

帮助中心

## 处理器设计单元测验

↑返回

本次得分为：10.00/10.00，本次测试的提交时间为：2022-06-02，如果你认为本次测试成绩不理想，你可以选择 [再做一次](#)。

1 单选 (1分) 下列说法哪个是正确的？

得分/总分

- A. 指令周期大于机器周期
- B. 指令周期是机器周期的2倍
- C. 指令周期等于机器周期
- D. 机器周期等于时钟周期

✓1.00/1.00

正确答案：A 你选对了

2 单选 (1分) CPU中控制器的完整功能是

得分/总分

- A. 产生时序信号
- B. 完成对指令的译码，并产生控制信号
- C. 从主存中取出指令
- D. 完成对指令的译码

✓1.00/1.00

正确答案：B 你选对了

3 单选 (1分) 假设不考虑中断和异常处理（这个内容在以后的章节介绍），关于程序计数器PC的叙述中，哪个是错误的？

得分/总分

- A. 条件转移指令（例如:beq）指令执行后，PC的值一定是跳转到的目标地址
- B. 指令顺序执行时，PC的值会改变为下一条指令的地址，在MIPS、RISC-V32I中，PC的值加4
- C. 每条指令执行后，PC的值都会改变
- D. 无条件转移指令（jump）指令执行后，PC的值一定是跳转到的目标地址

✓1.00/1.00

正确答案：A 你选对了

解析：A、只有在条件满足的情况下，PC的值才是跳转到的目标地址

4 单选 (1分) CPU取出一条指令并执行所用的时间被称为：

得分/总分

- A. 机器周期
- B. 时钟周期
- C. CPU周期
- D. 指令周期

✓1.00/1.00

正确答案: D 你选对了

- 5 单选 (1分) 下面有关处理器时钟信号的叙述, 错误的是: 得分/总分
- A. 时钟周期以相邻状态单元之间最长的组合逻辑延迟为基准来确定
  - B. 边沿触发的状态单元, 总在时钟的上升沿或下降沿开始改变状态
  - C. 每个时钟周期被称为一个节拍, 机器的主频就是时钟周期的倒数
  - D. 处理器总是在一个时钟信号来到时, 就开始执行一条新的指令
- ✓1.00/1.00

正确答案: D 你选对了

解析: D、在多周期处理器中, 一条指令被分成多个阶段, 占用多个时钟周期, 并不是每一个时钟周期都会开始新的指令

- 6 单选 (1分) 下列关于处理器数据通路的叙述, 错误的是: 得分/总分
- A. 数据通路由若干组合逻辑组件和状态单元组件连接而成
  - B. 通用寄存器是状态单元, 但独立于处理器的数据通路, 不包含在数据通路中
  - C. ALU是组合逻辑单元, 用于执行各类算术与逻辑运算
  - D. 数据通路所实现的功能由控制器发出的控制信号决定
- ✓1.00/1.00

正确答案: B 你选对了

解析: B、通用寄存器所在的寄存器堆(寄存器文件)是数据通路中的重要组件

- 7 单选 (1分) 下面有关MIPS、RISC-V架构的lw/sw指令数据通路设计的叙述, 哪些是正确的? 得分/总分
- 1. 在lw/sw指令数据通路中, 一定有一个立即数扩展部件用于偏移量的扩展
  - 2. 在lw/sw指令数据通路中, ALU的控制信号一定为“add”(即ALU做加法)
  - 3. 寄存器堆的“写使能(RegWrite)”信号在lw指令执行时为“1”, 在sw指令执行时为“0”
  - 4. 数据存储器的“写使能(MemWrite)”信号在lw指令执行时为“0”, 在sw指令执行时为“1”
- A. 1, 2
  - B. 全对
  - C. 1, 3
  - D. 2, 4
- ✓1.00/1.00

正确答案: B 你选对了

- 8 单选 (1分) 某计算机指令集中包含RR型运算指令(源操作数和目的操作数都是寄存器)、取数指令load、存数指令store、条件分支指令branch和直接跳转指令jump。如果采用单周期数据通路实现该指令系统, 各主要功能部件的操作时间为: 指令存储器和数据存储器都是2ns; ALU和加法器都是1ns; 寄存器文件的读和写都是0.5ns。在不考虑多路选择器、控制器、PC、符号扩展单元和传输延迟的情况下, 该计算机的时钟周期至少为多少? 得分/总分

- A. 6ns
- B. 8ns
- C. 5ns
- D. 7ns

✔1.00/1.00

正确答案: A 你选对了

解析: A、最长延迟为Lw指令: 取指令 (2) + 读寄存器 (0.5) + 计算地址 (1) + 读数据 (2) + 写寄存器 (0.5)

9 单选 (1分) PC 寄存器的宽度由什么因素决定?

得分/总分

- A. Memory word length 存储器字长
- B. Instruction word length 指令字长
- C. Bit width of general-purpose registers 通用寄存器的宽度
- D. Memory capacity 存储器容量

✔1.00/1.00

正确答案: D 你选对了

10 单选 (1分) 单周期的 RISC-V 处理器数据通路, 无法在一个时钟周期内实现以下哪个操作?

得分/总分

- A. Reading data from register file, ALU computation and writing data to data memory  
从寄存器文件读数据, ALU计算, 并写数据入寄存器文件
- B. Reading data from and writing data to data memory  
从内存中读数据, 并写入数据到内存中
- C. ALU computation and writing data to the register file  
ALU计算, 并写数据入寄存器文件
- D. Updating PC and writing data to data memory  
更新PC, 并写数据入寄存器文件

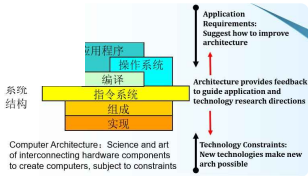
✔1.00/1.00

正确答案: B 你选对了



计算机系统结构 SPOC | 学校专有课程  
邓倩妮

我的学习时长



公告

评分标准

课件

测验与作业

考试

讨论区

课程分享



微信提醒课程进度



扫码下载 APP

帮助中心

处理器设计单元测验

返回

本次得分为：9.00/10.00, 本次测试的提交时间为：2022-06-02, 如果你认为本次测试成绩不理想，你可以选择再做一次。

1 单选 (1分) 下列说法哪个是正确的?

得分/总分

- A. 指令周期是机器周期的2倍
- B. 机器周期等于时钟周期
- C. 指令周期等于机器周期
- D. 指令周期大于机器周期

✓1.00/1.00

正确答案：D 你选对了

2 单选 (1分) CPU中控制器的完整功能是

得分/总分

- A. 从主存中取出指令
- B. 产生时序信号
- C. 完成对指令的译码
- D. 完成对指令的译码，并产生控制信号

✓1.00/1.00

正确答案：D 你选对了

3 单选 (1分) 假设不考虑中断和异常处理（这个内容在以后的章节介绍），关于程序计数器PC的叙述中，哪个是错误的？

得分/总分

- A. 指令顺序执行时，PC的值会改变为下一条指令的地址，在MIPS、RISC-V32I中，PC的值加4
- B. 条件转移指令（例如：beq）指令执行后，PC的值一定是跳转到的目标地址
- C. 每条指令执行后，PC的值都会改变
- D. 无条件转移指令（jump）指令执行后，PC的值一定是跳转到的目标地址

✓1.00/1.00

正确答案：B 你选对了  
解析：B、只有在条件满足的情况下，PC的值才是跳转到的目标地址

4 单选 (1分) CPU取出一条指令并执行所用的时间被称为：

得分/总分

- A. 机器周期
- B. CPU周期
- C. 时钟周期
- D. 指令周期

✓1.00/1.00



正确答案：D 你选对了

5 单选 (1分) 有关指令周期的叙述，错误的是： 得分/总分

- A. 指令周期的第一个阶段是取指令阶段
- B. 一个指令周期由若干个机器周期或时钟周期组成
- C. 乘法规令和加法规令的指令周期一样长 ✓1.00/1.00
- D. 单周期处理器的指令周期就是一个时钟周期

正确答案：C 你选对了

解析： C、乘法运算步骤比加法运算步骤多，实现起来更复杂。

6 单选 (1分) 下面有关处理器时钟信号的叙述，错误的是： 得分/总分

- A. 每个时钟周期被称为一个节拍，机器的主频就是时钟周期的倒数
- B. 处理器总是在一个时钟信号来到时，就开始执行一条新的指令 ✓1.00/1.00
- C. 时钟周期以相邻状态单元之间最长的组合逻辑延迟为基准来确定
- D. 边沿触发的状态单元，总在时钟的上升沿或下降沿开始改变状态

正确答案：B 你选对了

解析： B、在多周期处理器中，一条指令被分成多个阶段，占用多个时钟周期，并不是每一个时钟周期都会开始新的指令

7 单选 (1分) 下列关于处理器数据通路的叙述，错误的是： 得分/总分

- A. ALU是组合逻辑单元，用于执行各类算术与逻辑运算
- B. 数据通路所实现的功能由控制器发出的控制信号决定
- C. 通用寄存器是状态单元，但独立于处理器的数据通路，不包含在数据通路中 ✓1.00/1.00
- D. 数据通路由若干组合逻辑组件和状态单元组件连接而成

正确答案：C 你选对了

解析： C、通用寄存器所在的寄存器堆（寄存器文件）是数据通路中的重要组件

8 单选 (1分) 下面是有关MIPS、RISC-V 32I 架构的R-型指令数据通路设计的描述： 得分/总分

1. 在R-型指令数据通路中，一定会有一个具有读口和写口的通用寄存器组
2. 在R-型指令数据通路中，一定有一个ALU用于对读寄存器读出数据进行运算
3. 在R-型指令数据通路中，一定存在一条路径使ALU输出被送到某个寄存器
4. 执行R-型指令时，通用寄存器堆的“写使能（RegWrite）”控制信号一定为“1”

以上叙述中，正确的有（ ）

- A. 全部 ✓1.00/1.00
- B. 2， 3， 4

C. 1, 2, 3

D. 1, 2, 4

正确答案: A 你选对了

9 单选 (1分) PC 寄存器的宽度由什么因素决定?

得分/总分

A. Memory capacity 存储器容量

B. Memory word length 存储器字长

C. Instruction word length 指令字长

✗0.00/1.00

D. Bit width of general-purpose registers 通用寄存器的宽度

正确答案: A 你错选为C

10 单选 (1分) 单周期的 RISC-V 处理器数据通路, 无法在一个时钟周期内实现以下哪个操作?

得分/总分

A. Updating PC and writing data to data memory  
更新PC, 并写数据入寄存器文件

B. Reading data from register file, ALU computation and writing data to data memory  
从寄存器文件读数据, ALU计算, 并写数据入寄存器文件

C. Reading data from and writing data to data memory  
从内存中读数据, 并写入数据到内存中

✓1.00/1.00

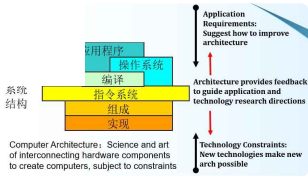
D. ALU computation and writing data to the register file  
ALU计算, 并写数据入寄存器文件

正确答案: C 你选对了



计算机系统结构 SPOC | 学校专有课程  
邓倩妮

我的学习时长



公告

评分标准

课件

测验与作业

考试

讨论区

课程分享



微信提醒课程进度



扫码下载 APP

帮助中心

流水线处理器 单元测验

返回

本次得分为：10.00/10.00, 本次测试的提交时间为：2022-06-02, 如果你认为本次测试成绩不理想，你可以选择再做一次。

1 单选 (1分) 以下指令序列：

得分/总分

addi x1, x0, 20

lw x2, l2(x13)

add x14, x1, x2 #R[ \$ v0]<-R[ \$ t1]+R[ \$ t2]

以上指令序列中，第1和第3，第2和第3条指令之间发生数据相关。假定采用“取指、译码/取数、执行、访存、写回”这种5段流水线方式，并控制在时钟的前半周期写寄存器堆，后半周期读寄存器堆，那么不采用“转发”技术时，需要在第3条指令前加入多少条空操作（nop）指令才能使这段程序不发生数据冒险。

- A. 1
- B. 2
- C. 3
- D. 4

✓1.00/1.00

正确答案：B 你选对了

2 单选 (1分) 以下关于流水线数据通路的描述中，错误的是

得分/总分

- A. 在有阻塞的情况下，一条指令可以停留在某个功能部件上超过一个时钟周期
- B. 每个流水段由执行指令子功能的功能部件和流水段寄存器组成
- C. 在没有阻塞的情况下，PC的值在每个时钟周期都会改变
- D. 控制信号仅作用在功能部件上，时钟信号仅作用在流水段寄存器上

✓1.00/1.00

正确答案：D 你选对了

3 单选 (1分) 以下给定的情况中，不会引起指令流水线阻塞的是

得分/总分

- A. 指令数据相关
- B. 访存冲突
- C. 执行空操作指令
- D. cache缺失

✓1.00/1.00

正确答案：C 你选对了

4

单选 (1分)

以下情况中，不会引起指令流水线阻塞的是

得分/总分

A. 高速缓存不命中

B. 条件转移

C. 数据旁路（转发）

D. TLB缺失

✓1.00/1.00

正确答案: C 你选对了

5

单选 (1分)

以下是关于结构冒险的叙述:

得分/总分

1. 结构冒险是指同时有多条指令使用同一个资源

2. 避免结构冒险的基本做法是使每个指令在相同流水段中使用相同的部件

3. 重复设置功能部件可以避免结构冒险

4. 数据cache和代码cache分离可解决两条指令同时分别访问数据和指令的冒险

以上叙述中，正确的有:

A. 1, 3, 4

B. 1, 2, 4

C. 1, 2, 3

D. 全部

✓1.00/1.00

正确答案: D 你选对了

6

单选 (1分)

以下是关于数据冒险的叙述:

得分/总分

1. 数据冒险是指后面指令用到的数据还未来得及由前面指令产生

2. 在发生数据冒险的指令之间插入空操作指令能避免数据冒险

3. 采用转发（旁路）技术可以解决一部分数据冒险现象

4. 通过编译器调整指令顺序可解决部分数据冒险

以上叙述中，正确的有（ ）。

A. 全部

B. 1, 3, 4

C. 1, 2, 3

D. 1, 2, 4

✓1.00/1.00

正确答案: A 你选对了

7

单选 (1分)

以下指令序列:

得分/总分

```

loop:add  x11, x3, x3      # R[x11]<=R[x3]+R[x3]

      add  x11, x11, x11    # R[x11]<=R[x11]+R[x11]

      lw   x10, 0(x11)     # R[x10]<=M[R[x11]+0]

      bne  x10, x5, exit   # if(R[x10]!=R[x5]) then go to exit

      add  x3, x3, x4      # R[x3]<=R[x3]+R[x4]

      j    loop           # go to loop

```

exit:

以上指令序列中，第（ ）条指令产生了一个分支控制冒险。

- A. 6
- B. 5
- C. 2
- D. 4

✓1.00/1.00

正确答案：D 你选对了

8 单选 (1分) 以下指令序列：

得分/总分

```

add x11, x10, x11  #R[x11]<=R[x10]+R[x11]

lw  x10, 0(x11)   #R[x10]<=M[R[x11]+0]

bne x10, x5, exit #if(R[x10]!=R[x5]) then go to exit

add x3, x5, x4    #R[x3]<=R[x5]+R[x4]

exit:

```

以上指令序列中，（ ）指令之间产生数据相关。

- A. 1和2, 1和3
- B. 1和2, 2和3, 3和4
- C. 1和2, 2和3
- D. 1和2, 1和3, 2和3

✓1.00/1.00

正确答案：C 你选对了

9 单选 (1分) 以下是关于控制冒险的叙述：

得分/总分

1. 条件转移指令执行时有可能会发生控制冒险

- 2. 直接转移指令（无条件转移指令）不会发生控制冒险
- 3. 在分支转移指令后加入若干空操作指令可避免控制冒险
- 4. 采用转发（旁路）技术可以解决部分控制冒险
- 5. 通过编译器调整指令可解决所有的控制冒险
- 6. 流水线段数的深度与控制冒险引发的开销无关

以上叙述中，正确的是：

- A. 1, 3, 5
- B. 全部
- C. 2, 4, 6
- D. 1, 3, 4

✔1.00/1.00

正确答案：D 你选对了

10 多选 (1分) 下面来讨论五级流水线的效率问题，有同学指出并非所有流水段中的指令都是活动的。在忽略冒险的情况下，以下几个断言，其中哪些是正确的？

得分/总分

- A. 相对于尝试减少指令所需的时钟周期数，我们可以延长流水线的段数。虽然每条指令花费更多的时钟周期数，但时钟周期的长度变短了，这样能提高指令吞吐率，进而提供程序执行的整体性能
- B. 不可能减少ALU指令所需的时钟周期数，因为它们需要写回结果。不过分支和跳转指令是可以减少时钟周期数的，因此存在性能改善的机会
- C. 允许一些指令使用更少的段数并不能提高性能，因为吞吐率是由时钟周期决定的。每条指令所需的流水线段数仅影响它的延迟时间，但无法影响流水线的吞吐率。
- D. 跳转、分支、ALU指令使用比5段（load指令使用的流水段数）更少的段数，将在所有情况下增加流水线的性能

✔0.50/1.00

✔0.50/1.00

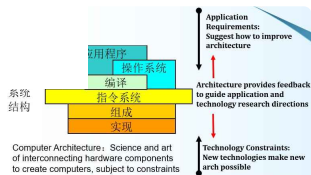
正确答案：A、C 你选对了



计算机系统结构 SPOC | 学校专有课程

邓倩妮

我的学习时长



公告

评分标准

课件

测验与作业

考试

讨论区

课程分享



微信提醒课程进度



扫码下载 APP

帮助中心

## 流水线处理器 单元测验

↑ 返回

本次得分为：10.00/10.00，本次测试的提交时间为：2022-06-02，如果你认为本次测试成绩不理想，你可以选择 [再做一次](#)。

1 单选 (1分) 以下指令序列：

得分/总分

```
addi x1, x0, 20
```

```
lw x2, l2(x13)
```

```
add x14, x1, x2 #R[ $ v0]<-R[ $ t1]+R[ $ t2]
```

以上指令序列中，第1和第3，第2和第3条指令之间发生数据相关。假定采用“取指、译码/取数、执行、访存、写回”这种5段流水线方式，并控制在时钟的前半周期写寄存器堆，后半周期读寄存器堆，那么不采用“转发”技术时，需要在第3条指令前加入多少条空操作（nop）指令才能使这段程序不发生数据冒险。

A. 2

✓ 1.00/1.00

B. 1

C. 4

D. 3

正确答案：A 你选对了

2 单选 (1分) 以下关于流水线数据通路的描述中，错误的是

得分/总分

A. 控制信号仅作用在功能部件上，时钟信号仅作用在流水段寄存器上

✓ 1.00/1.00

B. 在有阻塞的情况下，一条指令可以停留在某个功能部件上超过一个时钟周期

C. 每个流水段由执行指令子功能的功能部件和流水段寄存器组成

D. 在没有阻塞的情况下，PC的值在每个时钟周期都会改变

正确答案：A 你选对了

3 单选 (1分) 以下关于流水段的功能部件的描述中，错误的是

得分/总分

A. 寄存器写口只能在指令结束时的“写回”阶段被使用

B. 同一个功能部件可以在不同的流水段中被使用

✓ 1.00/1.00

C. 所有功能部件都要用组合逻辑实现

D. 每个功能部件在每条指令中都只被使用一次

正确答案：B 你选对了

解析： B、一个部件在不同流水段使用，会发生资源冲突 C、即使存储器这样的状态单元，也是用组合逻辑实现其功能的

4 单选 (1分) 以下情况中，不会引起指令流水线阻塞的是

得分/总分

- A. 数据旁路（转发）
- B. 高速缓存不命中
- C. TLB缺失
- D. 条件转移

✓1.00/1.00

正确答案：A 你选对了

5 单选 (1分) 以下是关于结构冒险的叙述：

得分/总分

1. 结构冒险是指同时有多条指令使用同一个资源
2. 避免结构冒险的基本做法是使每个指令在相同流水段中使用相同的部件
3. 重复设置功能部件可以避免结构冒险
4. 数据cache和代码cache分离可解决两条指令同时分别访问数据和指令的冒险

以上叙述中，正确的有：

- A. 1，2，3
- B. 1，2，4
- C. 1，3，4
- D. 全部

✓1.00/1.00

正确答案：D 你选对了

6 单选 (1分)

得分/总分

以下是关于数据冒险的叙述：

1. 数据冒险是指后面指令用到的数据还未来得及由前面指令产生
2. 在发生数据冒险的指令之间插入空操作指令能避免数据冒险
3. 采用转发（旁路）技术可以解决一部分数据冒险现象
4. 通过编译器调整指令顺序可解决部分数据冒险

以上叙述中，正确的有（ ）。

- A. 1, 2, 3
- B. 全部
- C. 1, 3, 4
- D. 1, 2, 4

✓1.00/1.00

正确答案：B 你选对了



7 单选 (1分) 以下指令序列：

得分/总分

```
loop:add  x11, x3, x3      # R[x11]<-R[x3]+R[x3]

      add  x11, x11, x11    # R[x11]<-R[x11]+R[x11]

      lw   x10, 0(x11)     # R[x10]<-M[R[x11]+0]

      bne  x10, x5, exit    # if(R[x10]!=R[x5]) then go to exit

      add  x3, x3, x4      # R[x3]<-R[x3]+R[x4]

      j    loop           # go to loop

exit:
```

以上指令序列中，第（）条指令产生了一个分支控制冒险。

- A. 6
- B. 5
- C. 2
- D. 4

✓1.00/1.00

正确答案：D 你选对了

8 单选 (1分) 以下关于流水段寄存器的叙述中，正确的是

得分/总分

- A. 每个流水段之间的流水段寄存器位数相同
- B. 用户程序可以通过指令指定访问哪个流水段寄存器
- C. 指令译码得到的控制信号需要经过流水段寄存器传递到下一段
- D. 每个流水段之间的流水段寄存器存放的信息相同

✓1.00/1.00

正确答案：C 你选对了

9 单选 (1分) 以下是关于控制冒险的叙述：

得分/总分

1. 条件转移指令执行时有可能会发生控制冒险
2. 直接转移指令（无条件转移指令）不会发生控制冒险
3. 在分支转移指令后加入若干空操作指令可避免控制冒险
4. 采用转发（旁路）技术可以解决部分控制冒险
5. 通过编译器调整指令可解决所有的控制冒险
6. 流水线段数的深度与控制冒险引发的开销无关

以上叙述中，正确的是：

- A. 全部
- B. 1, 3, 4
- C. 1, 2, 3
- D. 1, 3, 5

✔1.00/1.00

正确答案：B 你选对了

10

多选 (1分)

下面来讨论五级流水线的效率问题，有同学指出并非所有流水段中的指令都是活动的。在忽略冒险的情况下，以下几个断言，其中哪些是正确的？

得分/总分

- A. 相对于尝试减少指令所需的时钟周期数，我们可以延长流水线的段数。虽然每条指令花费更多的时钟周期数，但时钟周期的长度变短了，这样能提高指令吞吐率，进而提供程序执行的整体性能
- B. 不可能减少ALU指令所需的时钟周期数，因为它们需要写回结果。不过分支和跳转指令是可以减少时钟周期数的，因此存在性能改善的机会
- C. 跳转、分支、ALU指令使用比5段（load指令使用的流水段数）更少的段数，将在所有情况下增加流水线的性能
- D. 允许一些指令使用更少的段数并不能提高性能，因为吞吐率是由时钟周期决定的。每条指令所需的流水线段数仅影响它的延迟时间，但无法影响流水线的吞吐率。

✔0.50/1.00

✔0.50/1.00

正确答案：A、D 你选对了