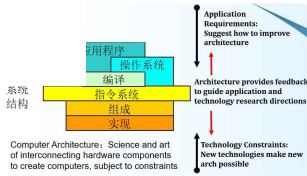




计算机系统结构 SPOC | 学校专有课程

邓倩妮

我的学习时长



公告

评分标准

课件

测验与作业

考试

讨论区

课程分享



微信提醒课程进度



扫码下载 APP

帮助中心

存储系统（一）单元测验

↑返回

本次得分为：10.00/10.00，本次测试的提交时间为：2022-06-02，如果你认为本次测试成绩不理想，你可以选择 [再做一次](#)。

1 单选 (1分) 存储容量为16K*4的DRAM芯片，其地址引脚和数据引脚各是

得分/总分

- A. 14, 4
- B. 14, 1
- C. 7, 1
- D. 7, 4

✓1.00/1.00

正确答案：D 你选对了

解析： D、DRAM采用行列地址复用技术

2 单选 (1分) 假定采用多模块交叉存储器组织方式，存储器芯片和总线支持突发传送（burst），CPU通过存储器总线读取数据的过程为：发送首地址和读命令需1个时钟周期，存储器准备第一个数据需8个时钟周期(即CAS潜伏期=8)，随后每个时钟周期总线上传送1个数据，可连续传送8个数据(即突发长度=8)。若主存和cache之间交换的主存块大小为64B，存储宽度和总线宽度都为8B，则cache的一次缺失损失（缺失开销）至少为（）个时钟周期。

得分/总分

- A. 33
- B. 17
- C. 20
- D. 65

✓1.00/1.00

正确答案：B 你选对了

解析： B、一次miss需要从主存读取一个主存块（64B），每个突发传送总线事务可以读取8B*8，因此需要一个突发传送总线事务。每个突发传送总线事务所用时间为1+8+8=17个时钟周期

3 单选 (1分) 在程序的执行过程中，高速缓存（cache）与主存的地址映射是由

得分/总分

- A. 硬件自动完成的
- B. 程序员调度的
- C. 编译器执行的
- D. 操作系统来管理的

✓1.00/1.00

正确答案：A 你选对了

4 单选 (1分) 缓存到地址映射中_____比较多的采用“按内容寻址”的相联存储器来实现

得分/总分

- A. 全相联映射

✓1.00/1.00

- B. 自动映射
- C. 组相联映射
- D. 直接映射

正确答案: A 你选对了

5 单选 (1分) 主存和CPU之间增加cache的目的是

得分/总分

- A. 增加内存容量;
- B. 增加内存容量, 同时加快访问速度;
- C. 提高内存可靠性;
- D. 加快信息访问速度

✓1.00/1.00

正确答案: D 你选对了

6 单选 (1分) 假设某计算机按字编址, cache有4个行(数据块), cache和主存之间交换的块大小为2个字。若cache的内容初始为空, 采用2路组相联映射方式和LRU替换策略, 访问的主存的字地址依次为0, 1, 2, 3, 4, 5, 6, 7, 8时, 命中cache的次数是

得分/总分

- A. 8
- B. 2
- C. 4
- D. 6

✓1.00/1.00

正确答案: C 你选对了

解析: C、0miss, 1hit, 2miss, 3hit, 4miss, 5hit, 6miss, 7hit, 8miss

7 单选 (1分) 当访问cache系统失效时, 通常不仅主存向CPU传送信息, 同时还需要将信息写入cache, 在此过程中传送给CPU和写入cache信息的数据宽度各为

得分/总分

- A. 字、块;
- B. 块、页;
- C. 块、块;
- D. 字、字;

✓1.00/1.00

正确答案: A 你选对了

8 单选 (1分) 某32位计算机的cache容量为16KB, cache行的大小为16B, 若主存与cache地址映像采用直接映像方式, 则主存地址为0x1234E8F8的单元装入cache的地址是

得分/总分

- A. 10100011111000;
- B. 01000100011010;
- C. 11010011101000;
- D.

✓1.00/1.00

00010001001101;

正确答案: A 你选对了

解析: A、cache地址总共为14位, 最后4位是块内偏移量, 所以和主存地址的最后4位一样。由于采用直接映射, 主存地址的最后14位, 就是对应cache的地址

9 单选 (1分) 有效容量为128KB的cache, 每块16字节, 采用8路组相联, 字节地址为1234567H的单元调入该cache, 则其tag应为

得分/总分

- A. 048DH
- B. 2468H
- C. 12345H
- D. 1234H

✓1.00/1.00

正确答案: A 你选对了

解析: A、根据块大小得知, 块内偏移量为4位, 根据关联度, 得知cache总共有 2^{10} 组, 所以组号为10位, 所以内存地址的高 $(28-10-4)=14$ 位为tag. 即:
0001 0010 0011 01即048DH

10 单选 (1分) 关于高速缓存, 以下的说法哪个正确?

得分/总分

- A.
直接映射高速缓存在缺失率和访问延迟方面都表现得更好
- B.
全相联映射的高速缓存缺失率低, 直接映射高速缓存访问延迟短
- C. 两者在缺失率和访问延迟上表现相似
- D.
全相联映射的高速缓存 (Fully associative caches) 访问延迟 (latency) 短, 直接映射高速缓存 (direct-mapped caches) 缺失率 (miss rate) 低

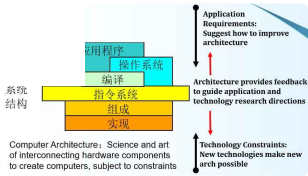
✓1.00/1.00

正确答案: B 你选对了



计算机系统结构 SPOC | 学校专有课程
邓倩妮

我的学习时长



公告

评分标准

课件

测验与作业

考试

讨论区

课程分享



微信提醒课程进度



扫码下载 APP

帮助中心

存储系统（一）单元测验

返回

本次得分为：10.00/10.00, 本次测试的提交时间为：2022-06-02, 如果你认为本次测试成绩不理想，你可以选择 再做一次。

1 单选 (1分) 需要定时刷新的半导体存储器芯片是

得分/总分

- A. EPROM
- B. Flash Memory
- C. SRAM
- D. DRAM

1.00/1.00

正确答案：D 你选对了

2 单选 (1分) 哪种情况能很好的发挥cache的作用？

得分/总分

- A. 程序的大小不超过实际的存储容量
- B. 程序具有较好的局部性
- C. 程序的指令间相关度不高
- D. 程序中不含过多的输入输出操作

1.00/1.00

正确答案：B 你选对了

解析： B、高速缓存利用程序中的局部性（空间、时间）将经常访问的数据和指令存入快速存储器中，以提高平均访问时间

3 单选 (1分) 在程序的执行过程中，高速缓存（cache）与主存的地址映射是由

得分/总分

- A. 操作系统来管理的
- B. 硬件自动完成的
- C. 编译器执行的
- D. 程序员调度的

1.00/1.00

正确答案：B 你选对了

4 单选 (1分) 缓存的地址映射中，若主存中的任一块均可映射到缓存内到任一块到位置上，称作

得分/总分

- A. 直接映射
- B. 组相联映射
- C. 全相联映射
- D. 自动映射

1.00/1.00

正确答案: C 你选对了

- 5 单选 (1分) 缓存到地址映射中_____比较多的采用“按内容寻址”的相联存储器来实现 得分/总分
- A. 自动映射
 - B. 组相联映射
 - C. 直接映射
 - D. 全相联映射
- ✓1.00/1.00

正确答案: D 你选对了

- 6 单选 (1分) 主存和CPU之间增加cache的目的是 得分/总分
- A. 增加内存容量;
 - B. 加快信息访问速度
 - C. 增加内存容量, 同时加快访问速度;
 - D. 提高内存可靠性;
- ✓1.00/1.00

正确答案: B 你选对了

- 7 单选 (1分) 假设某计算机按字编址, cache有4个行(数据块), cache和主存之间交换的块大小为2个字。若cache的内容初始为空, 采用2路组相联映射方式和LRU替换策略, 访问的主存的字地址依次为0, 1, 2, 3, 4, 5, 6, 7, 8时, 命中cache的次数是 得分/总分
- A. 4
 - B. 2
 - C. 8
 - D. 6
- ✓1.00/1.00

正确答案: A 你选对了

解析: A、0miss, 1hit, 2miss, 3hit, 4miss, 5hit, 6miss, 7hit, 8miss

- 8 单选 (1分) 当访问cache系统失效时, 通常不仅主存向CPU传送信息, 同时还需要将信息写入cache, 在此过程中传递给CPU和写入cache信息的数据宽度各为 得分/总分
- A. 字、块;
 - B. 块、页;
 - C. 字、字;
 - D. 块、块;
- ✓1.00/1.00

正确答案: A 你选对了

- 9 单选 (1分) 某32位计算机的cache容量为16KB, cache行的大小为16B, 若主存与cache地址映像采用直接映像方式, 则主存地址为0x1234E8F8的单元装入cache的地址是 得分/总分

- A.
00010001001101;
- B.
10100011111000;
- C. 01000100011010;
- D.
11010011101000;

✔1.00/1.00

正确答案: B 你选对了

解析: B、cache地址总共为14位, 最后4位是块内偏移量, 所以和主存地址的最后4位一样。由于采用直接映射, 主存地址的最后14位, 就是对应cache的地址

10 单选 (1分) 关于高速缓存, 以下的说法哪个正确?

得分/总分

- A.
全相联映射的高速缓存 (Fully associative caches) 访问延迟 (latency) 短, 直接映射高速缓存 (direct-mapped caches) 缺失率 (miss rate) 低
- B.
直接映射高速缓存在缺失率和访问延迟方面都表现得更好
- C.
全相联映射的高速缓存缺失率低, 直接映射高速缓存访问延迟短
- D. 两者在缺失率和访问延迟上表现相似

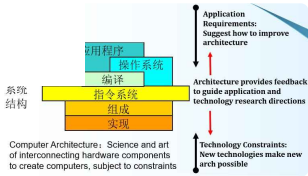
✔1.00/1.00

正确答案: C 你选对了



计算机系统结构 SPOC | 学校专有课程
邓倩妮

我的学习时长



公告

评分标准

课件

测验与作业

考试

讨论区

课程分享



微信提醒课程进度



扫码下载 APP

帮助中心

存储系统（二）单元测验

返回

本次得分为：10.00/10.00, 本次测试的提交时间为：2022-06-02, 如果你认为本次测试成绩不理想，你可以选择再做一次。

1 单选 (1分) 采用虚拟存储器的目的是

得分/总分

- A. 增加存储系统结构的层次性
- B. 提高主存的访问速度；
- C. 扩大存储器的寻址空间；
- D. 扩大辅存的存取空间；

1.00/1.00

正确答案：C 你选对了

2 如 单选 (1分)

得分/总分

下C
语言
程序
for(k=0; k<1000; k++)
a[k] = a[k]+32;
若数组a及变量k均为int型，int型数据占4B，数据cache采用直接映射方式，数据区大小为1KB，块大小为16B，该程序段执行前cache为空，则该程序段执行过程中访问数组a的cache缺失率为

- A. 25%
- B. 1.25%
- C. 2.5%
- D. 12.5%

1.00/1.00

正确答案：D 你选对了

解析： D、a[k] = a[k]+32 中，先读取a[k]，和写a[k]是两次访问存储器。所以，每个主存块中的4个数据，只有读第一个时会miss，其余的7次访问全部命中。

3 单选 (1分) 给定一个32位 Linux 系统，系统中有一个数据容量为128 bytes的2路组关联映射cache，每个cache block的大小为32 bytes。Long long 数据类型的长度为8 bytes，int数据类型的长度为4 bytes。对如下程序，假设 table数组的内存起始地址是0x0。

得分/总分

```
int i, int j;  
  
int table[4][8];  
  
for (j = 0; j < 8; j++)  
  
for (i = 0; i < 4; i++)  
  
table[i][j] = i + j;
```

table中元素的访问，cache缺失率为多少？

- A. 1/16
- B. 1/8
- C. 1/4
- D. 1

✓1.00/1.00

正确答案：B 你选对了

解析： B、m h h h h h h h
m h h h h h h h
m h h h h h h h
m h h h h h h h
Miss rate = 1/8

4 单选 (1分) TLB和页表中的内容如下：

得分/总分

另外:

1. 页（page）的大小为4KB
2. TLB有4行，采用全相联映射（4-entry, fully-associative）
3. TLB 采用真正的LRU（least-recently-used）替换算法

假定页表寄存器的内容为0，访问的虚拟地址为：

(MSB) 1100 0010 0010 0100 (LSB)

转换到的物理地址是多少？

Initial TLB State:

(Note that '1' = "Most Recently Used and '4' = "Least Recently Used")

Valid	LRU	Tag	Physical Page #
1	3	1111	0001
1	4	0011	0010
1	2	1000	1000
1	1	0100	1010

Initial Page Table State:

	Valid	Physical Page #
0000	0	0011
0001	1	1001
0010	1	0000
0011	1	0010
0100	1	1010
0101	0	0100
0110	1	1011
0111	0	0101
1000	1	1000
1001	1	0110
1010	1	1111
1011	1	1101
1100	1	0111
1101	0	1110
1110	1	1100
1111	1	0001

- A.
1001 0010 0010 0100
- B. 1111 0010 0010 0100
- C.
页面失效
- D.
0111 0010 0010 0100

✓1.00/1.00

正确答案: D 你选对了

解析: D、虚页号: 1100, TLB里没有1100这个tag,不命中。查页表,对应的物理页号是 0111,物理地址是: 0111 0010 0010 0100

5 单选 (1分) 假设有三个小的cache,每个cache都有4个块,块的大小为1个字。第一个cache是全相联映射,第二个是2路组相联,第三个是直接映射。除了直接映射,另外两个cache使用的都是LRU替换算法。如果按以下字地址0, 8, 0, 6, 8依次访问,求每个cache的缺失次数

得分/总分

- A. 第一个3次,第二个4次,第三个5次
- B.
第一个1次,第二个2次,第三个3次
- C.
第一个2次,第二个3次,第三个3次
- D.
第一个2次,第二个3次,第三个4次

✓1.00/1.00

正确答案: A 你选对了

6 单选 (1分) 选出正确的说法:

得分/总分

- 1) TLB是页表的cache;
- 2) 主存是磁盘的cache;
- 3) TLB采用一般使用全相联映射;
- 4) 如果发生TLBmiss,就一定会发生cache miss

- A. 1) 2) 4)
- B. 1)
- C. 全对
- D. 1) 和2)

✓1.00/1.00

正确答案: D 你选对了

7 单选 (1分) 有关多级cache的设计,下面哪些是错误的?

得分/总分

- A. 多级cache是指存储系统有多级cache组成,而不是仅仅只有一个主存和一个cache
- B.
一级cache更关注命中时间,二级cache更关注缺失率
- C. 采用一个大的二级cache来处理一级cache的缺失,可以降低缺失代价,从而降低平均存储器访问延迟

D.

✓1.00/1.00

一级cache更关注缺失率，二级cache更关注命中时间

正确答案：D 你选对了

8 单选 (1分) 主存地址为32位，按字节编址，主存和cache之间采用直接映射方式，主存块大小为4个字，每个字32位，采用回写（write back）方式，则能存放4K字数据的Cache的总容量的位数是

得分/总分

A. 147K 位

B. 148K 位

✓1.00/1.00

C. 146K 位

D. 158K 位

正确答案：B 你选对了

解析： B、Tag位数： $32-10-4=18$ 有效位：1， Dirty: 1
Set 数目： $1K, 32*4+18+2=148$

9 单选 (1分) 下列命中组合情况中，一次访存过程中不可能发生的是

得分/总分

A. TLB未命中、cache命中、内存Page命中

B. TLB未命中、cache命中、内存Page未命中

✓1.00/1.00

C. TLB未命中、cache未命中、内存Page命中

D. TLB命中、cache命中、内存Page命中

正确答案：B 你选对了

10 单选 (1分) 存储器容量为64MB，存储字长为64位，体（bank）数 $m=8$ ，分别用顺序方式和交叉方式进行组织。一个存储周期 $T=100\text{ns}$ ，数据总线宽度为64位，总线周期 $\sigma=10\text{ns}$ 。

得分/总分

各从顺序存储器和交叉存储器读出8个字，传输率（单位：位/秒）各是多少？

A. $8 \times 10^7, 1.7 \times 10^7$

B. $64 \times 10^7, 301 \times 10^7$

✓1.00/1.00

C. $8 \times 10^7, 64 \times 10^7$

D. $1.7 \times 10^7, 8 \times 10^7$

正确答案：B 你选对了

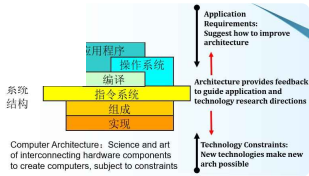
解析： B、信息总量： $q=64\text{位} \times 8=512\text{位}$
顺序存储器和交叉存储器读出8个字的时间分别是
 $t_2=mT=8 \times 100\text{ns}$ $t_1=T+(m-1) \times \text{总线周期}=100+7 \times 10 \text{ (ns)}$
顺序存储器带宽是： $W_2=q/t_2=512 \div (800\text{ns})$
交叉存储器带宽是： $W_1=q/t_1=512 \div (170\text{ns})$



计算机系统结构 SPOC | 学校专有课程

邓倩妮

我的学习时长



公告

评分标准

课件

测验与作业

考试

讨论区

课程分享



微信提醒课程进度



扫码下载 APP

帮助中心

存储系统（二）单元测验

↑返回

本次得分为: **10.00/10.00**, 本次测试的提交时间为: **2022-06-02**, 如果你认为本次测试成绩不理想, 你可以选择 **再做一次**。

1 单选 (1分) 采用虚拟存储器的目的是

得分/总分

- A. 增加存储系统结构的层次性
- B. 提高主存的访问速度;
- C. 扩大存储器的寻址空间;
- D. 扩大辅存的存取空间;

✓1.00/1.00

正确答案: C 你选对了

2 如 单选 (1分)

得分/总分

下C语言程序
for(k=0; k<1000; k++)
a[k] = a[k]+32;
若数组a及变量k均为int型, int型数据占4B, 数据cache采用直接映射方式, 数据区大小为1KB, 块大小为16B, 该程序段执行前cache为空, 则该程序段执行过程中访问数组a的cache缺失率为

- A. 25%
- B. 1.25%
- C. 2.5%
- D. 12.5%

✓1.00/1.00

正确答案: D 你选对了

解析: D、a[k] = a[k]+32 中, 先读取a[k], 和写a[k]是两次访问存储器。所以, 每个主存块中的4个数据, 只有读第一个时会miss, 其余的7次访问全部命中。

3 单选 (1分) 给定一个32位 Linux 系统, 系统中有一个数据容量为128 bytes的2路组关联映射cache, 每个cache block的大小为32 bytes. Long long 数据类型的长度为8 bytes, int数据类型的长度为4 bytes. 对如下程序, 假设 table数组的内存起始地址是0x0.

得分/总分

```
int i, int j;

int table[4][8];

for (j = 0; j < 8; j++)

for (i = 0; i < 4; i++)

    table[i][j] = i + j;
```

table中元素的访问，cache缺失率为多少？

- A. 1/16
- B. 1/8
- C. 1/4
- D. 1

✓1.00/1.00

正确答案：B 你选对了

解析： B、m h h h h h h h
m h h h h h h h
m h h h h h h h
m h h h h h h h
Miss rate = 1/8

4 单选 (1分) TLB和页表中的内容如下：

得分/总分

另外:

1. 页（page）的大小为4KB
2. TLB有4行，采用全相联映射（4-entry, fully-associative）
3. TLB 采用真正的LRU（least-recently-used）替换算法

假定页表寄存器的内容为0，访问的虚拟地址为：

(MSB) 1100 0010 0010 0100 (LSB)

转换到的物理地址是多少？

Initial TLB State:

(Note that '1' = "Most Recently Used and '4' = "Least Recently Used")

Valid	LRU	Tag	Physical Page #
1	3	1111	0001
1	4	0011	0010
1	2	1000	1000
1	1	0100	1010

Initial Page Table State:

	Valid	Physical Page #
0000	0	0011
0001	1	1001
0010	1	0000
0011	1	0010
0100	1	1010
0101	0	0100
0110	1	1011
0111	0	0101
1000	1	1000
1001	1	0110
1010	1	1111
1011	1	1101
1100	1	0111
1101	0	1110
1110	1	1100
1111	1	0001

- A.
1001 0010 0010 0100
- B. 1111 0010 0010 0100
- C.
页面失效
- D.
0111 0010 0010 0100

✓1.00/1.00

正确答案：D 你选对了

解析：D、虚页号：1100，TLB里没有1100这个tag，不命中。查页表，对应的物理页号是0111，物理地址是：0111 0010 0010 0100

5 单选 (1分) 假设有三个小的cache,每个cache都有4个块，块的大小为1个字。第一个cache是全相联映射，第二个是2路组相联，第三个是直接映射。除了直接映射，另外两个cache使用的都是LRU替换算法。如果按以下字地址0，8，0，6，8依次访问，求每个cache的缺失次数

得分/总分

- A. 第一个3次，第二个4次，第三个5次
- B.
第一个1次，第二个2次，第三个3次
- C.
第一个2次，第二个3次，第三个3次
- D.
第一个2次，第二个3次，第三个4次

✓1.00/1.00

正确答案：A 你选对了

6 单选 (1分) 选出正确的说法：

得分/总分

- 1) TLB是页表的cache；
- 2) 主存是磁盘的cache；
- 3) TLB采用一般使用全相联映射；
- 4) 如果发生TLBmiss, 就一定会发生cache miss

- A. 1) 2) 4)
- B. 1)
- C. 全对
- D. 1) 和2)

✓1.00/1.00

正确答案：D 你选对了

7 单选 (1分) 有关多级cache的设计，下面哪些是错误的？

得分/总分

- A. 多级cache是指存储系统有多级cache组成，而不是仅仅只有一个主存和一个cache
- B.
一级cache更关注命中时间，二级cache更关注缺失率
- C. 采用一个大的二级cache来处理一级cache的缺失，可以降低缺失代价，从而降低平均存储器访问延迟

D. 一级cache更关注缺失率，二级cache更关注命中时间

✔1.00/1.00

正确答案：D 你选对了

8 单选 (1分) 主存地址为32位，按字节编址，主存和cache之间采用直接映射方式，主存块大小为4个字，每个字32位，采用回写（write back）方式，则能存放4K字数据的Cache的总容量的位数是

- A. 147K 位
- B. 148K 位
- C. 146K 位
- D. 158K 位

✔1.00/1.00

正确答案：B 你选对了
解析： B、Tag位数： 32-10-4= 18 有效位： 1 ， Dirty: 1
Set 数目： 1K， 32*4 + 18 +2 =148

9 单选 (1分) 下列命中组合情况中，一次访存过程中不可能发生的是

- A. TLB未命中、cache命中、内存Page命中
- B. TLB未命中、cache命中、内存Page未命中
- C. TLB未命中、cache未命中、内存Page命中
- D. TLB命中、cache命中、内存Page命中

✔1.00/1.00

正确答案：B 你选对了

10 单选 (1分) 存储器容量为64MB，存储字长为64位，体（bank）数m = 8，分别用顺序方式和交叉方式进行组织。一个存储周期T = 100ns,数据总线宽度为64位，总线周期σ = 10ns。

各从顺序存储器和交叉存储器读出8个字，传输率（单位：位/秒）各是多少？

- A. $8 \times 10^7, 1.7 \times 10^7$
- B. $64 \times 10^7, 301 \times 10^7$
- C. $8 \times 10^7, 64 \times 10^7$
- D. $1.7 \times 10^7, 8 \times 10^7$

✔1.00/1.00

正确答案：B 你选对了
解析： B、信息总量： q = 64位 ×8 =512位
顺序存储器和交叉存储器读出8个字的时间分别是
 $t_2 = m T = 8 \times 100ns$ $t_1 = T + (m - 1) \times \text{总线周期} = 100 + 7 \times 10 \text{ (ns)}$
顺序存储器带宽是： $W_2 = q / t_2 = 512 \div (800ns)$
交叉存储器带宽是： $W_1 = q / t_1 = 512 \div (170ns)$