

通知 实验安排

数字逻辑电路课程有16个学时的实验，初步安排：

具体安排参见公共邮箱中的word文档。

实验地点：综合实验楼306房间

实验设备台套数有限，所以一次只能安排一个班实验。

第六章 作业布置

1、本周二上课时间进行随堂期中考试，考试时间1节课。试卷题量大。考试内容：前5章。Verilog HDL暂时不考，期末必考。

2、由于期中考试，作业推迟一周交。第8周才交作业。

3、本次（4月9号）作业要求：

每个同学自己从第六章的课后习题中选2题做到作业本中，至于做哪2题，每个同学自己选择。不作硬性规定。我在检查作业时，只看是否做了2题。（从你购买的课本上选题做就可以了。）

数 字 逻 辑

丁 贤 庆

ahhfdxq@163.com

第六章

时序逻辑电路

6. 时序逻辑电路

6.1 时序逻辑电路的基本概念

6.2 同步 时序逻辑电路的分析

6.3 同步 时序逻辑电路的设计

6.4 异步 时序逻辑电路的分析

6.5 若干典型的时序逻辑电路

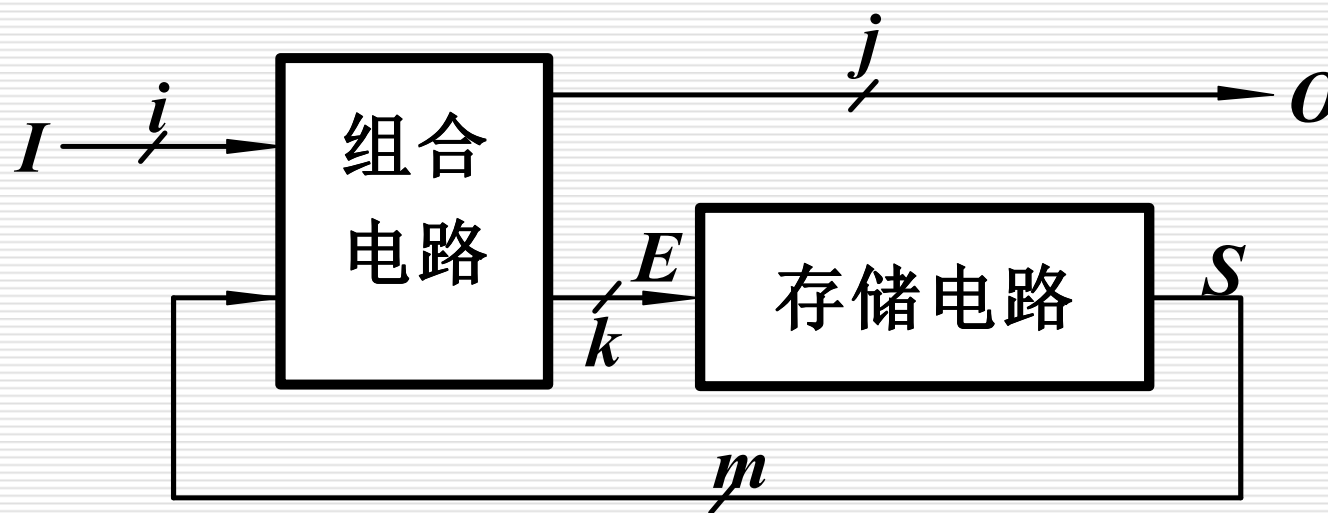
6.6 简单的时序可编程逻辑器件GAL

6.7 用Verilog描述时序逻辑电路

6.1 时序逻辑电路的基本概念

6.1.1 时序逻辑电路的基本结构与分类

1. 时序电路的基本结构



结构特征: *电路由组合电路和存储电路组成。

*电路存在反馈。

输出方程: $O = f_1(I, S)$

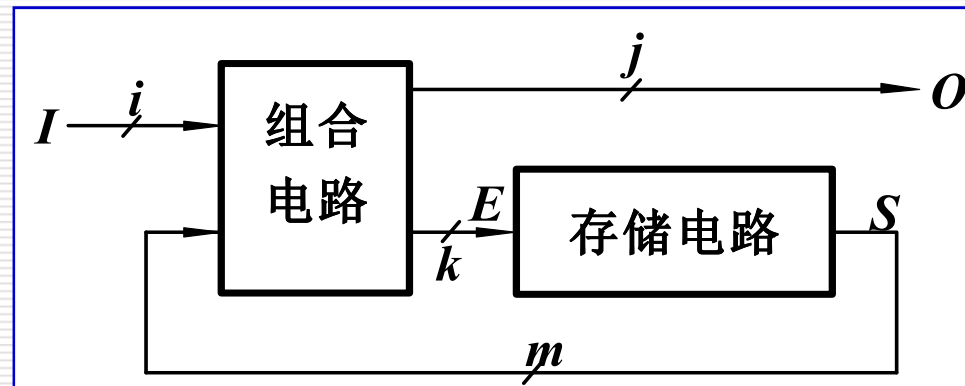
表达输出信号与输入信号、状态变量的关系式

激励方程: $E = f_2(I, S)$

表达了激励信号与输入信号、状态变量的关系式

状态方程: $S^{n+1} = f_3(E, S^n)$

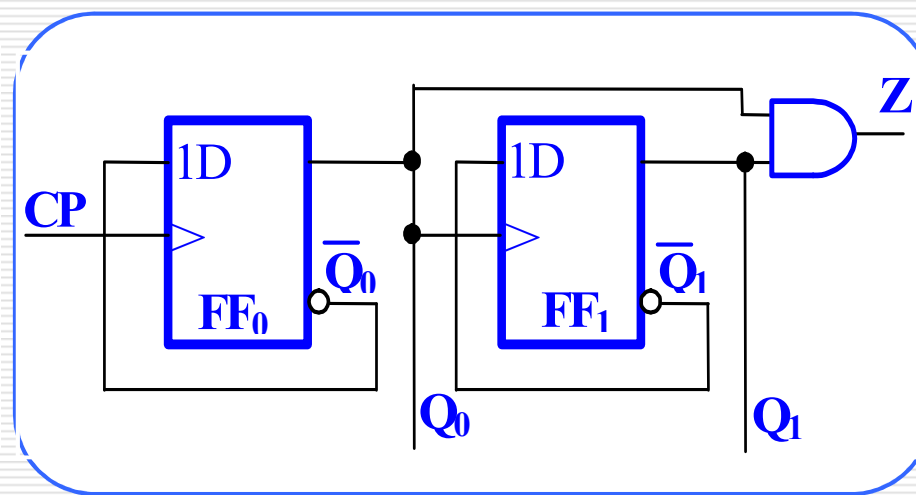
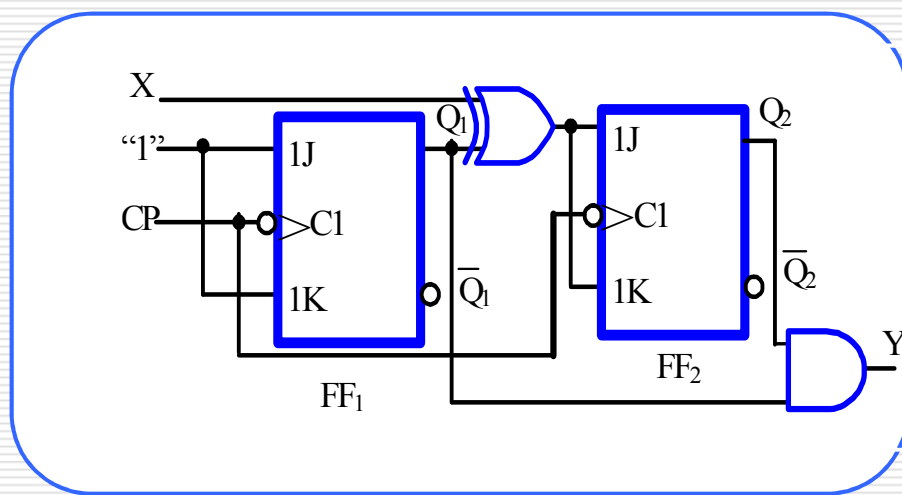
表达存储电路从现态到次态的转换关系式



2、异步时序电路与同步时序电路

时序电路 { 同步：存储电路里所有触发器有一个**统一的时钟源**，它们的状态在同一时刻更新。

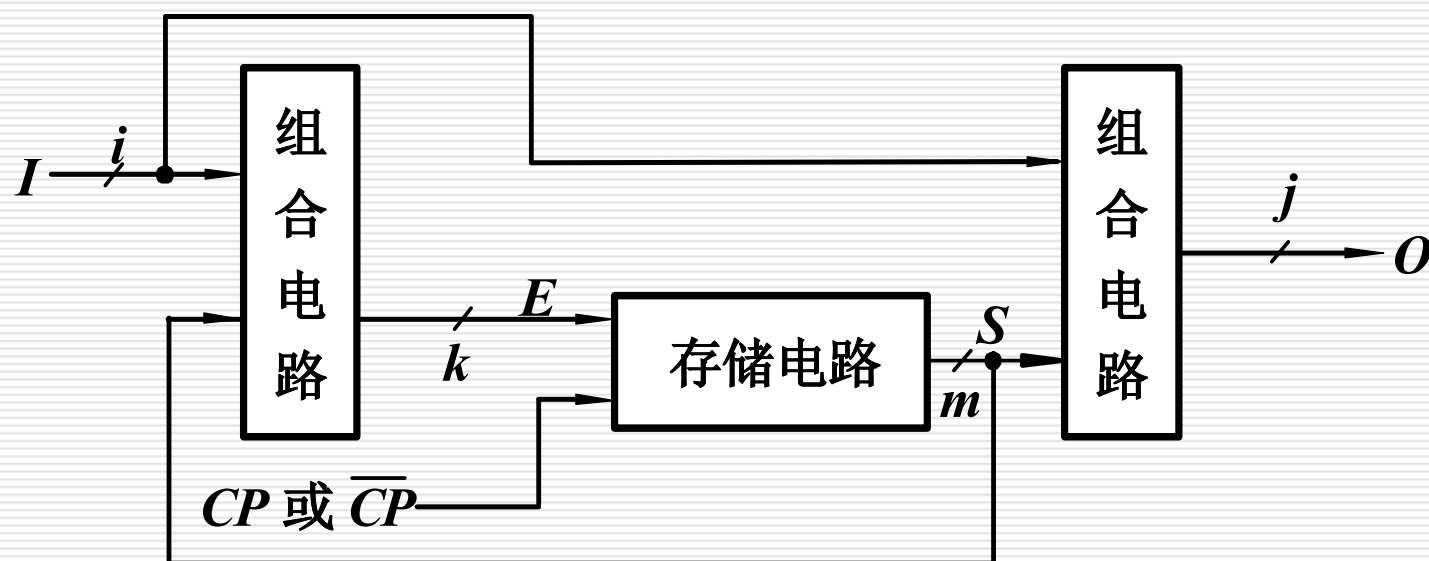
异步：**没有统一的时钟**脉冲或没有时钟脉冲，电路的状态更新不是同时发生的。



3. 米利型和穆尔型时序电路

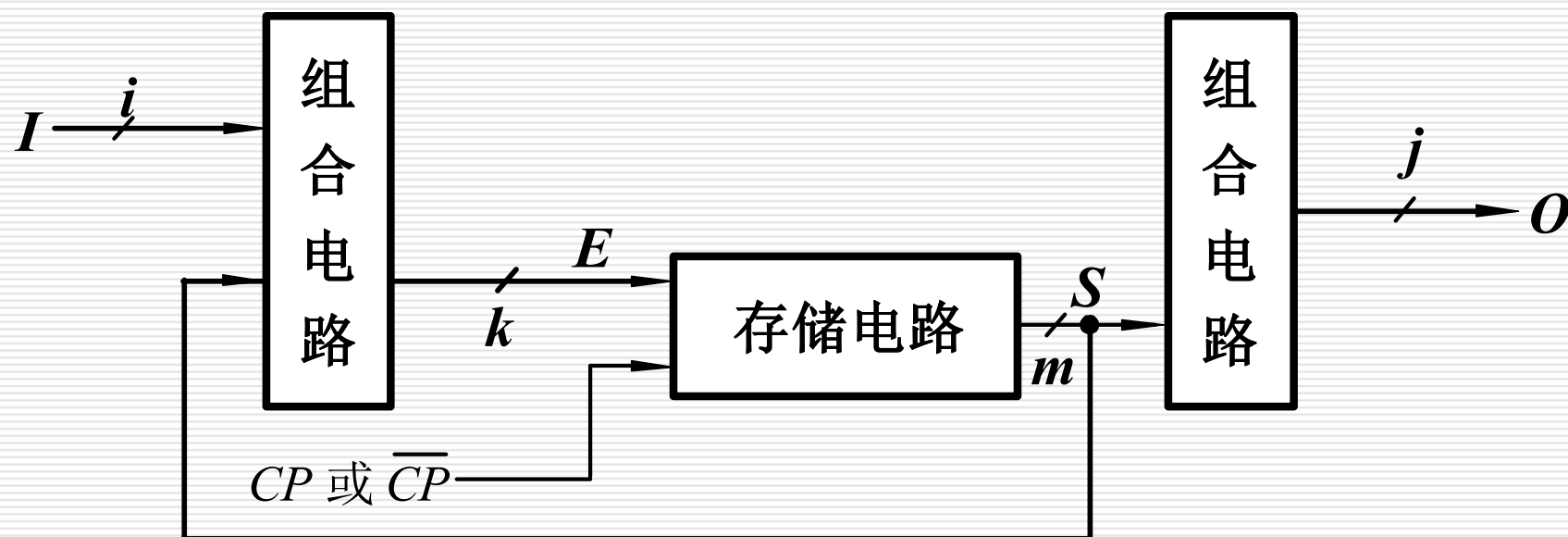
米利型电路

电路的输出是输入变量 I 及触发器输出 Q_1 、 Q_0 的函数，
这类时序电路亦称为米利型电路



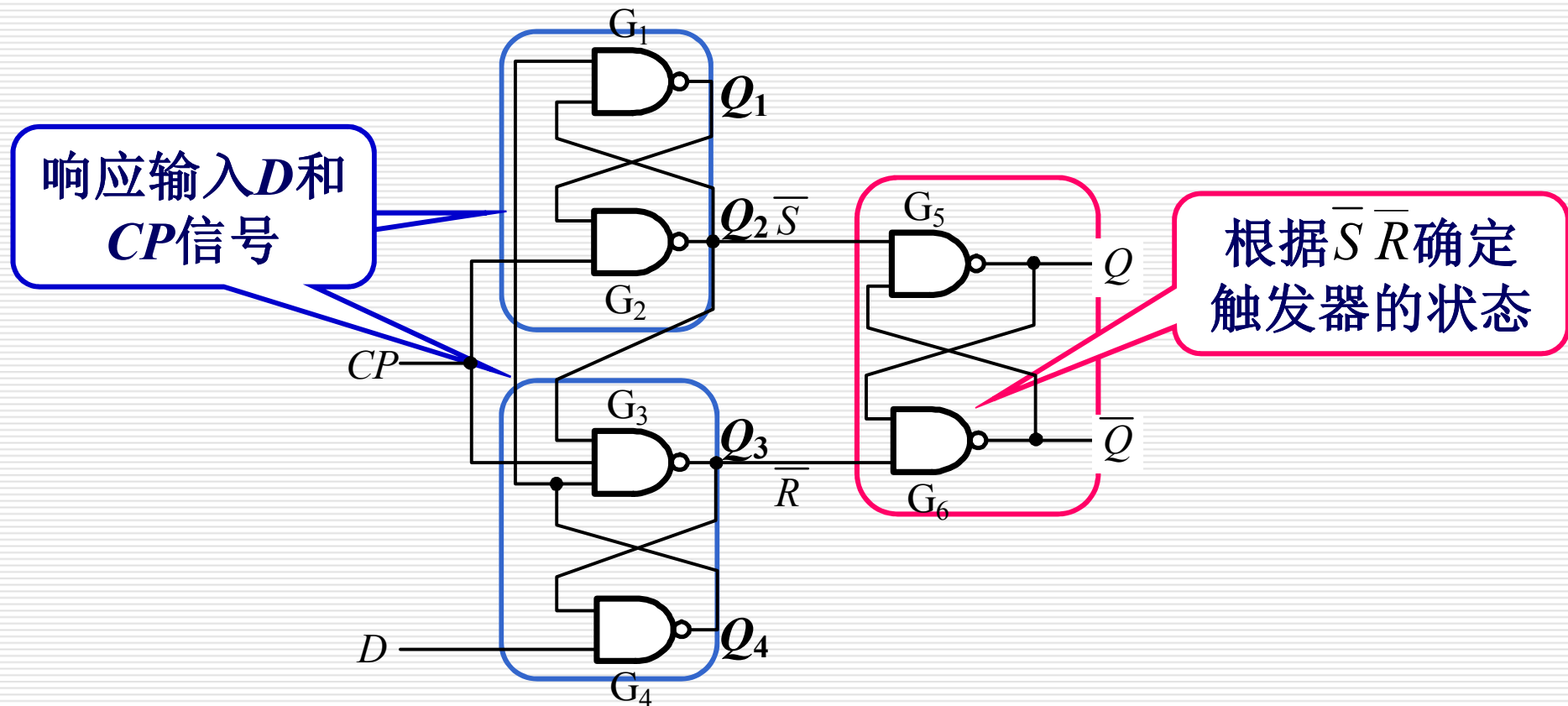
穆尔型电路

电路输出仅仅取决于各触发器的状态，而不受电路当时的输入信号影响或没有输入变量，这类电路称为穆尔型电路

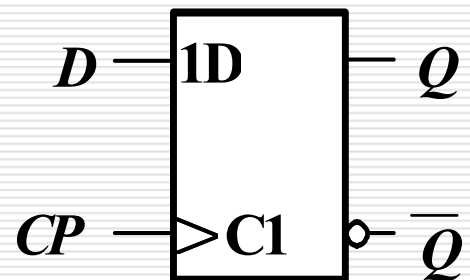


回忆：各种常用的触发器

1. 维持阻塞触发器



在 CP 脉冲的上升沿到来瞬间使触发器的状态变化 $Q^{n+1} = D$



D 触发器

在 CP 脉冲的上升沿到来瞬间
使触发器的状态 Q 的值) 才发生变化:

$$Q^{n+1} = D$$

2. 下降沿触发的 JK 触发器

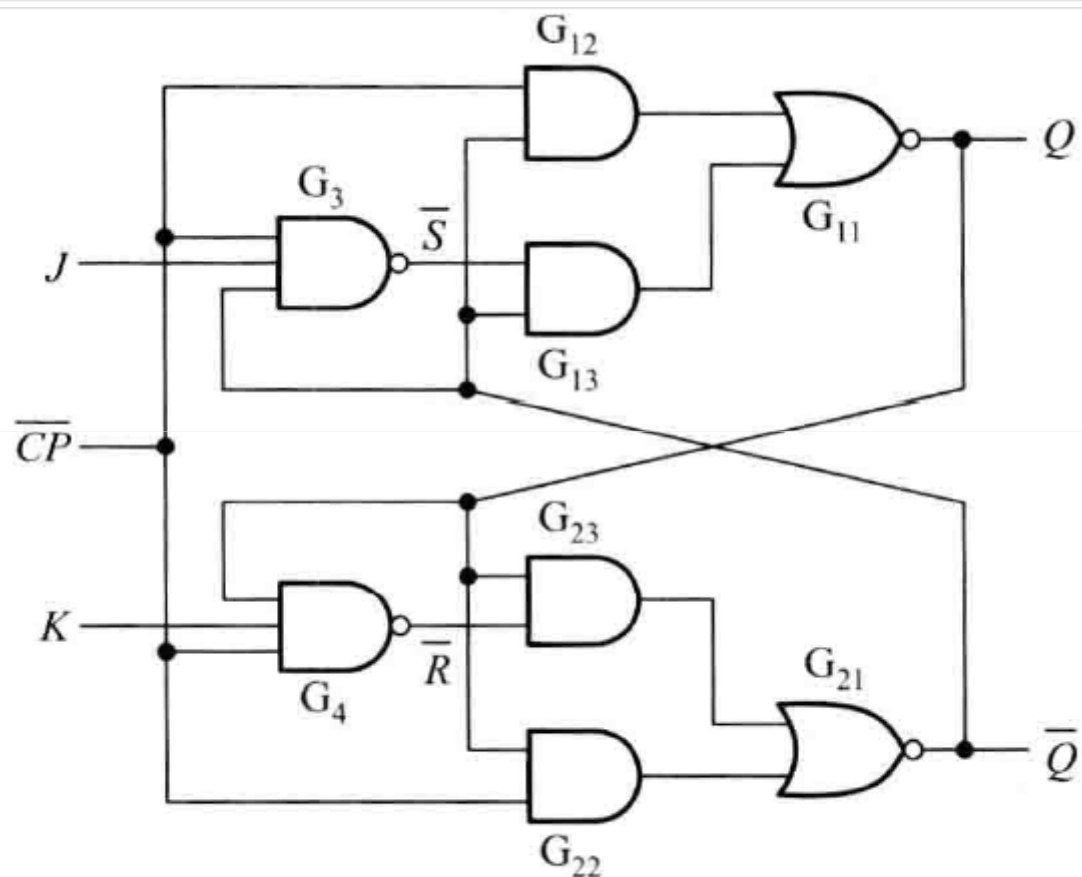


图 5.4.8 利用传输延迟的 JK 触发器的逻辑电路

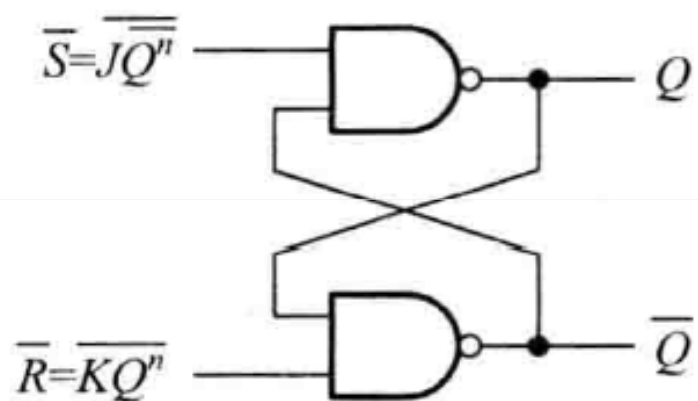
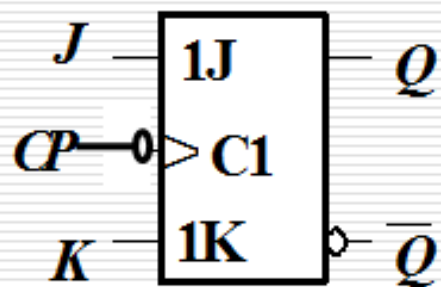


图 5.4.9 由 1 变 0 后瞬间输出 SR 锁存器的简化电路

$$Q^{n+1} = \overline{\overline{S}R}Q^n = \overline{J\overline{Q^n}KQ^n}Q^n$$

$$Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n$$



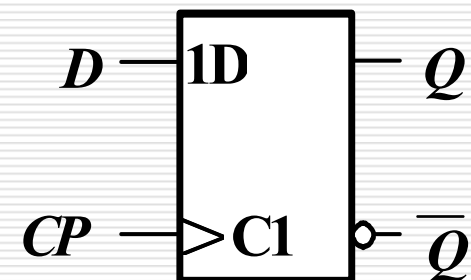
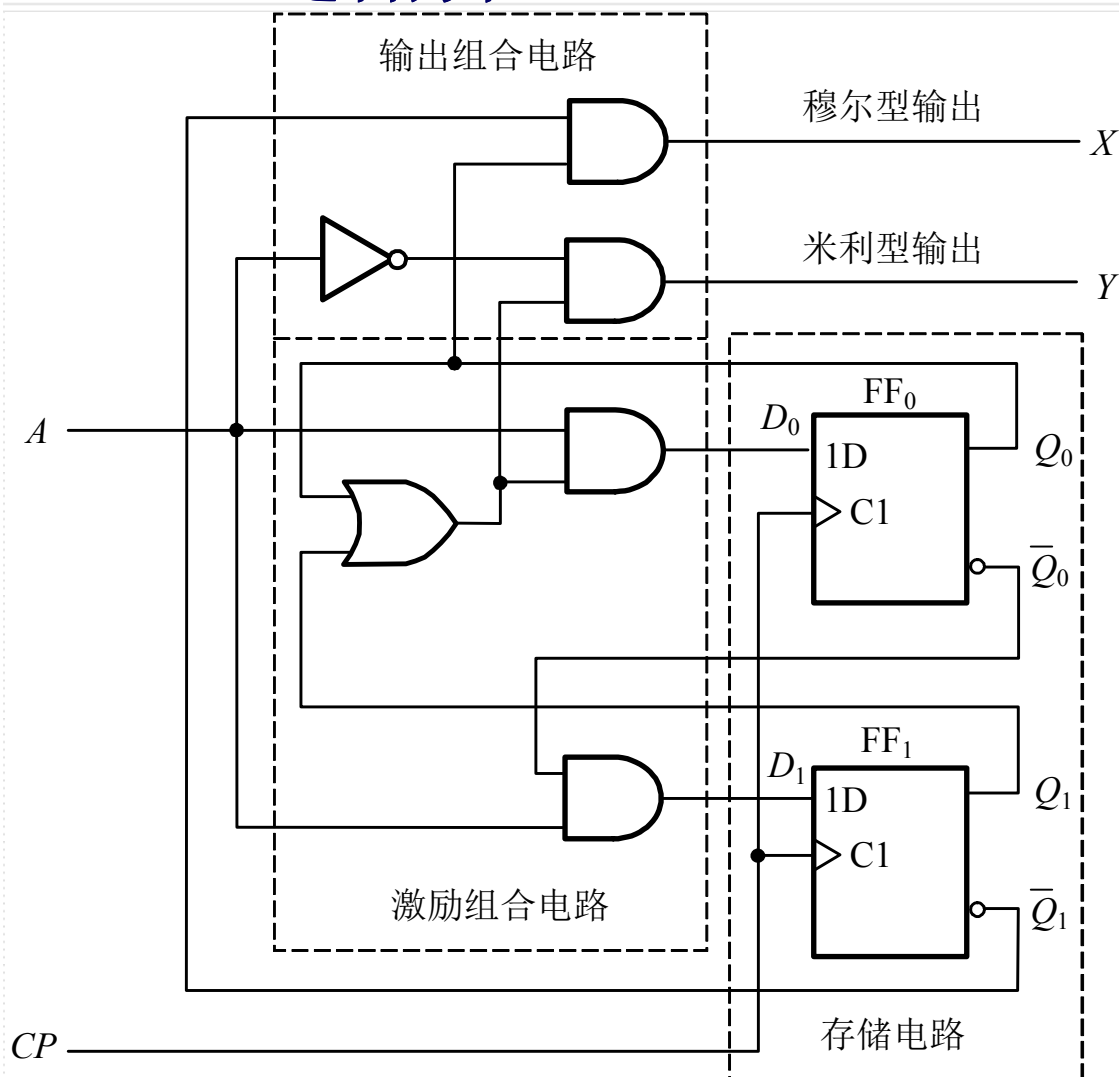
JK 触发器

在 CP 脉冲的下降沿到来瞬间使
触发器的状态（ Q 的值）才发生变化：

$$Q^{n+1} = J \overline{Q}^n + \overline{K} Q^n$$

6.1.2 时序逻辑电路功能的表达

1. 逻辑方程组



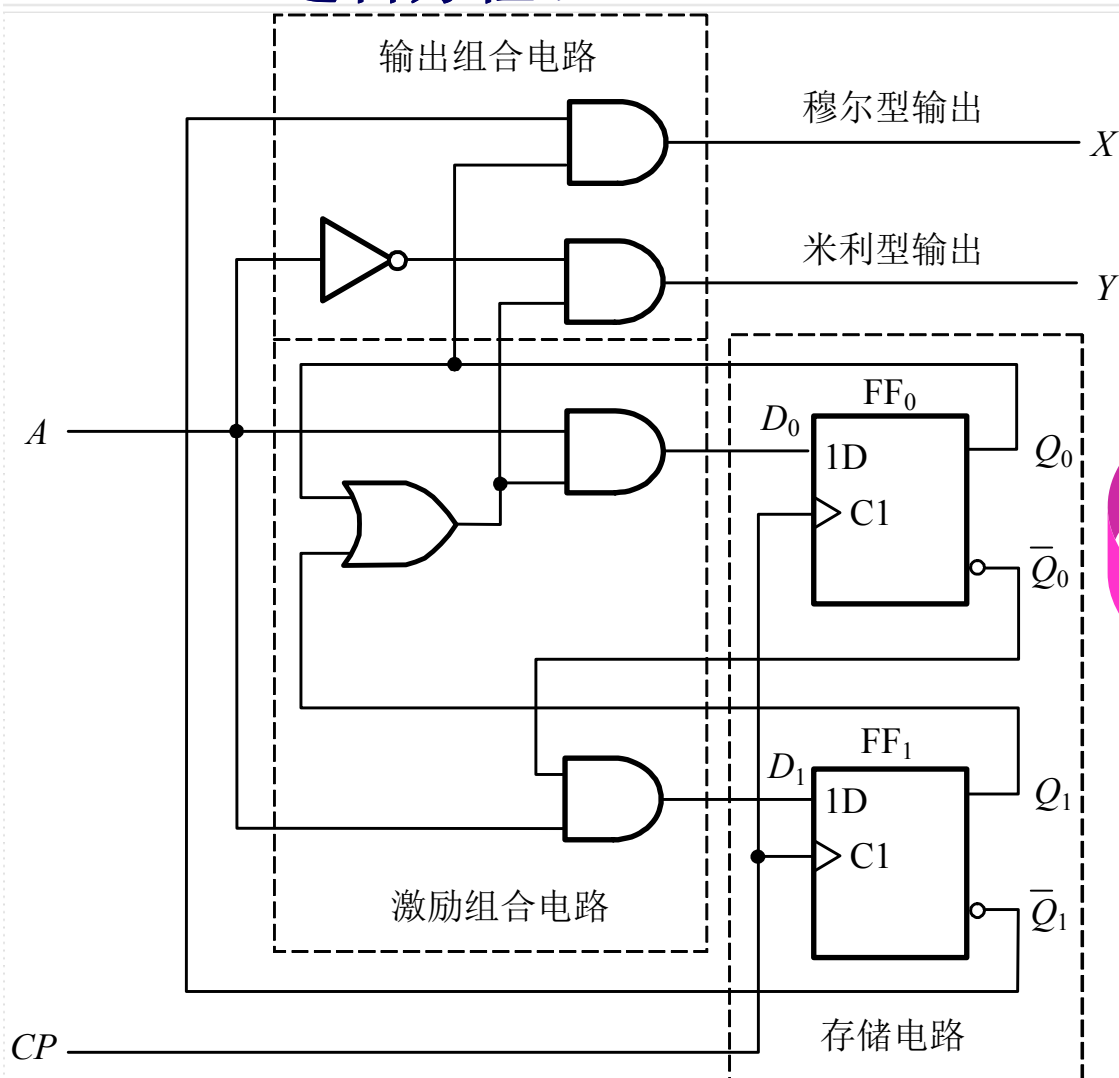
D 触发器

在 CP 脉冲的 **上升沿** 到来瞬间，使触发器的状态 (Q 的值) 才发生变化:

$$Q^{n+1} = D$$

6.1.2 时序逻辑电路功能的表达

1. 逻辑方程组



输出方程

$$X = \overline{Q_1}Q_0$$
$$Y = (Q_0 + Q_1)\overline{A}$$

激励方程组

$$D_0 = (Q_0 + Q_1)A$$

$$D_1 = \overline{Q_0}A$$

状态方程组

$$Q_1^{n+1} = D$$

$$Q_0^{n+1} = (Q_0^n + Q_1^n)A$$

$$Q_1^{n+1} = \overline{Q_0^n}A$$

2. 根据方程组列出状态转换真值表

输出方程

$$X = \overline{Q_1}Q_0$$

$$Y = (Q_0 + Q_1)\overline{A}$$

状态方程组

$$Q_1^{n+1} = \overline{Q_0^n}A$$

$$Q_0^{n+1} = (Q_0^n + Q_1^n)A$$

状态转换真值表

Q_1^n	Q_0^n	A	Q_1^{n+1}	Q_0^{n+1}	X	Y
0	0	0	0	0	0	0
0	0	1	1	0	0	0
0	1	0	0	0	1	1
0	1	1	0	1	1	0
1	0	0	0	0	0	1
1	0	1	1	1	0	0
1	1	0	0	0	0	1
1	1	1	0	1	0	0

3. 将状态转换真值表转换为状态表

状态转换真值表

Q_1^n	Q_0^n	A	Q_1^{n+1}	Q_0^{n+1}	X	Y
0	0	0	0	0	0	0
0	0	1	1	0	0	0
0	1	0	0	0	1	1
0	1	1	0	1	1	0
1	0	0	0	0	0	1
1	0	1	1	1	0	0
1	1	0	0	0	0	1
1	1	1	0	1	0	0

转换表

$Q_1^n \ Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$		X
	$A=0$	$A=1$	
00	00 / 0	10 / 0	0
01	00 / 1	01 / 0	1
10	00 / 1	11 / 0	0
11	00 / 1	01 / 0	0

4.根据转换表得状态表

令4个状态为**00=a**, **01=b**, **10=c**, **11=d**, 得:

转换表

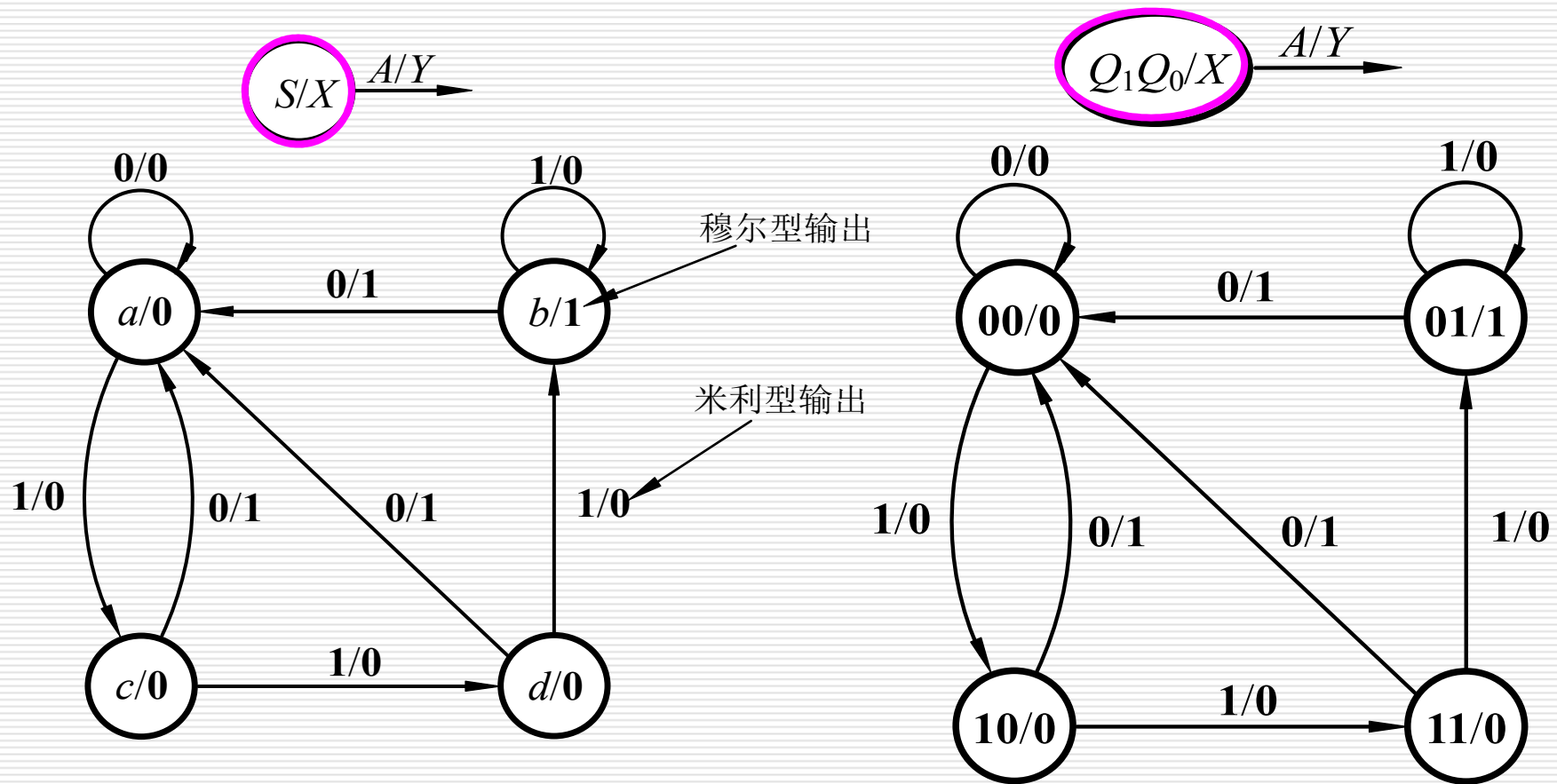
$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$		X
	$A=0$	$A=1$	
00	00 / 0	10 / 0	0
01	00 / 1	01 / 0	1
10	00 / 1	11 / 0	0
11	00 / 1	01 / 0	0

状态表

S^n	S^{n+1} / Y		X
	$A=0$	$A=1$	
a	$a / 0$	$c / 0$	0
b	$a / 1$	$b / 0$	1
c	$a / 1$	$d / 0$	0
d	$a / 1$	$b / 0$	0

5. 状态图---有两种

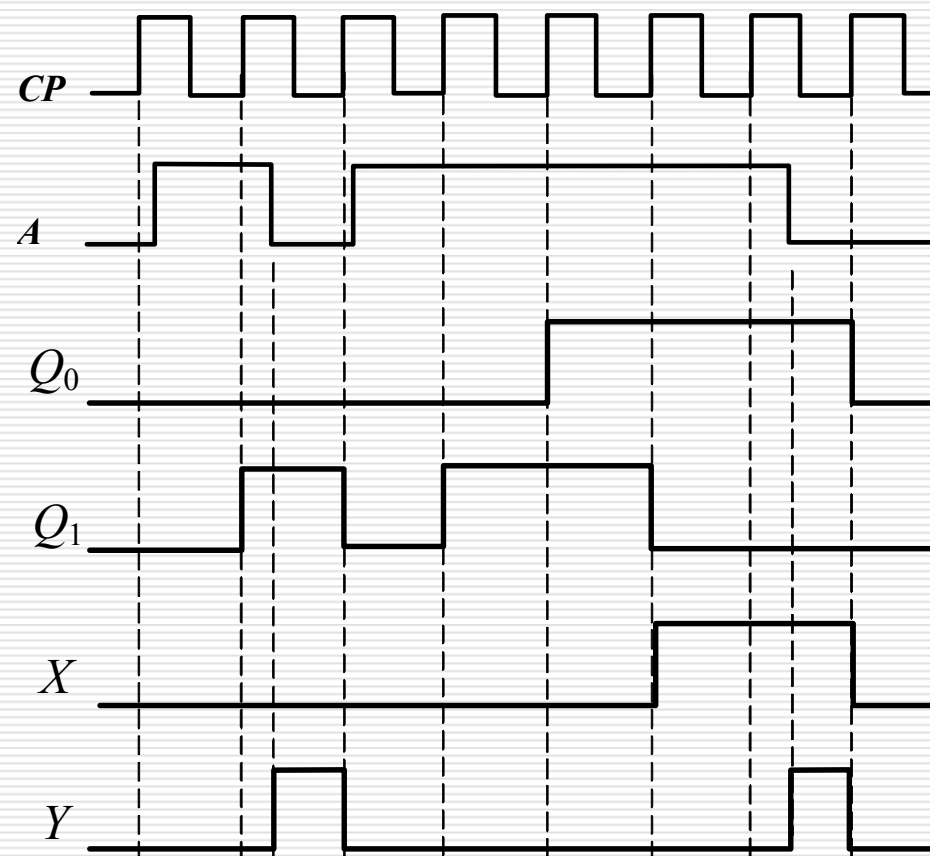
米利型输出标在方向线旁。穆尔型标在圆圈状态名旁。



6. 时序图 根据转换表画出波形图

转换表

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$		X
	$A=0$	$A=1$	
00	00 / 0	10 / 0	0
01	00 / 1	01 / 0	1
10	00 / 1	11 / 0	0
11	00 / 1	01 / 0	0



时序逻辑电路的五种描述方式是可以相互转换的

6.2 时序逻辑电路的分析

6.2.1 分析同步时序逻辑电路的一般步骤

6.2.2 同步时序逻辑电路分析举例

6.2 时序逻辑电路的分析

时序逻辑电路分析的任务：

分析时序逻辑电路在输入信号的作用下，其状态和输出信号变化的规律，进而确定电路的逻辑功能。

分析过程的主要表现形式：

时序电路的逻辑功能是由其状态和输出信号的变化规律呈现出来的。所以,分析过程主要是列出电路状态表或画出状态图、工作波形图。

6.2.1 分析同步时序逻辑电路的一般步骤:

1.了解电路的组成:

电路的输入、输出信号、触发器的类型等

2. 根据给定的时序电路图,写出下列各逻辑方程式:

(1) 输出方程;

(2) 各触发器的激励方程;

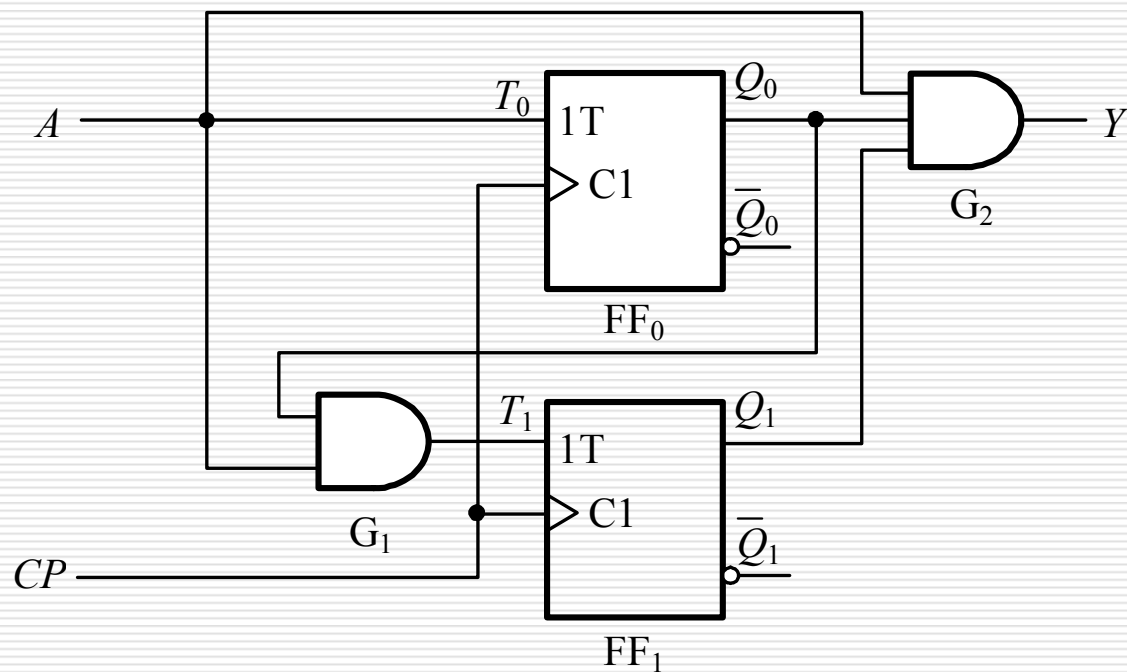
(3) 状态方程: 将每个触发器的驱动方程代入其特性方程得状态方程.

3.列出状态转换表或画出状态图和波形图;

4 .确定电路的逻辑功能.

6.2.2 同步时序逻辑电路分析举例

例1 试分析如图所示时序电路的逻辑功能。



解： (1) 了解电路组成。

电路是由两个**T 触发器**组成的同步时序电路。

(2) 根据电路列出三个方程组

输出方程组: $Y=AQ_1Q_0$

激励方程组:

$$T_0=A$$

$$T_1=AQ_0$$

将激励方程组代入T触发器的特性方程得状态方程组

$$Q^{n+1} = T \oplus Q^n = \overline{TQ^n} + \overline{T}Q^n$$

$$Q_0^{n+1} = A \oplus Q_0^n$$

$$Q_1^{n+1} = (AQ_0^n) \oplus Q_1^n$$

(3) 根据状态方程组和输出方程列出状态表

$$Q_0^{n+1} = A \oplus Q_0^n$$

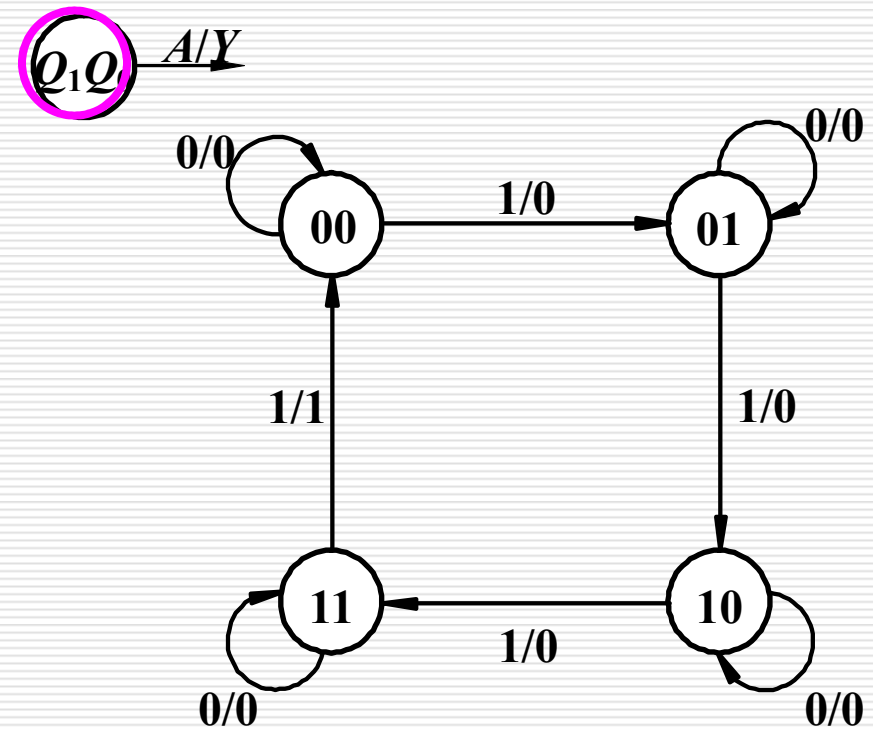
$$Q_1^{n+1} = (A Q_0^n) \oplus Q_1^n$$

$$Y = A Q_1 Q_0$$

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	$A=0$	$A=1$
0 0	0 0 / 0	0 1 / 0
0 1	0 1 / 0	1 0 / 0
1 0	1 0 / 0	1 1 / 0
1 1	1 1 / 0	0 0 / 1

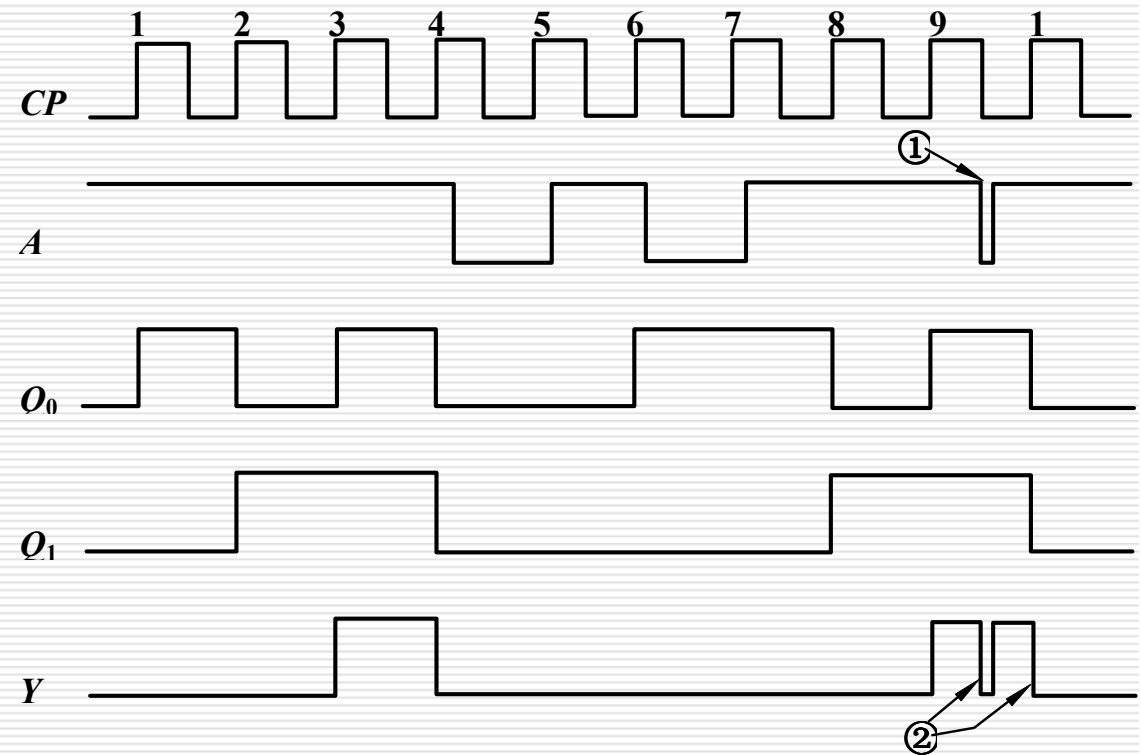
(4) 画出状态图

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	$A=0$	$A=1$
0 0	0 0 / 0	0 1 / 0
0 1	0 1 / 0	1 0 / 0
1 0	1 0 / 0	1 1 / 0
1 1	1 1 / 0	0 0 / 1



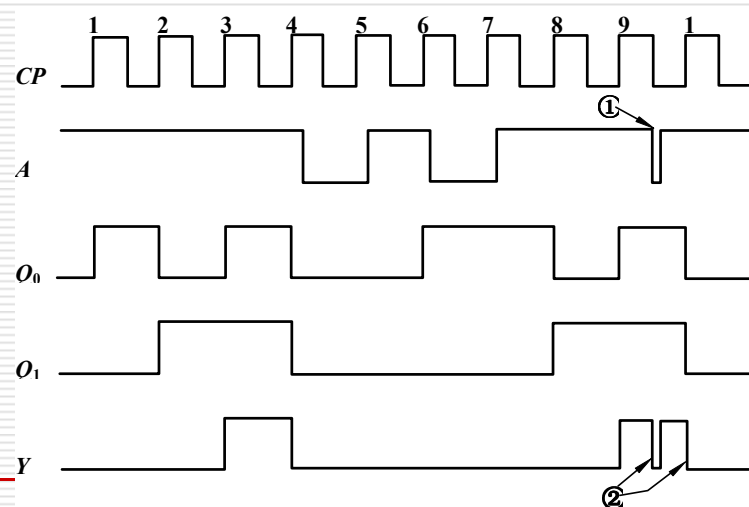
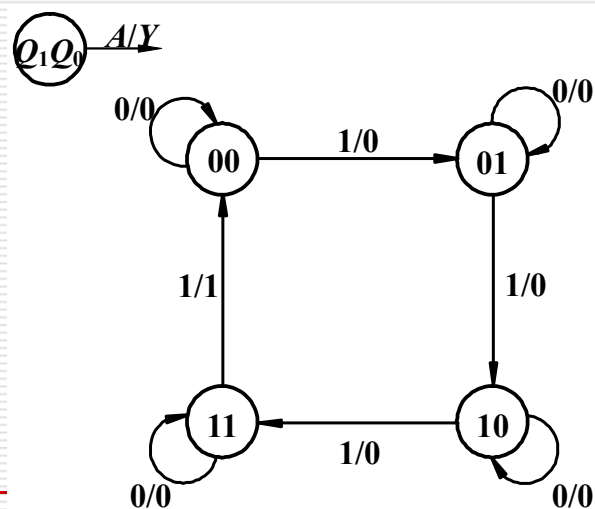
(5) 画出时序图

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	$A=0$	$A=1$
0 0	0 0 / 0	0 1 / 0
0 1	0 1 / 0	1 0 / 0
1 0	1 0 / 0	1 1 / 0
1 1	1 1 / 0	0 0 / 1



(6) 逻辑功能分析

观察状态图和时序图可知，电路是一个由信号 A 控制的可控二进制计数器。当 $A=0$ 时停止计数，电路状态保持不变；当 $A=1$ 时，在 CP 上升沿到来后电路状态值加1，一旦计数到11状态， Y 输出1，且电路状态将在下一个 CP 上升沿回到00。输出信号 Y 的下降沿可用于触发进位操作。



例2 试分析如图所示时序电路的逻辑功能。

解： 1. 了解电路组成。

电路是由两个JK触发器组成的莫尔型同步时序电路。

2. 写出下列各逻辑方程式：

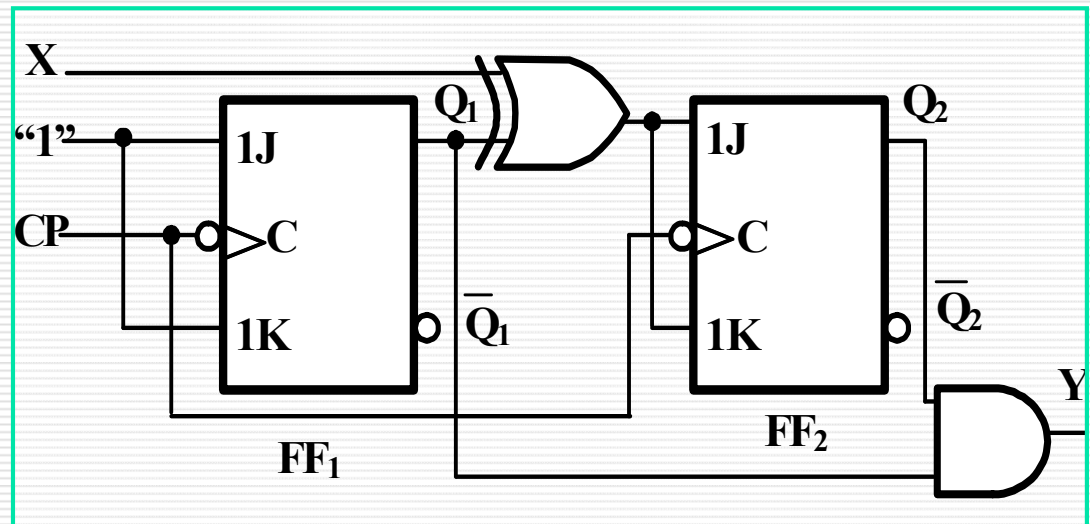
激励方程

$$J_1 = K_1 = 1$$

$$J_2 = K_2 = X \oplus Q_1$$

输出方程

$$Y = Q_2 Q_1$$



将激励方程代入JK触发器的特性方程得状态方程

$$\text{FF}_1 \quad J_1=K_1=1$$



$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$



$$Q_1^{n+1} = 1 \cdot \bar{Q}_1^n + \bar{1} \cdot Q_1^n = \bar{Q}_1^n$$

$$\text{FF}_2 \quad J_2=K_2=X \oplus Q_1$$



$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$



$$Q_2^{n+1} = X \oplus Q_1^n \cdot \bar{Q}_2^n + \overline{X \oplus Q_1^n} \cdot Q_2^n$$

整理得：

$$Q_2^{n+1} = X \oplus Q_1^n \oplus Q_2^n$$

3.列出其状态转换表，画出状态转换图和波形图

$$Q_1^{n+1} = \overline{Q_1^n} \quad Q_2^{n+1} = X \oplus Q_1^n \oplus Q_2^n \quad Y = Q_2 Q_1$$

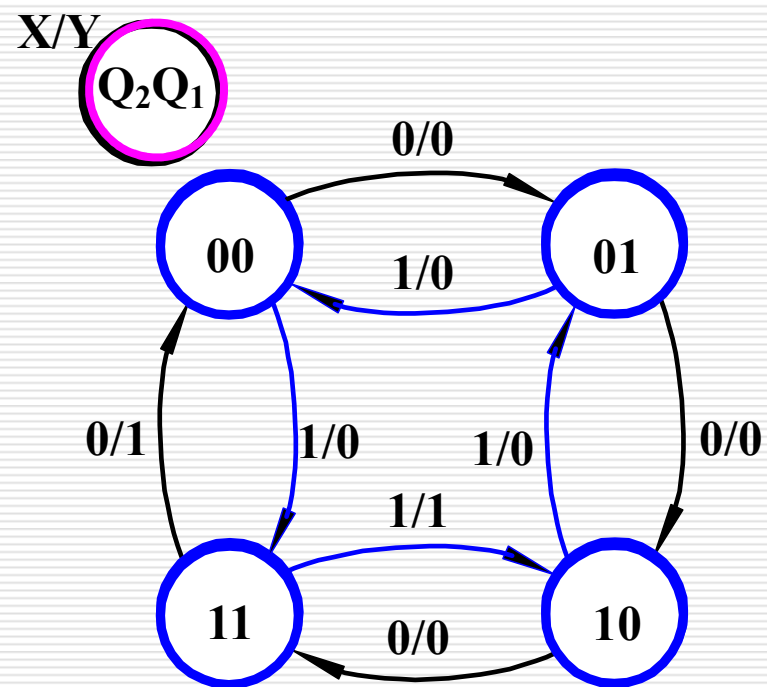
状态转换表

$Q_2^n Q_1^n$	$Q_2^{n+1} Q_1^{n+1} / Y$	
	$X=0$	$X=1$
0 0	0 1 / 0	1 1 / 0
0 1	1 0 / 0	0 0 / 0
1 0	1 1 / 0	0 1 / 0
1 1	0 0 / 1	1 0 / 1

画出状态图

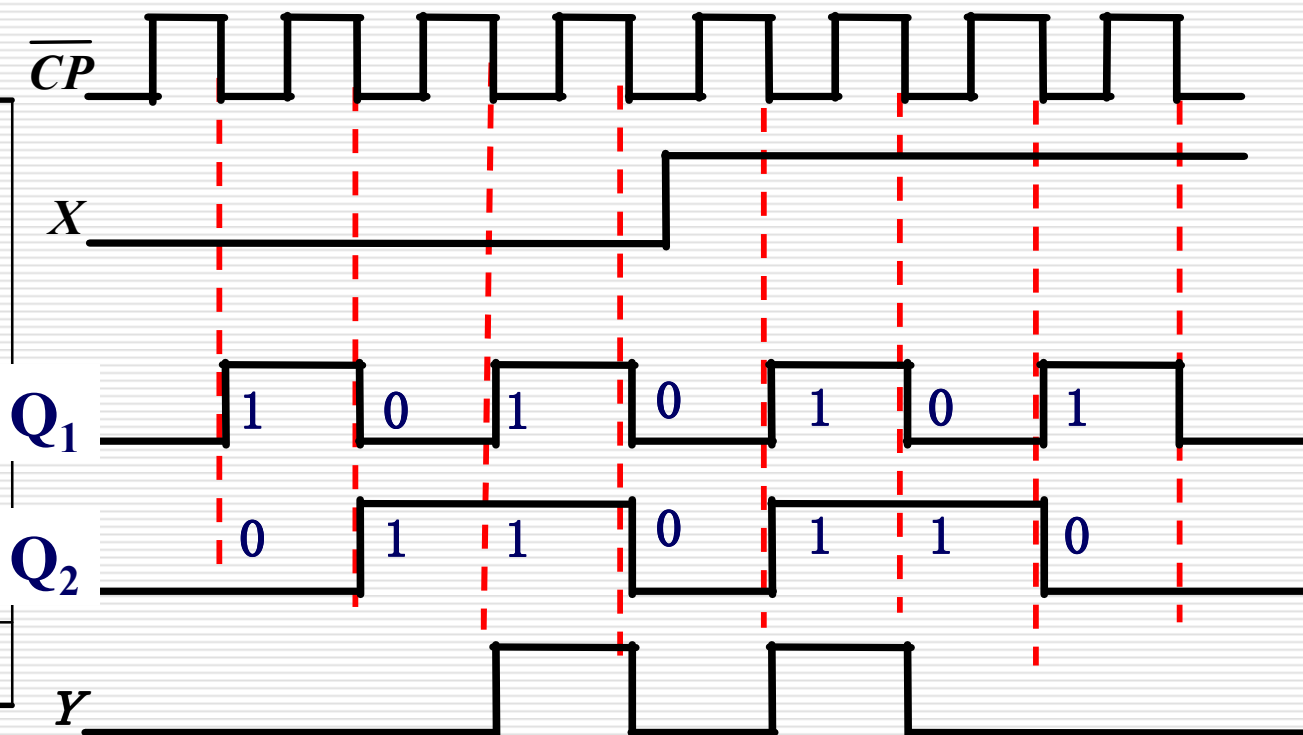
$Q_2^n Q_1^n$	$Q_2^{n+1} Q_1^{n+1} / Y$	
	X=0	X=1
0 0	0 1 / 0	1 1 / 0
0 1	1 0 / 0	0 0 / 0
1 0	1 1 / 0	0 1 / 0
1 1	0 0 / 1	1 0 / 1

状态图



根据状态转换表，画出波形图。

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1}$		Y
	$X=0$	$X=1$	
00	01	11	0
01	10	00	0
10	11	01	0
11	00	10	1



4. 确定电路的逻辑功能.

•X=0时



电路进行加1计数

•X=1时

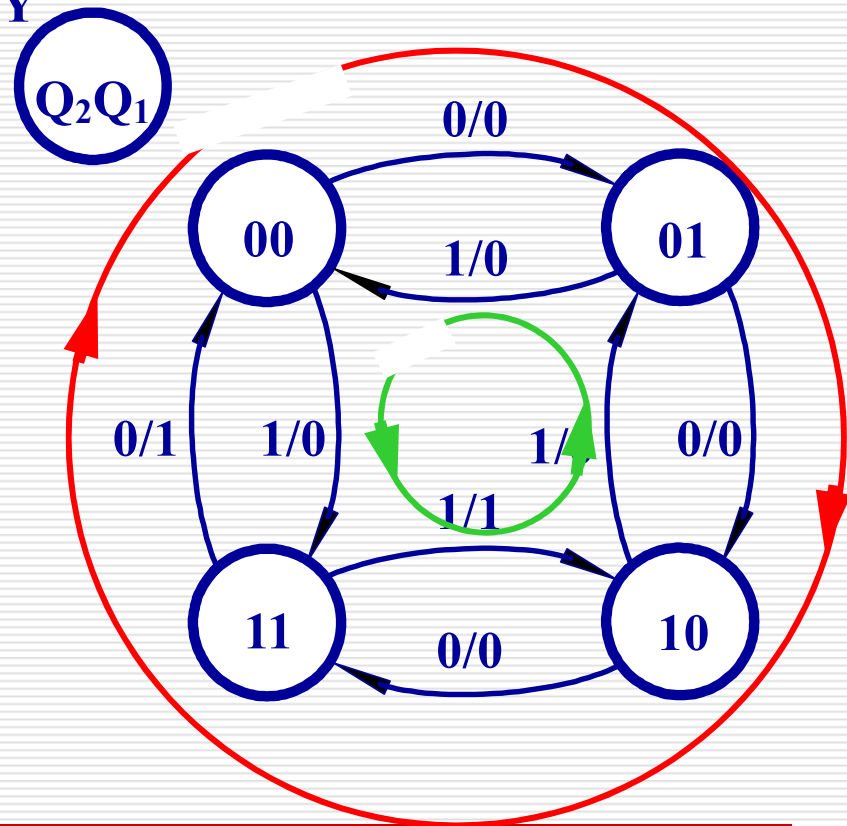


电路进行减1计数。

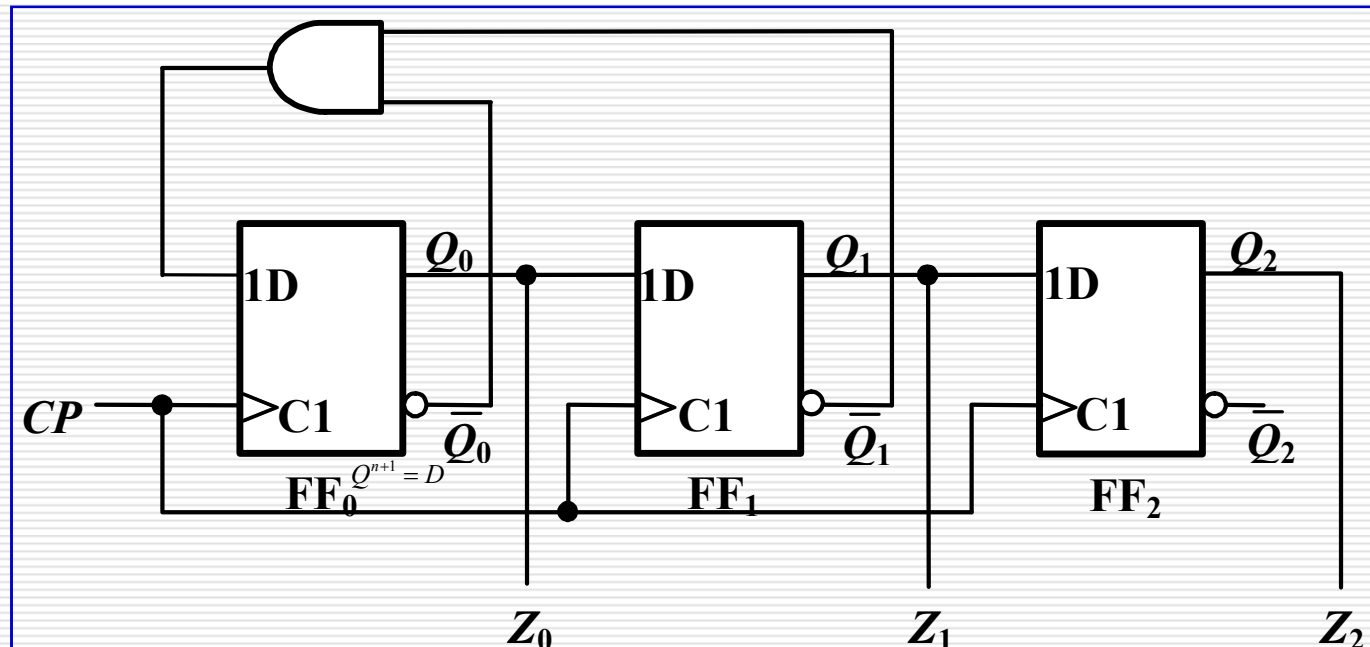
电路功能：可逆计数器

Y可理解为进位或借位端。

X/Y



例3 分析下图所示的同步时序电路。



1. 根据电路列出逻辑方程组:

输出方程组 $Z_0 = Q_0 \quad Z_1 = Q_1 \quad Z_2 = Q_2$

激励方程组 $D_0 = \overline{Q_1}^n \overline{Q_0}^n$

$$D_1 = Q_0^n$$

$$D_2 = Q_1^n$$

将激励方程代入D 触发器的特性方程得状态方程

$$Q^{n+1} = D$$

状态表

得状态方程

$$Q_0^{n+1} = D_0 = \overline{Q_1^n} \overline{Q_0^n}$$

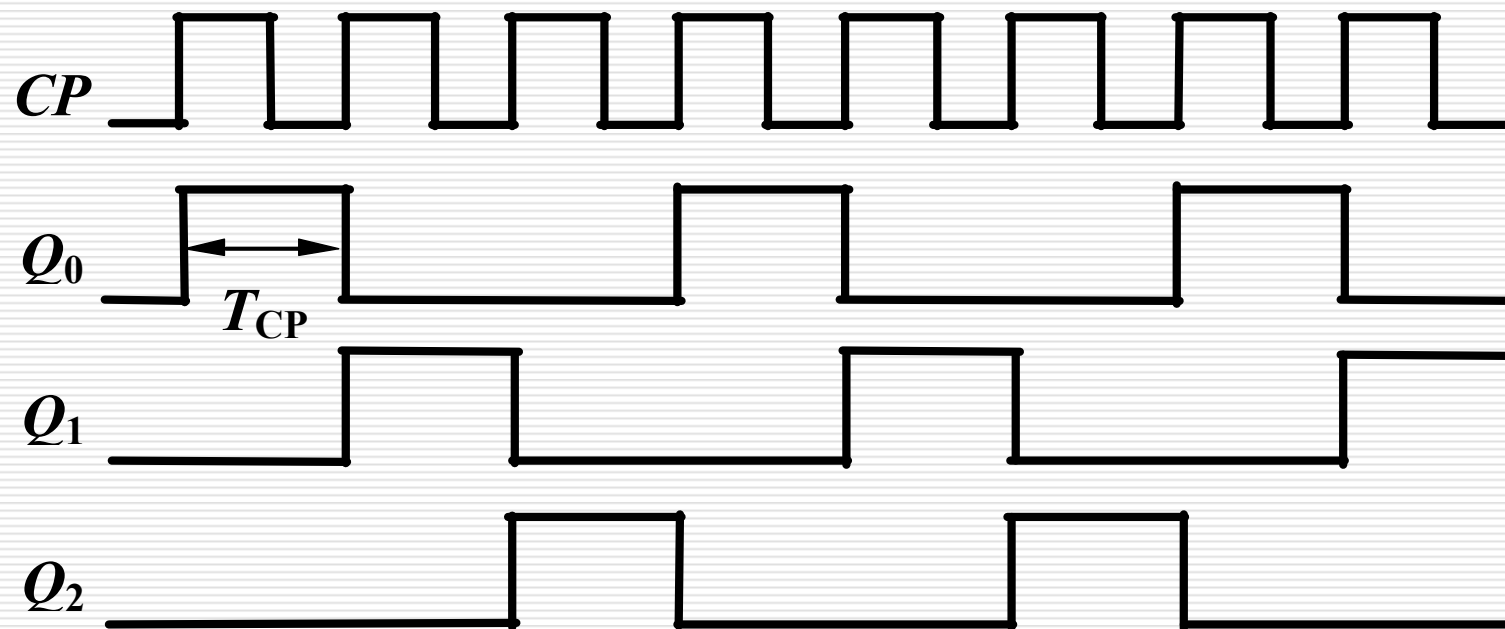
$$Q_1^{n+1} = D_1 = Q_0^n$$

$$Q_2^{n+1} = D_2 = Q_1^n$$

2.列出其状态表

$Q_2^n Q_1^n Q_0^n$	$Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$
0 0 0	0 0 1
0 0 1	0 1 0
0 1 0	1 0 0
0 1 1	1 1 0
1 0 0	0 0 1
1 0 1	0 1 0
1 1 0	1 0 0
1 1 1	1 1 0

4. 画出时序图



5、逻辑功能分析

由状态图可见，电路的有效状态是三位循环码。
从时序图可看出，电路正常工作时，各触发器的 Q 端轮流出现一个宽度为一个 CP 周期脉冲信号，循环周期为 $3T_{CP}$ 。电路的功能为脉冲分配器或节拍脉冲产生器。

