

通知 实验安排

数字逻辑电路课程有16个学时的实验，初步安排：
具体安排参见公共邮箱中的word文档。

本周开始进行实验环节，实验结束后16周周日（6月16号）晚23点前，各班学委要提交实验报告的电子版给我的邮箱ahhfdxq@163.com。不用收纸质报告了。

实验地点：综合实验楼306房间

第六章 作业布置

- 1、本周交作业。
 - 2、本周开始有实验（明天）。
 - 3、下次交作业第10周。
-

关于期中考试作弊严重的处理措施（征求大家的好建议）

- 1、保证公平、公正、公开的原则。
- 2、重新安排期中考试。
- 3、或者期末考试的成绩同时作为期中考试的成绩。

数 字 逻 辑

丁 贤 庆

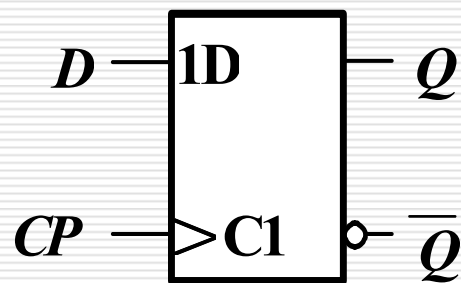
ahhfdxq@163.com

第六章

时序逻辑电路

回忆：各种常用的触发器

1. 维持阻塞触发器

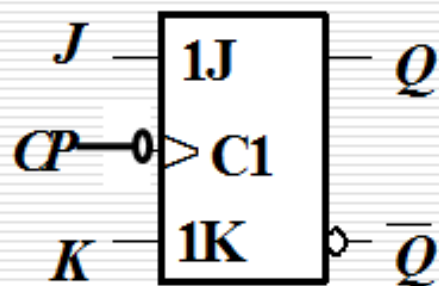


D 触发器

在 CP 脉冲的上升沿到来瞬间
使触发器的状态（ Q 的值）才发生变化：

$$Q^{n+1} = D$$

2. 下降沿触发的 JK 触发器



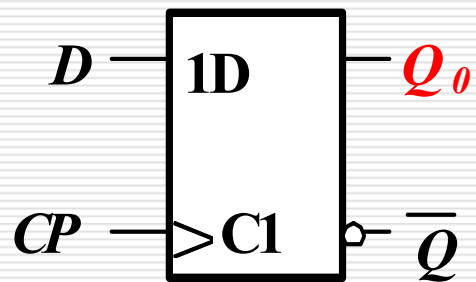
JK 触发器

在 CP 脉冲的下降沿到来瞬间使触发器的状态 (Q 的值) 才发生变化:

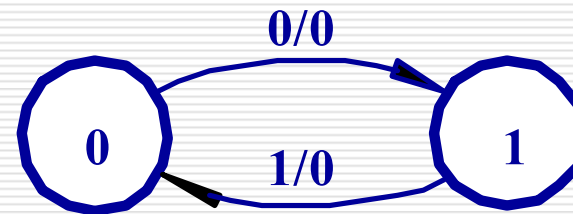
$$Q^{n+1} = J \overline{Q}^n + \overline{K} Q^n$$

回忆：1位触发器的状态转换图

1. 1位触发器

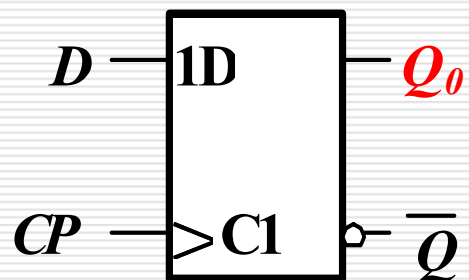


D 触发器

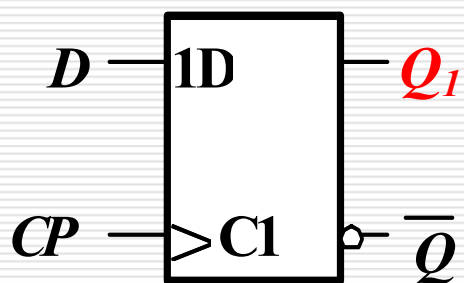


回忆：2位触发器的状态转换图

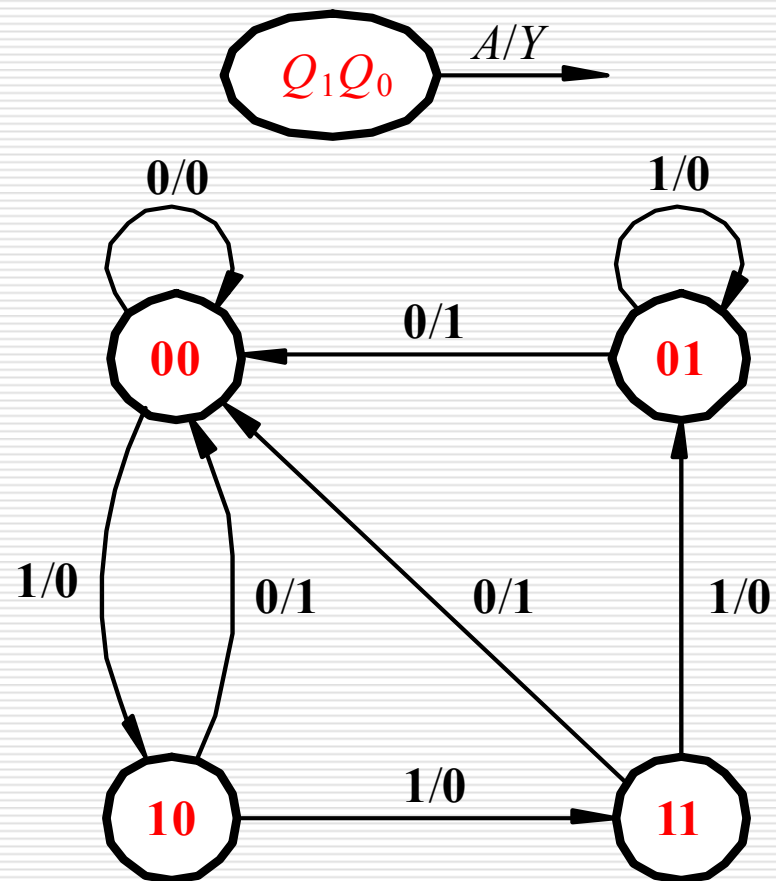
2. 2位触发器



D 触发器

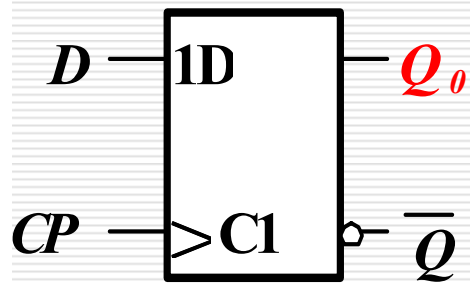


D 触发器

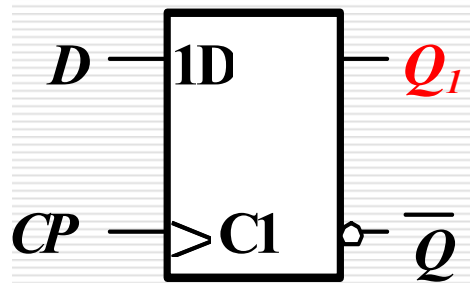


回忆：3位触发器的状态转换图

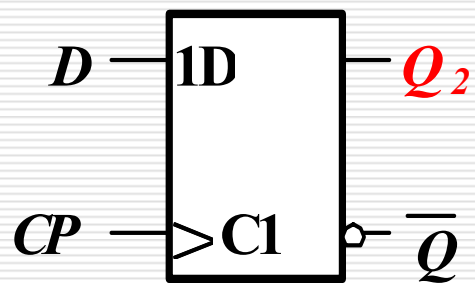
3. 3位触发器



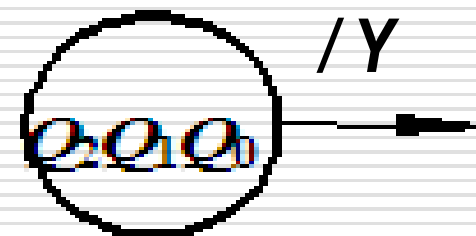
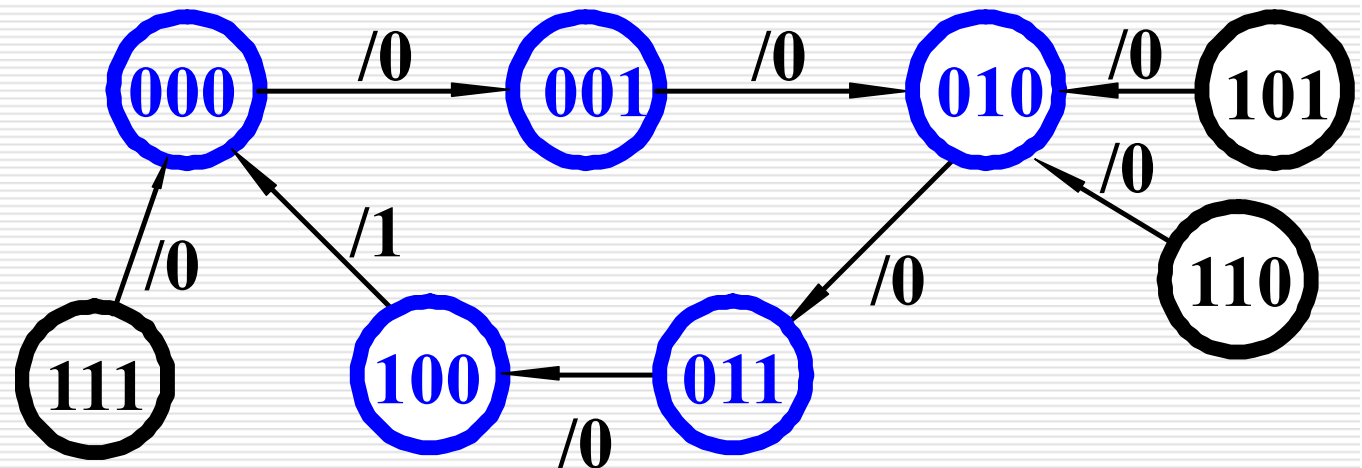
D 触发器



D 触发器

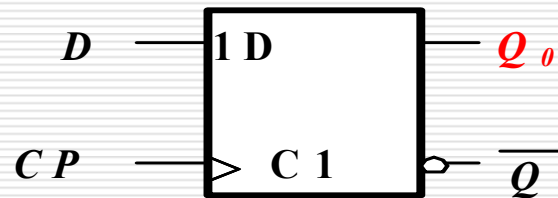


D 触发器

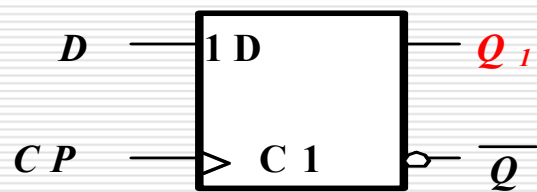


回忆：4位触发器的状态转换图

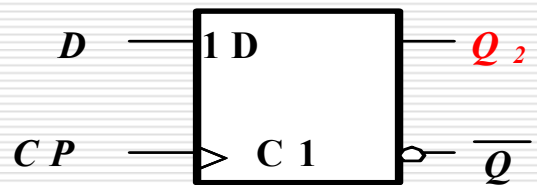
4. 4位触发器



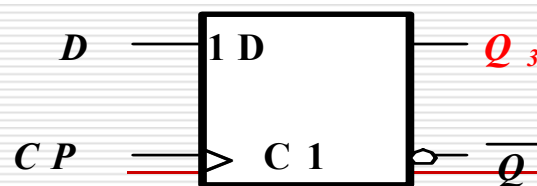
D 触发器



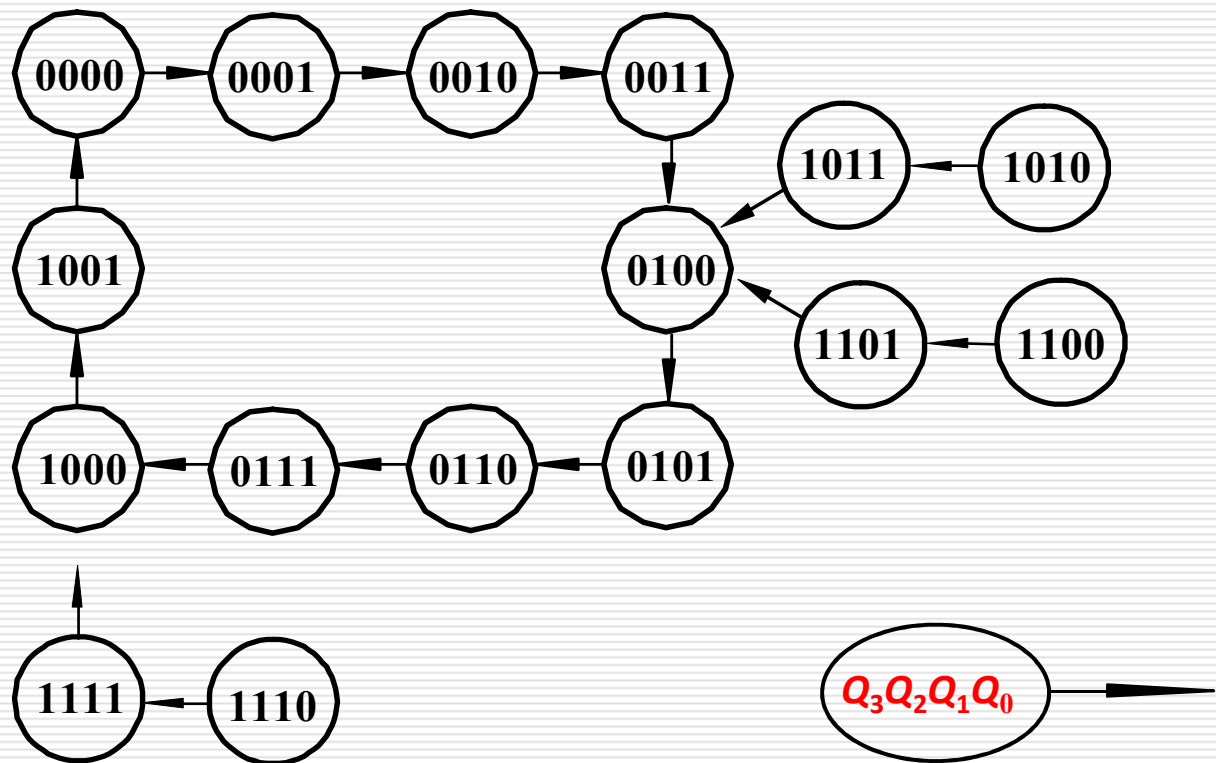
D 触发器



D 触发器



D 触发器



6.3 同步时序逻辑电路的设计

6.3.1 设计同步时序逻辑电路的一般步骤

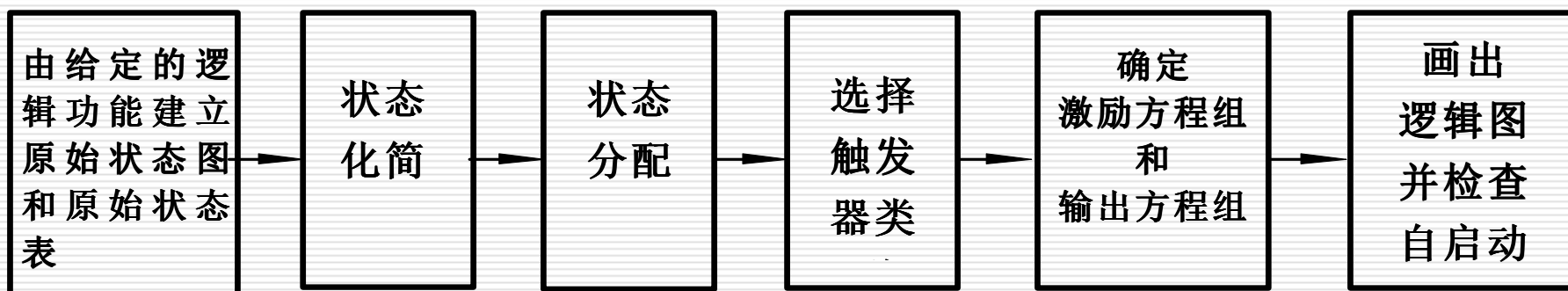
6.3.2 同步时序逻辑电路设计举例

6.3 同步时序逻辑电路的设计

同步时序逻辑电路的设计是分析的逆过程, 其任务是根据实际逻辑问题的要求, 设计出能实现给定逻辑功能的电路。

6.3.1 设计同步时序逻辑电路的一般步骤

同步时序电路的设计过程



(1) 根据给定的逻辑功能建立原始状态图和原始状态表

①明确电路的输入条件和相应的输出要求，分别确定输入变量和输出变量的数目和符号。

②找出所有可能的状态和状态转换之间的关系。

③根据原始状态图建立原始状态表。

(2) 状态化简-----求出最简状态图；

合并等价状态，消去多余状态的过程称为状态化简

等价状态：在相同的输入下有相同的输出，并转换到同一个次态，这样的两个状态称为等价状态。

(3)状态编码（状态分配）；

给每个状态赋以二进制代码的过程。

根据状态数确定触发器的个数，

$$2^{n-1} < M \leq 2^n \quad (M: \text{状态数}; n: \text{触发器的个数})$$

(4)选择触发器的类型

(5)求出电路的激励方程和输出方程；

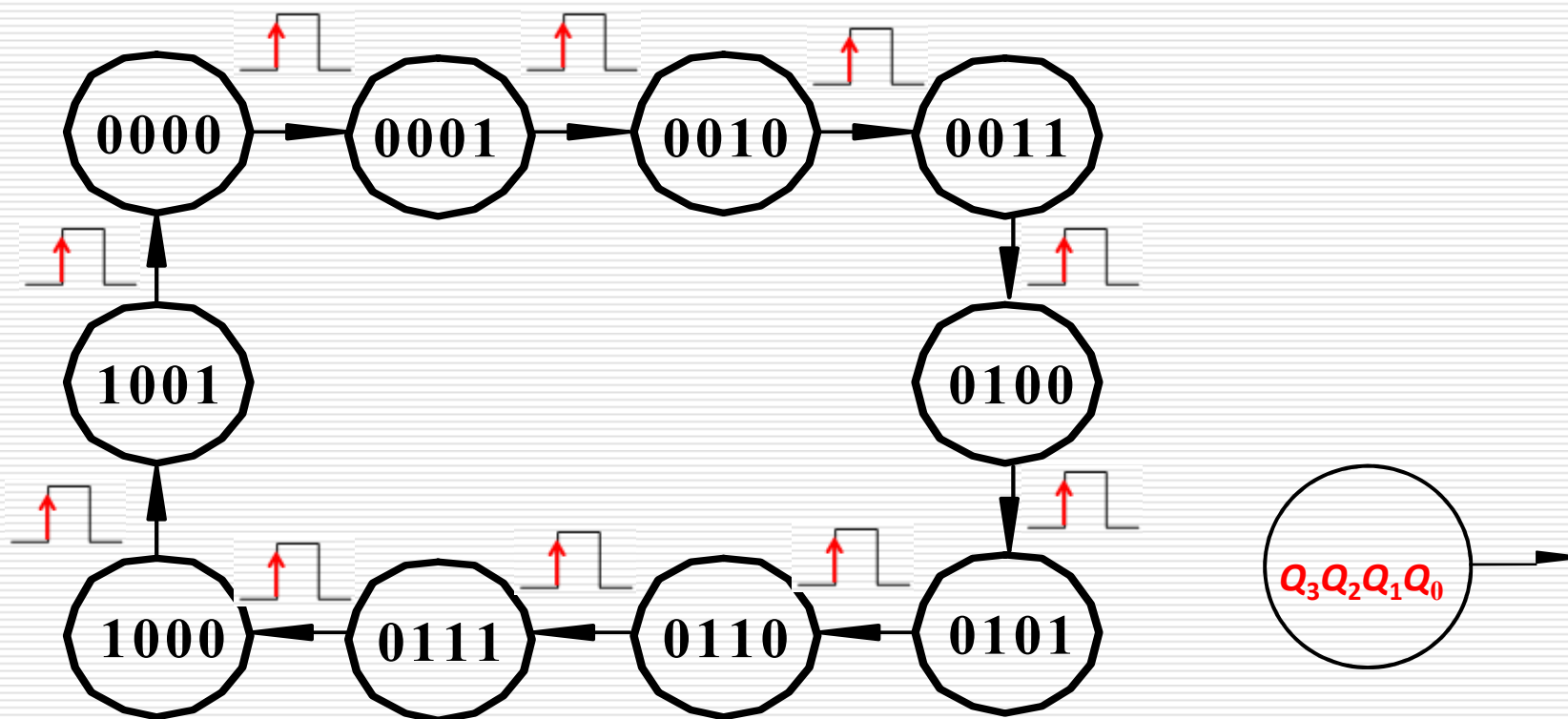
(6)画出逻辑图并检查自启动能力。

6.3.2 同步时序逻辑电路设计举例

例1 用D触发器设计一个8421 BCD码同步十进制加计数器。

解答： **8421BCD码**：对于十进制数中的0---9中的每位用四位二进制数表示。

加计数器：每次来一个脉冲，系统就加1。



6.3.2 同步时序逻辑电路设计举例

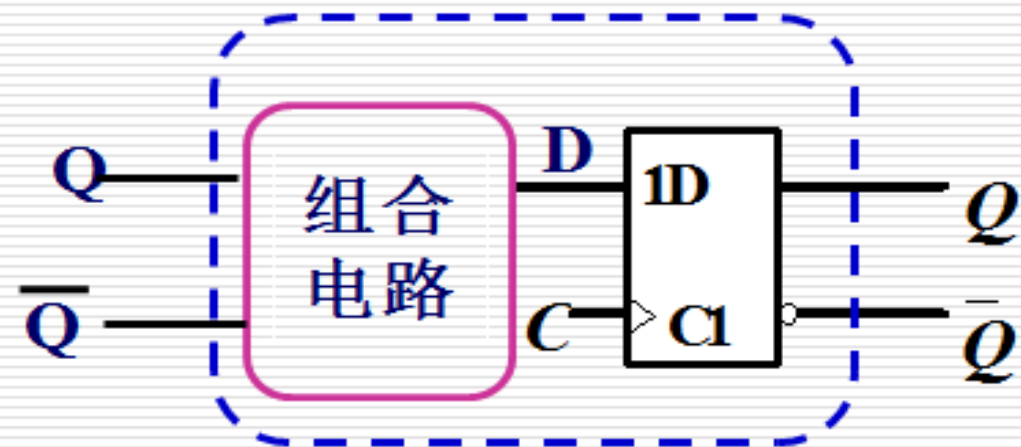
例1 用D触发器设计一个8421 BCD码同步十进制加计数器。

8421码同步十进制加计数器的状态表

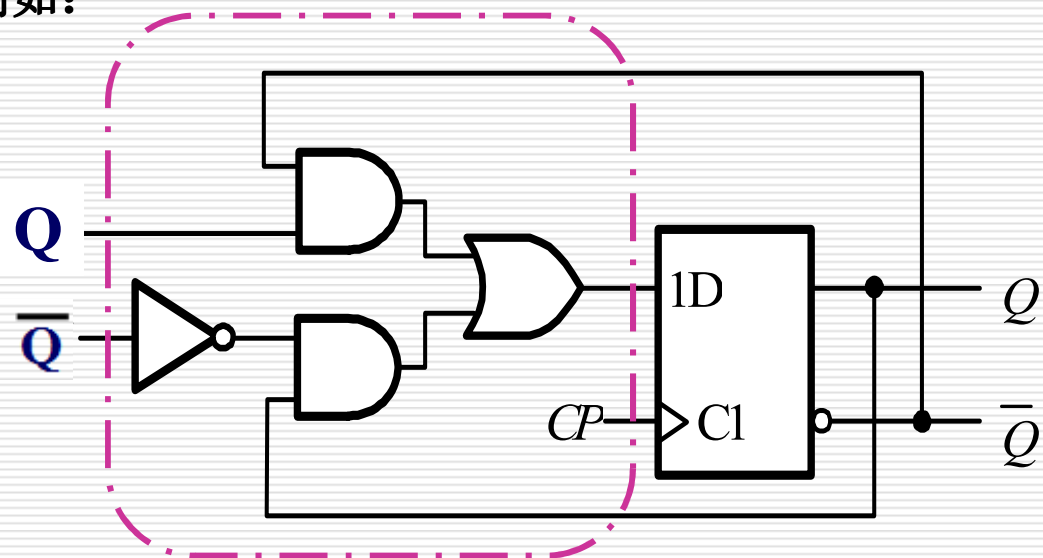
计数脉冲CP的顺序	现 态				次 态			
	Q_3^n	Q_2^n	Q_1^n	Q_0^n	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}
0	0	0	0	0	0	0	0	1
1	0	0	0	1	0	0	1	0
2	0	0	1	0	0	0	1	1
3	0	0	1	1	0	1	0	0
4	0	1	0	0	0	1	0	1
5	0	1	0	1	0	1	1	0
6	0	1	1	0	0	1	1	1
7	0	1	1	1	1	0	0	0
8	1	0	0	0	1	0	0	1
9	1	0	0	1	0	0	0	0

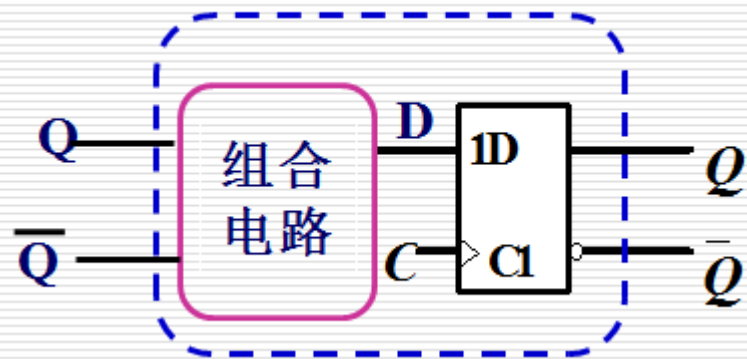
(2) 确定激励方程组

计数脉冲CP的顺序	现 态				次 态				激励信号			
	Q_3^n	Q_2^n	Q_1^n	Q_0^n	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	D_3	D_2	D_1	D_0
0	0	0	0	0	0	0	0	1	0	0	0	1
1	0	0	0	1	0	0	1	0	0	0	1	0
2	0	0	1	0	0	0	1	1	0	0	1	1
3	0	0	1	1	0	1	0	0	0	1	0	0
4	0	1	0	0	0	1	0	1	0	1	0	1
5	0	1	0	1	0	1	1	0	0	1	1	0
6	0	1	1	0	0	1	1	1	0	1	1	1
7	0	1	1	1	1	0	0	0	1	0	0	0
8	1	0	0	0	1	0	0	1	1	0	0	1
9	1	0	0	1	0	0	0	0	0	0	0	0



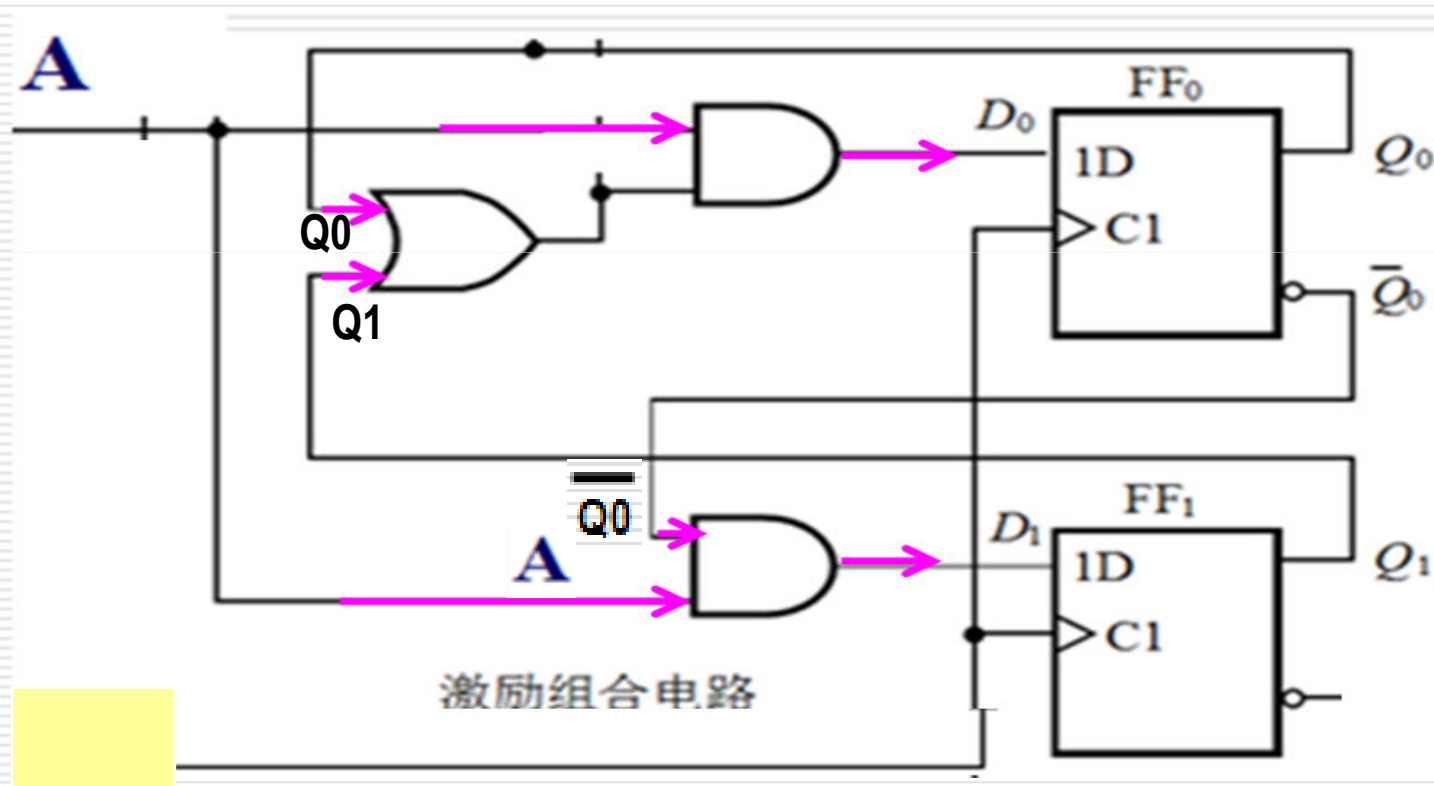
例如:





如果将D触发器
隐藏起来。

再来看看D1, D0
与Q1, Q0之间的
关系式。



D_1 、 D_0 是触发器现态 Q_1 和 Q_0 的函数

(2) 确定激励方程组

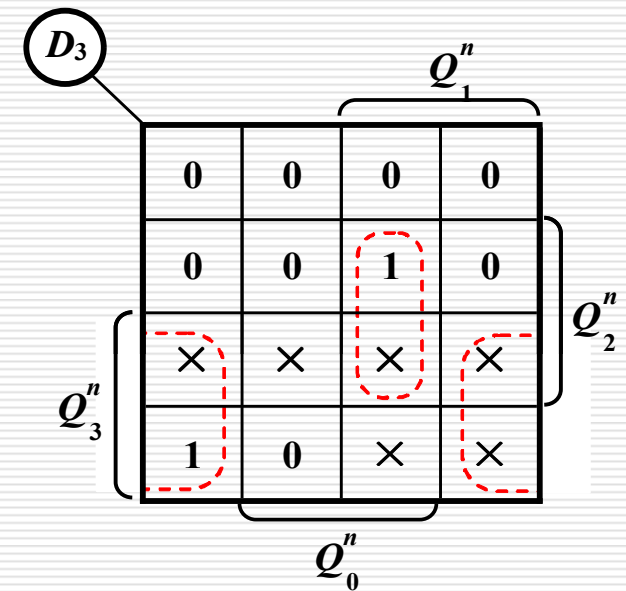
计数脉冲CP的顺序	现 态				次 态				输出信号			
	Q_3^n	Q_2^n	Q_1^n	Q_0^n	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	D_3	D_2	D_1	D_0
0	0	0	0	0	0	0	0	1	0	0	0	1
1	0	0	0	1	0	0	1	0	0	0	1	0
2	0	0	1	0	0	0	1	1	0	0	1	1
3	0	0	1	1	0	1	0	0	0	1	0	0
4	0	1	0	0	0	1	0	1	0	1	0	1
5	0	1	0	1	0	1	1	0	0	1	1	0
6	0	1	1	0	0	1	1	1	0	1	1	1
7	0	1	1	1	1	0	0	0	1	0	0	0
8	1	0	0	0	1	0	0	1	1	0	0	1
9	1	0	0	1	0	0	0	0	0	0	0	0

D_3 、 D_2 、 D_1 、 D_0 是触发器现态还是次态的函数？（具体见上页图形）

D_3 、 D_2 、 D_1 、 D_0 是触发器现态的函数

画出D3触发器激励信号的卡诺图

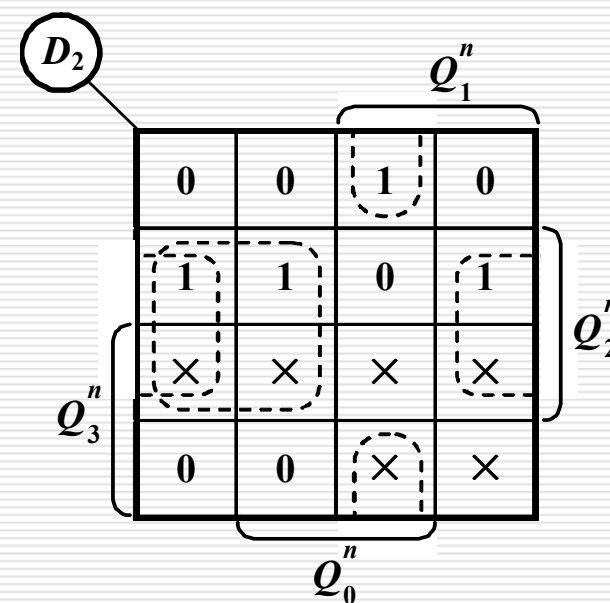
计数脉冲CP的顺序	现 态				输出信号			
	Q_3^n	Q_2^n	Q_1^n	Q_0^n	D_3	D_2	D_1	D_0
0	0	0	0	0	0	0	0	1
1	0	0	0	1	0	0	1	0
2	0	0	1	0	0	0	1	1
3	0	0	1	1	0	1	0	0
4	0	1	0	0	0	1	0	1
5	0	1	0	1	0	1	1	0
6	0	1	1	0	0	1	1	1
7	0	1	1	1	1	0	0	0
8	1	0	0	0	1	0	0	1
9	1	0	0	1	0	0	0	0



$$D_3 = Q_3^n \overline{Q_0^n} + Q_2^n Q_1^n Q_0^n$$

画出D2触发器激励信号的卡诺图

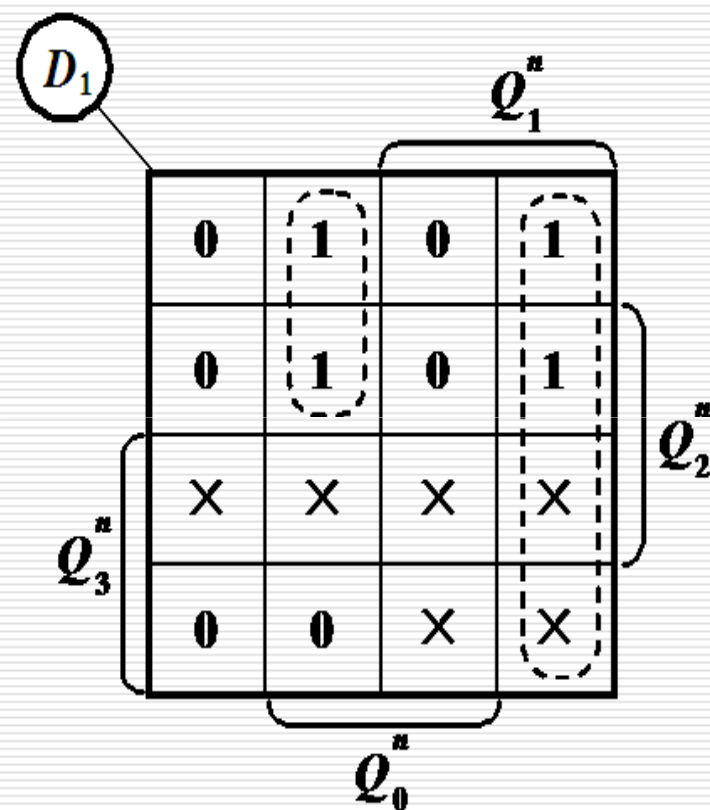
计数脉冲CP的顺序	现 态				输出信号	
	Q_3^n	Q_2^n	Q_1^n	Q_0^n	D_2	
0	0	0	0	0	0	
1	0	0	0	1	0	
2	0	0	1	0	0	
3	0	0	1	1	1	
4	0	1	0	0	1	
5	0	1	0	1	1	
6	0	1	1	0	1	
7	0	1	1	1	0	
8	1	0	0	0	0	
9	1	0	0	1	0	



$$D_2 = Q_2^n \overline{Q_1^n} + Q_2^n \overline{Q_0^n} + Q_2^n Q_1^n Q_0^n$$

画出D1触发器激励信号的卡诺图

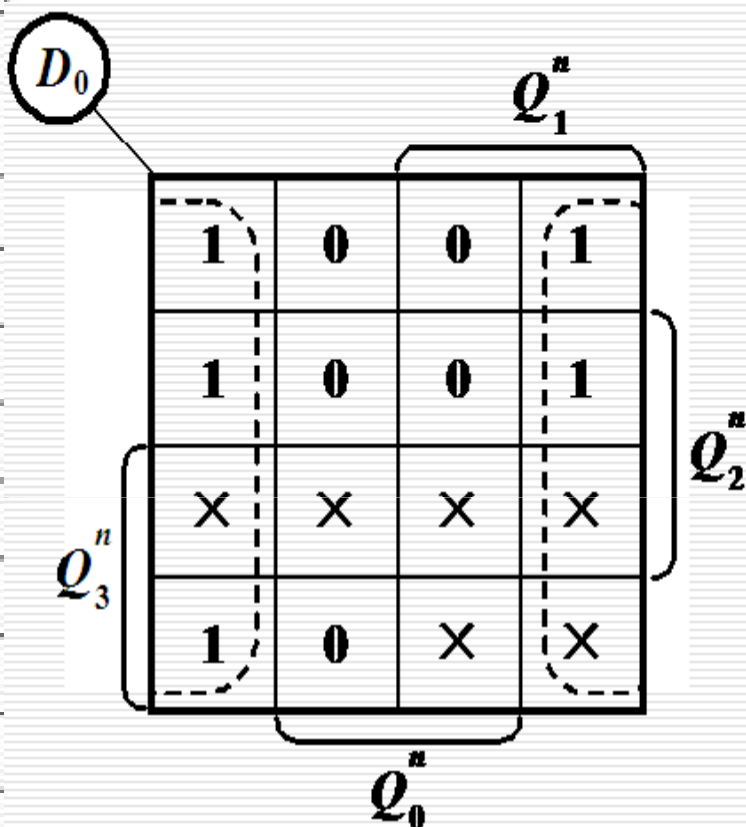
计数脉冲CP的顺序	现 态				输出信号	
	Q_3^n	Q_2^n	Q_1^n	Q_0^n	D_1	
0	0	0	0	0	0	
1	0	0	0	1	1	
2	0	0	1	0	1	
3	0	0	1	1	0	
4	0	1	0	0	0	
5	0	1	0	1	1	
6	0	1	1	0	1	
7	0	1	1	1	0	
8	1	0	0	0	0	
9	1	0	0	1	0	



$$D_1 = Q_1^n \overline{Q_0^n} + \overline{Q_3^n} Q_1^n Q_0^n$$

画出D0触发器激励信号的卡诺图

计数脉冲CP的顺序	现 态				输出信号	
	Q_3^n	Q_2^n	Q_1^n	Q_0^n		D_0
0	0	0	0	0		1
1	0	0	0	1		0
2	0	0	1	0		1
3	0	0	1	1		0
4	0	1	0	0		1
5	0	1	0	1		0
6	0	1	1	0		1
7	0	1	1	1		0
8	1	0	0	0		1
9	1	0	0	1		0



$$D_0 = \overline{Q_0^n}$$

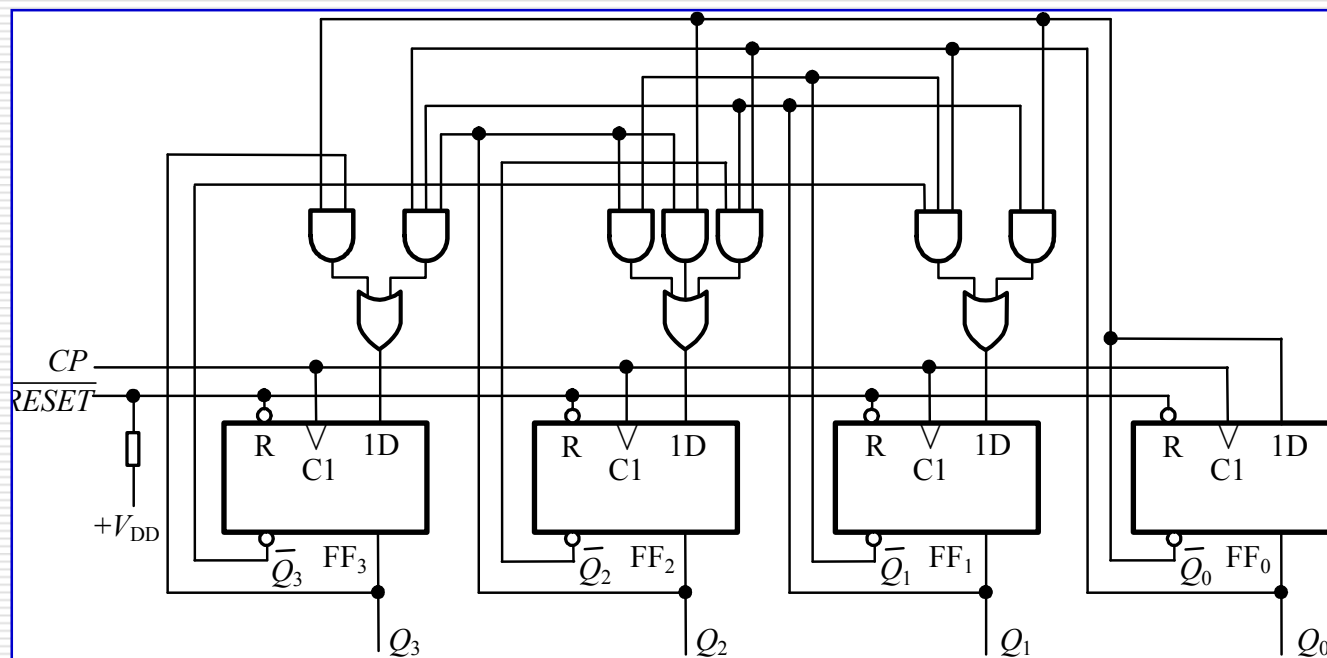
画出逻辑图

$$D_3 = \overline{Q_3^n} \overline{Q_0^n} + Q_2^n \overline{Q_1^n} Q_0^n$$

$$D_2 = Q_2^n \overline{Q_1^n} + \overline{Q_2^n} \overline{Q_0^n} + \overline{Q_2^n} Q_1^n Q_0^n$$

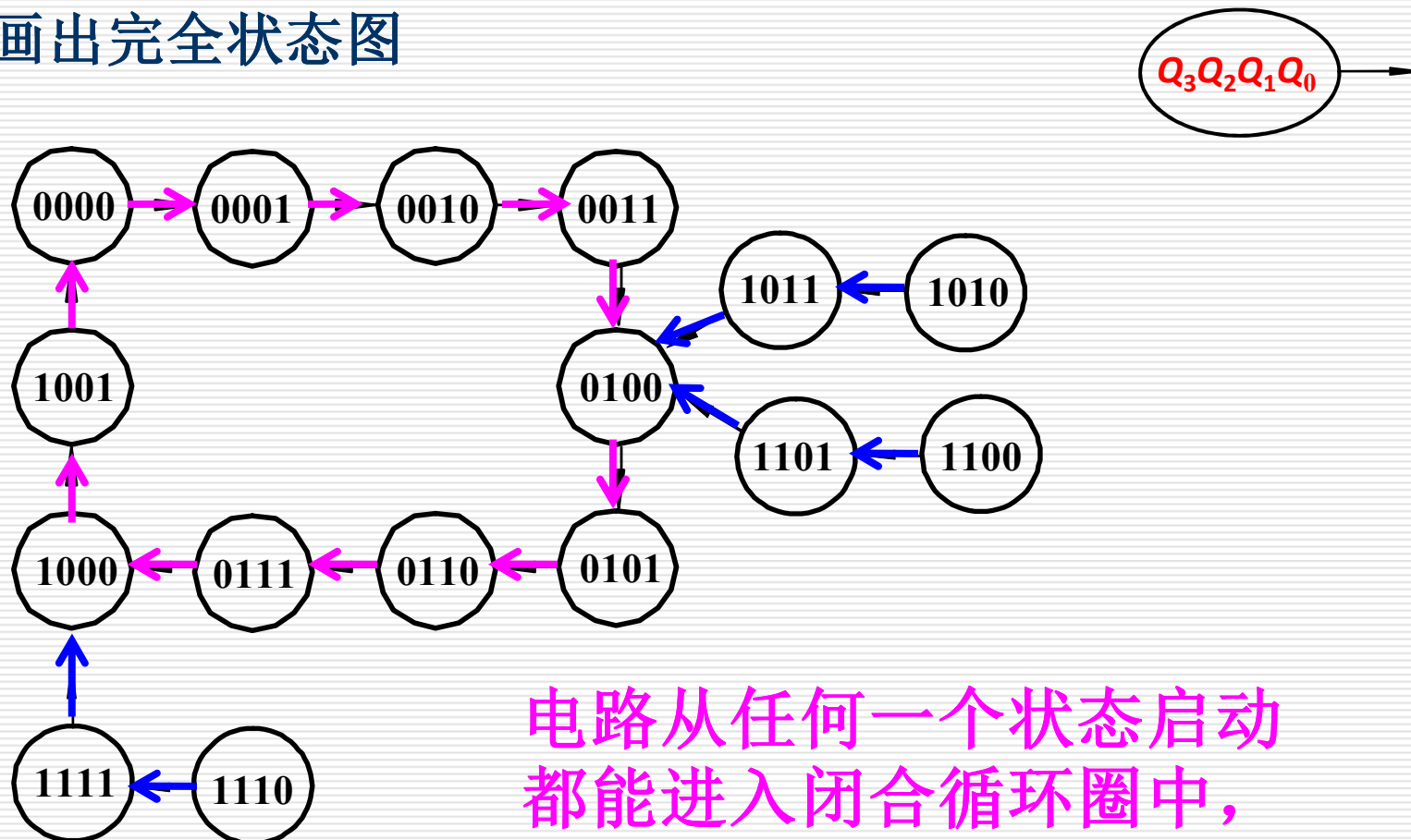
$$D_1 = Q_1^n \overline{Q_0^n} + \overline{Q_3^n} \overline{Q_1^n} \overline{Q_0^n}$$

$$D_0 = \overline{Q_0^n}$$



(3) 画出逻辑图，并检查自启动能力（找出闭合回路）

画出完全状态图



电路从任何一个状态启动
都能进入闭合循环圈中，
所以，电路具有自启动能力。

例2: 设计一个串行数据检测器。电路的输入信号A是与时钟脉冲同步的串行数据，输出信号为Z；要求电路输入信号A出现110序列时，输出信号Z为1，否则为0。

解: (1) 根据给定的逻辑功能建立原始状态图和原始状态表

1.) 确定输入、输出变量及电路的状态数:

输入变量: A 输出变量: Z 状态数: 4个

2.) 定义输入 输出逻辑状态和每个电路状态的含义;

a —— 初始状态; b —— A输入1后;

c —— A输入11后; d —— A输入110后。

例2

设计110序列检测器 (一个输入端X、一个输出端Z)

通过X端随机输入一串数: A: 011001110

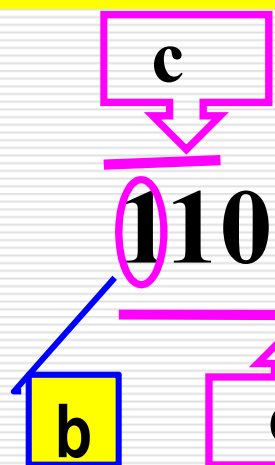
Z: 000100001

被测序列可重叠

- 初始状态a { 输入A=0时不是序列的第一个元素 不必记录, 维持原态。输出=0
输入A=1时 是序列的第一个元素 要记录, 进入下一状态b。输出=0
- 状态b { 输入A=0时不是序列的第二个元素 不必记录, 维持原态a。输出=0
输入A=1时是序列的第二个元素 要记录, 进入下一状态c。输出=0
- 状态c { 输入A=0时 是序列的第三个元素 要记录, 进入下一状态d。输出=1
输入A=1时不是序列的第三个元素 报废第一个元素, 回状态c。输出=0

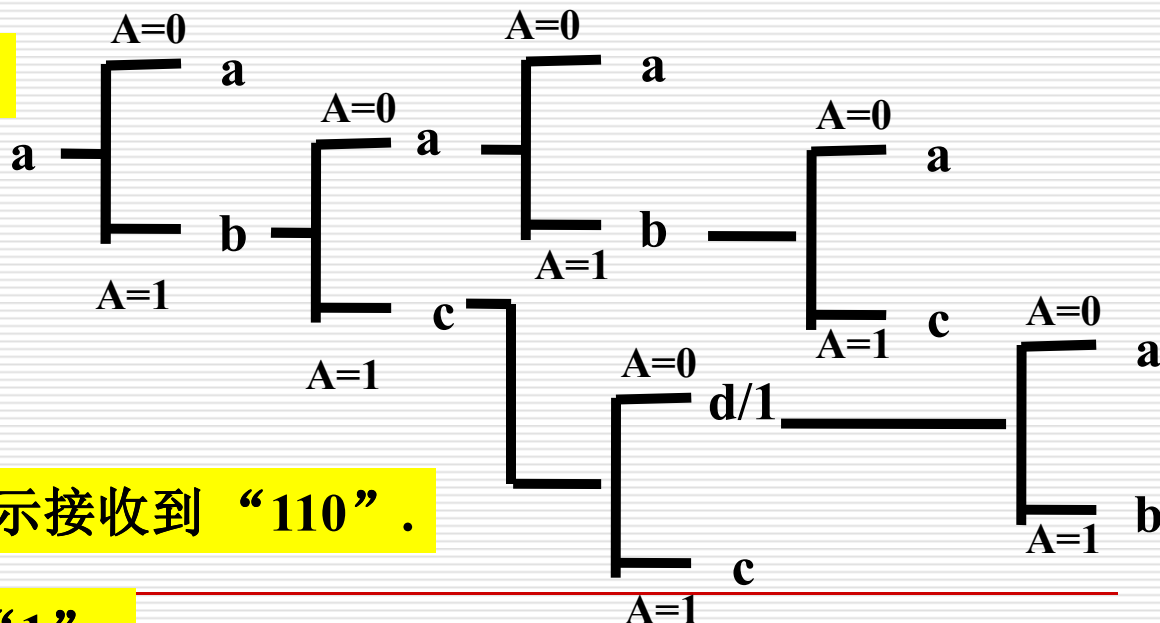
状态d?

状态c表示接收到“11”。

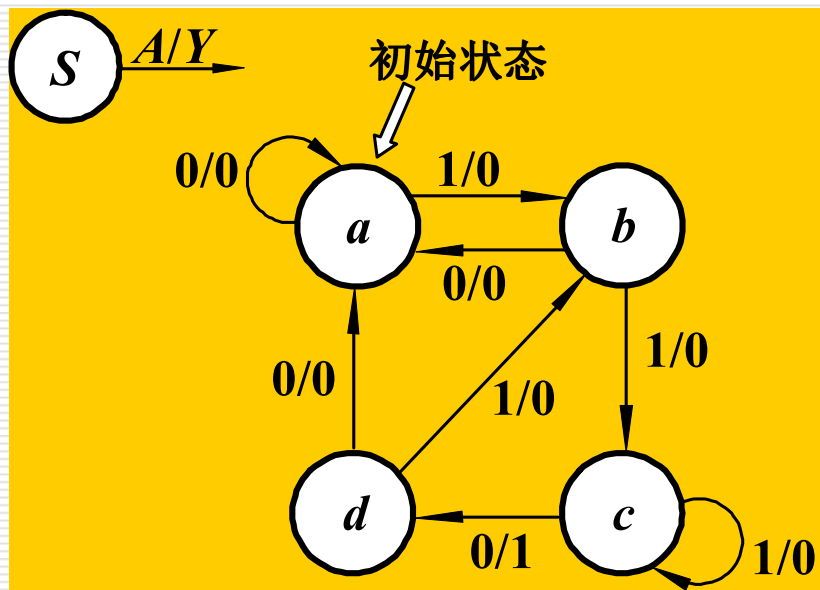
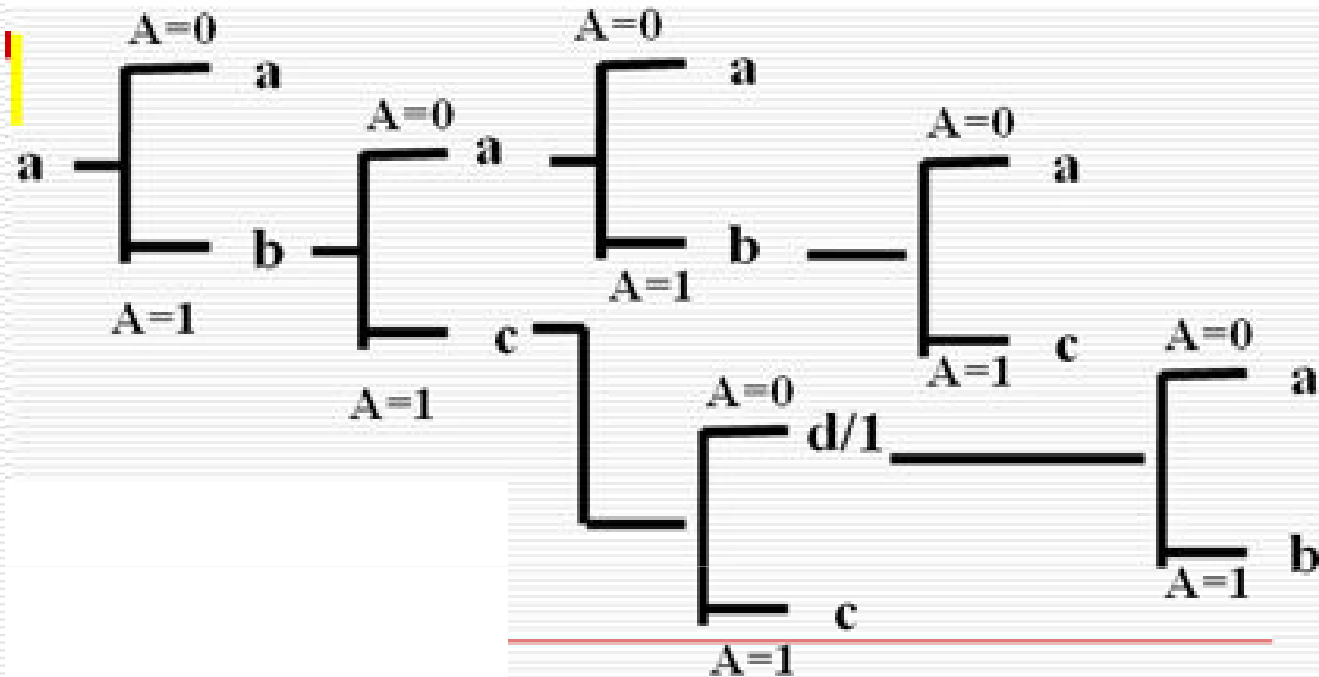


状态d表示接收到“110”。

状态b表示接收到一个“1”。



(2) 列出原始状态转换表

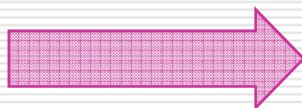


现态	次态/输出	
	A=0	A=1
a	a / 0	b / 0
b	a / 0	c / 0
c	d / 1	c / 0
d	a / 0	b / 0

2. 状态化简(找出等价状态, 消去)

合并等价状态, 消去多余状态的过程称为状态化简

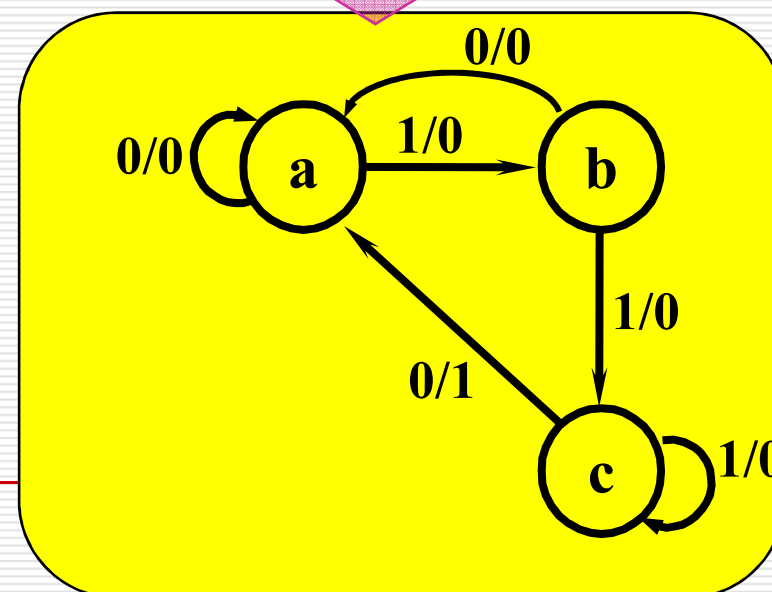
现态	次态/输出	
	A=0	A=1
a	a / 0	b / 0
b	a / 0	c / 0
c	d / 1	c / 0
d	a / 0	b / 0



现态	次态 / 输出	
	A=0	A=1
a	a / 0	b / 0
b	a / 0	c / 0
c	a / 1	c / 0

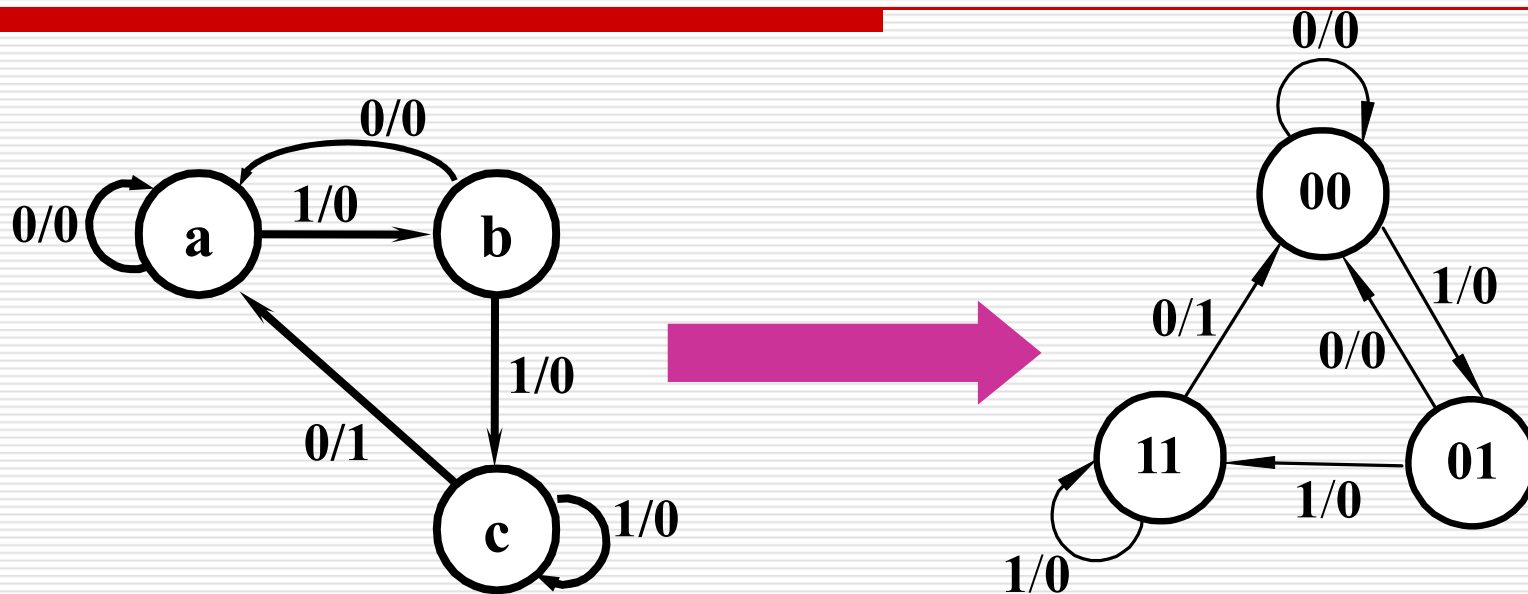


等价状态: 在相同的输入下有相同的输出, 并转换到同一个次态, 这样的两个状态称为**等价状态**。



(3) 状态分配

令 $a = 00$, $b = 01$, $c = 11$,

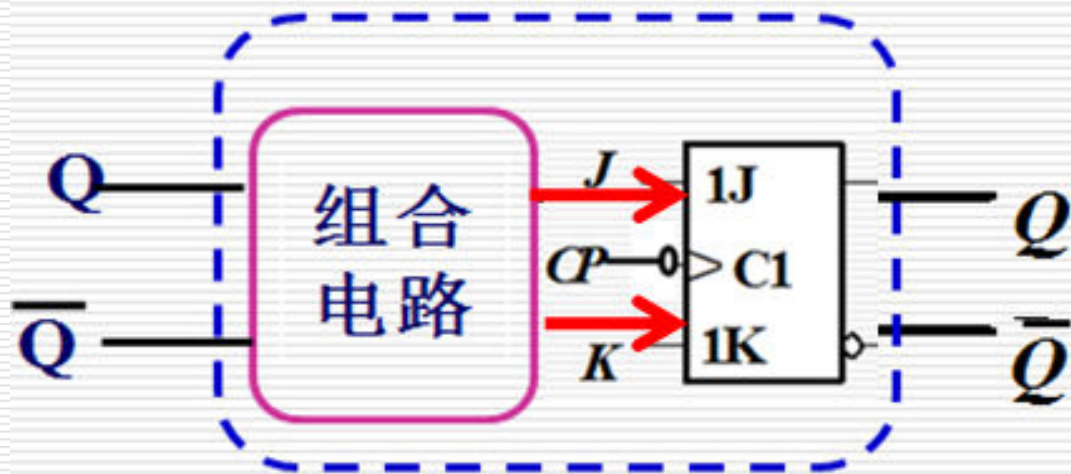


(4) 选择触发器的类型

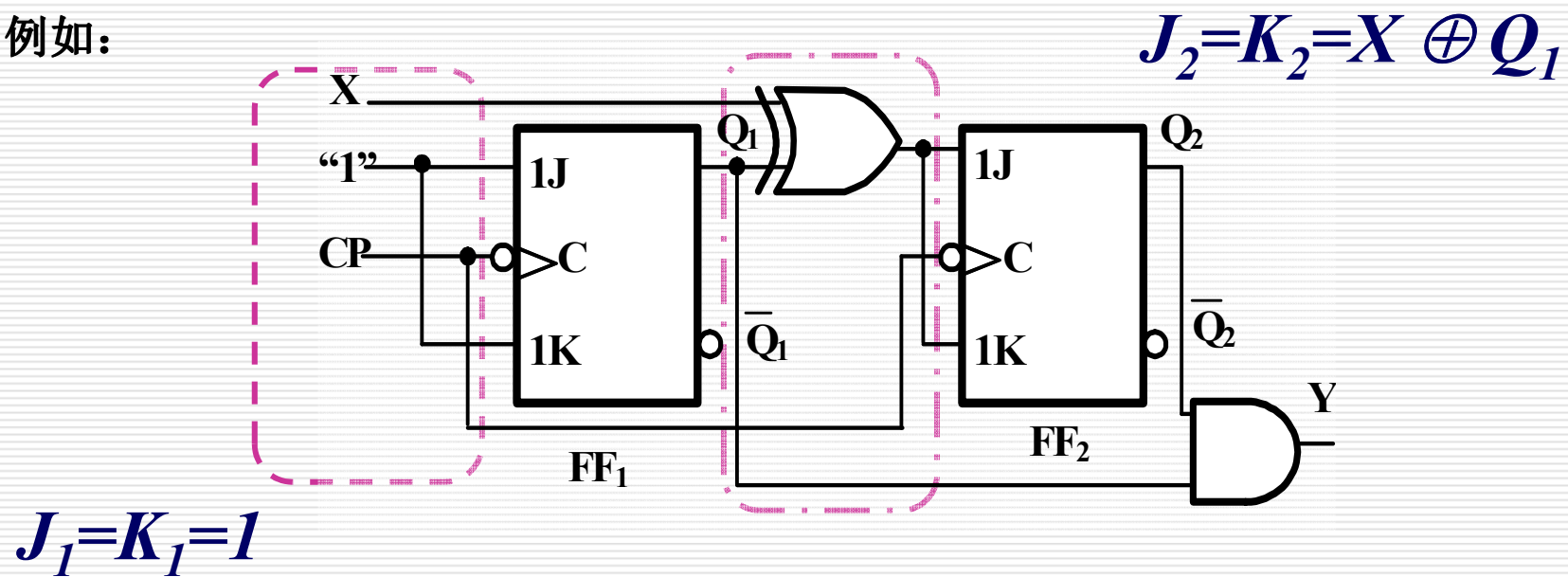
触发器个数：两个。

类型：采用对 CP 下降沿敏感的
 JK 触发器。

现态 Q_1Q_0	$Q_1^{n+1} Q_0^{n+1} / Y$	
	$A=0$	$A=1$
00	00 / 0	01 / 0
01	00 / 0	11 / 0
11	00 / 1	11 / 0



例如:



JK 触发器

1. 特性表

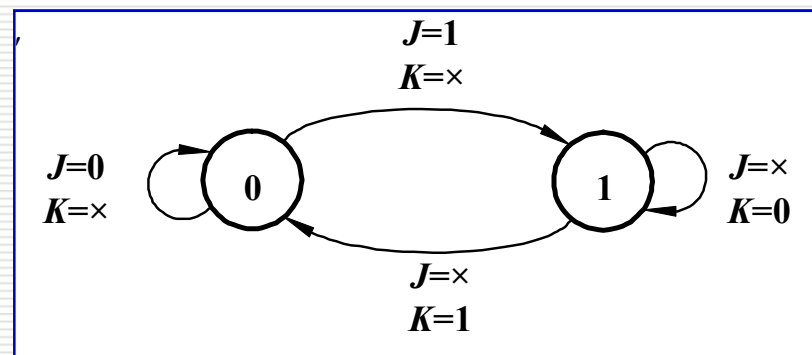
J	K	Q^n	Q^{n+1}	说 明
0	0	0	0	状态不变
0	0	1	1	
0	1	0	0	置 0
0	1	1	0	
1	0	0	1	置 1
1	0	1	1	
1	1	0	1	翻 转
1	1	1	0	

2. 特性方程

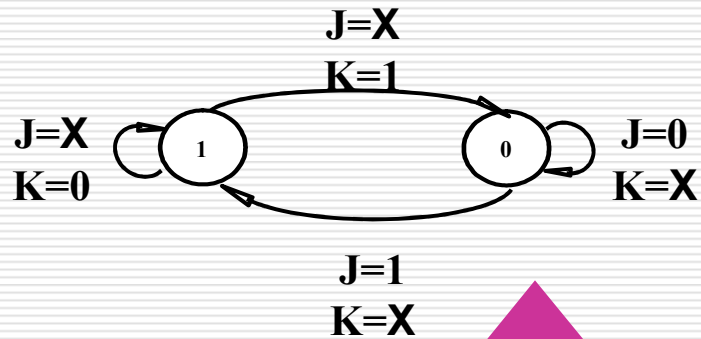
$J \backslash KQ^n$	Q^n			
	00	01	11	10
0	0	1	0	0
1	1	1	0	1

$$Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$$

3. 状态转换图



(5) 求激励方程和输出方程



1.特性表

J	K	Q^n	Q^{n+1}	说 明
0	0	0	0	状态不变
0	0	1	1	
0	1	0	0	置 0
0	1	1	0	
1	0	0	1	置 1
1	0	1	1	
1	1	0	1	翻 转
1	1	1	0	

2.激励表

Q^n	Q^{n+1}	J	K
0	0	0	×
0	1	1	×
1	0	×	1
1	1	×	0

求激励方程的第一种方法

(5) 求激励方程和输出方程

2.激励表

Q^n	Q^{n+1}	J	K
0	0	0	×
0	1	1	×
1	0	×	1
1	1	×	0

现态 Q_1Q_0	$Q_1^{n+1} Q_0^{n+1} / Y$	
	A=0	A=1
00	00 / 0	01 / 0
01	00 / 0	11 / 0
11	00 / 1	11 / 0

状态转换真值表及激励信号

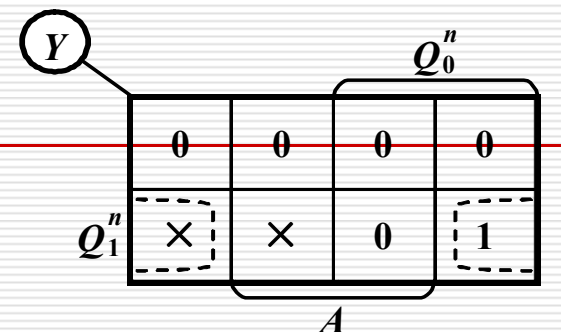
Q_1^n	Q_0^n	A	Q_1^{n+1}	Q_0^{n+1}	Y	激励信号			
						J_1	K_1	J_0	K_0
0	0	0	0	0	0	0	×	0	×
0	0	1	0	1	0	0	×	1	×
0	1	0	0	0	0	0	×	×	1
0	1	1	1	1	0	1	×	0	×
1	1	0	0	0	1	×	1	×	1
1	1	1	1	1	0	×	0	×	0

求激励方程的第一种方法

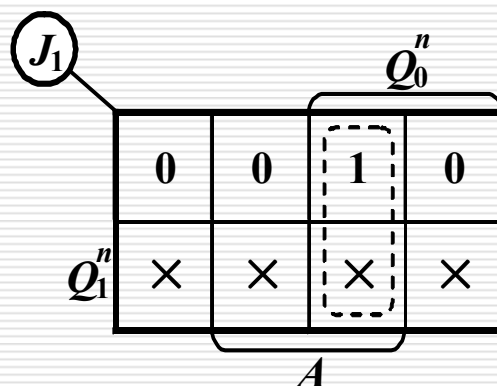
卡诺图化简得

输出方程

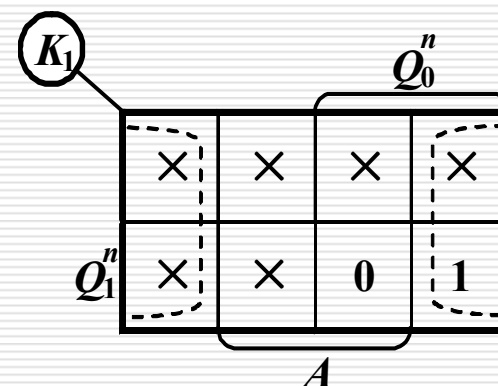
$$Y = Q_1 \bar{A}$$



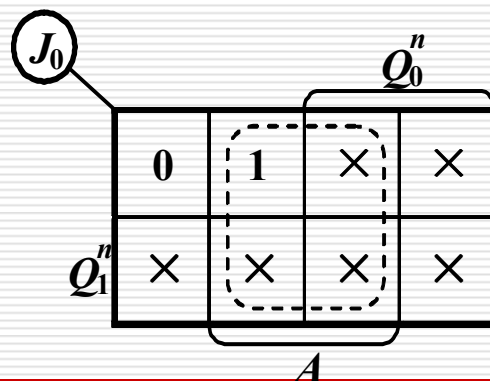
激励方程



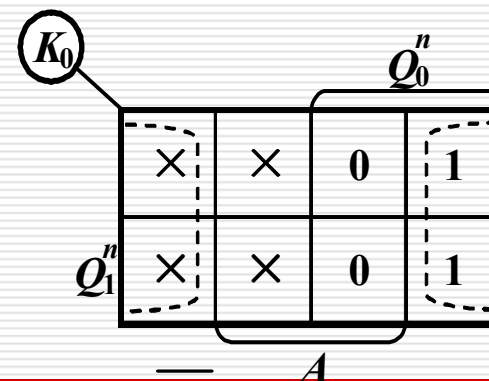
$$J_1 = Q_0 A$$



$$K_1 = \bar{A}$$



$$J_0 = A$$



$$K_0 = \bar{A}$$

求激励方程的第一种方法

(6) 根据激励方程和输出方程画出逻辑图,并检查自启动能力

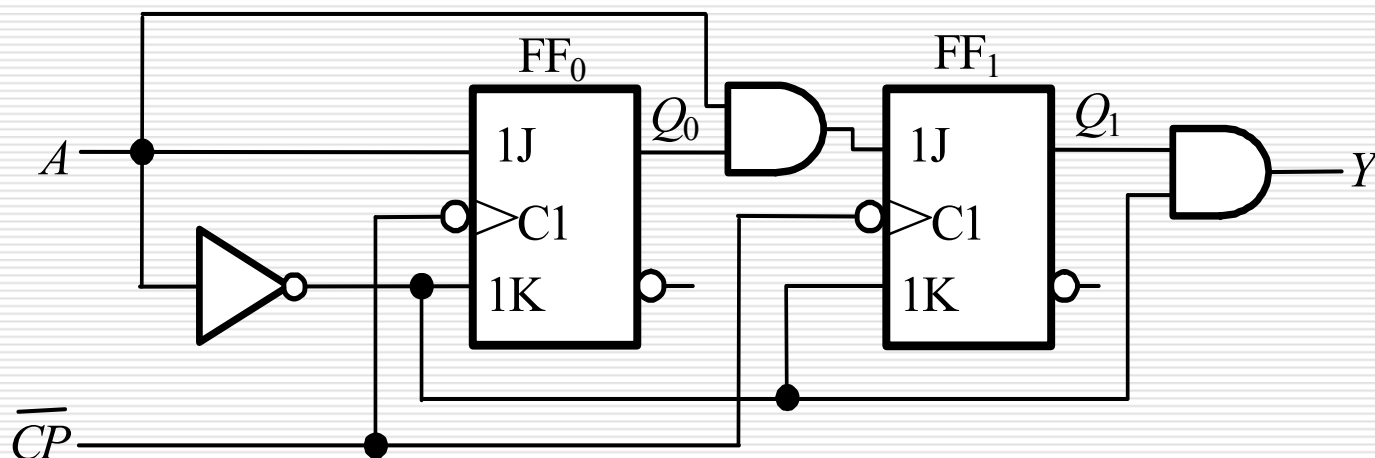
激励方程

$$J_1 = Q_0 A \quad K_1 = \bar{A}$$

$$J_0 = A \quad K_0 = \bar{A}$$

输出方程

$$Y = Q_1 \bar{A}$$

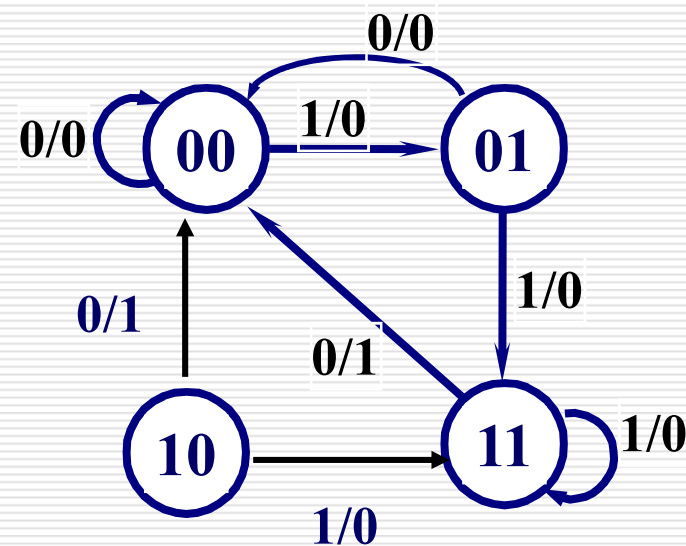


检查自启动能力和输出

当 $Q_1 Q_0 = 10$ 时

$$A=0 \quad Q_1 Q_0 = 00 \quad Y = 1$$

$$A=1 \quad Q_1 Q_0 = 11 \quad Y = 0$$



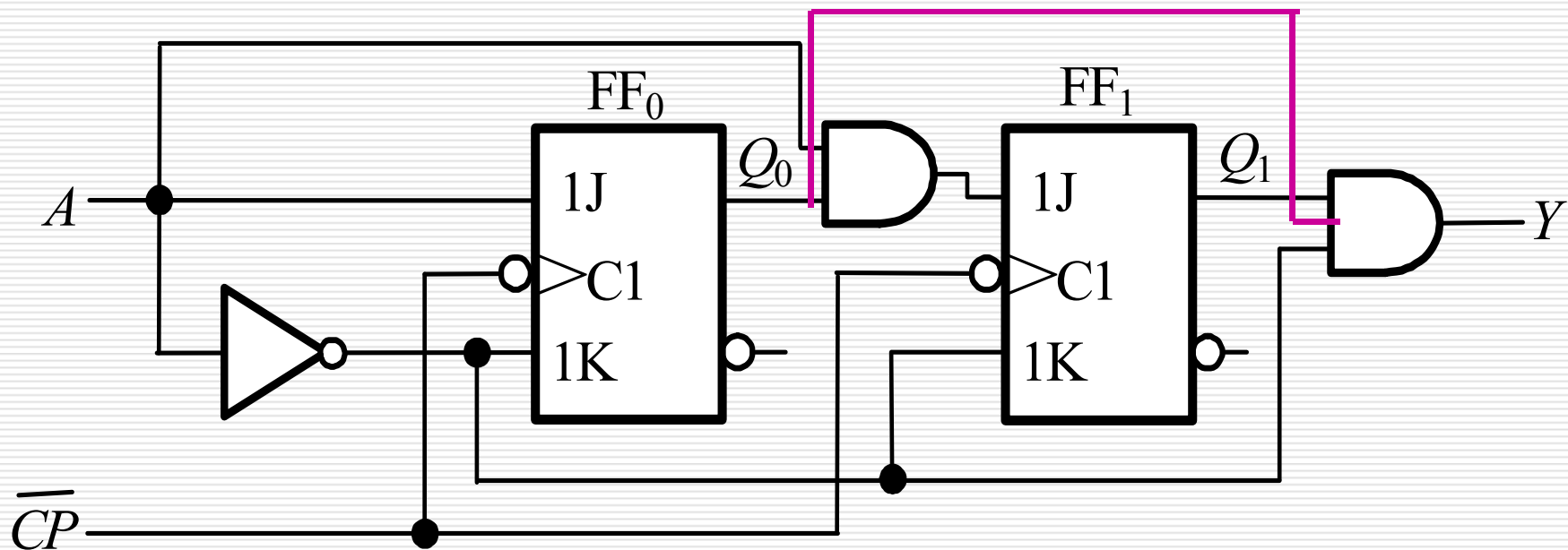
能自启动

输出方程 $Y = Q_1 \overline{A} \Rightarrow Y = Q_1 Q_0 \overline{A}$

修改电路

输出方程 $Y = Q_1 \bar{A}$ 

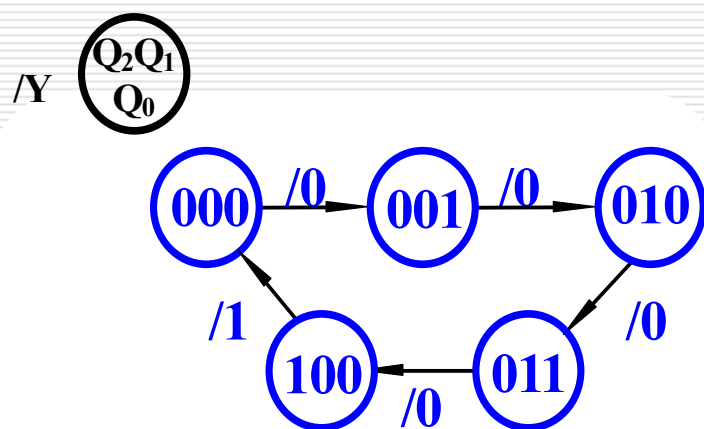
卡诺图化简去掉无关项 $Y = Q_1 Q_0 \bar{A}$



例2:试设计一个同步时序电路，要求电路中触发器 Q_0 、 Q_1 、 Q_2 及输出Y端的信号与CP时钟信号波形满足下图所示的时序关系。

解：据题意可直接由波形图

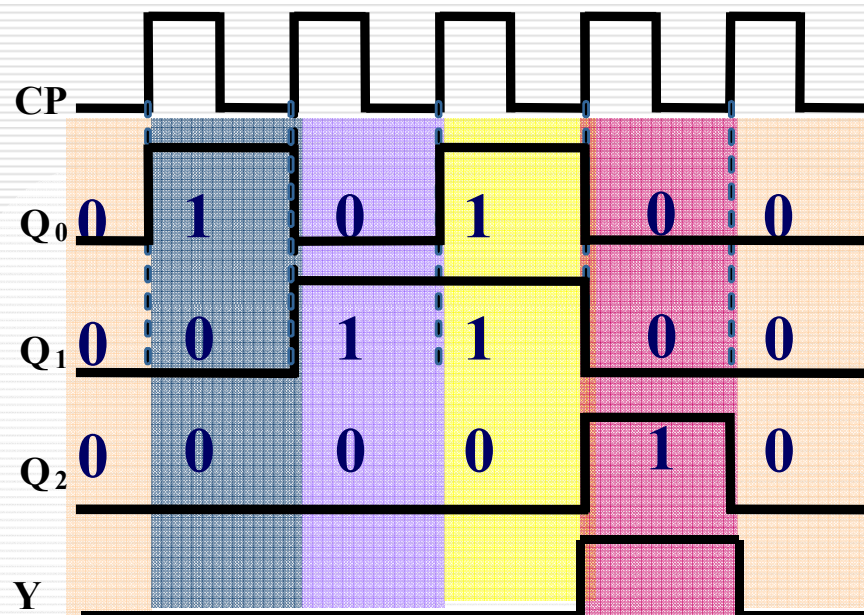
1、画出电路状态图。



2、确定触发器的类型和个数
触发器个数：3个

触发器类型：上升沿触发的JK边沿触发器。

3、求出电路的激励方程和输出方程；



Q_2^n	Q_1^n	Q_0^n	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	Y	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	1	0	0	X	0	X	1	X
0	0	1	0	1	0	0	0	X	1	X	X	1
0	1	0	0	1	1	0	0	X	X	0	1	X
0	1	1	1	0	0	0	1	X	X	1	X	1
1	0	0	0	0	0	1	X	1	0	X	0	X

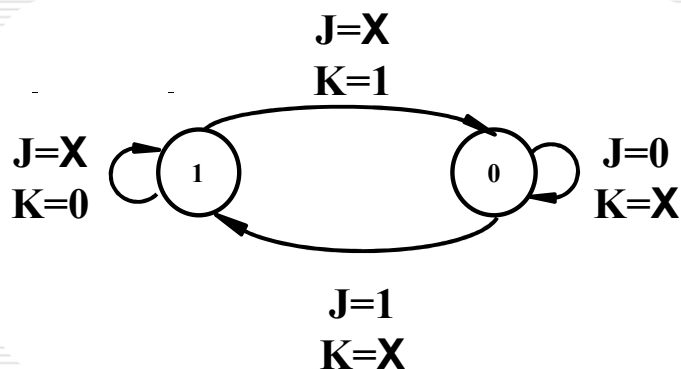
求激励方程的第一种方法

		$Q_1^n Q_0^n$			
		00	01	11	10
Q_2^n	0	0	0	1	0
	1	X	X	X	X

$$J_2 = Q_0^n Q_1^n$$

		$Q_1^n Q_0^n$			
		00	01	11	10
Q_2^n	0	X	X	X	X
	1	1	X	X	X

$$K_2 = 1$$



$$J_1 = Q_0^n \quad K_1 = Q_0^n$$

$$J_0 = \overline{Q_2^n} \quad K_0 = 1$$

求激励方程的第二种方法

		$Q_1^n Q_0^n$			
Q_2^n	Y	00	01	11	10
	0	0	0	0	0
1	1	1	X	X	X

$$Y = Q_2^n$$

Q_2^n	Q_1^n	Q_0^n	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	Y
0	0	0	0	0	1	0
0	0	1	0	1	0	0
0	1	0	0	1	1	0
0	1	1	1	0	0	0
1	0	0	0	0	0	1

		$Q_1^n Q_0^n$			
Q_2^n		00	01	11	10
	0	0	0	1	0
1	0	0	X	X	X

$$Q_2^{n+1}$$

		$Q_1^n Q_0^n$			
Q_2^n		00	01	11	10
	0	0	1	0	1
1	0	0	X	X	X

$$Q_1^{n+1}$$

		$Q_1^n Q_0^n$			
Q_2^n		00	01	11	10
	0	1	0	0	1
1	0	0	X	X	X

$$Q_0^{n+1}$$

$$Q_2^{n+1} = Q_1^n Q_0^n \overline{Q_2^n}$$

$$Q_1^{n+1} = \overline{Q_1^n} Q_0^n + Q_1^n \overline{Q_0^n}$$

$$Q_0^{n+1} = \overline{Q_2^n} \cdot \overline{Q_0^n}$$

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

$Q_1^n Q_0^n$		00	01	11	10
Q_2^n	0	0	0	0	0
	1	1	X	X	X

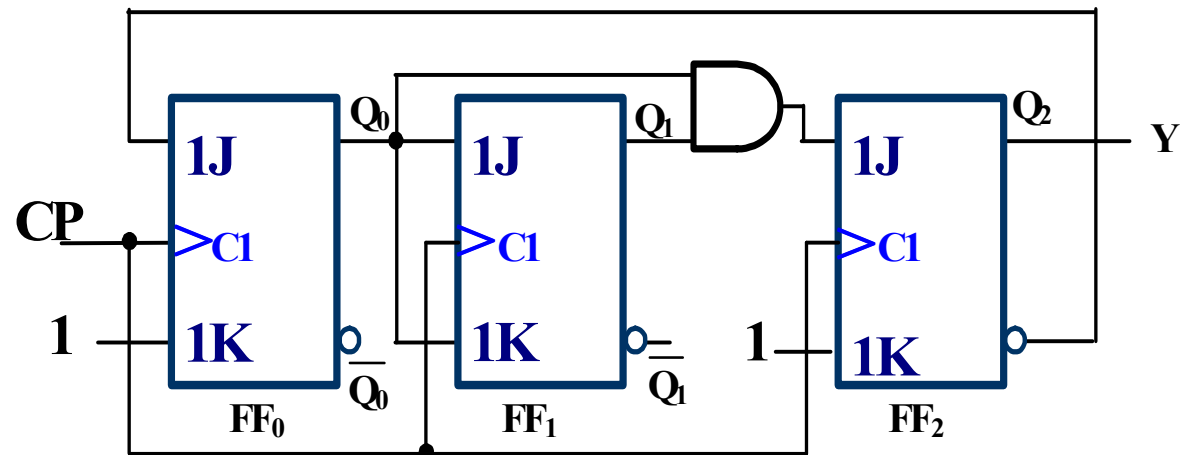
$$J_2 = Q_0^n Q_1^n \quad K_2 = 1$$

$$J_1 = Q_0^n \quad K_1 = Q_0^n$$

$$J_0 = \bar{Q}_2^n \quad K_0 = 1$$

$$Y = Q_2^n$$

4、画出逻辑图



5、检查自启动能力

$$Q_0^{n+1} = \overline{Q_2^n} \cdot \overline{Q_0^n}$$

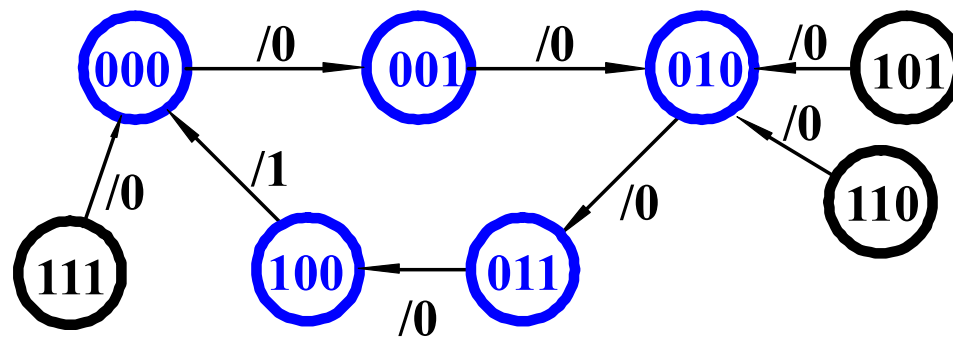
$$Q_1^{n+1} = Q_0^n \overline{Q_1^n} + \overline{Q_0^n} Q_1^n$$

$$Q_2^{n+1} = Q_0^n Q_1^n \overline{Q_2^n}$$

电路具备自启动能力

Q_2^n	Q_1^n	Q_0^n	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	Y
0	0	0	0	0	1	0
0	0	1	0	1	0	0
0	1	0	0	1	1	0
0	1	1	1	0	0	0
1	0	0	0	0	0	1

1	0	1	0	1	0	1
1	1	0	0	1	0	1
1	1	1	0	0	0	1



6. 检查电路的输出是否会出错。

Q_2^n	Q_1^n	Q_0^n	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	Y
0	0	0	0	0	1	0
0	0	1	0	1	0	0
0	1	0	0	1	1	0
0	1	1	1	0	0	0
1	0	0	0	0	0	1

1	0	1	0	1	0	0
1	1	0	0	1	0	0
1	1	1	0	0	0	0

Y	$Q_1^n Q_0^n$			
	00	01	11	10
Q_2^n				
0	0	0	0	0
1	1	X	X	X

修改输出方程：

$$Y = Q_2^n$$

$$Y = Q_2^n \cdot \overline{Q_1^n} \cdot \overline{Q_0^n}$$

电路的输出有错！

•修改后的逻辑图

$$Y = Q_2^n \quad \longrightarrow \quad Y = Q_2^n \cdot \overline{Q_1^n} \cdot \overline{Q_0^n}$$

