#### © Sukses UAS ©

#### 1. Floating Point & Negative Number

**1.1** Floating Point (IEEE 754)

$$\pm M \times B^e$$

- Komponen Floating Point:

M = Mantissa

B = Base/Basis

E = Eksponen

Contoh = M = 2.73 B = 10 E = 2

1 bit	8 bits	23 bits						
SIGN	EKSPONEN / BIAS	MANTISSA / FRACTION						

- Convert Dec to Bin (Float 32bit):
  - 1. Ubah Decimal menjadi Binary (Ex : 19.510 = 10011.10000...)
  - 2. Ubah bentuk tadi menjadi satu koma 1.--- (Ex : 1.00111 \* 2<sup>4</sup>)
  - 3. Tentukan **sign**, apakah 0 atau 1. Jika 0 maka (+) jika 1 maka (-)
  - 4. Tentukan **Ekponen**, menentukannya dari langkah 2. Yaitu pangkat dari 2nya
  - 5. Tentukan **mantissanya**, mantissa sama dengan bentuk binary dari step 1 namun dibuat 23 bits dengan cara menambahkan 0 dibelakang hingga 23 bits. Contoh, 100 1110 0000 0000 0000 0000
  - 6. Tentukan **bias**, bias adalah 127 + eksponen, kemudian ubah menjadi binary. Contoh, 127 + 4 = 131 == 10000011
  - 7. Tentukan **fraction,** sama dengan mantissa, tapi pada fraction kita menghilangkan angka 1 pertama pada mantissa. Contoh, 001 1100 0000 0000 0000 0000 0000

- 8. Setelah ke 7 step diatas sudah dilakukan maka tinggal menyusul Sign, Bias, dan fraction sesuai urutan table.
- Convert Bin (32 bits) to dec:
  - 1. Tentukan **positive/negative**, dengan melihat sign/bit pertama dari IEEE
  - 2. Menentukan **eksponen**, dengan cara merubah bias yang terdapat di IEEE menjadi decimal lalu kurangi dengan 127.
  - 3. Menentukan **mantissa**, lihat fraction dari soal. Setelah itu tambahkan "1." didepan fraction tsb
  - Buat bentuk decimal dengan cara, hilangkan semua 0 dibelakang angka
    terakhir pada mantissa, lalu kalikan dengan 2<sup>eksponen</sup>. Lalu ubah menjadi decimal.
- Floating Point (IEEE) addition / subs:
  - 1. Tentukan **sign**, **eksponen**, dan **mantissa** dari soal pada setiap IEEE.
  - 2. Kalikan mantissa dengan 2^eksponen
  - 3. Cari selisih eksponen untuk melihat shifting.
  - 4. Melakukan **shift**, atau menggeser masing-masing mantissa dari step 2 ke kiri sebanyak shifting. Agar 2<sup>^eksponen</sup> sama sehingga dapat dikurang/ditambah
  - 5. Setelah itu tentukan lagi **sign**, **bias**, dan **fraction** yang baru setelah dari step 4. Kemudian susun sesuai urutan.

#### 1.2 Negative Number & 1s or 2s Complement

- Bilangan negative di representasikan dengan angka 1 pada awal bit pada binary.
- Sign Magnitude
  - Sign magnitude adalah suatu cara untuk merepresentasikan sign dari sebuah bit. Sign tersebut berada di awal yang berguna untuk menentukan positive/negative.

 $\circ$  Contoh: +127 = 011111111 -127 = 111111111

o Zero: +0:0000000 -0:10000000

# - 1s Complement

- $\circ$  Rumus: -bin =  $2^{bits}$  decimal(dari bin) 1
- o Contoh: tentukan -12 dalam 1s complement

Jawab, 
$$12 == 00001100$$

$$-00001100 = 2^{8} - 12 - 1$$
$$= 243$$
$$= 11110011_{1s}$$

- Rumus Cepat = merubah 1  $\rightarrow$  0 dan 0  $\rightarrow$  1 di bentuk binary, 00001100  $\rightarrow$  11110011
- Nilai dari 1s complement positive adalah tetap, tidak ada perubahan dari bentuk binary.

$$\circ$$
 Contoh 14 = 00001110<sub>1s</sub>   
-14 = 11110001<sub>1s</sub>

# - 2s Complement

- Mirip dengan 1s complement, hanya perlu menambahkan 1 pada 1s complement.
- o Untuk bentuk positive tetap dengan binarynya, tidak ada perubahan.
- $\circ$  Contoh  $-14 = 11110001_{1s} + 1 = 11110010_{2s}$

#### - 2s Complement Add / Subs

 Dalam 2s complement subs tidak ada pengurangan seperti decimal, yang ada adalah menjumlahkan dengan negatifnya yang dapat di rumuskan

$$A - B = A + (-B)$$
. Dengan merubah B menjadi  $-B_{2s}$ .

 Overflow adalah suatu kondisi ketika dilakukannya operasi yang hasil dari operasi tersebut tidak merepresentasikan nilai decimalnya dengan sesuai.

Contoh, 
$$5 + 6 = 0101_{2s} + 0110_{2s} = 10110_{2s}$$
  
= -5 ?? Maka Overflow

# 2s Complement Addition/Subtraction (2/3)

• Examples: 4-bit system

+3	0011
+ +4	+ 0100
+7	0111
+6	0110
+6	0110
+6 + -3	0110 + 1101

-2	1110
+ -6	+ 1010
-8	<b>1</b> 1000
	0100
+4	0100
+4	0100 + 1001

# 1s Complement Addition/Subtraction (2/2)

• Examples: 4-bit system

Lampics	. 4-Dit system
+3	0011
+ +4	+ 0100
+7	0111

-2	1101
+ -5	+ 1010
-7	10111
	+ 1
	1000

Any	overf	low?
 _	^-	101

+5	0101
+ -5	+ 1010
-0	1111

-3	1100
+ -7	+ 1000
-10	<b>1</b> 0100
	+ 1
	0101

# 2. Sequential Circuit

# 2.1 Pengertian

Sequential circuit berbeda dengan combinational. Letak perbedaannya adalah jumlah inputnya, sequential memiliki 2 jenis variable input yaitu state dan data. Sedangkan input dari combinational hanya tergantung pada data.

# 2.2 Latch

- Terdapat 2 jenis latch yaitu S-R dan D
- S-R Latch, atau yang bisa disebut Set(S) Reset(R) ini dapat merubah dan mempertahan input yang ada. Seperti behavior yang ada dibawah ini

S	R	Q	Q+	Ket.
0	0	0	0	No Change
0	1	0	0	Reset
1	0	0	1	Set
1	1	Inv	alid	Both Go Low

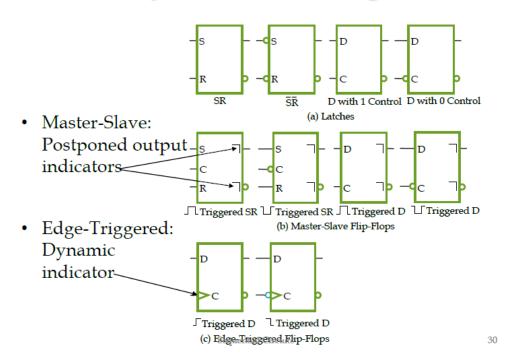
- D Latch, atau yang disebut Data Latch memiliki masukan berupa D. D latch dapat menghindari invalid output seperti saat keadaan input S-R Latch 1 – 1. Berikut behavior dari D Latch

Q	D	Q+	Ket.
0	0	No Change	Mempertahankan keadaan sebelumnya
0	1	1	Set
1	0	0	Clear
1	1	No Change	Mempertahankan keadaan sebelumnya

# 2.3 Flip Flops

Timing Problems, terdapat 2 jenis timing yaitu Master Slave dan Edge-Triggered. Perbedaannya adalah kondisi dari setiap jenis. Ketika kondisi timing adalah master slave maka ketika clock bernilai 1 maka perubahan akan selalu terjadi selama clock 1. Berbeda dengan edge triggered yang terbagi menjadi 2 yaitu positive dan negative. Positive edge triggered adalah perubahan next state saat kondisi clock naik menjadi 1, negative adalah kebalikannya, next state dapat berubah saat slock turun menjadi 0. PERHATIKAN CLOCK, APAKAH MASTER SLAVE / EDGE TRIGGERED / POSITIVE / NEGATIVE

# **Standard Symbols for Storage Elements**



#### - Flip Flop Behavior

	- r	up riop benavi	UI									
Туре	Symbol	Logic Diagrams			Characte	ristic Ta ble	Characteristic Equation		Excita	tio	n Ta	ıble
	- D -		1	)	Q(t+1)	Operation		Q	(t+1)	1	D	Operation
D	-> c o	See Figure 5-12	1	) [	0 1	Reset Set	Q(t+1) = D(t)		0 1		0	Reset Set
			s	R	Q(t+1)	Operation		Q(t)	Q(t+1)	s	R	Operation
	-s ¬-		0	-	Q(t)	No change		0	0		Χ	No change
SR	-C -R -D	See Figure 5-9	0	0	0	Reset	$Q(t+1) = S(t) + \overline{R}(t) Q(t)$	0	0	1 0		Set Reset
			1	1	?	Undefined		1	1	x		No change
			J	К	Q(t+1)	Operation		Q(t)	Q(t +1)	J	K	Operation
	1 -		0	0	Q(t)	No change		0	0	0	Х	No change
JK	- K	K-D	0	1	0	Reset	$Q(t+1) = J(t) \overline{Q}(t) + \overline{K}(t) Q(t)$	0	1		Х	Set
			1	0	_1	Set		1	0	Х		Reset
			1	1	$\overline{Q}(t)$	Complement		1	1	Х	0	No Change
	Т	T T D		Т	Q(t+1)	Operation		Q	(t +1)		Т	Operation
T	1	T-H_		0	Q(t)	No change	$Q(t+1) = T(t) \oplus Q(t)$	9	Q(t)		0	No change
	->c b	-c		1	$\overline{Q}(t)$	Complement		- 3	$\overline{Q}(t)$		1	Complement

By: Future Asdos

# - Identifikasi Circuit (PR 7)

#### Steps:

- o Tentukan Variable Input/Output
- o Tentukan Persamaan
  - Jenis FF
  - Persamaan input ke FF
- Membuat State Table
  - Buatlah state table berdasarkan persamaan yang sudah didapat sebelumnya, identifikasi next state dan outputnya
- Membuat State Diagram
  - Setelah membuat state table, pindahkan isi dari state table kedalam bentuk State Diagram (Mealy/Moore)
- Mencari Functiom
  - Buatlah K-Map dari State Table untuk menentukan functionnya
- o Buatlah Clock Pulse (Jika diminta)

# - 5 Steps Sequential

- o Spesification
- o Table
- o Diagram
- o Kmap/Functiom
- Mapping & Verif

#### 3. Register

#### 3.1 Pengertian

Register merupakan suatu alat/gate yang dapat digunakan untuk mentransfer maupun menyimpan(load) data.

- Counter
  - o Ripple, output dari FF menjadi clock berikutnya
  - o Synchronous, 1 Clock untuk semua FF. (Satu untuk semua)

#### 3.2 Register Transfer

K1 : R2 ← R1 Dapat dibaca ketika input K1 aktif/bernilai 1, maka Register 1 (R2) akan mentrasfer data ke Register 2 (R2). Contoh dapat dilihat pada PR 10.

# 3.3 Register Cell

Penggunaan 1 cell untuk 1 bit. Dapat digunakan untuk memperbanyak diri dibandingkan membuat satu register yang utuh.

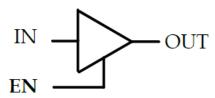
#### Not Encoded

- Terdapat 3 Control Input yaitu:
  - o Load, Shift, Add
  - Nilai 1 hanya boleh ada 1 dalam setiap kondisi seperti untuk 2 bit maka =
    (0,0) (0,1) (1,0)
- Not Encoded Step:
  - Spesifikasi
    - Data Input
      - Control Input
      - Hold State
      - Register Transfer
  - o State Table
    - 2 Dimensi
    - 1 Dimensi

- o Kmaps
  - Untuk memudahkan membuat KMaps gunakan table 1 Dimensi
  - Cari Fungsi
- o Buat Circuit dari Fungsi

# 3.4 Three – State Bus

- Symbol



- Truth Table

EN	IN	OUT
0	X	Hi-Z
1	0	0
1	1	1

- Fungsi dari buffer adalah untuk memutus/menghentikan arus yang akan melewati buffer. Ketika nilai EN=0 maka output akan Hi-Z atau tidak ada data yang lewat. Berkebalikan ketika nilai EN=1, maka IN/Input akan melewati Buffer tanpa merubah data. (Dapat diibaratkan D Flip Flop)

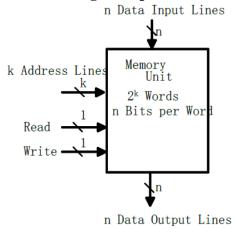
#### 3.5 Serial/Parallel Adder

- 🛞

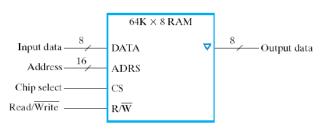
By: Future Asdos

#### 4. Memory

### 4.1 Block Diagram Spesification



# Symbol for a 64K x 8 RAM Chip



64K = 2<sup>16</sup>, Maka ADDRESS = 16

64K x 8 RAM, Maka Input/Outputnya = 8

# **4.2 Larger Memory**

Membuat Block Memory yang besar dengan Block Memory yg lebih kecil, seperti: Buatlah Diagram 256K x 8 RAM dengan 64K x 8 RAM Steps:

- Anggap  $256K \times 8 \text{ RAM} == (A)K \times (B) \text{ RAM}$
- Bagi (A1) dengan (A2). Keterangan: A1 adalah Diagram besar A2 adalah block diagram yang lebih kecil. 256 / 64 = 4. Nilai 4 ini akan menjadi barisnya. (Sebenarnya bebas untuk membuat 4 ini menjadi baris/kolom, asalkan konsisten dalam membuat circuitnya)
- Bagi (B1) dengan (B2). Maka 8 / 8 = 1. Nilai 1 ini akan menjadi kolomnya. (Ketika menjadikan 1 ini kolom maka nilai 4 di langkah ke-2 hrs menjadi baris. Konsisten membuat baris dan kolom, langkah ke-2 dan ke-3 saling berkebalikan).
- Buatlah decoder sebagai CS (Chip Select) atau yang biasa diketahui sebagai Enable. Ukuran decoder adalah n-to-step2. Maksud dari ini adalah ketika hasil pembagian seperti contoh step 2 adalah 4 maka decodernya adalah 2 to 4. Keluaran dari decodernya menuju ke CS setiap row diagram. Sehingga ketika decoder bekerja, satu baris Block Diagram akan menyala.
- Buatlah R/W (Read/Write) yang menuju ke setiap block memory.

- Buatlah Address dan Data input/output dari block diagram sesuai yang telah di pelajari pada Materi 4.1 yaitu Block Diagram Spesification
- Jangan lupa buat **BUS** di Outputnya
- Contoh, Membuat 256K x 32 RAM dengan 64K x 8 RAM

